

UNIVERSIDADE FEDERAL DE UBERLÂNDIA
FACULDADE DE ENGENHARIA ELÉTRICA
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA



CONTROLE DIGITAL DE INVERSORES MONOFÁSICOS COM
REALIMENTAÇÃO DE ESTADOS INTERNOS

FILIPE DE NASSAU E BRAGA

MARÇO

2009

Livros Grátis

<http://www.livrosgratis.com.br>

Milhares de livros grátis para download.

FILIPPE DE NASSAU E BRAGA

CONTROLE DIGITAL DE INVERSORES MONOFÁSICOS COM
REALIMENTAÇÃO DE ESTADOS INTERNOS

Dissertação apresentada ao Programa de Mestrado em Engenharia Elétrica da Universidade Federal de Uberlândia, como requisito parcial à obtenção do título de Mestre em Ciências.

Área de pesquisa: Eletrônica de Potência

Orientador: Professor Dr. Ernane A. A. Coelho

Uberlândia
MARÇO 2009

Dados Internacionais de Catalogação na Publicação (CIP)

B813c Braga, Filipe de Nassau e, 1982-

Controle digital de inversores monofásicos com realimentação de estados internos / Filipe de Nassau e Braga. - 2009.
245 f. : il.

Orientador: Ernane A. A. Coelho.

Dissertação (mestrado) – Universidade Federal de Uberlândia, Programa de Pós-Graduação em Engenharia Elétrica.
Inclui bibliografia.

1. Eletrônica de potência - Teses. 2. Inversores elétricos - Teses. 3. Sistemas de energia elétrica - Controle de qualidade - Teses. I. Coelho, Ernane Antônio Alves. II. Universidade Federal de Uberlândia. Programa de Pós-Graduação em Engenharia Elétrica. III. Título.

CDU: 621.38

Elaborado pelo Sistema de Bibliotecas da UFU / Setor de Catalogação e Classificação

FILIPPE DE NASSAU E BRAGA

CONTROLE DIGITAL DE INVERSORES MONOFÁSICOS COM
REALIMENTAÇÃO DE ESTADOS INTERNOS

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Uberlândia, como requisito parcial à obtenção do título de Mestre em Ciências.

Área de pesquisa: Eletrônica de Potência

Uberlândia, Março de 2009

Banca Examinadora

Prof. Dr. Ernane Antonio Alves Coelho (Orientador) - UFU

Prof. Dr. Aniel Silva de Moraes - UFU

Prof. Dr. Fábio Vincenzi Romualdo da Silva - UFU

Prof. Dr. João Batista Vieira Junior - UFU

Prof. Dr. Lenin Martins Ferreira Moraes - UFMG

Prof. Dr. Luiz Carlos de Freitas - UFU

Prof. Dr. Luiz Carlos Gomes de Freitas - UFU

A Deus, minha mãe, meu pai, minha família e meus amigos.

AGRADECIMENTOS

A Deus, pela minha vida e pela eterna força que Dele recebo.

Ao Prof. Ernane A. A. Coelho, pela oportunidade de sua orientação, ensinamentos e motivação em desenvolver este trabalho. Aos professores João Batista Vieira Junior e Luiz Carlos de Freitas pelos conselhos, conversas e apoio.

A minha família, que em todos os momentos me apoiou e me permitiu chegar tão longe em minha carreira.

Aos meus amigos e colegas de laboratório, que me proporcionaram momentos muito divertidos.

Ao CNPQ – Conselho Nacional de Desenvolvimento Científico e Tecnológico – pelo apoio financeiro recebido do começo ao fim do trabalho de mestrado. Enfim, agradeço a Universidade Federal de Uberlândia pelos anos maravilhosos e pela excelente formação a mim atribuída.

RESUMO

Este trabalho apresenta uma contribuição ao estudo de inversores de tensão PWM senoidais. São apresentadas algumas técnicas de controle da tensão de saída destacando vantagens e desvantagens. Uma técnica baseada em duas malhas de realimentação e compensação por meio de compensadores proporcional integral, além de possuir uma proteção natural contra curto circuito, é implementada e avaliada através de estudos, de simulação e também experimentalmente.

O projeto dos elementos constituintes, o condicionamento de sinais e o firmware de controle são mostrados, além da modelagem matemática das funções que regem o controle.

É construído um protótipo de um inversor monofásico de tensão cujo controlador digital é implementado em um processador de sinais de 16 bits, ponto fixo, 40 MIPS DSPIC33FJ128MC706. O desempenho do respectivo controlador é analisado através dos resultados experimentais para o inversor com carga linear e não linear.

Palavras-Chave: Inversor, Controle Digital, DSPIC, PI.

ABSTRACT

This work presents a contribution to the study of PWM sinusoidal inverters. It is presented some voltage output control techniques highlighting the advantages and disadvantages. One technique using two feedback loops and compensation by proportional integral compensators, besides showing a natural short circuit protection, is implemented and evaluated by studies, simulations and also experimentally.

The design of constituent elements, the signal conditioning and the control firmware are shown, besides the mathematical modeling of the transfer functions for the controller.

A prototype of a monophasic voltage inverter is assembled and its controller is implemented in a digital signal processor of 16 bits, fixed point, 40 MIPS, a DSPIC33FJ128MC706. The performance of the respective controller is analyzed with experimental results for the inverter supplying a linear and non linear load.

Keywords: Inverter, Digital Control, DSPIC, PI.

LISTA DE ABREVIATURAS E SÍMBOLOS

A_e – área efetiva de um núcleo magnético [cm²]
 A_j – área da janela em núcleo [cm²]
 A_l – fator de indutância [H/esp²]
 A_p – produto das áreas (A_j e A_e) [cm⁴]
 A/D – analógico digital
AWG – *american wire gauge*
 $B_{máx}$ – densidade magnética máxima de saturação do material [T]
 C – capacitor ou capacitância [F]
 AC – corrente alternada
 D – razão cíclica
 DC – corrente contínua
 DSP – processador digital de sinais
 $e_{(n)}$ – sinal de erro
EMI – *electromagnetic Interference*
 F_{OSC} – frequência de oscilação do DSPIC [Hz]
 F_{CY} – frequência de operação do DSPIC [Hz]
 f_c – frequência de corte [Hz]
 f_s – frequência de chaveamento [kHz]
 g – tamanho do entreferro [cm]
 i_L – corrente no indutor [A]
 i_C – corrente no capacitor [A]
 i_{ref} – corrente de referência [A]
 i_o – corrente de saída [A]
 J_{LI} – densidade de corrente [A/cm²]
 K_{ocup} – fator de ocupação
 k_u – fator de utilização
 L – indutor ou indutância [H]
MIPS – milhões de instruções por segundo
 m_a – índice de modulação
 N – número de espiras do indutor
 PID – proporcional integral derivativo
PWM – *Pulse Width Modulation*
 R – resistor ou resistência [Ω]
 R_o – resistência de carga [Ω]
 R_C – resistência interna do capacitor [Ω]
 R_L – resistência interna do indutor [Ω]
 RMS – valor quadrático médio
 S_o – potência de saída [W]
 S_{cu} – área da secção transversal do cobre [cm²]
 T_s – período de chaveamento [μ s]
 THD – taxa de distorção harmônica
UPS – *Uninterruptible Power Supply*
 V_{DC} – tensão do barramento de entrada [V]
 V_i – tensão de entrada [V]
 V_o – tensão de saída sobre a carga [V]
 V_{ref} – tensão de referência [V]
 V_C – tensão sobre o capacitor [V]
 V_L – tensão sobre o indutor [V]
 μ_e – entreferro
 μ_o – permeabilidade do vácuo

LISTA DE FIGURAS

Figura 1.1 – Regulador simples de tensão.....	3
Figura 1.2 – Controlador da tensão de saída usando regulador de corrente e realimentação da carga.....	4
Figura 1.3 – O retificador, um exemplo de carga não linear.	6
Figura 1.4 – Sistema de controle com realimentação da tensão de saída.	6
Figura 1.5 – Efeito da corrente oriunda de uma carga não linear. Indutor=700 μ H; Capacitor=60 μ F; Carga = 25 Ω ; Kp=3; Ki=33,67; Io = corrente de saída; Vo = tensão de saída;.....	7
Figura 1.6 – Padrão do pulso PWM para uma abordagem VVC (IGMAHI, IZUMI, YOKOYAMA, HANEYOSHI 2002).....	10
Figura 1.7 – Esquema da compensação por variação de tensão (IGMAHI, IZUMI, YOKOYAMA, HANEYOSHI 2002).....	10
Figura 1.8 – Diagrama esquemático para o controle servo digital (LONG-QIANG, YU-XING 2003).....	11
Figura 1.9 – Diagrama de blocos do controlador (SHIH-LIANG, HSIANG-SUNG 1997).....	13
Figura 1.10 – Diagrama de blocos do controlador OSAP modificação (RECH, PINHEIRO, GRUNDLING, HEY, PINHEIRO 2003).	14
Figura 1.11 – Diagrama de blocos do sistema proposto (RECH, PINHEIRO, GRUNDLING, HEY, PINHEIRO 2003).....	15
Figura 1.12 – Diagrama de blocos do sistema.....	16
Figura 1.13 – Esquema proposto para o controle de alto desempenho (HENG, ORUGANTI, SRINIVASAN 2004).....	17
Figura 2.1 – Diagrama de blocos do sistema proposto.....	20
Figura 2.2 – Esquema de controle do sistema.	20
Figura 2.3 – Pinagem do microcontrolador (MICROCHIP DSPIC33F FAMILY DATASHEET 206).	21
Figura 2.4 – Funcionamento do PWM.....	26
Figura 2.5 – Posição dos sensores de corrente e tensão	27
Figura 2.6 – Diagrama do circuito do <i>Gate Driver</i> (SEMIKRON SKHI ISSO 23/12/02 DATASHEET 2005). ..	28
Figura 2.7 – Circuito para condicionamento da tensão.	30
Figura 2.8 – Circuito para condicionamento da corrente.	31
Figura 2.9 – Filtro LC de saída.....	32
Figura 2.10 – Circuito equivalente para o indutor (Praça 2006).....	33
Figura 2.11 – Esquema do inversor para modelagem.	41
Figura 2.12 – Arquitetura completa do sistema.	43
Figura 2.13 – Arquitetura do sistema de controle.	44
Figura 2.14 – Esquema de simulação do inversor para carga linear.	46
Figura 2.15 – Esquema de simulação - Controle.	47
Figura 2.16 – Circuito de aquisição, condicionamento e compensadores de (Coelho 2000).....	48

Figura 2.17 – Resultado de simulação do sistema em tempo contínuo com carga linear.....	49
Figura 2.18 – Espectro harmônico – Tensão de saída, carga linear.....	49
Figura 2.19 – Espectro harmônico – Corrente de saída, carga linear.....	50
Figura 2.20 – Esquema de simulação do inversor com carga não linear.....	50
Figura 2.21 – Resultado de simulação do sistema em tempo contínuo com carga não linear.....	51
Figura 2.22 – Espectro harmônico – Tensão de saída, carga não linear.....	51
Figura 2.23 – Espectro harmônico – Corrente de saída, carga não linear.....	52
Figura 2.24 – Resultado de simulação do sistema em tempo contínuo com carga não linear e degrau de 7A na amplitude.....	53
Figura 3.1 – Interface da ferramenta <i>rltool</i> do Matlab.....	54
Figura 3.2 – Resposta ao degrau unitário para o sistema compensado.....	56
Figura 3.3 – Lugar das raízes para o sistema compensado.....	56
Figura 3.4 – Esquema de utilização do <i>sample and hold</i> para simular a amostragem.....	57
Figura 3.5 – Filtragem do sinal mediante altafrequência de amostragem.....	58
Figura 3.6 – Filtragem do sinal mediante altafrequência de amostragem – visualização ampliada.....	59
Figura 3.7 – Geração do sinal de chaveamento.....	60
Figura 3.8 – Resultado de simulação do sistema amostrado com carga linear de 12,5Ω.....	62
Figura 3.9 – Espectro harmônico – Tensão de saída com carga linear.....	62
Figura 3.10 – Espectro harmônico – Corrente de saída com carga linear.....	63
Figura 3.11 – Resultado de simulação do sistema amostrado com retificador monofásico de 12,5Ω de carga e capacitor de filtro de 470μF.....	63
Figura 3.12 – Espectro harmônico – Tensão de saída com carga não linear.....	64
Figura 3.13 – FFT – Corrente de saída com carga não linear.....	65
Figura 3.14 – Resultado de simulação do sistema amostrado com degrau de carga não linear.....	65
Figura 3.15 – Efeito da saturação da corrente.....	66
Figura 3.16 – Resultado de simulação do sistema amostrada com retificador monofásico de 12,5Ω de carga e capacitor de filtro de 470μF.....	67
Figura 3.17 – Espectro harmônico –Tensão de saída do sistema com carga não linear de 200Ω.....	68
Figura 3.18 – Espectro harmônico –Corrente de saída do sistema com carga não- linear de 200Ω.....	68
Figura 3.19 – Resultado de simulação do sistema amostrado com degrau de carga não linear de 100Ω.....	69
Figura 4.1 – Sistema físico implementado – Módulo de potência.....	71
Figura 4.2 – Sistema físico implementado – Placa de controle.....	72
Figura 4.3 – Fluxograma do firmware de controle.....	76
Figura 4.4 – Tempo de execução das rotinas de interrupção.....	78
Figura 4.5 – Ensaio do sistema em malha aberta.....	79
Figura 4.6 – Tensão de saída para o inversor com carga linear.....	80
Figura 4.7 – Erro devido a uma carga linear.....	81
Figura 4.8 – Corrente do indutor do sistema com carga linear.....	82
Figura 4.9 – Tensão de saída do sistema no início do sistema.....	83

Figura 4.10 – Tensão de saída do sistema com degrau de carga - osciloscópio.83

Figura 4.11 – Tensão de saída do sistema com um retificador monofásico como carga de $12,5\Omega$ e capacitor de filtro de $470\mu\text{F}$84

Figura 4.12 – Corrente de saída do sistema com um retificador monofásico como carga de $12,5\Omega$ e capacitor de filtro de $470\mu\text{F}$85

Figura 4.13 – Corrente do indutor do sistema com um retificador monofásico como carga de $12,5\Omega$ e capacitor de filtro de $470\mu\text{F}$85

Figura 4.14 – Tensão de saída do sistema com um retificador monofásico como carga de 200Ω e capacitor de filtro de $470\mu\text{F}$86

Figura 4.15 – Corrente de saída do sistema com um retificador monofásico como carga de $12,5\Omega$ e capacitor de filtro de $470\mu\text{F}$87

Figura 4.16 – Corrente do indutor do sistema com um retificador monofásico como carga de $12,5\Omega$ e capacitor de filtro de $470\mu\text{F}$87

Figura 4.17 – Contribuição das harmônicas para uma carga linear.88

Figura 4.18 – Contribuição das harmônicas para uma carga não linear.89

LISTA DE TABELAS

Tabela 2.1 – Parâmetros do Inversor.	45
Tabela 2.2 – Parâmetros da simulação.....	47
Tabela 3.1 – Parâmetros de controle para o sistema amostrado e em ponto fixo.....	61
Tabela 3.2 – Valores de THD em função da carga.	69
Tabela 4.1 – Representação em complemento de 2 - exemplos.	74

SUMÁRIO

Agradecimentos.....	vi
Resumo	vii
Abstract	viii
Lista de Abreviaturas e Símbolos.....	ix
Lista de Figuras.....	x
Lista de Tabelas	xiii
INTRODUÇÃO.....	1
CAPÍTULO 1 Controle de Inversores.....	3
1.1 - Operações Básicas para Controle de Inversores	3
1.1.1 - Controlador Baseado na Regulação de Tensão em Malha Única	3
1.1.2 - Controlador Baseado na Regulação de Corrente	4
1.2 - Problema no Controle de Inversores	5
1.3 - Controle Analógico e Controle Digital	7
1.4 - Técnicas para Controle de Inversores	9
1.4.1 - Técnicas de Controle <i>DEAD BEAT</i>	9
1.4.2 - Método da Compensação da Variação da Tensão (VVC).....	9
1.4.3 - Controlador Servo Digital Baseado num Inversor Senoidal.....	11
1.4.4 - Controle Baseado em DSP de Múltiplas Malhas	12
1.4.5 - Controlador Preditivo OSAP com Ação Integral Repetitiva	14
1.4.6 - Controlador Preditivo PD-Feedforward com Ação Integral Repetitiva.....	15
1.4.7 - Controlador Digital de Inversores com Realimentação Melhorada de Estados ...	16
1.4.8 - Controle Digital de Alto Desempenho com uma Técnica Modificada PWM	16
1.5 - Objetivo e Justificativa.....	17
1.6 - Conclusão	18
CAPÍTULO 2 Implementação do sistema e do Controlador Digital	19
2.1 - Descrição do Sistema	19
2.1.1 - Visão Geral	19
2.1.2 - Microcontrolador DSPIC 33FJ128MC706.....	20
2.1.2.1 - Visão Geral do DSPIC 33FJ128MC706.....	21
2.1.2.2 - Pinagem.....	21

2.1.2.3 - Ajuste da Velocidade de Operação.....	22
2.1.2.4 - Recursos Utilizados	23
2.1.3 - Circuitos de Potência.....	27
2.1.3.1 - Circuito dos Gate Drivers	28
2.1.4 - Circuito de Aquisição e Controle.....	29
2.1.4.1 - Malha de Tensão.....	29
2.1.4.2 - Malha de Corrente	30
2.2 - Modelagem	31
2.2.1 - Filtro LC de Saída	32
2.2.1.1 - Indutância de Saída.....	32
2.2.1.2 - Capacitância de Saída	35
2.2.2 - Cálculo do Núcleo de Saída.....	35
2.2.3 - Esforços nos Semicondutores	38
2.2.4 - Modelagem Matemática do Inversor e do Sistema de Controle	39
2.3 - Resultados de Simulação.....	46
2.4 - Conclusão	53
CAPÍTULO 3 Projeto do Controlador em DSPIC	54
3.1 - Projeto dos Parâmetros de Controle.....	54
3.2 - Simulação com Controlador Amostrado	57
3.3 - Conclusão	69
CAPÍTULO 4 Resultados Experimentais	71
4.1 - Descrição do Sistema Físico.....	71
4.2 - Ponto Fixo	72
4.2.1 - Representação	73
4.3 - Firmware de Controle	75
4.4 - Ensaio Experimentais	79
4.4.1 - Carga Linear.....	79
4.4.2 - Transitório de Partida e Degrau de Carga.....	82
4.4.3 - Carga Não Linear	84
4.5 - Conclusão	89
Conclusão geral.....	91
Referências Bibliográficas	93

INTRODUÇÃO

A elevação do número de cargas não lineares conectadas ao sistema elétrico tem aumentado consideravelmente os problemas na qualidade da energia elétrica. Existe uma demanda cada vez maior de fontes de energia imunes a tais problemas. Para sanar essa necessidade, o desenvolvimento de controladores de alto desempenho para sistemas inversores, componente responsável pela inversão da tensão de saída, tem a sua parcela de contribuição na melhoria da qualidade dessas fontes.

Os chamados sistemas UPS são os responsáveis pelo fornecimento ininterrupto de energia a cargas críticas. A principal característica de um sistema UPS senoidal é a alta qualidade da tensão de saída, ou seja, um baixo valor de distorção. Para que essa seja conseguida, controladores de alto desempenho devem ser utilizados, sendo eles analógicos ou digitais.

Para um inversor de alto desempenho é importante considerar que o mesmo deve ter uma baixa taxa de distorção harmônica (THD) da tensão de saída tanto para cargas lineares quanto para não lineares, baixa interferência eletromagnética (EMI), uma rápida resposta transitória para mudança de carga e variações na tensão do barramento CC de entrada, uma alta eficiência e confiabilidade. Para atender a essas especificações os inversores PWM têm sido largamente utilizados. (RECH 2001).

O controle de alto desempenho para os inversores de tensão PWM senoidais requer não somente a realimentação de saída, mas a realimentação de estados internos, visando compensar os aspectos negativos da resposta da planta às perturbações normalmente encontradas em aplicações típicas.

Em (RYAN, LORENZ 1995) e (RYAN, BRUMSICKLE, LORENZ 1997) são apresentadas várias técnicas de compensação das deficiências da planta visando o aumento de velocidade do sistema. Observa-se neste trabalho, além da realimentação de saída (tensão de saída do inversor), a realimentação de estados internos (corrente do capacitor e indutor) e ainda a compensação de realimentações intrínsecas da planta (*back emf*). Para validar o controlador proposto, foi implementado por (RYAN, LORENZ 1995) uma versão analógica do controlador.

Considerando as vantagens inerentes dos controladores digitais, este trabalho tem como objetivo o estudo e a implementação digital de uma das técnicas analógicas propostas por (RYAN, BRUMSICKLE, LORENZ 1997), utilizando um processador digital de sinal de ponto fixo e baixo custo.

Considerando a minimização do uso de sensores de corrente, e conseqüentemente a redução do número de canais de aquisição e custo do processamento, somente um estado interno será realimentado. Optou-se neste trabalho pela realimentação da corrente de indutor em função da proteção natural contra curto-circuito na saída.

O trabalho está organizado da seguinte forma. O capítulo 1 descreve algumas técnicas de controle para inversores encontrados na literatura e aborda os principais problemas encontrados no controle do mesmo. O capítulo 2 mostra em detalhe o microcontrolador DSPIC, o circuito de condicionamento de sinais, a modelagem matemática do sistema, o cálculo para o filtro de saída, o cálculo dos parâmetros do sistema e as simulações para o sistema analógico. O capítulo 3 descreve a aritmética de ponto fixo e sua utilização neste trabalho, além de mostrar os resultados de simulação com o controle discreto e em ponto fixo e comparar os resultados. O capítulo 4 mostra os resultados experimentais e detalha o software de controle. Por fim, a conclusão geral é apresentada.

CAPÍTULO 1

CONTROLE DE INVERSORES

1.1 - OPERAÇÕES BÁSICAS PARA CONTROLE DE INVERSORES

1.1.1 - CONTROLADOR BASEADO NA REGULAÇÃO DE TENSÃO EM MALHA ÚNICA

A forma mais simples de controle é usar uma malha de regulação da tensão de saída como mostrado na figura 1.1.

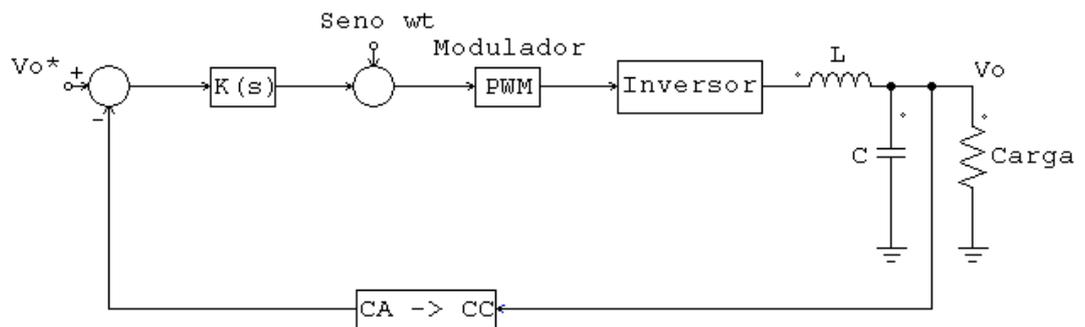


Figura 1.1 – Regulador simples de tensão.

Este esquema de controle trata o filtro e a carga como um sistema invariante no tempo. Neste caso as componentes de Fourier geradas pelo inversor em si são apenas as harmônicas presentes na carga. O modulador comumente usado é a comparação das ondas senoidal e triangular ou o PWM senoidal (MOHAN, UNDELAND, ROBBINS 1989). Um sinal de realimentação proporcional a amplitude da tensão de saída é comparado com uma referência. O erro é compensado e usado para controlar a referência do modulador. Em frequências mais baixas de chaveamento, um melhor desempenho pode ser obtido usando estratégias mais sofisticadas do PWM utilizando técnicas digitais de forma a minimizar as harmônicas (otimização harmônica).

Embora a estratégia descrita gere um resultado muito bom em regime permanente com cargas lineares, existem falhas a serem consideradas, que comprometem o desempenho da aplicação.

Dentre as falhas pode-se dizer que nem sempre as cargas podem ser consideradas lineares, como no caso dos retificadores. No caso de supor a operação, da realimentação de valores médios, em regime permanente, requerida para melhorar o esquema de chaveamento PWM, o resultado acarretará numa resposta dinâmica ruim do sistema no caso de transitórios na carga.

1.1.2 - CONTROLADOR BASEADO NA REGULAÇÃO DE CORRENTE

Um controlador que produz formas de onda de alta qualidade é baseado no uso dos reguladores de corrente que empregam técnicas de realimentação (MANNING 1994). Os reguladores são tipicamente usados como malha interna da corrente do indutor de filtro como mostrado na figura 1.2.

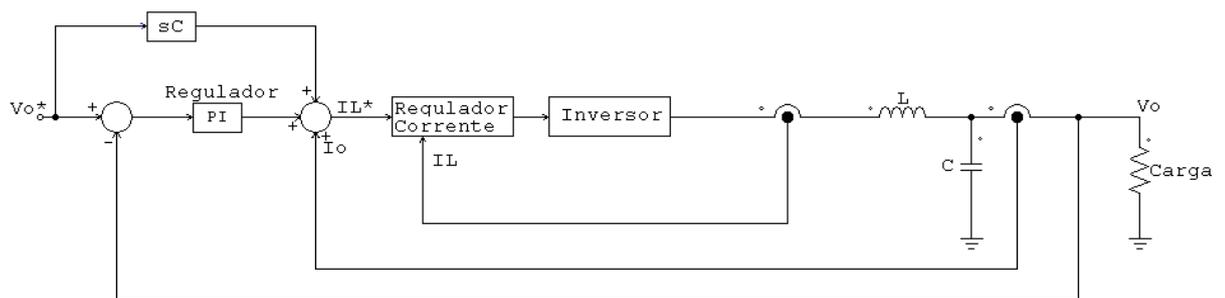


Figura 1.2 – Controlador da tensão de saída usando regulador de corrente e realimentação da carga.

Reguladores de corrente típicos descritos na literatura incluem: reguladores analógicos por histerese, reguladores analógicos e digitais PWM senoidal e controladores de corrente preditivos. A corrente de referência para o regulador é obtida pela soma do erro, em uma malha externa, com a corrente da saída do filtro e uma referência da tensão de saída desejada, obtida através da componente fundamental da frequência do capacitor de filtro.

A realimentação paralela, associada com o erro do controlador de tensão, melhora a resposta na presença de uma entrada variante no tempo para a geração da tensão de saída desejada na ausência de carga. Sob a condição da ausência de carga a função de transferência entre V_o e V_o^* é unitária, porque o pólo na origem, gerado pelo capacitor de filtro, é cancelado pela ação *feedforward* do sinal de controle.

Para manter o mesmo desempenho sob condições de carga, a mesma deve ser considerada como um distúrbio de entrada para o sistema e, por conseguinte, pode ser compensada pela realimentação. Desta forma a função de transferência entre V_o e V_o^* é unitária, apesar das condições de carga. É importante notar que esta técnica de realimentação é efetiva apenas quando o atraso do regulador de corrente é muito pequeno comparado com os elementos subsequentes no caminho à frente. A fim de compensar os erros combinados devido à variação de parâmetros (capacitor C), atraso de tempo no regulador de tensão e distúrbios na fonte, um controlador PI é adicionado como malha mais externa.

1.2 - PROBLEMA NO CONTROLE DE INVERSORES

Controlar inversores nem sempre é uma tarefa simples. Cada variável envolvida deve ser analisada e levada em consideração para o equacionamento correto e, mediante os eventos que possam vir a deformar os valores, as mesmas devem ser compensadas para a redução ou anulação do erro. A maioria dos eventos é passível de uma simples correção, equacionando adequadamente cada etapa e assimilando os problemas nas leis que regem o controle. Porém, dois fatores são de essencial importância para um bom controlador, a capacidade de atender a cargas não lineares e circuitos que têm a função de transferência desconhecida.

No primeiro caso, as cargas não lineares têm uma relação diferente entre tensão e corrente. Isso faz com que a forma dos sinais ao longo do sistema seja diferente e assim o sistema de controle atua para manter a forma do sinal desejado, independente da relação tensão corrente da carga em questão. Dessa forma, o controlador atua para que o erro inserido na onda não seja considerável. Um exemplo desse tipo de carga é o retificador, que pode ser visto na figura 1.3

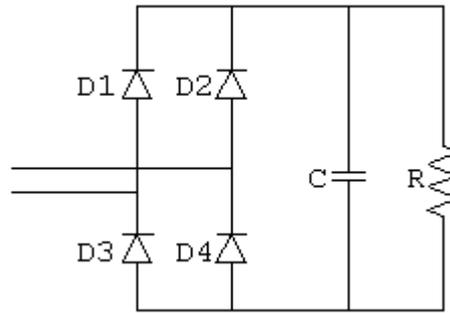


Figura 1.3 – O retificador, um exemplo de carga não linear.

Pode ser visto na figura 1.5 que o sinal de saída não pode se manter sem deformações, se controlado por um método que não responda rapidamente a distúrbios transitórios. Na figura 1.4 é mostrado um controlador sem realimentação de estados internos. Esse controlador não se mostra eficiente para alimentar cargas não lineares, como mostra o resultado simulado do mesmo na figura 1.5. Para que um método de controle seja capaz de atuar nesses casos, ele deve ser rápido o bastante para corrigir o erro inserido, antes que o próximo evento oriundo da carga não linear se repita, causando novas deformações na onda de saída. Essa incapacidade pode surgir também do mau ajuste dos parâmetros dos compensadores.

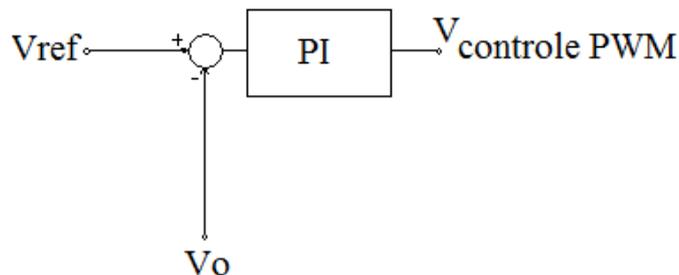


Figura 1.4 – Sistema de controle com realimentação da tensão de saída.

Uma vez que a maioria das cargas eletrônicas é não linear e injetam harmônicas no sistema, técnicas adicionais de filtragem das mesmas devem ser aplicadas e o inversor deve permitir controle quase instantâneo sobre a forma da onda de saída para reduzir a distorção a um nível aceitável (MOHAN, UNDELAND, ROBBINS 1989). A estratégia PWM, presente na maioria dos controladores

modernos, usa um sinal analógico para modular a largura dos pulsos cuja duração é proporcional a amplitude do sinal modulado no instante em questão. O controle do inversor PWM é feito com malhas de realimentação muito rápidas, onde o valor instantâneo da tensão de saída é comparado com uma senóide de referência. O erro é usado para modificar o instante de chaveamento dos transistores para criar um novo padrão PWM adequado à situação.

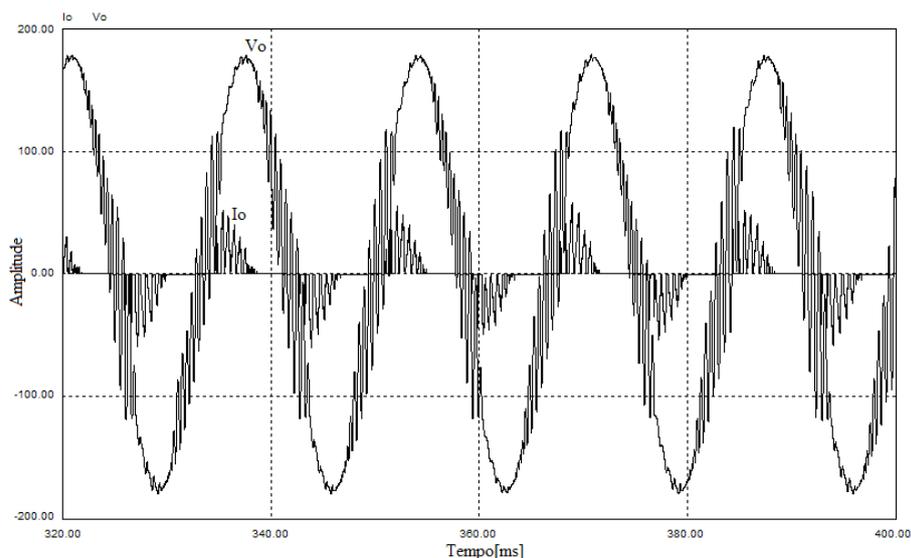


Figura 1.5 – Efeito da corrente oriunda de uma carga não linear. Indutor=700 μ H; Capacitor=60 μ F; Carga = 25 Ω ; Kp=3; Ki=33,67; Io = corrente de saída; Vo = tensão de saída;

O mesmo pode ser dito na situação em que a função de transferência da carga é desconhecida. O relevante dessa situação é a complexidade, talvez a impossibilidade, de se conseguir um ajuste ótimo para os parâmetros dos controladores do sistema. Na ausência da função da carga faz-se necessário um ajuste fino manual, ou seja, tentativa e erro. Esse método, apesar de não recomendado, é utilizado para se fazer um ajuste específico para a situação e dos parâmetros em questão. Caso a carga mude, os parâmetros do controle deverão ser analisados novamente para que sejam ajustados de forma apropriada.

1.3 - CONTROLE ANALÓGICO E CONTROLE DIGITAL

Inversores com controle analógico são mais usados em função da grande largura de banda que lhes é oferecido por este método. Dentre as vantagens e desvantagens oferecidas pelo sistema analógico podemos citar (BIMAL 1997):

Vantagens

- Banda passante elevada;
- Resolução elevada;
- Não requer conversão de dados;
- Ajuste fácil e rápido;
- Métodos de análise e projeto simples;

Desvantagens

- Desempenho variável com a temperatura;
- Manutenção e/ou modificações implicam em modificações no hardware;
- Métodos de controle simples;
- Sensível ao ruído ambiente;

Para os sistemas que usam controle digital, muitas melhorias são introduzidas. Porém as desvantagens são visíveis, sendo essas mais facilmente contornadas com o uso de novas tecnologias.

Vantagens

- Modificações ou adaptações podem ser feitas via software;
- Suporta complexos algoritmos de controle;
- Disponibilizam funções extras de monitoramento, proteção, diagnóstico, etc;
- Permite o armazenamento de dados para as mais diversas funções;

Desvantagens

- Requer conversão de dados;
- Complexidade para análise de projetos;
- A velocidade de conversão dos dados é um fator limitante dos resultados.
- Erros de quantização e truncamento podem afetar a precisão do controle;

Em função dos pontos citados é necessário avaliar quais os fatores importantes e necessários no controle do dispositivo e assim optar pelo uso do controle analógico ou digital.

1.4 - TÉCNICAS PARA CONTROLE DE INVERSORES

Técnicas de controle para inversores podem ser classificadas em tempo contínuo e tempo discreto (KUKRER 1999). A estratégia de controle em tempo contínuo é implementada usando técnicas analógicas e não são tão confiáveis como as de tempo discreto. A seguir, algumas técnicas de controle discreto são mostradas.

1.4.1 - TÉCNICAS DE CONTROLE *DEAD BEAT*

Uma das técnicas de controle mais usadas é chamada de *dead beat*. A técnica é um tipo de controle na qual o sistema leva a zero um vetor de erro não nulo em períodos finitos de amostragem (IGMAHI, IZUMI, YOKOYAMA, HANEYOSHI 2002).

A estratégia gera um padrão de sinal PWM requerido para produzir uma forma de onda senoidal na saída do inversor, mesmo com pequenos filtros de saída. A fim de validar o método em tempo real, uma estimativa ou predição do sinal de realimentação por um observador é usada.

O conceito de resposta no controlador *dead beat* é único para sistemas em tempo discreto. No controle qualquer erro não zero será levado a nulo em períodos finitos de amostragem. Existem diferentes tipos deste controlador, dependendo do tipo de realimentação e saída controlada.

A ação de controle *dead beat* força a tensão de saída a ser igual à referência no próximo instante de amostragem. Em outras palavras, a largura de pulso faz a tensão de saída se igualar a referência em cada instante de amostragem. Dentre as desvantagens dessa técnica podemos dizer que a máxima largura de pulso é limitada pelo processamento máximo do dispositivo de controle e de ser muito sensível a variação dos parâmetros e da carga.

1.4.2 - MÉTODO DA COMPENSAÇÃO DA VARIAÇÃO DA TENSÃO (VVC)

A chamada técnica da Compensação da Variação da Tensão (VVC) é mostrada em (IGMAHI, IZUMI, YOKOYAMA, HANEYOSHI 2002). Ela corrige tanto a tensão de saída como a variação da mesma no instante da amostragem, ou seja, o método controla não apenas a tensão de saída, mas também a derivada da tensão.

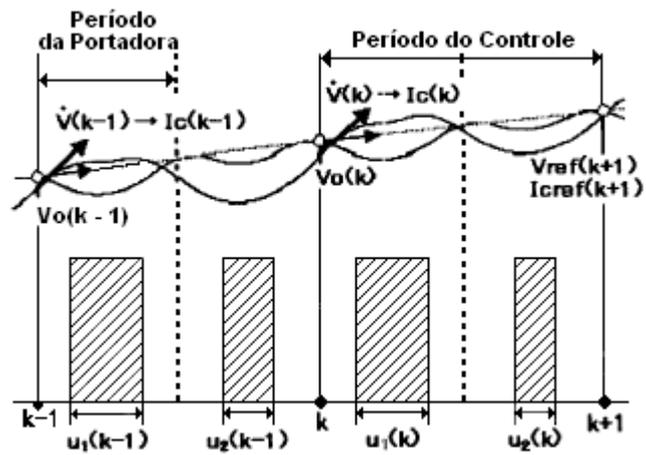


Figura 1.6 – Padrão do pulso PWM para uma abordagem VVC (IGMAHI, IZUMI, YOKOYAMA, HANEYOSHI 2002).

Na figura 1.6 $U_1(k)$ e $U_2(k)$ são obtidos usando os dados amostrados, que são: a tensão de saída do inversor no momento anterior da amostragem atual $V_0(k-1)$, a corrente do capacitor no momento anterior da amostragem atual $i_c(k-1)$, a largura do pulso no intervalo de amostragem anterior ($U_1(k-1)$, $U_2(k-1)$) e os sinais de referência do próximo instante de amostragem $V_{ref}(k+1)$ e $i_{ref}(k+1)$.

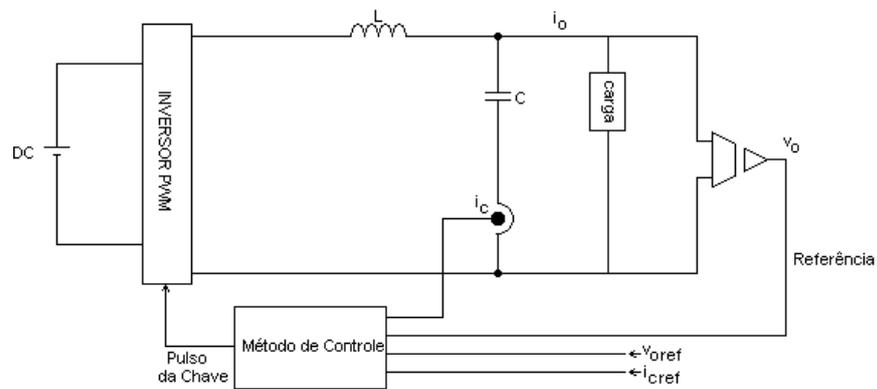


Figura 1.7 – Esquema da compensação por variação de tensão (IGMAHI, IZUMI, YOKOYAMA, HANEYOSHI 2002).

O esquema VVC, ilustrado na figura 1.7, assegura que a tensão de saída V_0 e sua derivada V_0' assumam os valores de referência no instante seguinte de amostragem baseado no método de amostragem *multi-rate* (FUJIMOTO, KAWAMURA, TOMIZUKA 1999). Dessa forma, o fenômeno *beat*, da tensão de

saída é contido entre o período de controle. A técnica de VVC também adota o esquema do controle repetitivo para compensar cargas não lineares (HANEYOSHI, KAWAMURA, HOFT 1988). Como resultado, o período de amostragem é duas vezes maior que o da portadora, fazendo com que o software de controle seja mais simples de ser gerado. As tensões de referência V_{ref} e V_0' são calculadas em tempo real.

1.4.3 - CONTROLADOR SERVO DIGITAL BASEADO NUM INVERSOR SENOIDAL

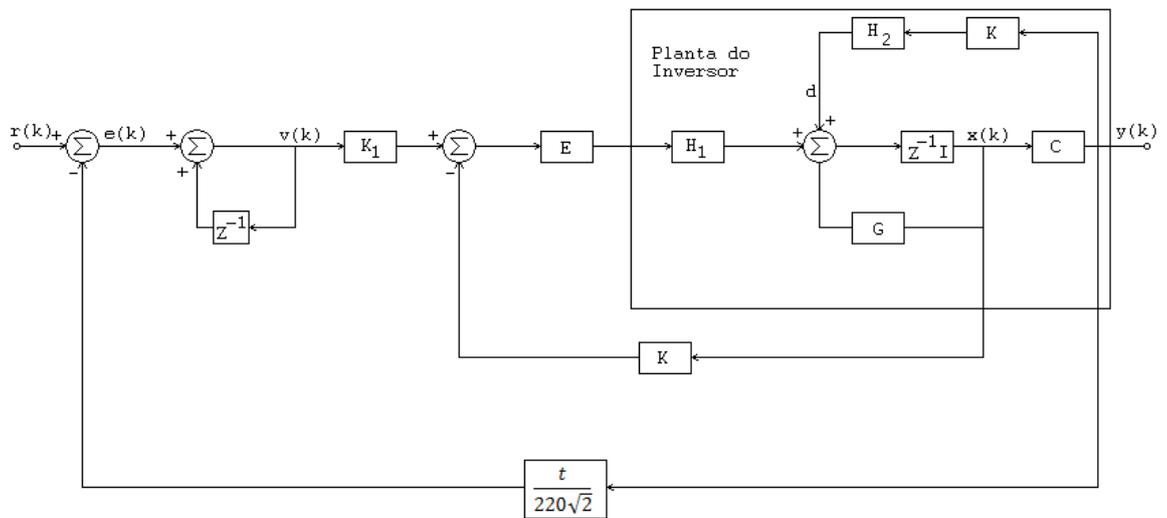


Figura 1.8 – Diagrama esquemático para o controle servo digital (LONG-QIANG, YU-XING 2003).

Uma forma de controle diferenciada é proposta em (LONG-QIANG, YU-XING 2003). A técnica é baseada num controle para sistemas servo digitais. O objetivo é conseguir uma resposta dinâmica, baseado em *dead beat*, para as variáveis controladas. A estratégia de controle da figura acima mostra a estrutura de controle do sistema. E é a tensão contínua de entrada que equivale ao modelo do inversor. $r(k)$ é a unidade de referência da onda senoidal.

O controlador consiste em duas malhas de controle. A malha interna estabiliza o sistema no caso de nenhuma carga estar conectada e reduz o nível total de distorção harmônica gerado pela corrente de carga. A malha externa consiste de um integrador do erro, que funciona como um controlador repetitivo (HARA, YAMAMOTO, OMATA, NAKANO 1988), o qual reduz o erro de regime permanente, e as distorções causadas por distúrbios periódicos, como cargas não lineares. Devido à simplicidade e a suficiência do método para diminuir o erro, não foi usado um controlador repetitivo

não foi usado. A solução proposta garante uma baixa distorção harmônica, tensão de saída estável e uma boa resposta dinâmica.

1.4.4 - CONTROLE BASEADO EM DSP DE MÚLTIPLAS MALHAS

Um esquema inovador para regulação de inversores PWM senoidais é apresentado em (SHIH-LIANG, HSIANG-SUNG, MENG-YUEH, YING-YU 1997). O texto mostra um mecanismo de decomposição da tensão de saída tal que a malha de corrente possa atingir uma resposta satisfatória com um ganho modesto. Além do mais, é proposto um esquema de compensação de distúrbio para suprimir o efeito da variação da carga e melhorar o *stiffness* do inversor controlado.

O controlador proposto de múltiplas malhas usa três sinais realimentados: a corrente do indutor i_L , tensão de saída V_o , e a corrente de carga i_o . A corrente no indutor é captada para a regulação da malha de corrente, a tensão de saída é captada para regular a malha de tensão e a corrente de carga é captada para compensação dos distúrbios. A figura 1.9 ilustra o esquema do controle.

A grande vantagem do controlador é a necessidade de se ajustar apenas dois ganhos no sistema, tornando a implementação bastante simples. Porém efetuar a leitura de três grandezas realimentadas pode não ser uma tarefa tão simples quanto aparenta. O método apresenta valores de THD menores que 5% para o caso de carga não linear.

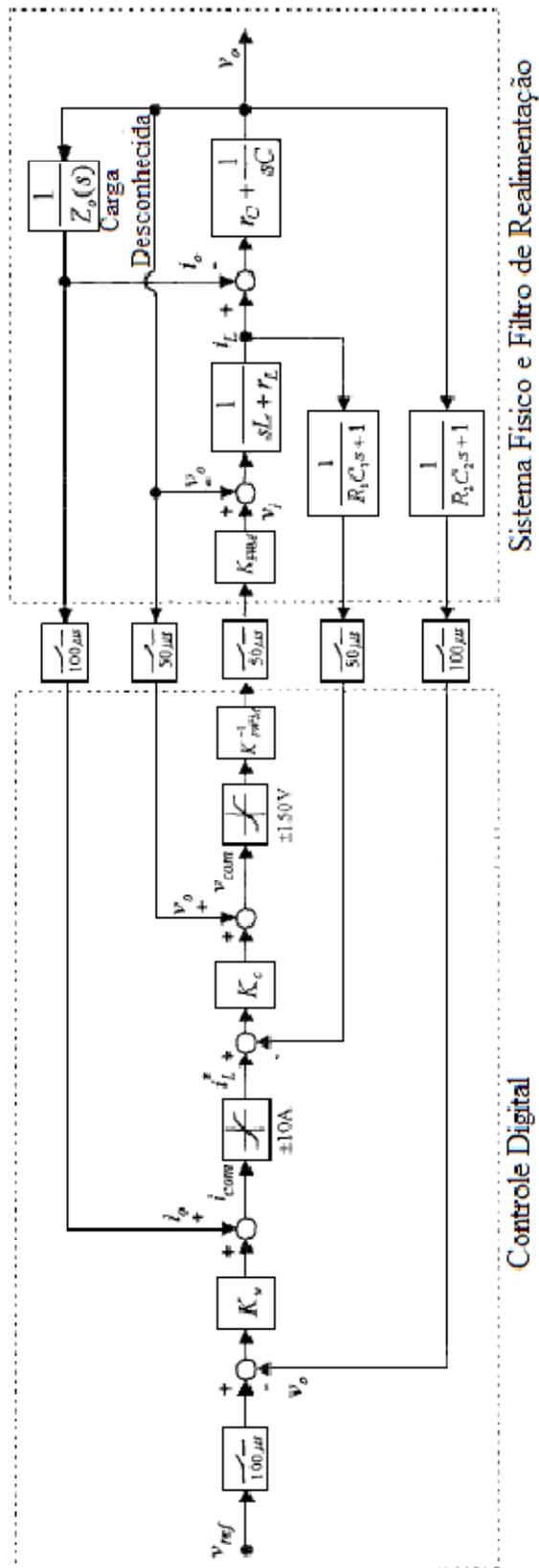


Figura 1.9 – Diagrama de blocos do controlador (SHIH-LIANG, HSIANG-SUNG 1997).

1.4.5 - CONTROLADOR PREDITIVO OSAP COM AÇÃO INTEGRAL REPETITIVA

O controlador OSAP (KAWAMURA, HANEYOSHI, HOFT 1988) é uma lei de controle *dead beat* que usa apenas um sensor para tensão. Assim, há uma redução física do sistema e no processamento envolvido.

Se os ganhos do controlador forem iguais aos parâmetros da planta, o método se torna um controlador *dead beat* que força a tensão de saída a ser igual ao sinal de referência no próximo instante de amostragem.

A determinação da largura de pulso para o k-ésimo período de amostragem é iniciado com a aquisição da tensão de saída no período em questão e então, depois do tempo de processamento, a largura de pulso é determinada. Conseqüentemente, o atraso causado pela conversão A/D da tensão de saída e o tempo de processamento da lei de controle, diminuem a máxima largura de pulso possível.

Para resolver o problema, uma modificação é proposta por (NISHIDA, HANEYOSHI 1992), modificando a lei de controle. Na abordagem a largura de pulso na k-ésima amostragem é computada usando a tensão de saída amostrada no intervalo anterior. Para melhorar ainda mais a resposta, a técnica de controle repetitivo (HANEYOSHI, KAWAMURA, HOFT 1988) é incluída no controlador.

O controlador modificado tem respostas muito rápidas para cargas de variações cíclicas, como retificadores. O erro de regime permanente e a distorção harmônica total da tensão de saída para essas cargas são eliminadas de forma satisfatória.

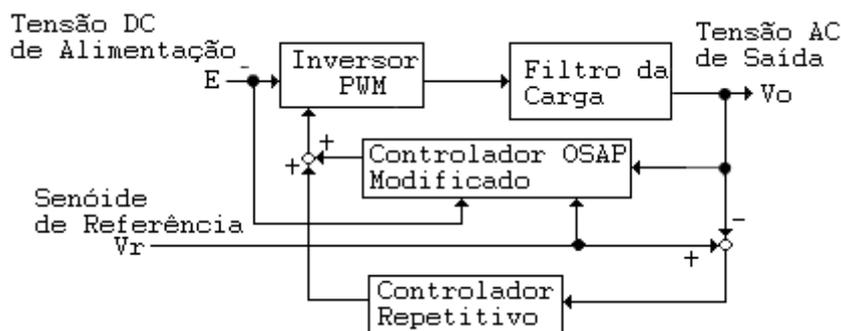


Figura 1.10 – Diagrama de blocos do controlador OSAP modificação (RECH, PINHEIRO, GRUNDLING, HEY, PINHEIRO 2003).

A estabilidade do controlador é encontrada sob uma gama menor de condições, sendo o mesmo bastante suscetível a variação paramétrica. Em função dos parâmetros escolhidos, a região de estabilidade é aumentada em uma proporção significativa.

1.4.6 - CONTROLADOR PREDITIVO PD-FEEDFORWARD COM AÇÃO INTEGRAL REPETITIVA

O controlador clássico PID tem sido usado em muitos sistemas de controle industriais, principalmente devido à sua estrutura simples que pode ser facilmente entendida e aplicada na prática. Sua excelente flexibilidade é possível através do ajuste dos seus coeficientes K_P , K_I e K_D .

A ação de controle depende do valor imediato e do valor anterior do erro de saída. Se o tempo de processamento requerido para calcular essa ação não é pequeno, existem benefícios em prever o valor do erro no tempo anterior, e então computar a variável em questão (RECH, PINHEIRO, GRUNDLING, HEY, PINHEIRO 2003). Dessa forma, pode-se usar um simples algoritmo para prever o erro de saída (AYLOR, RAMEY, COOK 1980).

Para deduzir o erro de saída para cargas cíclicas lineares e não lineares, uma ação *feedforward* e um controlador repetitivo são adicionados ao controlador preditivo PID (RECH, PINHEIRO, GRUNDLING, HEY 2001), como mostrado na figura 1.11.

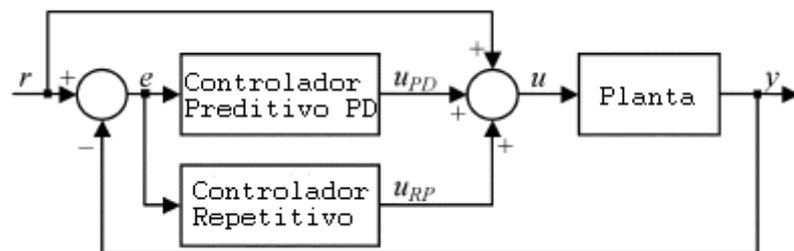


Figura 1.11 – Diagrama de blocos do sistema proposto (RECH, PINHEIRO, GRUNDLING, HEY, PINHEIRO 2003).

Conseqüentemente, devido à inclusão da ação integral repetitiva na lei de controle, é possível eliminar a ação integral do controlador PID. Assim, o esforço computacional para o controle é reduzido sem afetar o desempenho do sistema. Dessa

forma, o mesmo passa a ser chamado de preditivo PD *feedforward*. Os ganhos do sistema são determinados pela alocação dos dois pólos dominantes do sistema de malha fechada.

A estabilidade do sistema é obtida em uma gama muito grande de valores possíveis para os parâmetros. A taxa de distorção harmônica é muito baixa, mesmo em caso de retificador como carga.

1.4.7 - CONTROLADOR DIGITAL DE INVERSORES COM REALIMENTAÇÃO MELHORADA DE ESTADOS

Um novo sistema de controle para inversores é mostrado em (LI, ZHANG, KANG, CHEN 2006). Considerando o erro integral e_i como uma variável de estado adicional, o diagrama do controlador é mostrado.

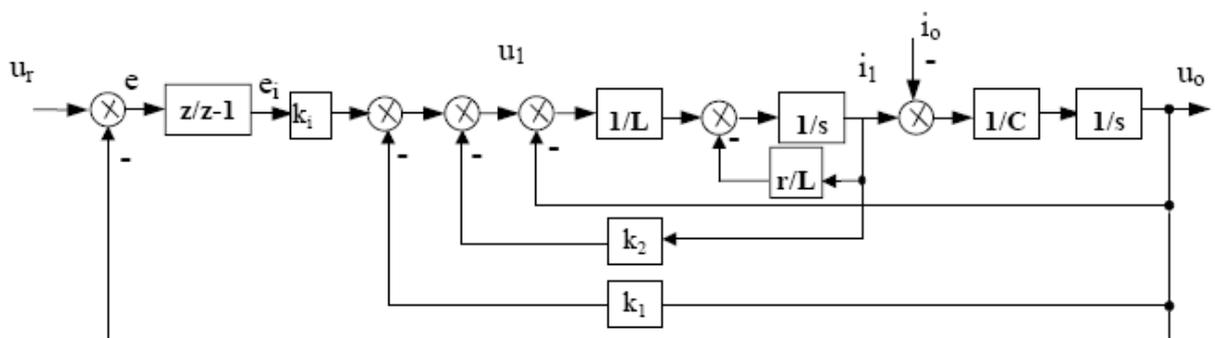


Figura 1.12 – Diagrama de blocos do sistema.

Na figura 1.12, os ganhos do sistema para definir o controlador são k_i , k_1 e k_2 . Quando o período de amostragem atinge uma condição específica e periódica, o sistema se torna controlável e pode alocar os pólos da função da malha fechada. O sistema digital de inversores com realimentação melhorada de estados é projetado pelo método de alocação dos pólos para obter um alto desempenho.

1.4.8 - CONTROLE DIGITAL DE ALTO DESEMPENHO COM UMA TÉCNICA MODIFICADA PWM

O controle proposto por (HENG, ORUGANTI, SRINIVASAN 2004) produz respostas dinâmicas e de regime permanente de alta qualidade, mesmo em baixas

freqüências de chaveamento. Apenas a tensão de saída e a corrente de carga são usadas nas realimentações. O esquema proposto é ilustrado na figura 1.13.

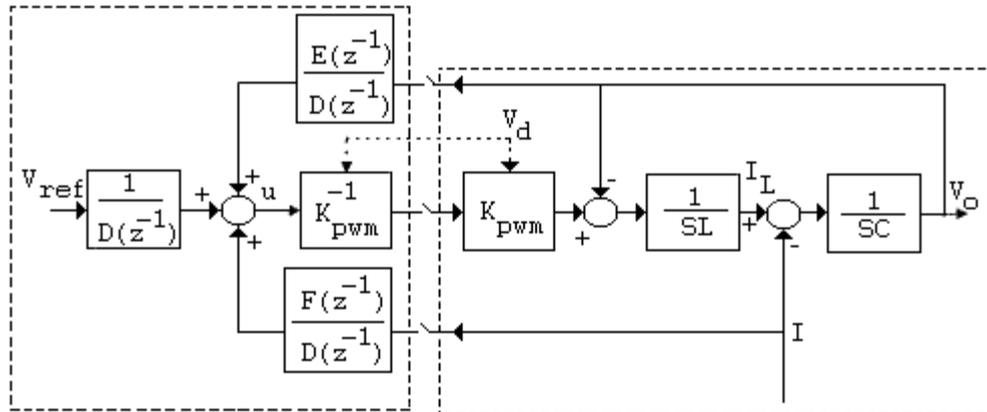


Figura 1.13 – Esquema proposto para o controle de alto desempenho (HENG, ORUGANTI, SRINIVASAN 2004).

O controlador é baseado no método de alocação dos pólos. Os pólos da função de transferência da malha de tensão do sistema são colocados na origem para melhorar a velocidade do controle. A realimentação da corrente de carga é feita para reduzir a distorção da tensão introduzida pela mesma para níveis muito baixos. A técnica introduz também um novo padrão PWM para diminuir o efeito do atraso gerado pela amostragem e processamento em sistemas discretos.

1.5 - OBJETIVO E JUSTIFICATIVA

Este trabalho propõe a análise aprofundada e a implementação de um controlador de alto desempenho utilizando a realimentação de duas variáveis, a corrente do indutor e a tensão de saída. A realimentação da corrente do indutor, estado interno do inversor, melhora a resposta do sistema, além de garantir a proteção de curto-circuito, permitindo assim um controle mais eficaz da tensão de saída, que é foco deste trabalho. A realimentação da tensão de saída garante que a mesma se comporte de uma forma bem definida e, mesmo sob condições adversas, irá seguir uma referência definida no microcontrolador, que fará todos os cálculos necessários para garantir um padrão de chaveamento correto nos braços do inversor.

O controle realimentado em duas variáveis faz com que o sistema exiba uma resposta satisfatória as cargas a serem conectadas ao sistema, sejam elas lineares e não lineares. São propostas também, formas alternativas, permitidas graças ao uso do sistema digital, para não ser necessário o uso de filtros analógicos para a aquisição de sinais ruidosos, evitando atrasos de fase entre a aquisição e o controle. A utilização do esquema de ponto fixo, para aumentar a eficiência dos cálculos do sistema estará incluso no trabalho.

A essência do trabalho é demonstrar as características principais dos sistemas digitais, suas dificuldades e vantagens frente aos demais. Desde simples problemas como o tratamento da tensão para a inserção no microprocessador, a problemas mais complexos como a escolha da frequência de chaveamento adequada, em virtude da velocidade de processamento do processador em uso. Sabe-se que sistemas digitais não suportam altas frequências de chaveamento, mas com técnicas mais elaboradas e uma matemática reforçada, esse valor de frequência pode ser elevado, otimizando o processo de cálculo e permitindo que o algoritmo de controle reserve mais tempo para o acionamento das chaves.

1.6 - CONCLUSÃO

Foi visto no presente capítulo quais as principais vantagens e desvantagens do controle do inversor através de sistemas digitais. As características principais do inversor foram citadas, além da técnica PWM, utilizada neste trabalho. Os problemas associados com o controle foram citados, assim como os problemas associados ao controle digital e as dificuldades presentes na migração do sistema analógico para o sistema digital. Infere-se deste capítulo que os sistemas digitais se mostram vantajosos quanto à realização das técnicas simples ou elaboradas de controle, mas não garantem sua superioridade frente aos sistemas analógicos. Porém, a vantagem e ganho que os sistemas discretos trazem é, sem dúvida, grandiosa.

CAPÍTULO 2

IMPLEMENTAÇÃO DO SISTEMA E DO CONTROLADOR DIGITAL

2.1 - DESCRIÇÃO DO SISTEMA

2.1.1 - VISÃO GERAL

Para se obter um controlador digital de bom desempenho para inversores é necessário que um conjunto de requisitos sejam satisfeitos. Controlar uma planta desejada é um processo que envolve várias etapas em que cada uma delas é de extrema importância.

Para que o processador digital possa ter acesso às informações da planta, os sinais dos sensores de corrente e tensão conectados a pontos estratégicos da planta devem ser condicionados aos níveis específicos das entradas analógicas do DSP, tanto em ganho, quanto em offset. Os sinais resultantes são então convertidos em amostras através de conversores analógico-digitais internos ao DSP utilizado.

Da mesma forma que os sinais de entrada, os sinais de saída do DSP, ou seja, os sinais digitais correspondentes ao acionamento PWM dos interruptores, devem ser convertidos aos níveis de tensão específicos dos *gate drivers* utilizados.

O sistema é composto de duas malhas de realimentação, uma de tensão e uma de corrente. Cada malha é composta por um controlador proporcional integral para compensação. Os controladores usados na simulação do sistema em tempo contínuo são obtidos em (COELHO 2000). Para o sistema em tempo discreto, os parâmetros são projetados segundo critérios mostrados adiante neste trabalho. A figura 2.1 ilustra o sistema proposto.

As amostras digitais da planta são obtidas a uma taxa de 50 kHz, sendo que o algoritmo de controle é executado no DSP na mesma taxa, gerando a correspondente ação de controle. Isso permite um controle dinâmico, atuando sempre que houver uma perturbação na planta do sistema. A figura 2.2 ilustra o esquema de controle.

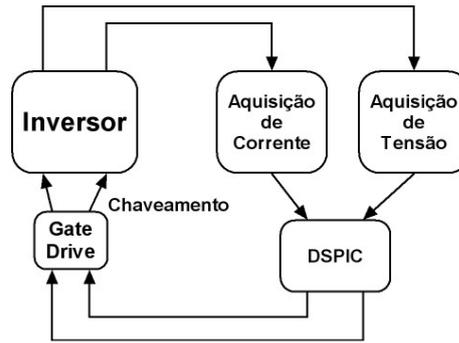


Figura 2.1 – Diagrama de blocos do sistema proposto.

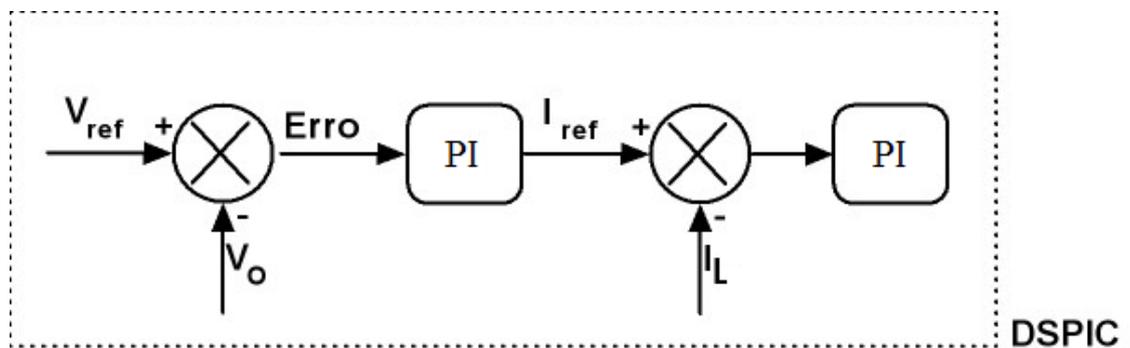


Figura 2.2 – Esquema de controle do sistema.

2.1.2 - MICROCONTROLADOR DSPIC 33FJ128MC706

Para o controle da planta escolheu-se o microcontrolador DSPIC 33FJ128MC706. A razão de sua escolha está no fato deste apresentar características específicas para aplicações que requerem o uso do PWM, tal como controle de motores, ou chaveamento, característica bastante desejada neste projeto.

“A família para controle de motores suporta uma variedade de aplicações para controle de motores tais como DC, de indução, relutância chaveada monofásicos e trifásicos. Esses produtos são também muito bem utilizados para Sistemas de Energia Ininterrupta (UPS), inversores, correção de fator de potência e também para gerenciamento de energia em servidores, equipamentos de telecomunicações e outros equipamentos industriais.” (MICROCHIP DSPIC33F FAMILY DATASHEET 206)

O dispositivo ainda é dotado de uma grande velocidade de processamento, chegando aos 40 MIPS (milhões de operações por segundo).

2.1.2.1 - VISÃO GERAL DO DSPIC 33FJ128MC706

A família DSPIC33F emprega uma poderosa arquitetura de 16 bits que integra as ferramentas de controle de um microcontrolador e as capacidades computacionais de um Processador Digital de Sinais (DSP). O resultado funcional é ideal para aplicações que se baseiam numa computação repetitiva de alta velocidade.

As principais características do dispositivo são (MICROCHIP DSPIC33F FAMILY DATASHEET 206):

- Possui 64K de memória flash.
- Até cinco interrupções externas.
- Até 9 *timers* de 16 bits.
- Dois módulos de comunicação SPI, Serial, I2C, CAN, ECAN, DCI.
- Dois módulos de A/D de 10 bits ou 12 bits, com velocidades máximas de 2,2 Msp/s e 1 Msp/s, respectivamente.
- Controle do PWM, até 8 canais independentes ou 4 complementares.
- Até 85 portas programáveis de entrada e saída.

2.1.2.2 - PINAGEM

A figura abaixo ilustra a pinagem do pic. Abaixo serão descritas alguns dos principais.

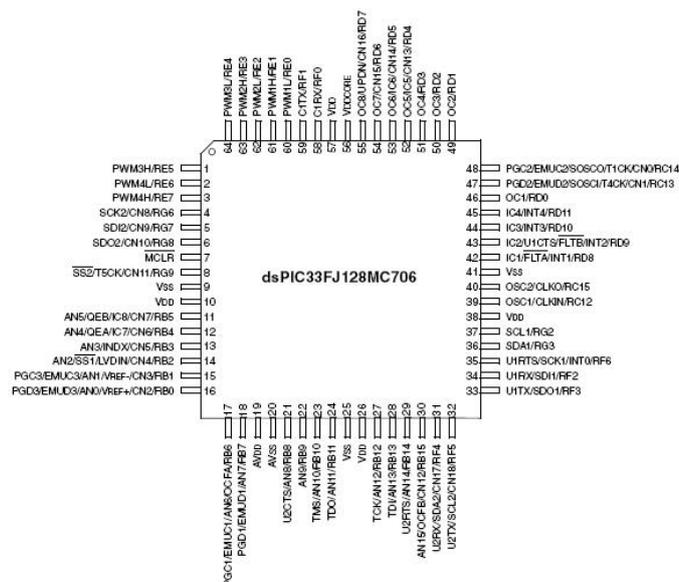


Figura 2.3 – Pinagem do microcontrolador (MICROCHIP DSPIC33F FAMILY DATASHEET 206).

- PWMxH/PWMxL – Pinos responsáveis pela saída do PWM em polaridade alta (*High*) e baixa (*Low*). Podem ser complementares, 4 saídas, ou independentes, 8 saídas.
- RXY – onde X assume valores de A a G, e Y assume valores de 0 a 15, e as portas podem ser definidas como entrada e saída.
- Vdd, Vss – Alimentação e terra, respectivamente.
- Vref+, Vref- – Tensões de referência para o conversor A/D, positiva e negativa, respectivamente.
- ANX – onde X assume valores de 0 a 15, entradas analógicas.
- UxRX, UxTX – onde x assume os valores de 1 a 2, pinos de transmissão e recepção via UART (comunicação serial).

2.1.2.3 - AJUSTE DA VELOCIDADE DE OPERAÇÃO

Para se ajustar a velocidade desejada de operação do dispositivo, a equação abaixo é utilizada:

$$F_{osc} = F_{IN} \frac{M}{(N_1 * N_2)} \quad (2.1)$$

$$F_{osc} = F_{IN} \frac{(PLLDIV + 2)}{(PLLPRE + 2)(PLLPOST + 1)} \quad (2.2)$$

Onde M, N1 e N2 são reescritas logo abaixo. PLLDIV, PLLPRE e PLLPOST são constantes que podem ter os seguintes valores:

PLLPOST – 4 valores (2 a 8)

PLLPRE – 32 valores (2 a 33)

PLLDIV – 512 valores (2 a 514)

Através dessas configurações, pode-se fazer com que o microcontrolador chegue até a 40 MIPS.

No projeto, as seguintes configurações foram usadas:

$F_{IN} = 10000\text{Hz}$ (cristal), $PLLDIV = 30$, $PLLPRE = 0$, $PLLPOST = 0$.

Sendo assim, utilizando os valores em 2.2, é obtida a seguinte frequência:

$$F_{osc} = 10000 \frac{(30+2)}{(0+2)(0+1)} = 80MHz$$

É sabido também que:

$$F_{CY} = \frac{F_{osc}}{2} = 40MIPS \quad (2.3)$$

Sendo essa a velocidade em que o pic foi configurado para o projeto.

2.1.2.4 - RECURSOS UTILIZADOS

Apesar da grande diversidade de periféricos disponíveis, nem todos foram utilizados. A seguir será descrito, detalhadamente, o modo de operação dos principais periféricos utilizados.

- **Conversor A/D**

A conversão A/D desempenha um papel fundamental no controle digital. Como dito anteriormente, é necessário que seja feita a digitalização do sinal analógico adquirido do sistema para que esse possa ser controlado. Se a conversão não for feita de forma correta, as variáveis de controle serão afetadas de forma diferente do esperado gerando um sinal de saída não condizente com a referência. O módulo de conversão A/D pode ser configurado para 10 ou 12 bits. Neste trabalho foi utilizada a conversão de 12 bits.

Para se configurar o conversor A/D as seguintes etapas devem ser estabelecidas:

- Selecionar os pinos das portas para as entradas analógicas desejadas (ADxPCFGH<15:0> ou ADxPCFGL<15:0>).
- Selecionar a referência de voltagem para que fique de acordo com os valores das entradas analógicas (ADxCON2<15:13>).

- Selecionar o *clock* da conversão analógica para que essa seja compatível com o *clock* do processador (ADxCON3<5:0>).
- Determinar quantos canais de S/H serão utilizados (ADxCON2<9:8> e ADxPCFGH<15:0> ou ADxPCFGL<15:0>).
- Selecione a seqüência de conversão/amostragem apropriada (ADxCON1<7:5> e ADxCON3<12:8>).
- Selecionar a forma com que os dados serão mostrados (ADxCON1<9:8>).
- Habilitar o conversor (ADxCON1<15>).

Uma característica bastante interessante do módulo conversor são as quatro formas diferentes de se armazenar o valor digitalizado. São elas, fração com sinal, fração sem sinal, inteiro com sinal e inteiro sem sinal. Por razões que serão discutidas no próximo capítulo, a forma do dado será fração com sinal. Tal representação gera um número cujo valor fica entre -32768 a 32768, ou seja, ponto fixo em formato S.0.15.

Outra funcionalidade muito útil do recurso é a capacidade de sincronizar o conversor com o módulo PWM. Dessa forma, pode-se iniciar o conversor A/D num momento determinado pelo contador do outro periférico. A grande vantagem é poder se adquirir o sinal no momento em que a chave estiver no seu tempo morto, ou seja, momento que não há o chaveamento. Garantindo que não haja saturação da variável por um valor transitório de tensão.

- **Timer e Interrupção**

Este recurso, presente na quase totalidade dos microcontroladores, é utilizado para gerar uma base de tempo fixa para o programa. O timer é um contador de 16 bits que é zerado após atingir o valor para o qual ele foi configurado. No sistema de controle do inversor, o timer foi usado para gerar a base de tempo para algumas funções do *firmware* de controle.

A interrupção é um recurso do *hardware* que indica que algum evento ocorreu. Esse evento pode ser de qualquer natureza, como por exemplo, a finalização da conversão A/D ou um tempo específico tenha decorrido. Uma vez sinalizado o evento,

pode-se escolher interromper a rotina principal e executar outra rotina de código toda vez que a interrupção for gerada.

Essa interrupção pode ser gerada por várias fontes internas ou até externas. Os vários recursos do DSPIC podem gerar interrupções em circunstâncias específicas para que o código então atenda a certas exigências, e depois retornar a rotina principal de execução.

As interrupções são atendidas com prioridade. A cada interrupção gerada por um dado periférico é atribuída uma prioridade. Esse grau de importância pode ser também alterado, configurando-se manualmente a ordem na qual elas serão atendidas.

No sistema dessa dissertação a interrupção de *timer* é configurada para gerar um tempo desejado para o a criação do comando *delay*, como dito anteriormente. A equação para o cálculo do tempo da geração da interrupção é:

$$PR1 = \left(\frac{F_{CY}}{PRESCALE} \right) tempo \quad (2.4)$$

Onde PR1 é o valor a ser programado o período do timer 1 para que ele conte o tempo desejado, F_{CY} é o número de operações por segundo do dispositivo, PRESCALE é o valor que pode ser programado para se atingir valores específicos e tempo é o valor, em segundos, que se deseja.

- PWM

Este periférico é bastante útil para a aplicação. A família de controle de motores tem este periférico em todos os modelos. O módulo PWM é composto por até 8 canais independentes, ou 4 em modo complementar, 4 razões cíclicas programáveis, geradores de tempo morto, sincronização com o conversor A/D e outras funções adicionais.

A base de tempo do PWM é gerada por um registrador chamado PTMR. Esse registrador de 15 bits pode contar em ordem crescente, decrescente ou ambos, dependendo do modo de funcionamento. O período é definido pelo registrador PTPER.

O valor do registrador é calculado através da equação:

$$PTPER = \frac{F_{CY}}{F_{PWM} (PTMR * PRESCALE)^2} - 1 \quad (2.5)$$

Como a frequência desejada do PWM é de 25 kHz, podemos calcular o valor de PTPER, usando (2.5). Dessa forma:

$$PTPER = \frac{40000000}{25000 \cdot 1.2} - 1 \rightarrow PTPER = 799$$

Quando PTMR e PTPER se igualam em valor, a polaridade do sinal é trocada.

Existem 4 modos de contagem do timer, *free running*, *single shot*, *continuous up/down* e *double update*. Este projeto faz uso do modo, *continuous up/down*, que será descrito em detalhes.

Neste modo, a base de tempo conta de forma crescente até atingir o valor programado e depois decresce até zero, gerando uma onda triangular. Quando o valor do *timer* se iguala ao período, o sinal gerado inverte a polaridade. No caso a inversão ocorre duas vezes por período. A operação é ilustrada na figura abaixo.

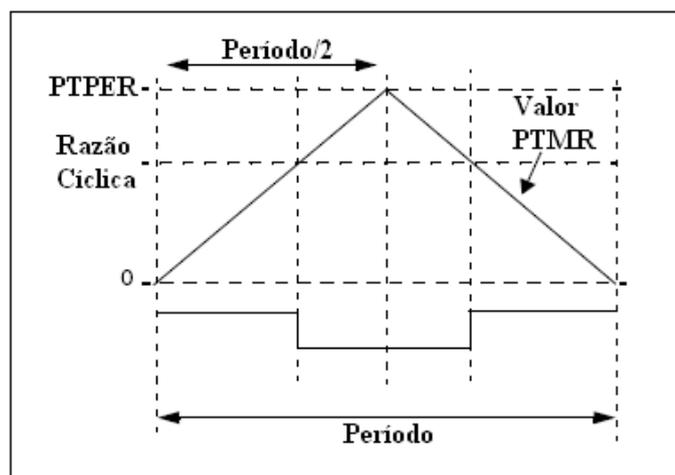


Figura 2.4 – Funcionamento do PWM.

O módulo foi configurado para ter saídas complementares, dessa forma, a saída de polaridade alta (PWMxH) é oposta a de polaridade baixa (PWMxL).

- MPLAB

Para gerar e desenvolver o código do programa e também para se gravar o pic, utilizou-se o ambiente MPLAB em conjunto com o compilador C30, da MICROCHIP. O programa e a ferramenta são de uso gratuito e recomendado pelo fabricante. Todos os registradores e funções mostradas acima correspondem ao MPLAB, podendo não ser compatíveis com outros ambientes de desenvolvimento.

2.1.3 - CIRCUITOS DE POTÊNCIA

Neste trabalho, os sinais de tensão de saída e corrente do indutor são utilizados. Os sensores responsáveis pela aquisição desses sinais são conectados segundo a figura 2.5. Na figura podemos ver que o local onde a corrente e a tensão são amostrados tem seus valores nominais de operação. A corrente do indutor é amostrada no ponto indicado e a tensão de saída é amostrada no capacitor de filtro, também indicado. O sinal de entrada é gerado pelos IGBTs, modulando o sinal do barramento contínuo para o mostrado na figura.

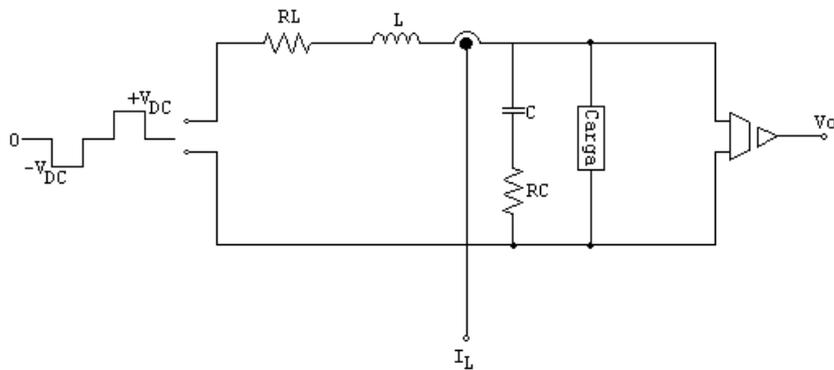


Figura 2.5 – Posição dos sensores de corrente e tensão .

Esses valores não podem ser inseridos no microcontrolador, uma vez que danificariam o mesmo. Dessa forma os mesmos devem ser condicionados adequadamente para que eles sejam inseridos nos conversores A/D do dispositivo de processamento.

Para se controlar os sinais de diversas amplitudes presentes no inversor, são necessárias etapas indispensáveis que serão detalhadas adiante.

2.1.3.1 - CIRCUITO DOS GATE DRIVERS

Para se interligar o sistema de controle à parte de potência é necessário o uso dos chamados *gate drivers*. Esses dispositivos são os responsáveis por acionar os IGBTs. No sistema proposto foram utilizados dois módulos da SEMIKRON modelo SKHI 23/12 (SEMIKRON SKHI ISSO 23/12/02 DATASHEET 2005).

Algumas das principais características do mesmo são:

- O módulo comanda dois transistores de forma independente
- Prevê o intertravamento para a operação em um único braço.
- O módulo comanda IGBTs com tensões de até 1200V.
- Gera o tempo morto desejado dentre um número de opções.
- Compatível com tensões de entrada de 5V e 15V.
- Proteção de curto circuito através do monitoramento de VCE.
- Isolação através de transformadores e não opto-acoplador.
- Monitora tensões para que o valor permaneça acima de 13V.

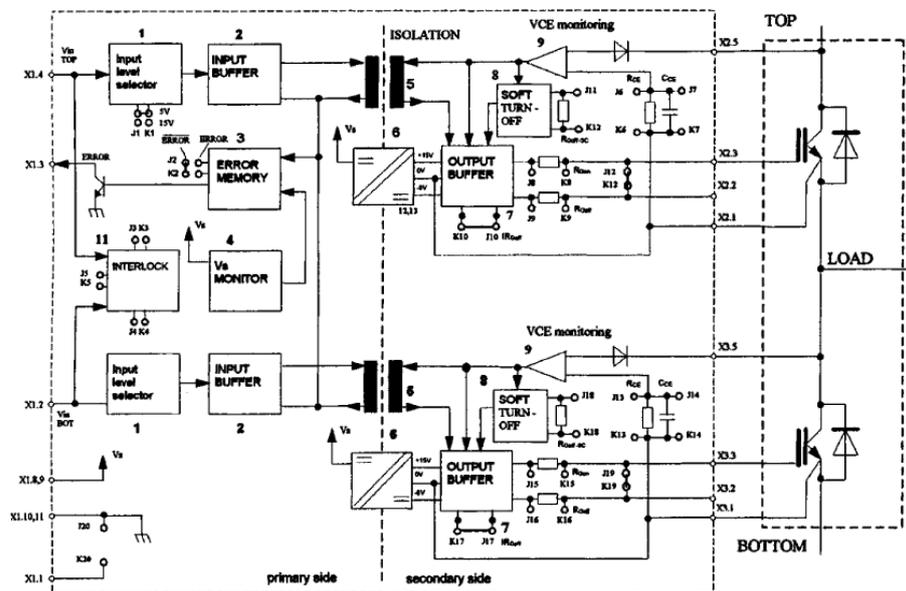


Figura 2.6 – Diagrama do circuito do *Gate Driver* (SEMIKRON SKHI ISSO 23/12/02 DATASHEET 2005).

2.1.4 - CIRCUITO DE AQUISIÇÃO E CONTROLE

Para que os sinais sejam realimentados e processados é necessário que eles sejam condicionados para tal. Os sinais de tensão e corrente precisam estar em valores condizentes com os requisitos desejados pelo dispositivo de processamento. Para que isso seja realizado, dois circuitos distintos são responsáveis por tratar os sinais de tensão de saída e a corrente do indutor e fazer com que suas características sejam compatíveis com o desejado pelo DSP.

2.1.4.1 - MALHA DE TENSÃO

O circuito de condicionamento para a malha de tensão é composto basicamente por um divisor de tensão, amplificador de instrumentação, amplificador de isolamento e circuito de offset. Os divisores de tensão diminuem a amplitude do sinal para que ele se enquadre nos níveis desejados, no caso 5V. O amplificador de instrumentação diminui o nível de ruído do sinal, eliminando as harmônicas de alta frequência. O amplificador de isolamento ISO124U opera da seguinte maneira (BURR-BROWN ISO124U DATASHEET 2003):

“O amplificador de isolamento ISO124U usa uma entrada e uma saída galvanicamente isoladas por capacitores de 1pF construídos em encapsulamento plástico. A entrada é a razão cíclica modulada e transmitida digitalmente através da barreira. A seção de saída recebe o sinal modulado, converte de volta para analógico e remove o *ripple* herdado da modulação. As seções de entrada e saída são fabricadas, e então, mediante ajuste a laser, são excepcionalmente casadas. As seções são então montadas em lados opostos com os capacitores de isolamento montados entre as duas seções. “

O circuito de offset é responsável pelo translado do sinal, impedindo que o mesmo tenha valores negativos, fato que não aceito pelo microcontrolador.

O circuito é ilustrado abaixo.

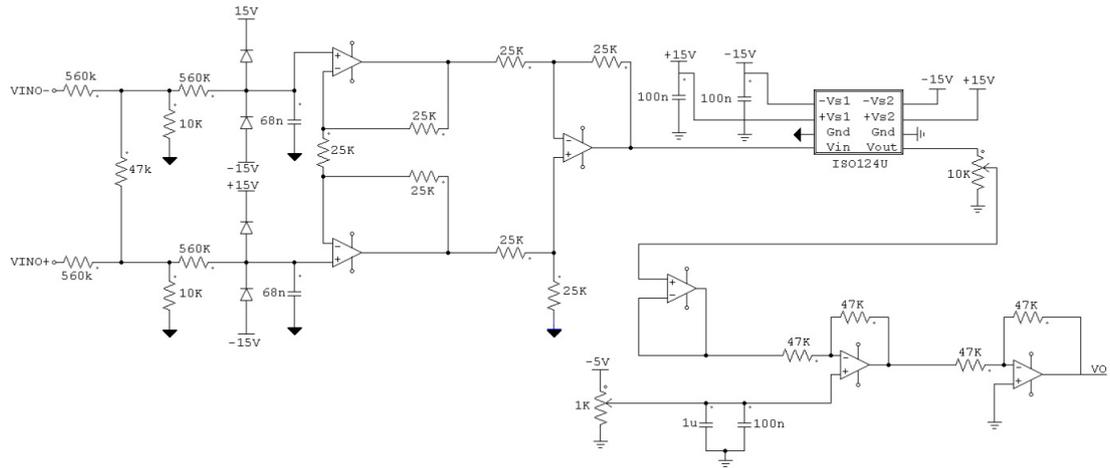


Figura 2.7 – Circuito para condicionamento da tensão.

Para se ajustar os valores máximos e mínimos do sistema de condicionamento da tensão, foi considerada uma tensão de pico máxima de 270V. Uma vez que o valor nominal de operação é de 127V RMS, ou 179,6V de pico, não se pode esperar que estes valores oscilem próximo desse valor de saída. Considerando uma variação de até 50%, é garantido que o sinal não seja saturado e o mesmo, inserido no microcontrolador, não será condicionado incorretamente. Dessa forma o valor de operação máximo e mínimo da tensão situa-se entre 0 e 270V.

2.1.4.2 - MALHA DE CORRENTE

Para a aquisição da corrente, foi usado o sensor de efeito Hall LA55P. O sensor possui isolamento galvânico e pode ler valores de até 50A. Possui uma relação de leitura de 1:1000, ou seja, 1 ampere lido no sistema de potência é visto como 1 miliampere na saída do sensor. Na saída do mesmo é colocado um resistor de carga visando converter o sinal de corrente em tensão. Foi utilizado um resistor de 80 ohms. Além do sensor, foi usado um resistor variável de 10 k Ω para ajuste de ganho, permitindo a adequação ao nível de entrada analógica do DSPIC situado entre 0 e 2,5V, e um resistor de 1 K Ω para ajuste de offset do sinal, como mostrado na figura 2.8.

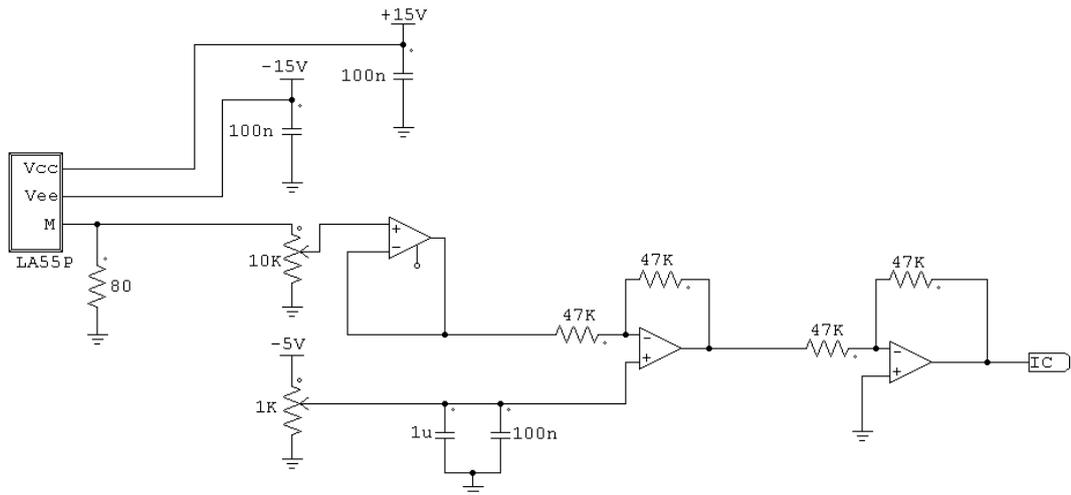


Figura 2.8 – Circuito para condicionamento da corrente.

De forma semelhante ao sistema de condicionamento de tensão, são esperados valores máximos para a corrente do indutor, que será realimentada. O sensor de corrente possui uma janela para passagem do condutor que transporta a corrente a ser medida, o que permite a variação do número de espiras, e conseqüentemente do ganho do sensor. Como a corrente nominal do sensor é de 50A e foram usadas 3 espiras, a corrente máxima projetada para o indutor de saída será $50/3 = 16,67A$.

2.2 - MODELAGEM

Foram consideradas as seguintes especificações para o módulo inversor utilizado no trabalho:

- Potência ativa máxima de saída = 1300W.
- Tensão de entrada do barramento – $V_{in} = 311V$.
- Tensão de Saída $V_O = 127V_{RMS}$ AC.
- Frequência da tensão de saída – 60Hz.
- Frequência de chaveamento – 25 kHz.
- Taxa de distorção harmônica total da tensão de saída – $TDH < 5\%$.

2.2.1 - FILTRO LC DE SAÍDA

O filtro de saída tem a importante função de retirar as componentes harmônicas produzidas pela modulação PWM da tensão de saída. A norma CEI/IEC 61000-3-2 indica que a taxa de distorção harmônica total da tensão de saída de inversores não pode exceder a 5%. Além disso, para alimentação trifásica, tolera-se um desbalanceamento entre as fases de 3 a 6%. No que se refere à frequência, tem-se um desvio máximo admissível de +0,5Hz (em torno de 60Hz), com uma máxima taxa de variação de 1Hz/s.

Conforme (Praça 2006), o cálculo do filtro é feito através da equação:

$$f_c = \frac{1}{2\pi\sqrt{L_f C_f}} \quad (2.6)$$

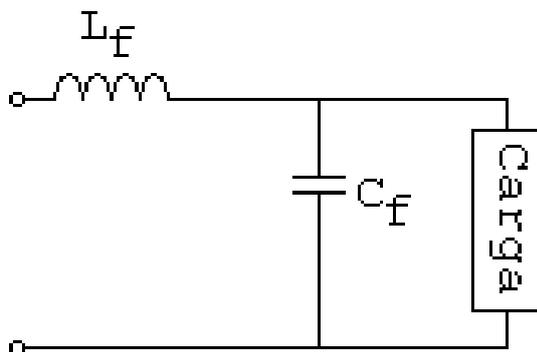


Figura 2.9 – Filtro LC de saída.

A configuração da figura nos mostra um filtro LC chamado passa-baixa. Neste caso, as harmônicas de baixa frequência irão passar pelo filtro quase sem atenuação, enquanto as de frequências mais altas irão ser atenuadas drasticamente.

2.2.1.1 - INDUTÂNCIA DE SAÍDA

A figura 2.9, representada abaixo:

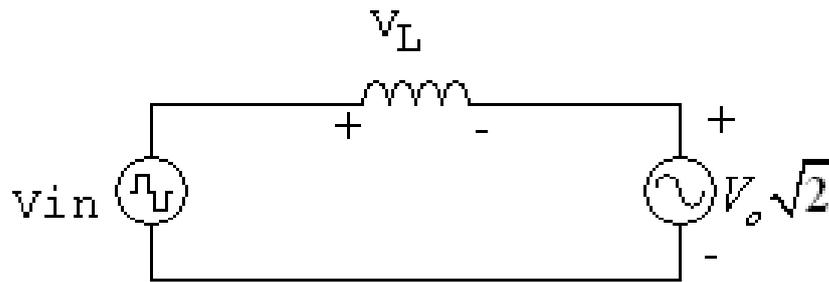


Figura 2.10 – Circuito equivalente para o indutor (Praça 2006).

Observando a figura acima, e usando a lei das malhas da tensão, podemos dizer que a tensão no indutor do filtro de saída no pico de tensão é dada por:

$$V_L = V_{in} - V_o \sqrt{2} \quad (2.7)$$

$$V_L = 311 - 127.1,4142 = 131,39$$

Sabe-se também que a tensão em um indutor é definida por:

$$V_L = \frac{\Delta I}{\Delta t} \quad (2.8)$$

Para que se determine o valor de ΔI , temos que primeiro fazer o estudo das correntes que circulam no inversor. A corrente de saída é definida por (2.9).

$$I_{oRMS} = \frac{S_o}{V_o} \quad (2.9)$$

$$I_{oRMS} = 10,23A$$

$$I_{opico} = I_{oRMS} \sqrt{2} \quad (2.10)$$

$$I_{opico} = 14,43A$$

Admitindo-se uma variação de corrente máxima de pico na saída do inversor, temos:

$$\Delta I = 0,15.I_{opico} \quad (2.11)$$

$$\Delta I = 2,16A$$

A tensão pulsada de entrada apresenta o dobro da frequência de chaveamento. Isso resulta em um período duas vezes menor:

$$T_s = \frac{1}{2.f_s} \quad (2.12)$$

A variação do tempo (Δt) depende da razão cíclica (D) bem como do período de chaveamento (T_s). Sendo assim:

$$\Delta t = D.T_s \quad (2.13)$$

Substituindo (2.7), (2.13) em (2.8), tem-se:

$$(V_{in} - V_o\sqrt{2}) = L_f \frac{\Delta I}{D \left(\frac{1}{2.f_s} \right)} \quad (2.14)$$

Isolando-se L_f :

$$L_f = \frac{(V_{in} - V_o\sqrt{2}) D}{2.\Delta I.f_s} \quad (2.15)$$

Fazendo $D = m_a = \frac{V_o\sqrt{2}}{V_{in}}$ encontra-se

$$L_f = \frac{(311 - 127.\sqrt{2}).0,577}{2.2,16.25000}$$

$$L_f = 701,98\mu H$$

2.2.1.2 - CAPACITÂNCIA DE SAÍDA

Para se calcular o valor do capacitor de saída, deve-se considerar que a frequência de corte f_c deve ficar uma década abaixo do dobro da frequência de chaveamento (BARBI, MARTINS 2005).

Sendo assim:

$$f_c = \frac{2 \cdot f_s}{10} \quad (2.16)$$

Substituindo (2.16) em (2.6):

$$\frac{f_s}{10} \geq \frac{1}{2\pi\sqrt{L_f C_f}} \quad (2.17)$$

Elevando-se os dois lados da equação ao quadrado e isolando-se o termo C_f , obtemos:

$$C_f \geq \frac{1}{L_f \left(\frac{2\pi f_s}{10} \right)^2} \quad (2.18)$$
$$C_f \geq \frac{1}{701,01 \cdot 10^{-6} \left(\frac{2\pi 25000}{10} \right)^2}$$
$$C_f \geq 5.8 \mu F$$

Por uma questão de disponibilidade, foi utilizado um capacitor de $60 \mu F$, o que ainda satisfaz as condições especificadas pelos resultados oriundos da equação (2.18).

2.2.2 - CÁLCULO DO NÚCLEO DE SAÍDA

Para o dimensionamento do núcleo a ser utilizado no projeto, deve-se estabelecer alguns parâmetros previamente, tais como a máxima densidade de fluxo magnético ($B = 0,3T$), a máxima densidade de corrente ($J = 450A/ cm^2$) e o fator de ocupação do enrolamento do indutor ($K = 0,7$). Sabendo-se dessas constantes é

possível calcular o parâmetro fundamental para dimensionamento do núcleo, que é o produto das áreas efetiva da perna central do núcleo e da janela do mesmo onde fica situado o enrolamento. Para isso, usa-se a equação abaixo:

$$A_e A_w = \frac{L_f (I_{opico})^2 10^4}{KBJ} \quad (2.19)$$

$$A_e A_w = \frac{701,98 \cdot 10^{-6} (14,43)^2 10^4}{0,7 \cdot 0,3 \cdot 450}$$

$$A_e A_w = 15,467 \text{ cm}^4$$

Baseado no resultado acima foi escolhido o núcleo EE-65/33/26. Este núcleo possuiu uma área efetiva da perna central $A_e = 5,32 \text{ cm}^2$.

O número de espiras para compor o indutor pode ser obtido através da equação:

$$N = \left(\frac{L_f (I_{opico}) 10^4}{BA_e} \right) \quad (2.20)$$

$$N = \left(\frac{701,98 \cdot 10^{-6} \cdot (14,43) \cdot 10^4}{0,3 \cdot 5,32} \right)$$

$$N = 64 \text{ espiras}$$

Para minimizar as perdas devido ao efeito *skin*, calcula-se a profundidade de penetração (δ). A 100° C, essa é dada por:

$$\delta = \frac{7,5}{\sqrt{f_s}} \quad (2.21)$$

$$\delta = \frac{7,5}{\sqrt{25 \cdot 10^3}}$$

$$\delta = 0,0474 \text{ cm}$$

Então, o diâmetro máximo do condutor a ser utilizado é dado por:

$$D_{fio} \leq 2\delta$$

$$D_{fio} \leq 0,0948cm$$

Conforme a tabela AWG de fios esmaltados, foi escolhido o fio 18AWG. A área da seção de cobre é definida por:

$$S_{CU} = \frac{I_{0RMS}}{J} \quad (2.22)$$

$$S_{CU} = \frac{10,23}{450}$$

$$S_{CU} = 0,02273cm^2$$

A quantidade de fios em paralelo a serem utilizadas é dada pela equação:

$$N_{CP} = \frac{S_{CU}}{S_{CE}} \quad (2.23)$$

$$N_{CP} = \frac{0,02273}{0,0082}$$

$$N_{CP} = 3 \text{ fios}$$

Onde S_{CE} é a seção do condutor.

A equação que define o tamanho do entreferro (g) é mostrada em (2.24):

$$g = \left(\frac{N^2 \mu_o A_e 10^2}{L_f} \right) \quad (2.24)$$

Em que $(\mu_o = 4\pi 10^{-7})$ é a permeabilidade magnética do vácuo.

$$g = \left(\frac{64^2 \cdot 4.3,1415 \cdot 10^{-7} \cdot 5,32 \cdot 10^{-2}}{701,01 \cdot 10^{-6}} \right)$$

$$g = 0,39cm$$

O fator de ocupação (K_{ocup}) determina a ocupação máxima da janela do núcleo. Adota-se que esse fator deve ser menor que 0,7 para uma boa margem de segurança. A equação (2.25) mostra o cálculo deste fator.

$$K_{ocup} = \frac{N' \cdot N_{CP} \cdot S_{CE}}{A_w} \quad (2.25)$$

$$K_{ocup} = \frac{90.3.0,0082}{5,48}$$

$$K_{ocup} = 0,287$$

2.2.3 - ESFORÇOS NOS SEMICONDUTORES

A determinação da corrente média nos interruptores, assim como dos diodos em antiparalelo são parâmetros usados para a determinação do modelo do IGBT a ser usado. A equação (2.26) define a corrente média num período de comutação que passa pelo interruptor.

$$I_{m ds} = \frac{1}{T} \int_0^{D \cdot T} I_{opico} \cdot \text{sen}(\theta) dt \quad (2.26)$$

No qual $D = m_a \cdot \text{sen}(\theta)$.

$$I_{m ds} = \frac{1}{2\pi} \int_0^{\pi} I_{opico} \cdot \text{sen}(\theta) (m_a \cdot \text{sen}(\theta)) dt$$

$$I_{m ds} = 2,081A$$

Para a corrente média do diodo em antiparalelo, tem-se:

$$I_{ds} = \frac{1}{T} \int_0^{(1-D)T} I_{opico} \text{sen}(\theta) dt$$

$$I_{ds} = \frac{1}{2\pi} \int_0^{\pi} I_{opico} \text{sen}(\theta) (1 - m_a \text{sen}(\theta)) d\theta \quad (2.27)$$

$$I_{ds} = 4,728A$$

Com base nos valores calculados acima, podemos determinar o melhor IGBT que seja adequado ao projeto. Foi escolhido o BSM 50 GB 120 DN2 por motivo de disponibilidade. O dispositivo satisfaz, com tranqüilidade, as especificações.

2.2.4 - MODELAGEM MATEMÁTICA DO INVERSOR E DO SISTEMA DE CONTROLE

Em função da dificuldade em aplicar métodos convencionais na modelagem de circuitos com dispositivos de comutação, o método de espaço de estados médio será usado (VUTHCHHAY, BUNLAKSANANUSORN 2008).

O método de estado de espaço médio consiste de três estágios:

1. Formular as equações de espaço de estados para cada subintervalo do período de chaveamento.
2. Obter uma equação de espaço de estados única através média das equações dos subintervalos.
3. Inserir uma perturbação de pequeno sinal e obter uma equação de espaço de estados médio linear, a partir da qual várias funções de transferência possam ser determinadas. Uma vez que a técnica de espaço de estados médio é baseada em matriz, todos os passos serão realizados de forma matricial, o que facilita o processo de modelagem.

O comportamento médio do conversor é dado sobre um período de chaveamento, assim:

$$\frac{dx(t)}{dt} = Ax(t) + Bu(t) \quad (2.28)$$

$$y(t) = Cx(t) + Eu(t) \quad (2.29)$$

A variável $x(t)$ representa a corrente no indutor e a tensão no capacitor do conversor. Normalmente a variável $u(t)$ é composta por uma variável de entrada, corrente ou tensão, uma variável de saída e um sinal de controle como a razão cíclica.

As equações (2.28) e (2.29) não são lineares e podem ser linearizadas através da inserção de uma perturbação de pequeno sinal, assim as variáveis ficam compostas por um valor médio mais uma perturbação de pequeno sinal como a seguir:

$$x = X + \tilde{x} \quad (2.30)$$

$$y = Y + \tilde{y} \quad (2.31)$$

$$u = U + \tilde{u} \quad (2.32)$$

$$d = D + \tilde{d} \quad (2.33)$$

Onde o símbolo (\sim) representa uma perturbação de pequeno sinal.

De acordo com (VUTHCHHAY, BUNLAKSANANUSORN 2008), substituindo (2.30), (2.31), (2.32) e (2.33) em (2.28) e (2.29), e desconsiderando os termos constantes e de segunda ordem, temos:

$$\frac{d\tilde{x}(t)}{dt} = A\tilde{x}(t) + B\tilde{u}(t) + B_d\tilde{d}(t) \quad (2.34)$$

$$\tilde{y}(t) = C\tilde{x}(t) + E\tilde{u}(t) + E_d\tilde{d}(t) \quad (2.35)$$

Aplicando transformada de Laplace em (2.36) e (2.37), podem-se encontrar as funções de transferência de pequeno sinal para o conversor como a seguir:

$$\tilde{x}(S) = \begin{bmatrix} (SI - A)^{-1} B_u & (SI - A)^{-1} B_d \end{bmatrix} \begin{bmatrix} \tilde{u}(S) \\ \tilde{d}(S) \end{bmatrix} \quad (2.36)$$

$$\tilde{y}(S) = \begin{bmatrix} C(SI - A)^{-1} B_u + E_u & C(SI - A)^{-1} B_d + E_d \end{bmatrix} \begin{bmatrix} \tilde{u}(S) \\ \tilde{d}(S) \end{bmatrix} \quad (2.37)$$

Baseado no modelo de equacionamento descrito, a modelagem matemática do indutor para as malhas de tensão e corrente serão obtidas.

A figura a seguir mostra o circuito equivalente para a modelagem do inversor.

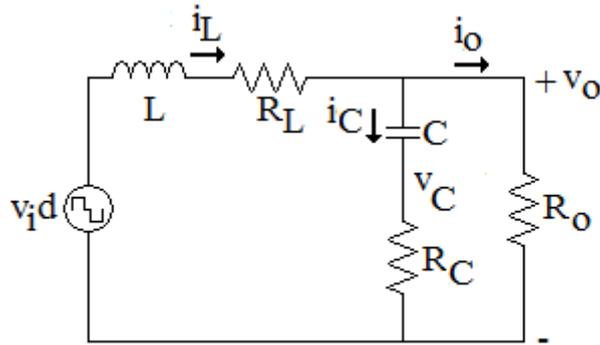


Figura 2.11 – Esquema do inversor para modelagem.

Na figura é importante evidenciar que a tensão de entrada v_i está modulada em três níveis, dispensando a representação das chaves que fazem a modulação da tensão contínua de entrada oriunda do barramento.

A partir da figura, podemos dizer que as equações de estado que regem o funcionamento do inversor são:

$$\frac{di_L}{dt} = -\left(\frac{R_L + R_C}{L}\right)i_L - \frac{v_c}{L} + \frac{dv_i}{L} + \frac{R_C i_o}{L} \quad (2.38)$$

$$\frac{dv_c}{dt} = \frac{i_L}{C} - \frac{i_o}{C} \quad (2.39)$$

$$v_o = \frac{R_o i_L}{\left(\frac{R_C + R_o}{R_C}\right)} + \frac{R_o v_c}{\left(\frac{R_C + R_o}{R_C}\right)} \quad (2.40)$$

Inserindo as perturbações de pequenos sinais e considerando somente os termos de primeira ordem:

$$\frac{\tilde{i}_L(t)}{dt} = \frac{-(R_L + R_C)}{L} \tilde{i}_L(t) - \frac{\tilde{v}_c(t)}{L} + \frac{D\tilde{v}_i(t)}{L} + \frac{v_i \tilde{d}(t)}{L} + \frac{R_C \tilde{i}_o(t)}{L} \quad (2.41)$$

$$\frac{d\tilde{v}_c(t)}{dt} = \frac{\tilde{i}_L(t)}{C} - \frac{\tilde{i}_o(t)}{L} \quad (2.42)$$

$$\tilde{v}_o(t) = \frac{R_c R_o \tilde{i}_L(t)}{R_c + R_o} + \frac{R_o \tilde{v}_c(t)}{R_c + R_o} \quad (2.43)$$

Dessa forma, substituindo e escrevendo as equações no modelo matricial, obtemos:

$$\frac{d}{dt} \begin{bmatrix} \tilde{i}_L(t) \\ \tilde{v}_c(t) \end{bmatrix} = A \cdot \begin{bmatrix} \tilde{i}_L(t) \\ \tilde{v}_c(t) \end{bmatrix} + B \cdot \begin{bmatrix} \tilde{v}_i(t) \\ \tilde{i}_o(t) \\ \tilde{d}(t) \end{bmatrix} \quad (2.44)$$

$$\tilde{v}_o(t) = C \cdot \begin{bmatrix} \tilde{i}_L(t) \\ \tilde{v}_c(t) \end{bmatrix} + E \cdot \begin{bmatrix} \tilde{v}_i(t) \\ \tilde{i}_o(t) \\ \tilde{d}(t) \end{bmatrix} \quad (2.45)$$

Sendo que:

$$A = \begin{bmatrix} -\frac{(R_L + R_c)}{L} & -\frac{1}{C} \\ \frac{1}{C} & 0 \end{bmatrix}$$

$$B = \begin{bmatrix} \frac{d}{L} & \frac{R_c}{L} & \frac{v_i}{L} \\ 0 & -\frac{1}{C} & 0 \end{bmatrix}$$

$$C = \begin{bmatrix} \frac{R_c R_o}{R_c + R_o} & \frac{R_o}{R_c + R_o} \end{bmatrix}$$

$$E = [0 \quad 0 \quad 0]$$

Substituindo as variáveis de espaço do inversor nas equações (2.38) e (2.39) temos:

$$\begin{bmatrix} \tilde{i}_L(s) \\ \tilde{v}_{C(s)} \end{bmatrix} = \begin{bmatrix} [(SI - A)^{-1} B_v]_{11} & [(SI - A)^{-1} B_{io}]_{11} & [(SI - A)^{-1} B_d]_{11} \\ [(SI - A)^{-1} B_v]_{21} & [(SI - A)^{-1} B_{io}]_{21} & [(SI - A)^{-1} B_d]_{21} \end{bmatrix} \begin{bmatrix} \tilde{v}_i(s) \\ \tilde{i}_o(s) \\ \tilde{d}(s) \end{bmatrix} \quad (2.46)$$

$$\tilde{v}_o(s) = \begin{bmatrix} C(SI - A)^{-1} B_v + E_v & C(SI - A)^{-1} B_{io} + E_{io} & C(SI - A)^{-1} B_d + E_d \end{bmatrix} \begin{bmatrix} \tilde{v}_i(s) \\ \tilde{i}_o(s) \\ \tilde{d}(s) \end{bmatrix} \quad (2.47)$$

Partindo das equações acima, podemos encontrar as equações que serão usadas no modelo matemático do controle para a compensação do sistema. A arquitetura do sistema é mostrada na figura 2.12:

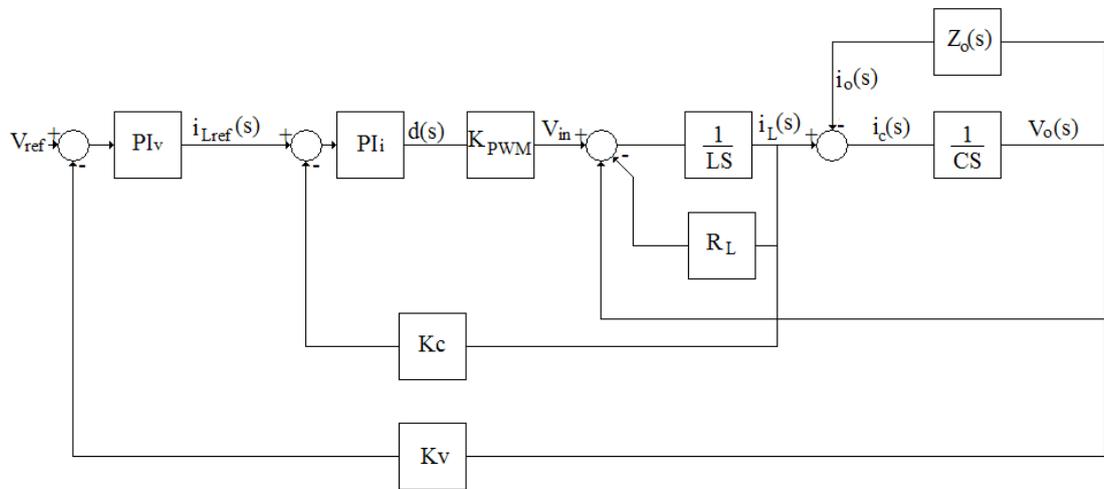


Figura 2.12 – Arquitetura completa do sistema.

Na figura 2.12, o termo $Z_o(s)$ representa qualquer carga. Redesenhando a figura para um modelo mais simples de ser equacionado, obtemos:

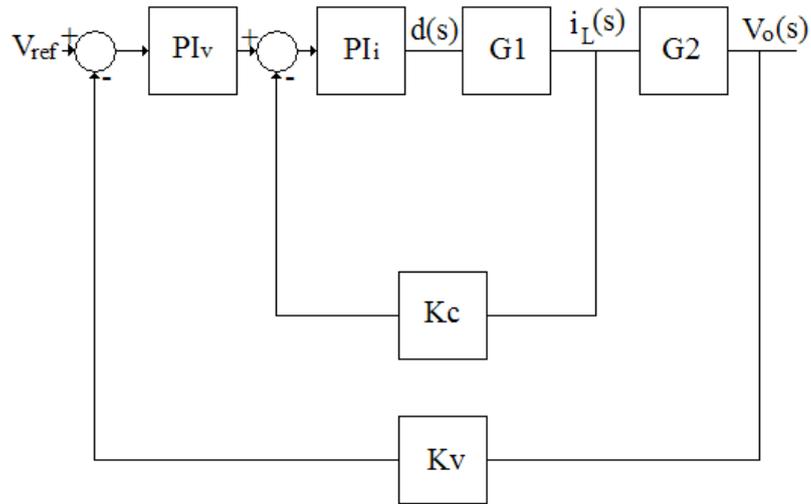


Figura 2.13 – Arquitetura do sistema de controle.

Na figura 2.13 os termos G1 e G2 representam as equações para as malhas fechadas serão definidas, PI são os compensadores a serem projetados para a malha de tensão de corrente e Kc e Kv são os ganhos do sistema de realimentação.

Para obtermos a equação da malha de tensão, obteremos uma equação intermediária para facilitar os cálculos. Dessa forma, utilizando o método de variáveis de espaço de estados médio, para obtermos a equação da realimentação interna e a auxiliar para a realimentação externa, escrevemos:

$$\frac{\tilde{v}_o(s)}{\tilde{d}(s)} = C(SI - A)^{-1} B_d \quad (2.48)$$

$$\frac{\tilde{i}_L(s)}{\tilde{d}(s)} = (SI - A)^{-1} B_d \quad (2.49)$$

Dessa forma, substituindo-se os termos e rearranjando as equações, temos que:

$$\frac{\tilde{v}_o(s)}{\tilde{d}(s)} = \frac{S(Cv_i R_o R_c) + v_i R_o}{S^2 [CL(R_c + R_o)] + S [CL(R_c + R_o) + CR_c (R_c + R_o)] + (R_c + R_o)} \quad (2.50)$$

Que é a equação intermediária para o cálculo da equação para o cálculo do compensador para a malha de tensão.

Tem-se que:

$$\frac{\tilde{i}_L(s)}{\tilde{d}(s)} = \frac{v_i}{SL + (R_c + R_L)} \quad (2.51)$$

Que é a equação para o cálculo do compensador para a malha de corrente.

Para obtermos a equação a ser compensada para a malha de tensão (2.52), substituiremos a equação (2.51) em (2.50) isolando o termo d(s). Dessa forma temos a equação para a malha de tensão:

$$\frac{\tilde{v}_o(s)}{\tilde{i}_L(s)} = \frac{S^2 (LCR_o R_c) + SLR_o + R_o (R_L + R_c)}{S^2 [CL(R_c + R_o)] + S [CL(R_c + R_o) + CR_c (R_c + R_o)] + (R_c + R_o)} \quad (2.52)$$

Substituindo os parâmetros nas equações, de acordo com a tabela 2.1, obtemos:

Tabela 2.1 – Parâmetros do Inversor.

Parâmetro	Valor
V _i	311 [V]
R _L	0,1 [Ω]
L	700[μH]
C	60[μF]
R _c	0,1[Ω]
R _o	12,5[Ω]

$$\frac{\tilde{v}_o(s)}{\tilde{i}_L(s)} = \frac{1,633 \times 10^{-5} S + 2,721 S + 777,5}{0,0001646 S^2 + 0,0002402 S + 43,6} \quad (2.53)$$

$$\frac{\tilde{i}_L(s)}{\tilde{d}(s)} = \frac{311}{0,0007 S + 0,2} \quad (2.54)$$

Sendo essas as equações das malhas de tensão e corrente, respectivamente. Essas funções são representadas no domínio contínuo. Para que as mesmas sejam

utilizadas no sistema discreto, elas devem ser convertidas para o domínio z e assim serem discretizadas. Para isso, utiliza-se a função C2D do MATLAB. Dessa forma podemos exibir as equações discretizadas.

$$\frac{\tilde{v}_o(z)}{\tilde{i}_L(z)} = \frac{0.099206(z+2.332)(z-0.9943)}{(z^2-1.988z+0.9971)} \quad (2.55)$$

$$\frac{\tilde{i}_L(z)}{\tilde{d}(z)} = \frac{8.8604}{(z-0.9943)} \quad (2.56)$$

2.3 - RESULTADOS DE SIMULAÇÃO

A fim de validar os cálculos realizados, o sistema foi simulado e os resultados de são utilizados para comparação posterior com os resultados experimentais. O sistema foi simulado no PSIM. O esquema de simulação é ilustrado abaixo:

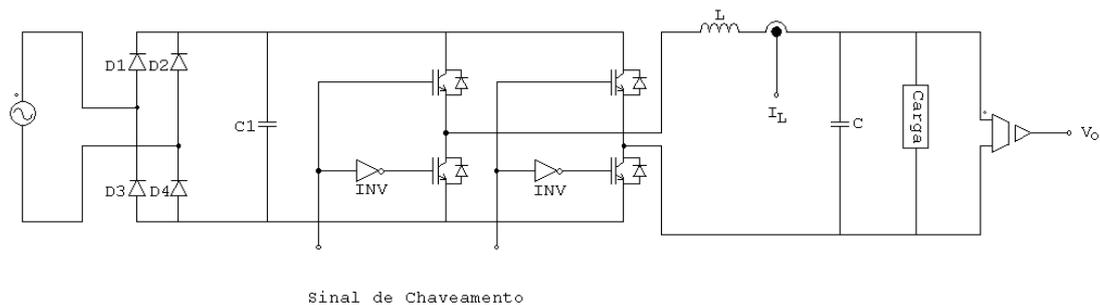


Figura 2.14 – Esquema de simulação do inversor para carga linear.

No esquema representado na figura 2.14 evidencia-se a amostragem dos dois sinais de controle. Os sinais da corrente no indutor e a tensão de saída são captados e realimentados para efeito de controle, sendo a corrente um estado interno e a tensão a variável a ser controlada. A carga, neste momento, é linear. É importante notar também que o chaveamento dos transistores é feito de forma complementar, ou seja, o sinal de uma chave é o complemento da outra, sendo que a soma de ambos os sinais resulta na totalidade da razão cíclica.

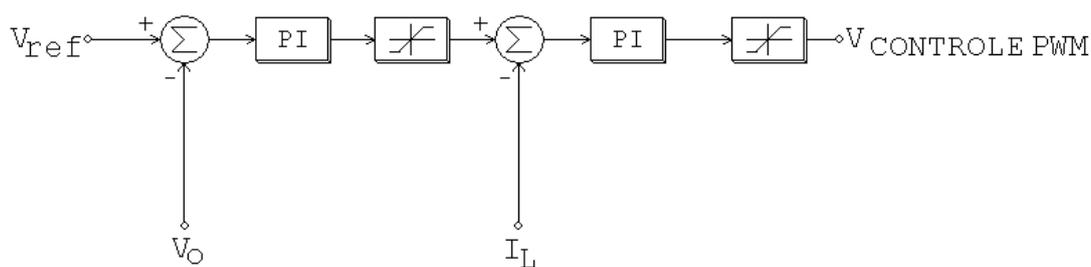


Figura 2.15 – Esquema de simulação - Controle.

No esquema de controle, mostrado na figura 2.15, é interessante observar os elementos de limitação na saída dos controladores PI. Esses elementos simulam a saturação do sinal, representando os valores máximos que os controladores podem assumir. A inserção do elemento de saturação evita que os valores atinjam níveis impraticáveis no mundo real, seja em valores reais ou digitais.

Além de impedir a extrapolação dos valores admissíveis para a variável na implementação, a saturação do primeiro compensador implica no limite de corrente do indutor para a aplicação, fornecendo uma proteção natural contra sobrecarga ou curto-circuito. A saturação do segundo compensador implica também os limites admissíveis a excursão da razão cíclica aplicada nos interruptores.

Os parâmetros utilizados na simulação estão relacionados na tabela 2.2:

Tabela 2.2 – Parâmetros da simulação.

Parâmetro	Valor
Indutor	700 μ H
Resistência Interna do indutor (valor medido)	0,1 Ω
Capacitor	60 μ F
Carga	12,5 Ω
Carga não linear – Retificador monofásico	C = 470 μ F
	Fator de crista = 1,42
KP – Malha de Tensão	3,03
KI – Malha de Tensão	11223
KP – Malha de Corrente	6,8
KI – Malha de Corrente	21276

Para os parâmetros da simulação em tempo contínuo, foram repetidos os ganhos utilizados em (COELHO 2000). Os valores são os mesmos, uma vez que o sistema foi baseado desde o princípio no trabalho citado. Os resultados serão comparados com os oriundos do controle digital. Na referência citada, os circuitos de controle e compensadores, implementados de forma analógica, são ilustrados na figura 2.16.

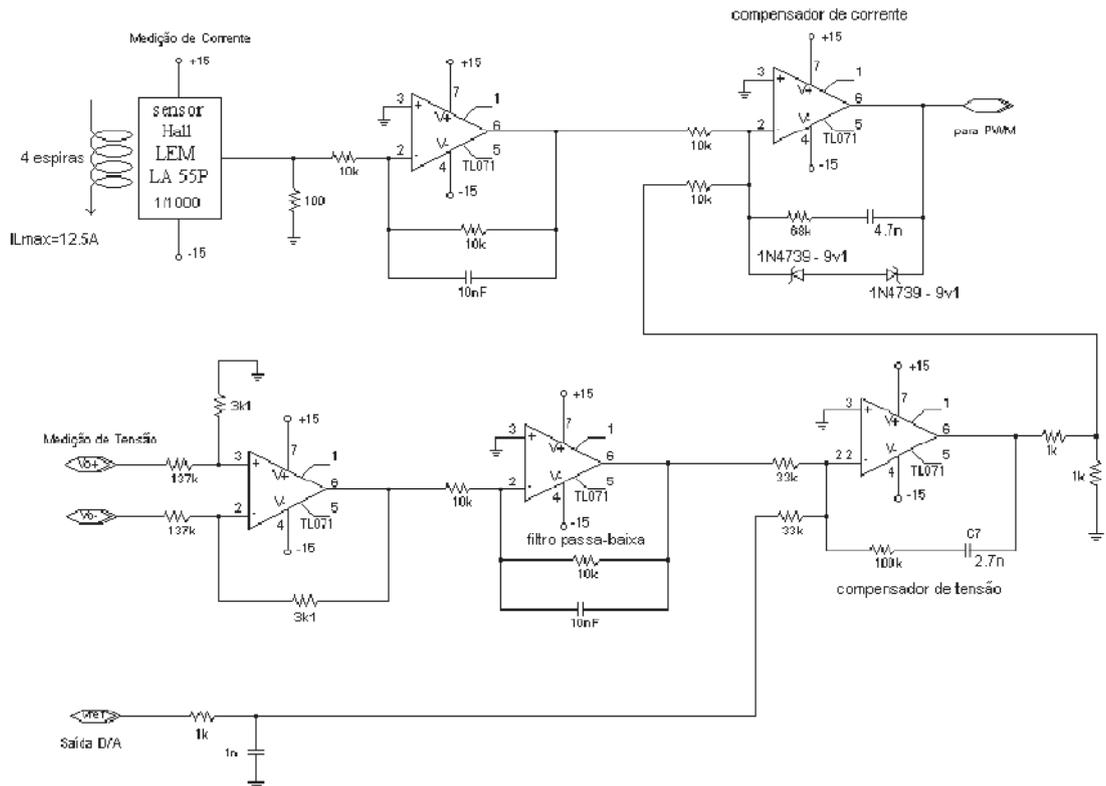


Figura 2.16 – Circuito de aquisição, condicionamento e compensadores de (Coelho 2000).

Os resultados a seguir foram obtidos para um modelo de controle em tempo contínuo. Os resultados obtidos são comparados com os de verdadeiro interesse deste trabalho, os oriundos do controle em tempo discreto. Também são exibidos os gráficos das contribuições das dez primeiras harmônicas, assim como os valores de THD, da tensão e corrente de saída do sistema.

Três casos são simulados. O primeiro utilizando uma carga linear de $12,5\Omega$ para atingir a potência nominal de $1300W$. A figura 2.17 mostra os gráficos da tensão de referência (V_{ref}), da tensão de saída (V_o) e da corrente na carga (I_o). Pela figura é possível perceber como a tensão de saída acompanha a referência imposta. Na figura 2.18 é mostrada a contribuição das dez primeiras harmônicas na tensão de saída, onde

a harmônica de número um, representa a frequência fundamental de 60Hz. A figura 2.19 ilustra o espectro harmônico para a corrente de saída. Para a tensão de saída, foi obtida uma THD de 0,1% e para a corrente 0,18%. Esses valores satisfazem a norma IEC 61000-3-2, de até 5% de THD para tensões de saída em inversores senoidais.

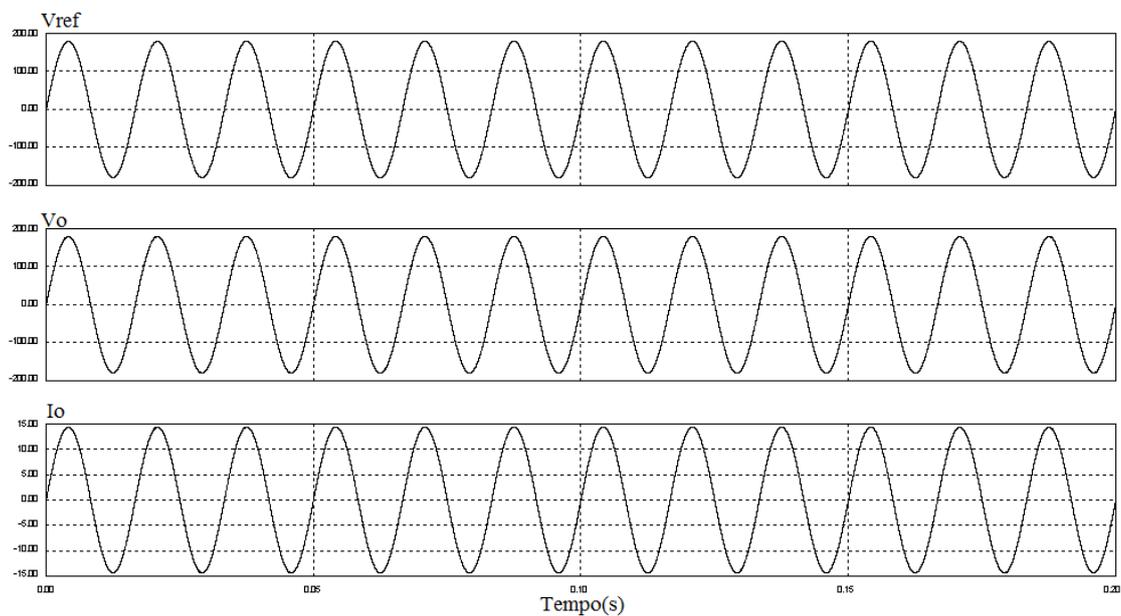


Figura 2.17 – Resultado de simulação do sistema em tempo contínuo com carga linear.

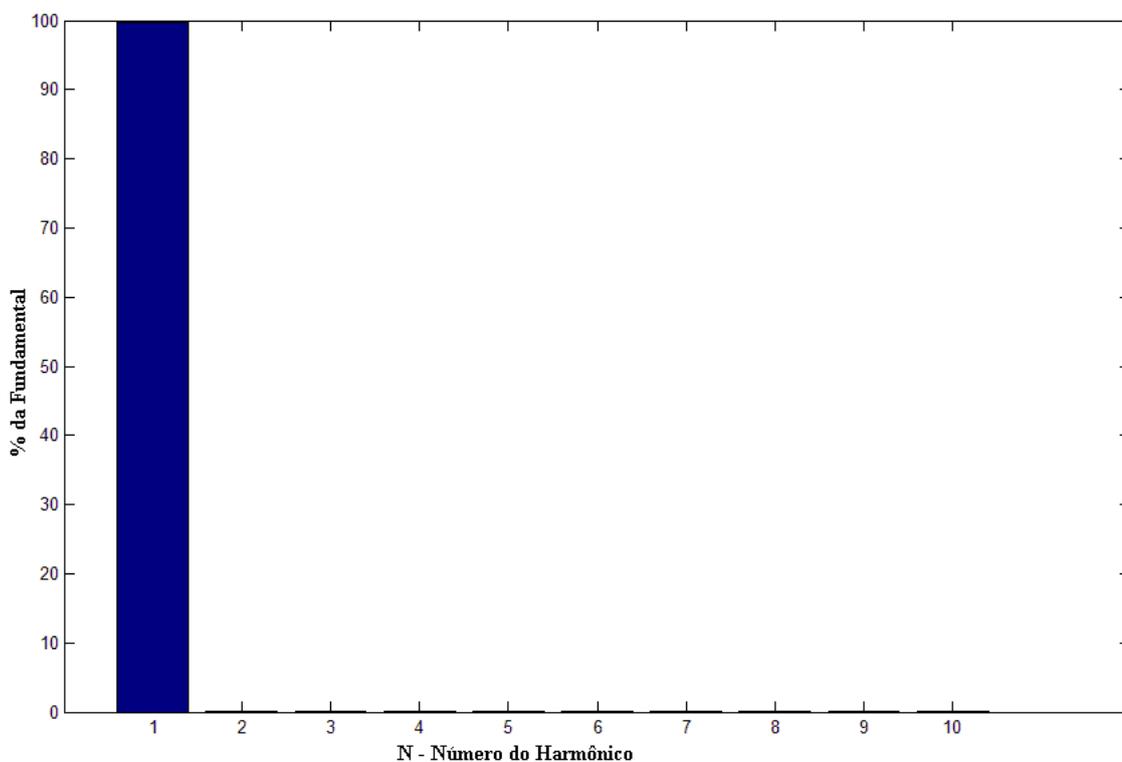


Figura 2.18 – Espectro harmônico – Tensão de saída, carga linear.

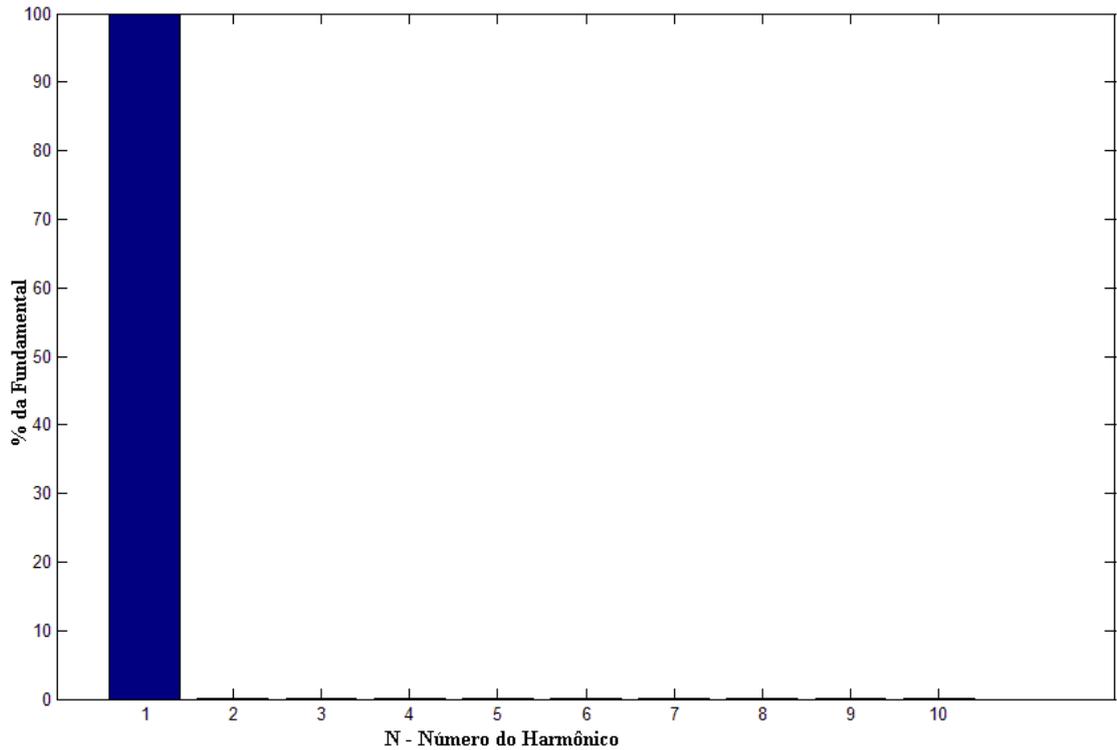


Figura 2.19 – Espectro harmônico – Corrente de saída, carga linear.

No segundo caso, uma carga com característica não linear é inserida, mostrado na figura 2.20. Como carga foi usado um retificador monofásico, com filtro capacitivo de $470\mu\text{F}$ e resistência de carga de $12,5\Omega$, como ilustrado na figura 2.18. Nesta situação é possível perceber como o sistema se comporta recuperando de uma carga com mesma potência da linear e fator de crista de 1,42. Para este caso, a THD para tensão de saída vale 0,5% e a corrente de saída mostra 62% de distorção. Dessa forma, pode-se concluir que o sistema consegue controlar a tensão de saída mesmo em condições mais severas, como no caso do corrente com alta distorção, valor 12 vezes maior que o indicado pela norma. A figura 2.21 mostra os resultados obtidos.

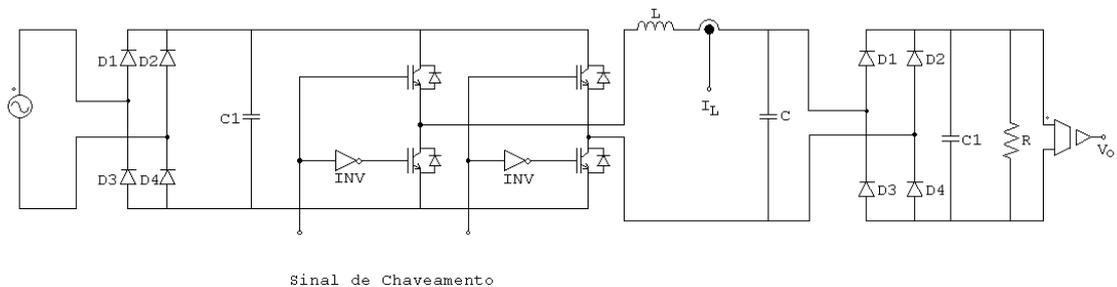


Figura 2.20 – Esquema de simulação do inversor com carga não linear.

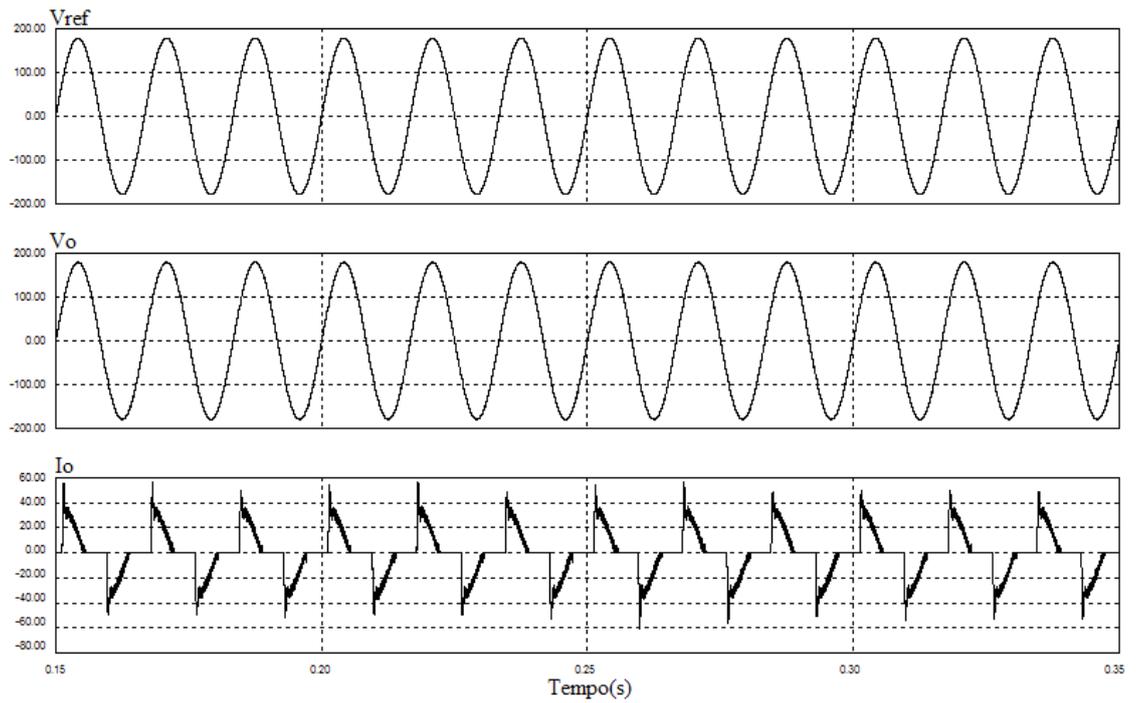


Figura 2.21 – Resultado de simulação do sistema em tempo contínuo com carga não linear.

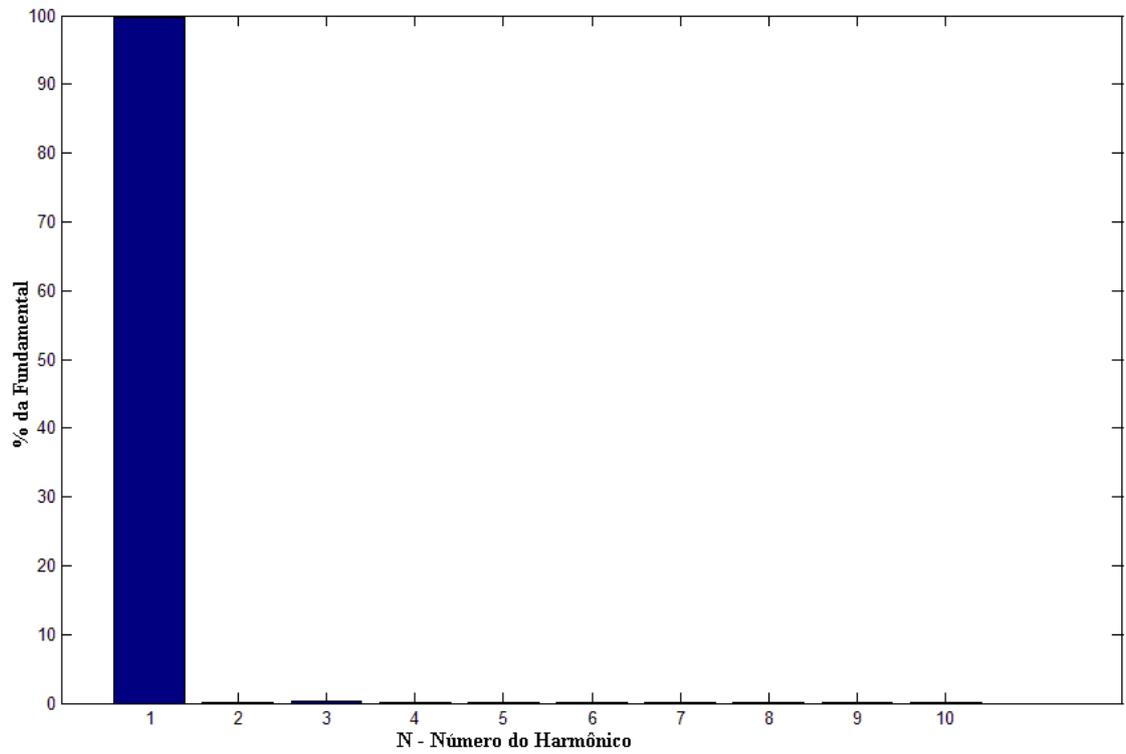


Figura 2.22 – Espectro harmônico – Tensão de saída, carga não linear.

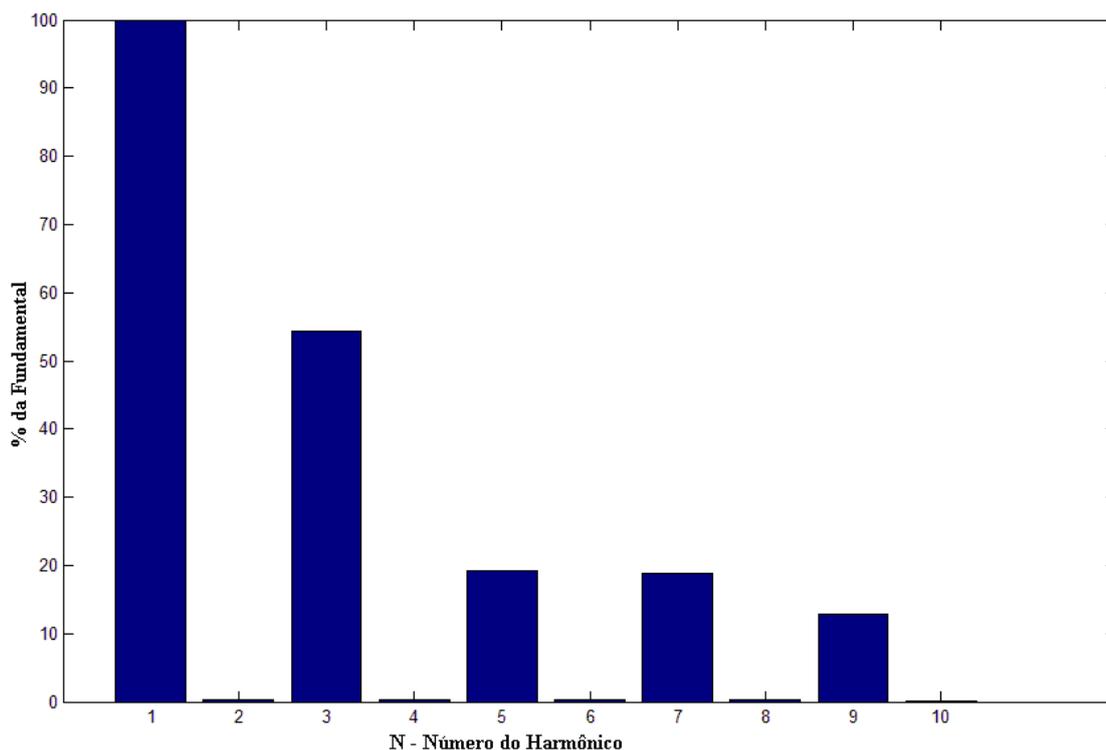


Figura 2.23 – Espectro harmônico – Corrente de saída, carga não linear.

Por último é mostrado o comportamento dos sinais de saída quando a carga sofre um degrau de 7A. Esse ensaio é utilizado para mostrar tempo de acomodação do sistema frente a uma mudança na corrente de saída. O resultado visto na figura 2.24, mostra como a tensão de saída acompanha a referência imposta, além de não exibir nenhuma alteração após o instante do degrau de carga.

Como é visto nas figuras, os resultados são satisfatórios, considerando os limites da norma citada. Especialmente nos casos de carga não linear e no degrau de carga, o tempo de recuperação do sistema se mostrou bastante satisfatório.

No caso da carga não linear, não há uma deformação visível na curva representativa da tensão de saída. É possível perceber que a deformação causada pelo pico de corrente, é restabelecida em um tempo inferior a 5% do período da onda.

No caso do degrau de carga não linear é possível observar que a tensão não sofre nenhuma modificação perceptível, provando que a saída não se modifica mesmo após o sistema sofrer um aumento significativo no pico da corrente de carga.

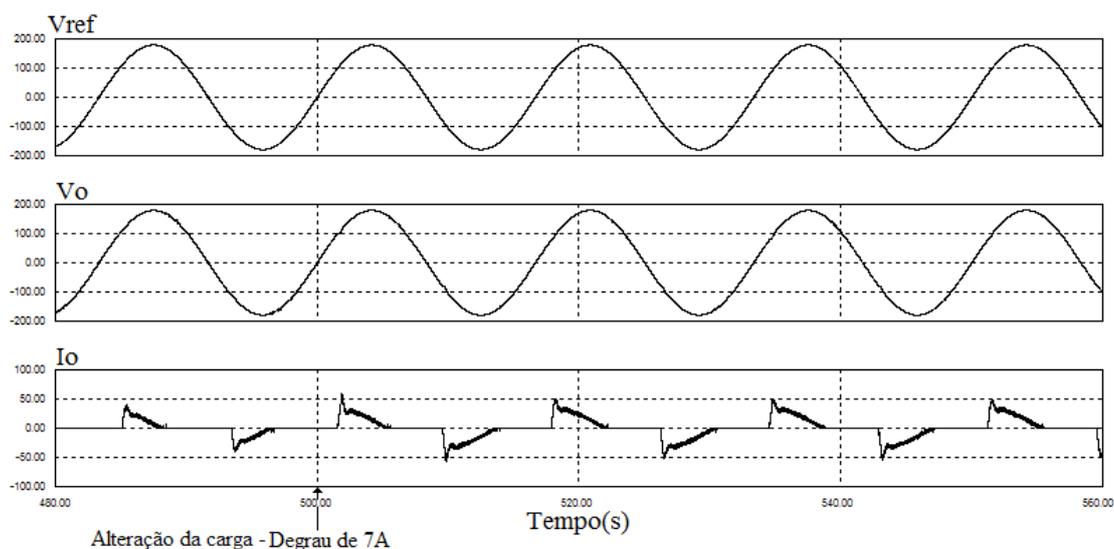


Figura 2.24 – Resultado de simulação do sistema em tempo contínuo com carga não linear e degrau de 7A na amplitude.

2.4 - CONCLUSÃO

No presente capítulo foram estabelecidas as exigências para um projeto de um inversor e suas necessidades para um controle digital. Foram enfatizadas também as características do microcontrolador utilizado no sistema, suas particularidades, recursos e as configurações necessárias para que o mesmo realize o desejado para o controle da planta.

Enfatizou-se a necessidade da modelagem para o dimensionamento adequado dos componentes envolvidos, uma vez que a não adequação à potência desejada pode vir a danificar elementos mal projetados. O equacionamento e quantificação dos valores para o indutor e o capacitor de filtro, fazendo com que o mesmo rejeite frequências indesejáveis à saída e não prejudique a principal componente de 60 Hz da tensão de saída.

É possível perceber que o condicionamento dos sinais de realimentação deve ser muito bem realizado, uma vez que o valor oriundo desses será controlado no processador. Caso os valores não satisfaçam condições estabelecidas pelo projeto, o controle não atuará como desejado e o sinal poderá não condizer com a referência esperada. Além do que, um erro no condicionamento pode vir a causar danos maiores ao sistema de controle.

CAPÍTULO 3

PROJETO DO CONTROLADOR EM DSPIC

3.1 - PROJETO DOS PARÂMETROS DE CONTROLE

A fim de encontrar os compensadores a serem utilizados no projeto, as equações discretizadas do sistema de controle, sendo elas (2.55) e (2.56), são inseridas na ferramenta *rltool* do Matlab. As equações representam a relação entre a variável de saída pela de entrada em cada malha, o que é de fundamental interesse para atuação dos compensadores. Como as mesmas já estão no domínio discreto, ou seja, z podemos utilizá-las diretamente para ajuste dos compensadores. Na figura 3.1 podemos ver a interface da ferramenta para ajuste dos compensadores PI.

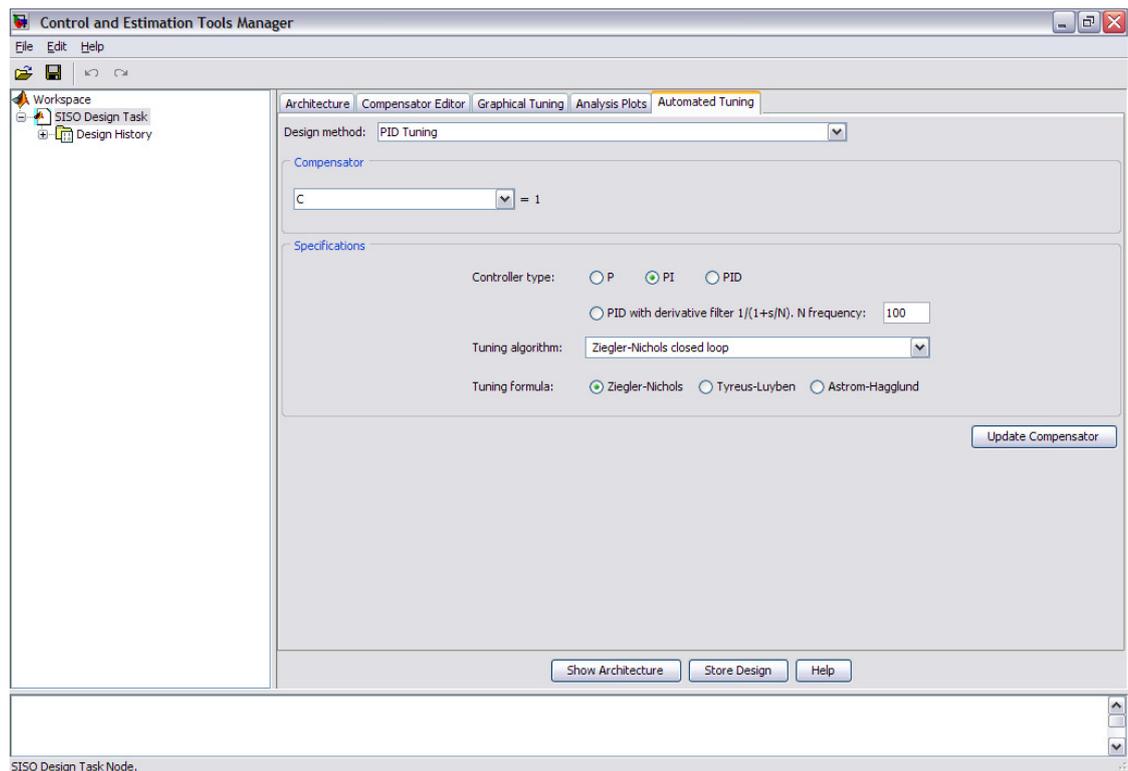


Figura 3.1 – Interface da ferramenta *rltool* do Matlab.

Outro dado muito importante usado na ferramenta computacional é o ganho das realimentações. Para obtermos estes valores devem-se relacionar os valores lidos no processador, em ponto fixo, e os valores reais. Os valores máximos para tensão e corrente foram definidos, respectivamente, nos itens 2.1.4.1 e 2.1.4.2. Sabendo que a representação dos valores no DSP é em ponto fixo Q15 e maior valor possível nessa representação é 2^{15} ou 32768, podemos definir os ganhos das malhas como sendo:

$$K_c = \frac{32768}{16,67} = 1965 \quad (3.1)$$

$$K_v = \frac{32768}{270} = 121,36 \quad (3.2)$$

Onde K_c representa o ganho de realimentação da malha de corrente e K_v representa o ganho de realimentação da malha de tensão.

Para compensarmos o mesmo, usaremos o método de cálculo presente na ferramenta do Matlab, e baseado nos valores sugeridos pelo programa, pode-se fazer um ajuste fino nos compensadores, manualmente, até que sejam encontrados os valores para desejados.

Para gerar os valores iniciais, usou-se a ferramenta de sintonia de PID cuja interface é mostrada na figura 3.1. O método usado pela ferramenta é o algoritmo de Ziegler-Nichols em malha fechada. Após a sintonia inicial e alguns ajustes manuais para encontrar a melhor resposta e considerando um *overshoot* máximo de 30% para o sistema, obteve-se a resposta ao degrau, para as duas malhas de realimentação, mostrada na figura 3.2, e o lugar das raízes do sistema na figura 3.3.

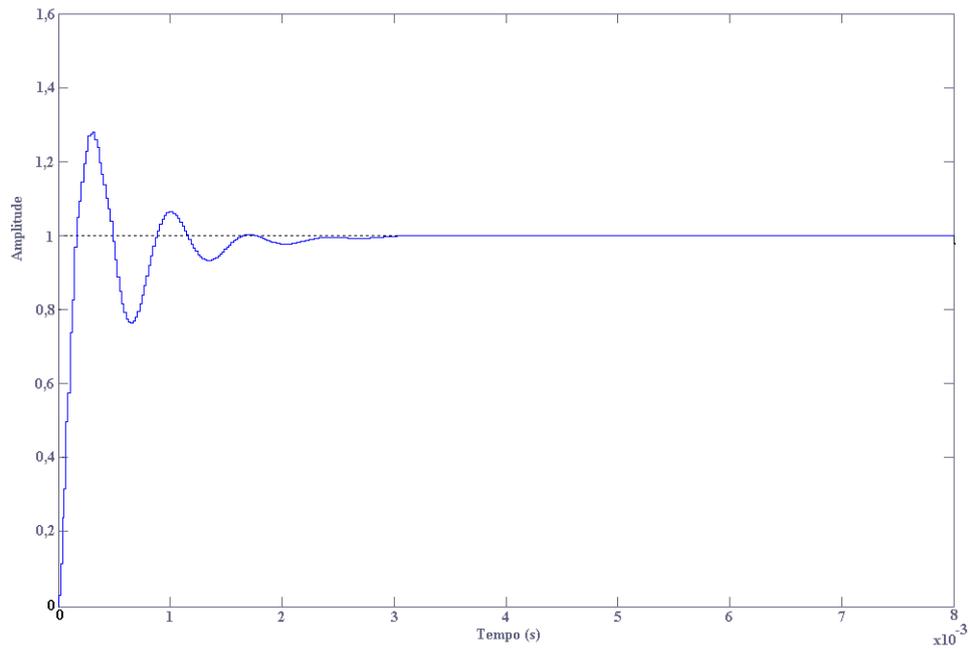


Figura 3.2 – Resposta ao degrau unitário para o sistema compensado.

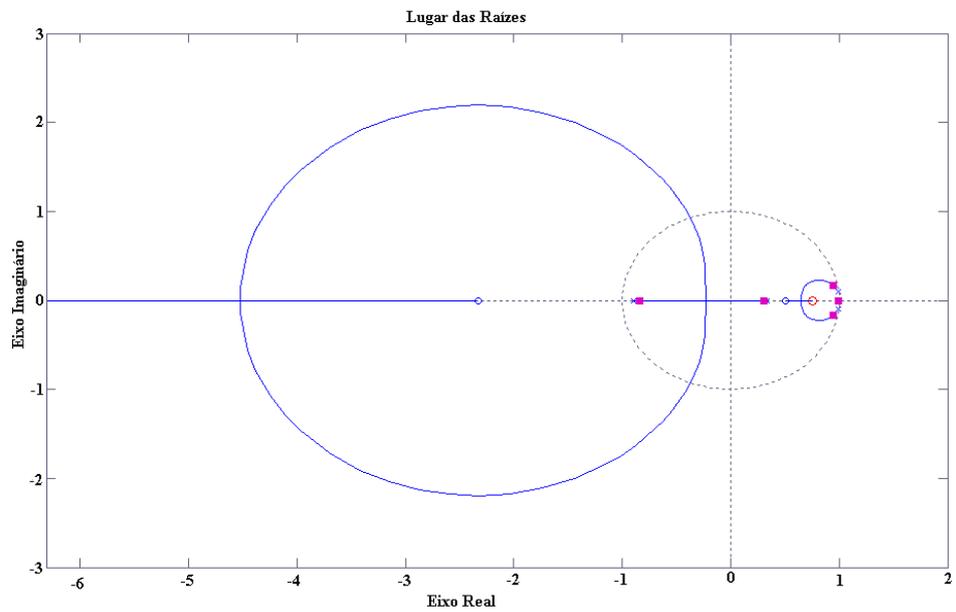


Figura 3.3 – Lugar das raízes para o sistema compensado.

Baseando-se nos valores obtidos nas curvas e ajustando-se manualmente para um melhor resultado, os ganhos abaixo foram utilizados:

$$K_{pv} = 20$$

$$K_{iv} = 2000$$

$$K_{pc} = 400$$

$$K_{ic} = 400000$$

Onde K_{pv} e K_{iv} representam, respectivamente, o ganho proporcional e integral para a malha de tensão e K_{pc} e K_{ic} representam, respectivamente, o ganho proporcional e integral para a malha de corrente.

3.2 - SIMULAÇÃO COM CONTROLADOR AMOSTRADO

Para melhor entender a dinâmica do sistema, o mesmo foi simulado com as características semelhantes às desejadas para a implementação no microprocessador, ou seja, a amostragem e os ganhos foram usados na simulação para validar os parâmetros de controle. A principal vantagem de se realizar essa operação é saber de antemão como o sistema se comporta e comparar os resultados com os obtidos num sistema real.

Nessa simulação, uma amostragem de 50 kHz foi adotada, utilizando um *sample and hold*. A figura 3.4 ilustra o módulo de amostragem.

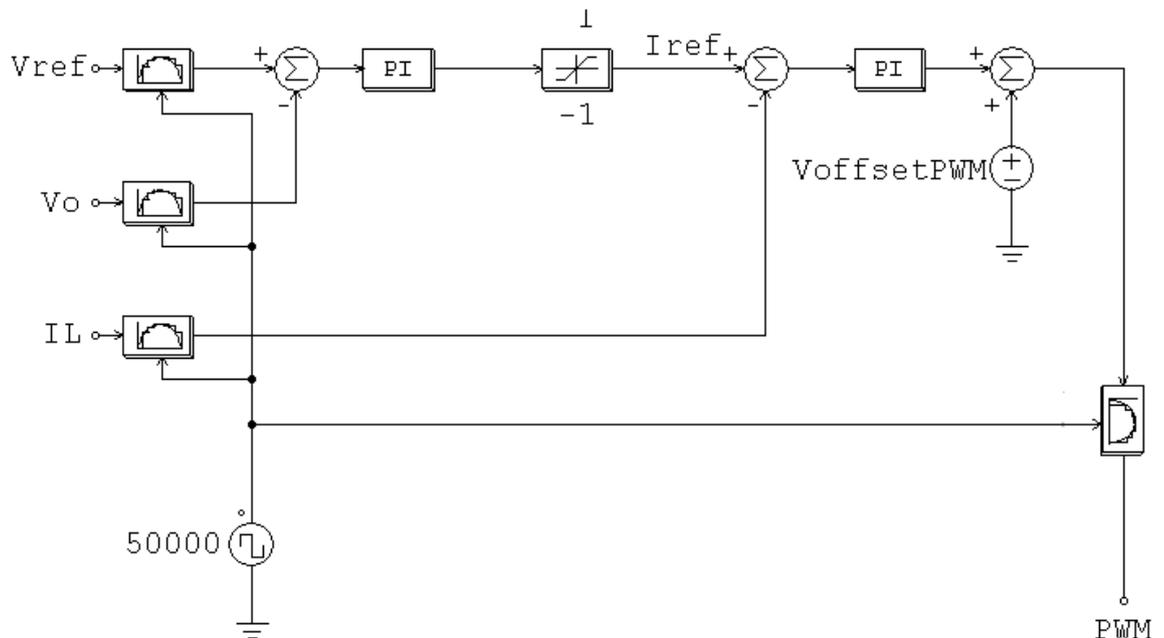


Figura 3.4 – Esquema de utilização do *sample and hold* para simular a amostragem.

Na figura 3.4 é possível evidenciar como opera o bloco de amostragem. Ele é controlado por um gerador de *clock* que opera em 50 kHz. Dessa forma, a amostragem fica condizente com o que ocorre no DSPIC. É interessante notar também as variáveis amostradas. A corrente do indutor e a tensão de saída são amostradas para fins de controle, e a tensão de referência é amostrada para condizer com as demais grandezas da simulação, uma vez que o simulador não gera a referência discreta, como será feito na parte experimental.

O sistema de amostragem em alta frequência, como neste trabalho, trás um benefício muito interessante, que é a redução do ruído de alta frequência do sinal sem a necessidade do uso do filtro analógico, como mostrado na figura 3.5. O uso do filtro analógico é necessário para reduzir o *ripple* inserido na corrente do indutor devido ao chaveamento. Esse processo defasa o sinal, não permitindo assim que os dois sinais de controle sejam amostrados em instantes iguais. A alta frequência de amostragem faz com que o ruído do chaveamento não seja visto no controlador, quando convertido digitalmente. Isso pode ser visto na figura 3.6. É possível perceber que a amostragem e retenção, efeito do *sample and hold*, o sinal não excursiona até o nível mais alto, em virtude do chaveamento. Dessa forma o sinal é visto com forma mais próxima de sua componente fundamental. O processo de amostragem é feito duas vezes por período de chaveamento, a 50 kHz, frente aos 25kHz da frequência de chaveamento.

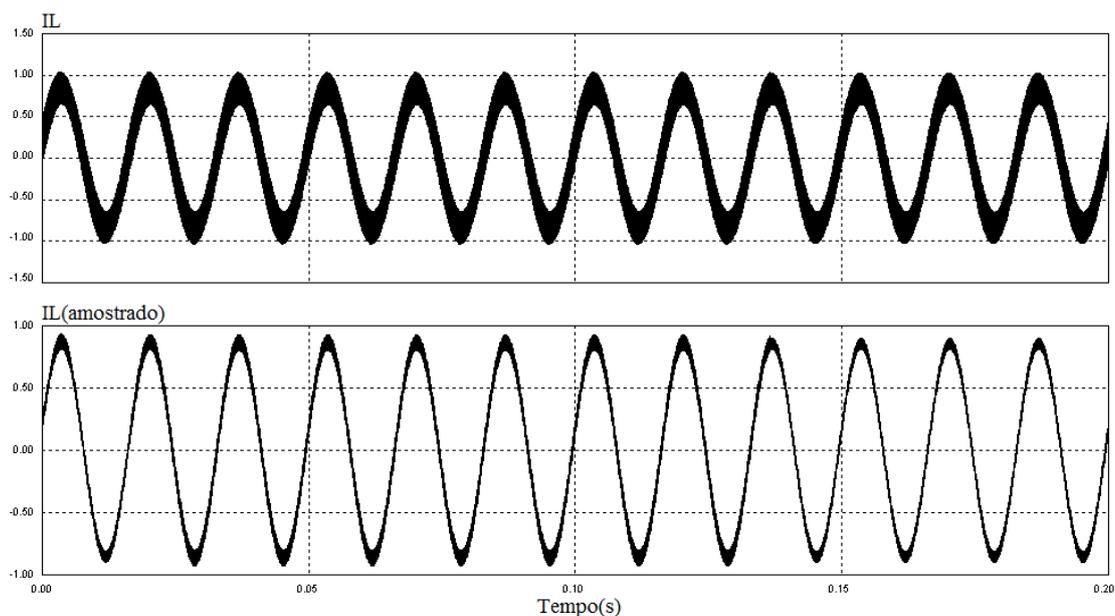


Figura 3.5 – Filtragem do sinal mediante altafrequência de amostragem.

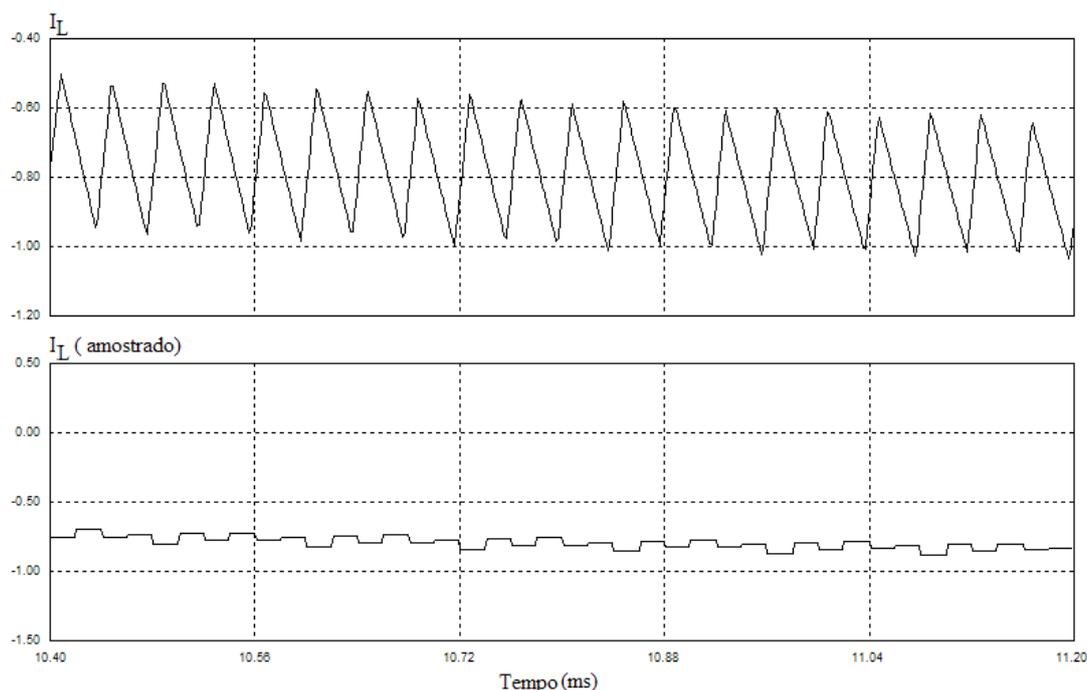


Figura 3.6 – Filtragem do sinal mediante altafrequência de amostragem – visualização ampliada.

O sistema simulado foi representado em PU. Nesta notação, as grandezas são representadas em valores entre 1 e -1. Ou seja, os valores estão contidos no intervalo das unidades. Essa representação é válida para a tensão e corrente. Para a tensão, o valor que corresponde a unidade é o valor máximo a ser mensurado, no caso 270V. Para levar a grandeza à representação desejada é dado um ganho de $1/270$ para que a mesma quando em valor máximo corresponda a unidade. Para a corrente, o valor máximo de representação, que em PU será 1, é 16,67A. De forma semelhante à tensão, à corrente é dada um ganho de $1/16,67$ para que a mesma represente 1. Quando a representação indicar -1, os valores negativos das grandezas são indicados.

A vantagem dessa representação é que podemos tratar o erro da melhor forma possível, sendo ele positivo ou negativo, atuar no controle do sinal, e depois apenas ajustá-lo aos níveis desejados. Esse ajuste pode ser visto na figura 3.4, quando se faz um offset do sinal oriundo da malha de corrente, para que o mesmo esteja condizente com os valores de operação do DSPIC.

Convertendo todas as unidades do sistema para PU, estamos simulando o sistema em ponto fixo formato Q15, pois todos os valores serão representados entre -1 e 1, mesma representação do formato desejado. A única diferença entre a representação da simulação e o código implementado no microcontrolador, é que no

último os valores serão mostrados como inteiro, onde 1 é representado como 32767 e -1 é representado como -32768. Essa representação será mostrada mais adiante. Dessa maneira, podemos dizer que os resultados aqui obtidos são os resultados esperados no experimento.

Para representar o inversor em si, o mesmo esquema mostrado na figura 2.14 será utilizado para a simulação da carga linear, e o esquema da figura 2.20 é novamente utilizado para a simulação da carga não linear.

O sistema de controle foi mostrado em parte na figura 3.5. Adiciona-se ao esquema a geração da senóide de referência, via gerador de onda analógico e a amostragem é mostrada na figura, e posterior comparação para geração do sinal de chaveamento, como mostrado abaixo.

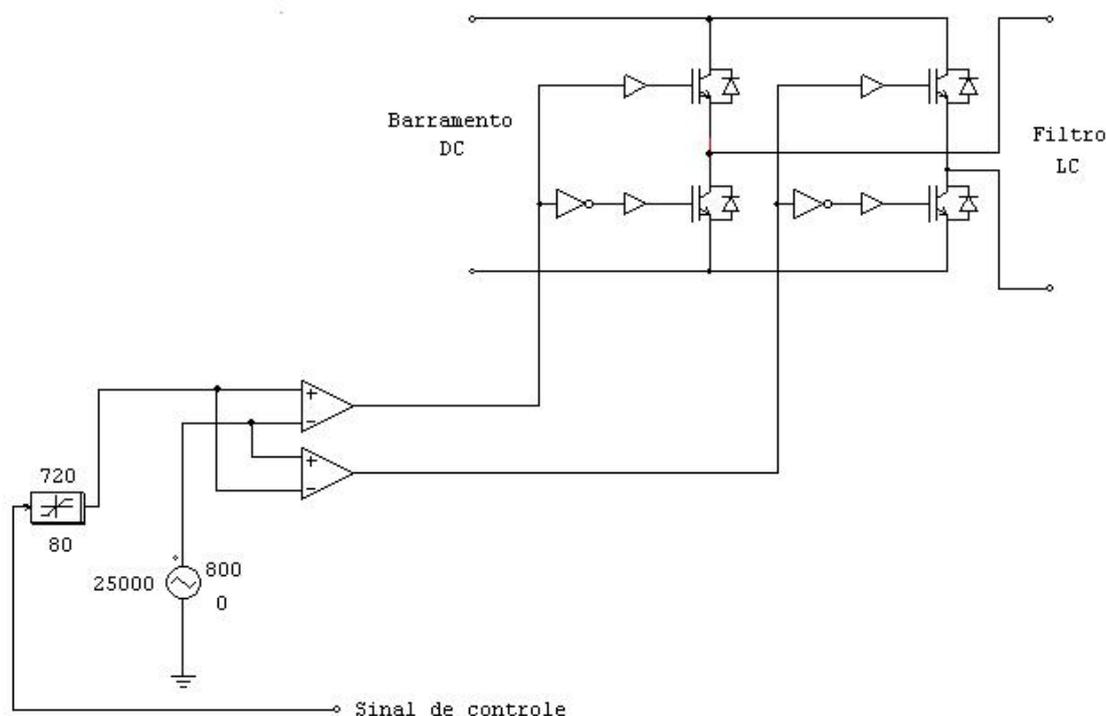


Figura 3.7 – Geração do sinal de chaveamento.

O mais importante a se inferir da figura acima são os valores representados pelo bloco gerador de onda triangular e o bloco limitador. Esses valores são os mesmos representados no DSPIC. Eles são calculados de forma a condizer com a representação interna do dispositivo. No caso, a triangular variando de 0 a 800

representa o ciclo completo de trabalho, e 800 indica que a onda está sendo gerada numa frequência de 25 kHz, como mostrado em 2.1.2.4, item PWM. O limitador, variando entre 80 e 720, garante que a razão cíclica esteja entre 10 e 90% de seu máximo. Isso garante a segurança do sistema, uma vez que não há como os valores estarem diferentes dessa faixa. Dessa forma, pode-se garantir que o mesmo estará com os valores de potência fixados.

Para os parâmetros de controle, foram usados os valores obtidos no item 3.1., como mostra a tabela 3.1.

Tabela 3.1 – Parâmetros de controle para o sistema amostrado e em ponto fixo.

Parâmetro	Valor
Indutor	700 μ H
Resistência Interna do Indutor (Valor Medido)	0,1 Ω
Capacitor	60 μ F
Carga	12,5 Ω
Carga não linear – Retificador monofásico	C = 470 μ F
	Fator de crista = 1,42
KI – Malha de Tensão	2000
KP – Malha de Corrente	400
KI – Malha de Corrente	400000

Assim como no sistema analógico, três casos serão simulados, carga linear, carga não linear e degrau de carga. Também será mostrado o espectro harmônico para cada caso, e a THD.

Para a carga linear, pode-se ver que a tensão de saída é muito semelhante à referência imposta. Para esse caso, a THD obtida foi de 0,2%. O resultado é mostrado na figura 3.8. O espectro harmônico para a tensão e corrente é mostrado nas figuras 3.9 e 3.10 respectivamente. É visível a predominância da componente fundamental frente às demais componentes.

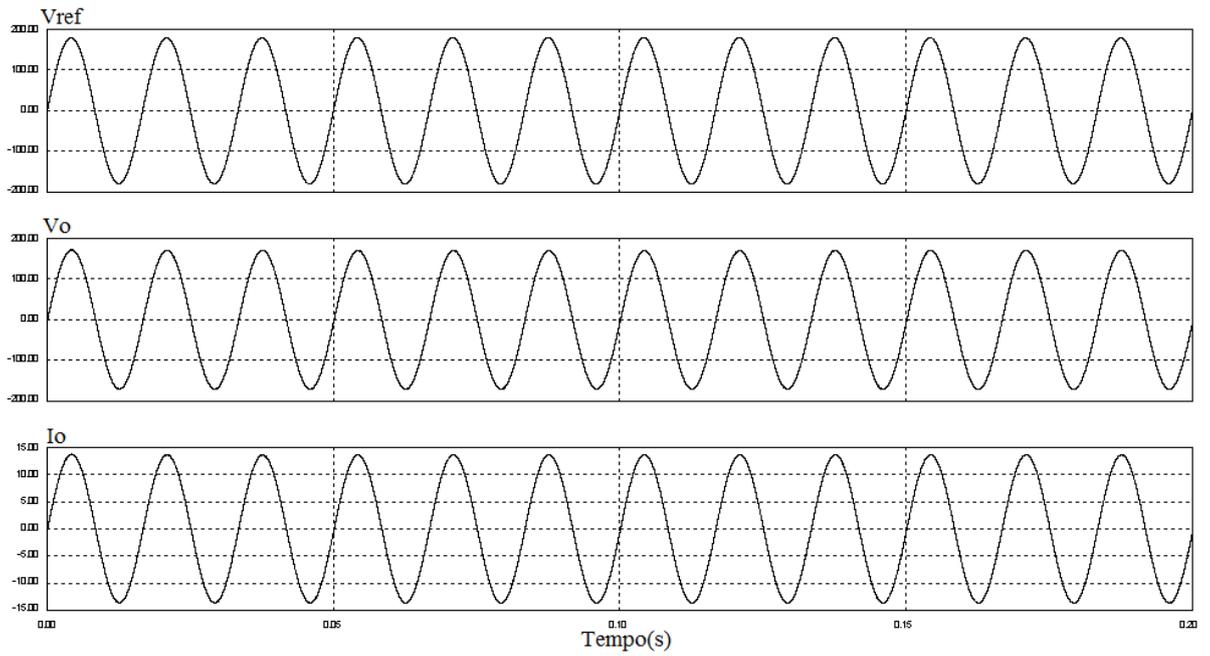


Figura 3.8 – Resultado de simulação do sistema amostrado com carga linear de $12,5\Omega$.

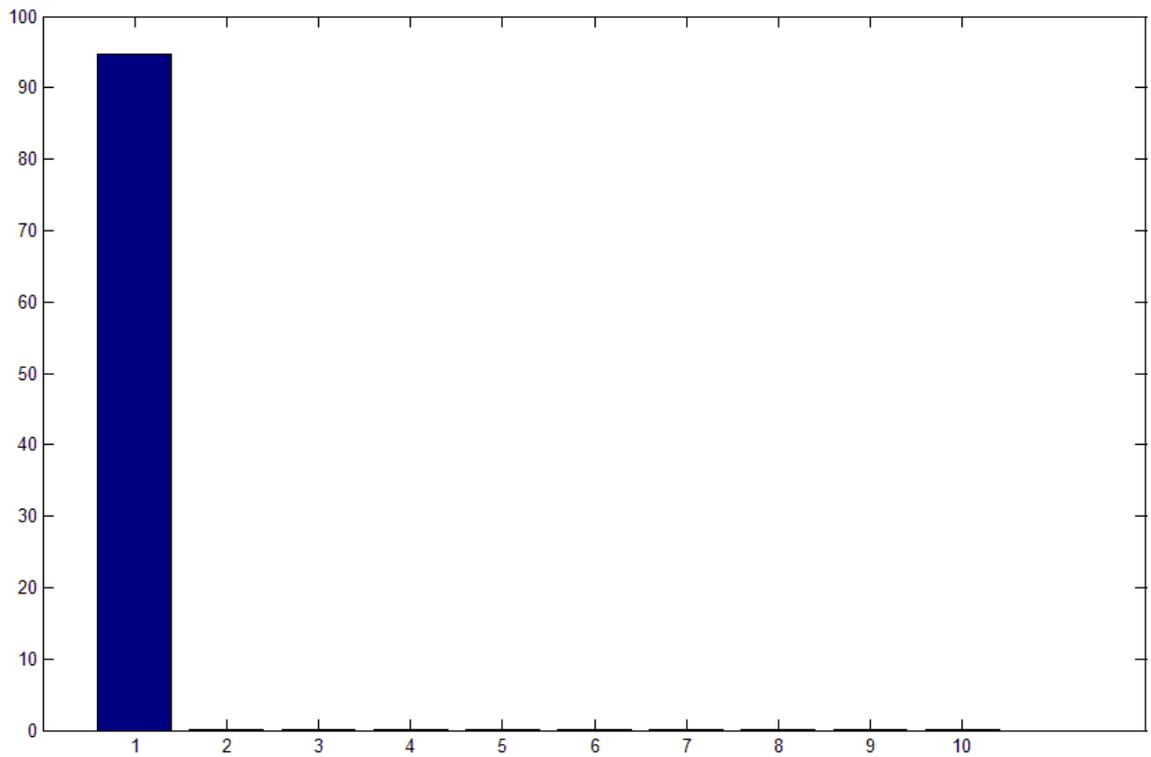


Figura 3.9 – Espectro harmônico – Tensão de saída com carga linear.

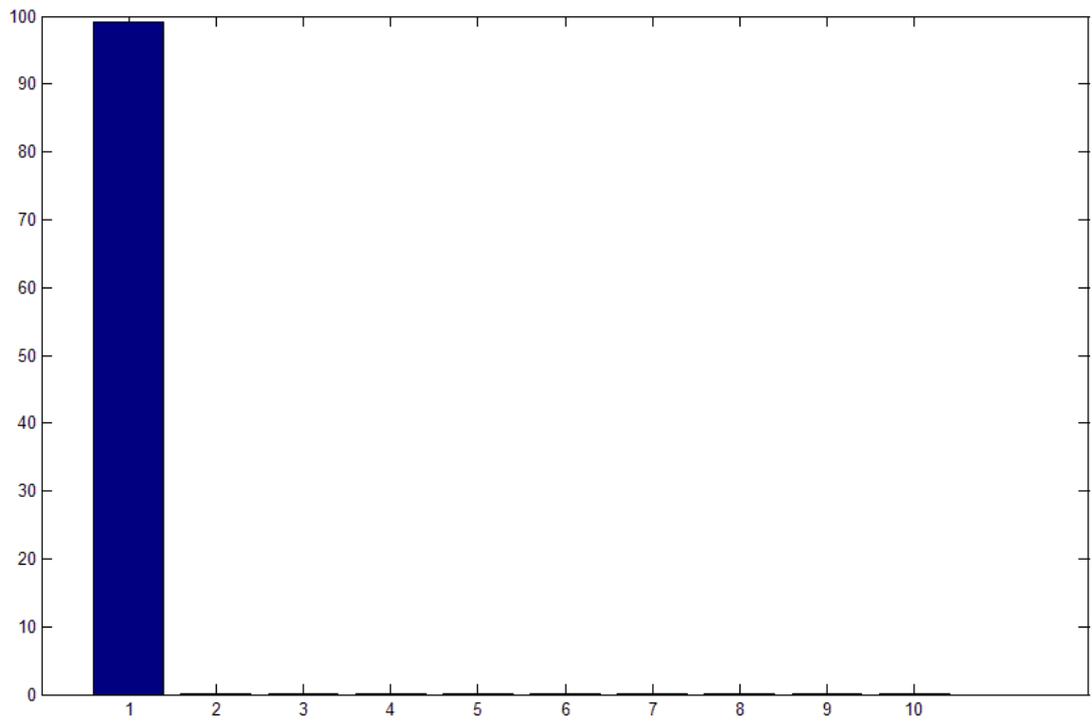


Figura 3.10 – Espectro harmônico – Corrente de saída com carga linear.

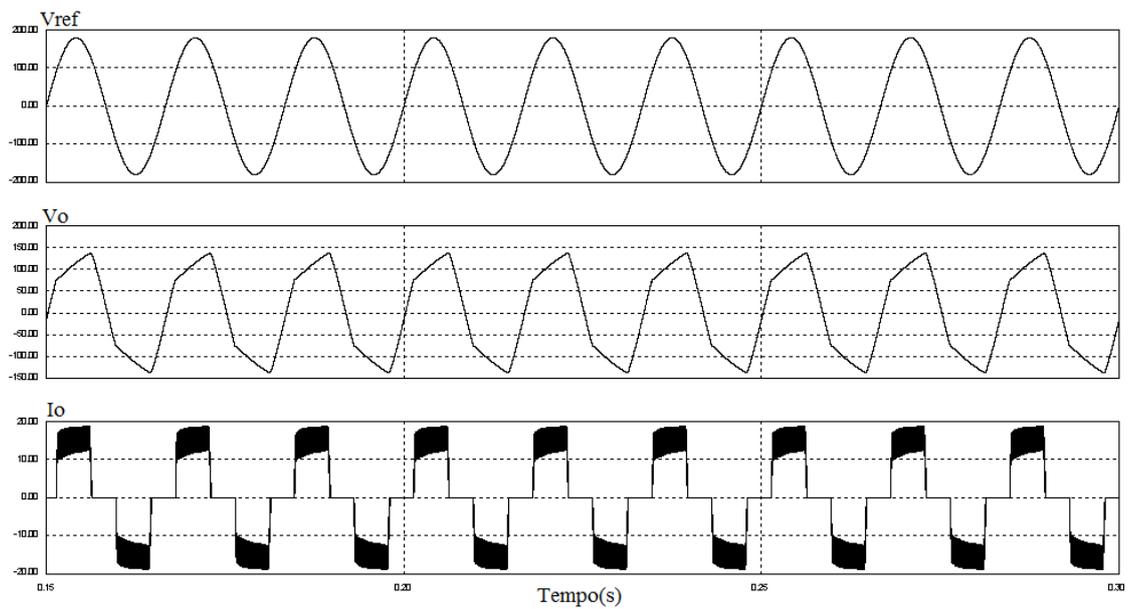


Figura 3.11 – Resultado de simulação do sistema amostrado com retificador monofásico de $12,5\Omega$ de carga e capacitor de filtro de $470\mu\text{F}$.

A figura 3.11 mostra o resultado de simulação para uma carga com característica não linear, no caso um retificador monofásico com filtro capacitivo, como mostrado na figura 2.20. A tensão de saída mostra-se deformada com uma THD de 16,67% para uma potência de 1,3kW. A corrente mostra um nível máximo, atingindo a saturação num valor máximo. A THD é de 29,6%. O sinal de saída se mostra deformado para se adequar aos valores máximos permitidos no sistema. Esse é o efeito da proteção natural contra curto-circuito. Com essa proteção natural não adianta impor mais corrente para o sistema que o mesmo não permitirá o acréscimo da corrente do indutor e, por conseqüência, da corrente de carga. O espectro harmônico dos sinais de tensão e corrente de saída é mostrado na figura 3.12 e 3.13.

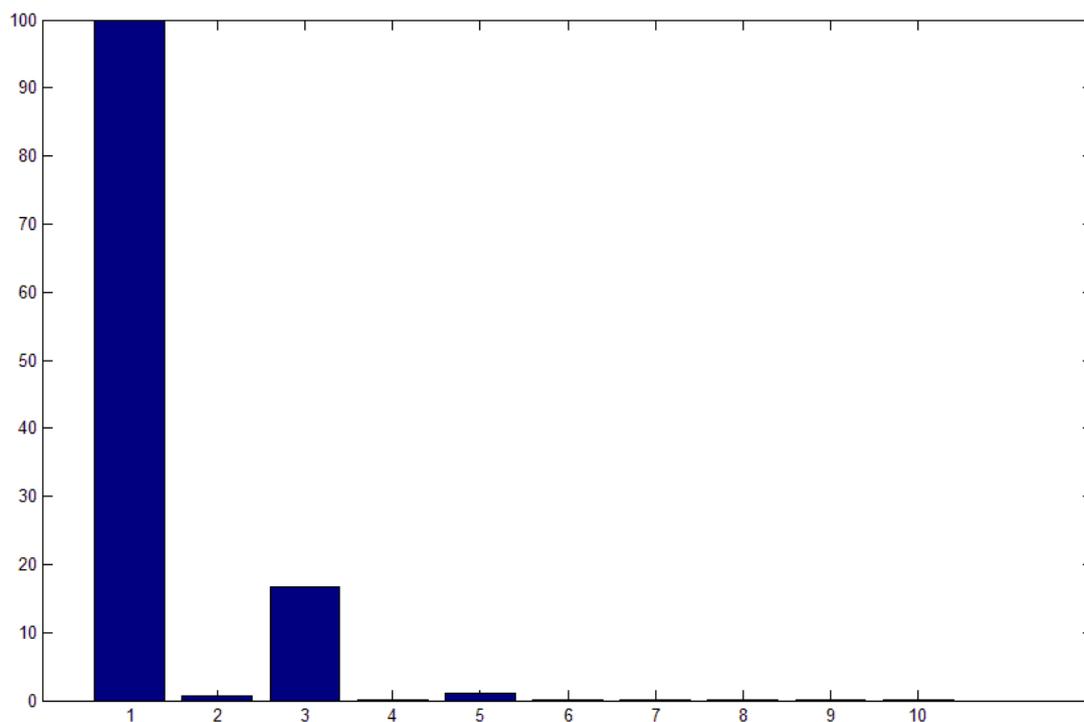


Figura 3.12 – Espectro harmônico – Tensão de saída com carga não linear.

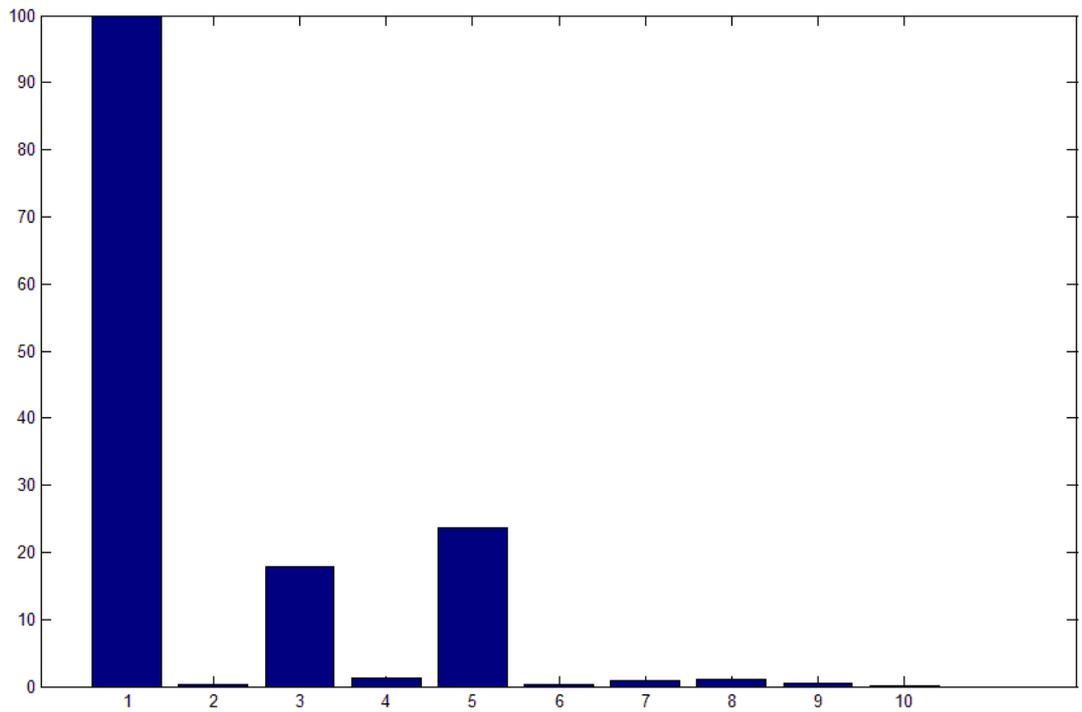


Figura 3.13 – FFT – Corrente de saída com carga não linear.

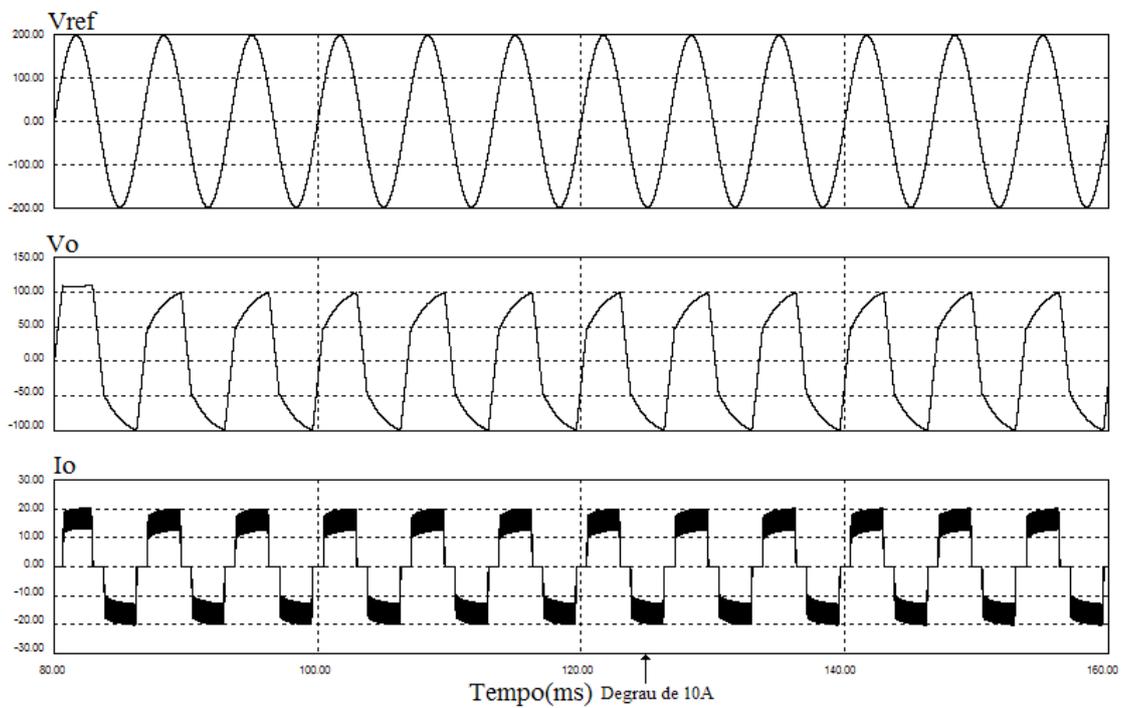


Figura 3.14 – Resultado de simulação do sistema amostrado com degrau de carga não linear.

Observa-se no caso das cargas não lineares uma grande deformação na tensão de saída. O que ocorre nestes resultados, é que, para a potência nominal de 1,3kW o valor da corrente do indutor atinge um máximo e satura. Essa saturação força a tensão a ser deformada para que a corrente não ultrapasse o valor máximo estabelecido, mantendo o sistema dentro da referência máxima de 1 PU.

Cargas não lineares apresentam um fator de crista elevado, isso faz com que a saturação seja atingida. Como a corrente tende a exceder a referência máxima, no caso 1 PU, a tensão é diminuída pelo sistema para que a corrente do indutor permaneça dentro dos limites desejados. A figura 3.15 ilustra a situação.

A referência de corrente (I_{Lref}) supera 1 PU. Essa mesma corrente, quando saturada em 1 PU, leva o inversor a reduzir a tensão para manter a corrente dentro deste limite, ou seja, neste momento o inversor passa a ser um inversor de corrente. Observe que é exatamente neste momento que a tensão de saída diverge da referência.

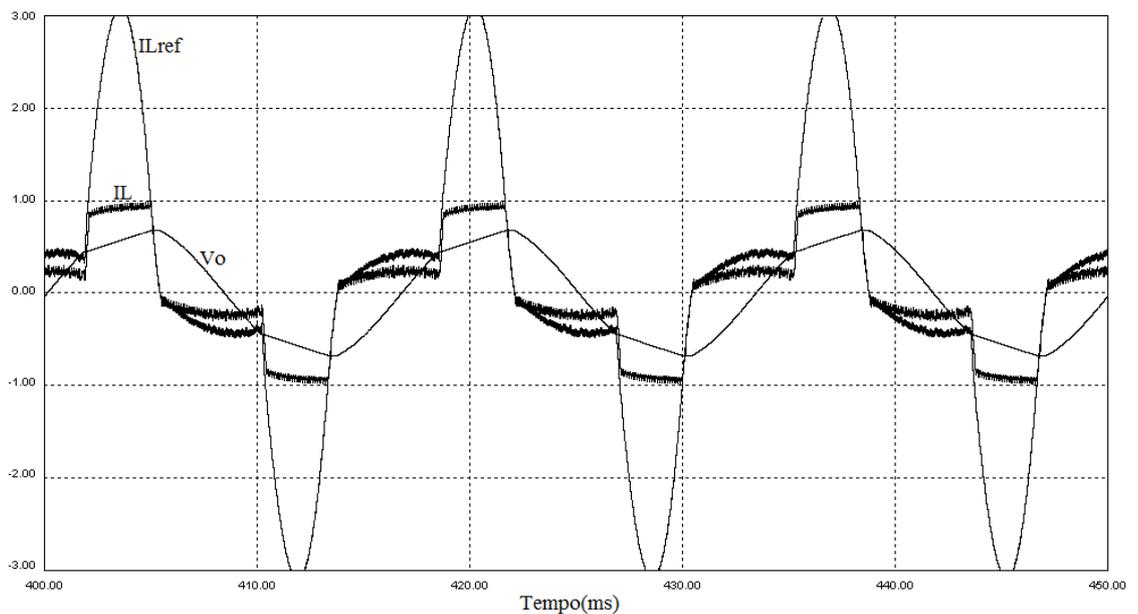


Figura 3.15 – Efeito da saturação da corrente.

Isso demonstra o efeito de controle da malha de corrente, que atua de forma satisfatória, quando necessário. Como não há a atuação da malha de tensão, a saída do inversor aparece deformada, em função da correção necessária.

De forma semelhante, podemos analisar o caso do degrau de carga não linear. Como já dito, para a resistência de carga de $12,5 \Omega$ o controle da malha de tensão não

se faz ativo. Sendo assim, quando há o degrau, apenas a corrente é mantida em suas condições originais, e a tensão de saída se torna variável, uma vez que a corrente deve permanecer fixa. Esse fato pode ser visto na figura 3.14.

O fator de crista elevado, observado na carga não linear, faz com que o limite de corrente do indutor seja atingido, mesmo para uma carga cuja potência está aquém da potência nominal do inversor, ou seja, uma condição de contorno é atingida limitando a operação do inversor mesmo que outra condição, a de potência nominal, não tenha sido alcançada.

Para ilustrar esse fato, o sistema foi simulado para uma carga com menor potência, de forma a não atingir a saturação da malha de corrente. Para a nova potência adotou-se uma carga de 200Ω . Os resultados são mostrados nas figuras 3.16 e 3.19. Dessa vez, apenas os resultados para cargas não lineares e degrau são mostrados.

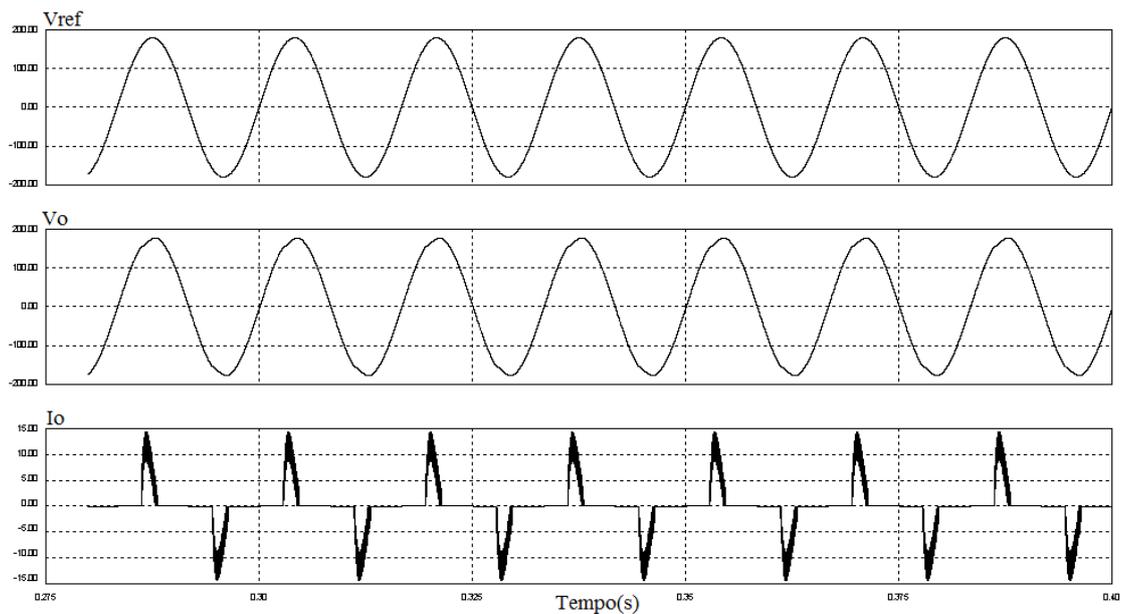


Figura 3.16 – Resultado de simulação do sistema amostrada com retificador monofásico de $12,5\Omega$ de carga e capacitor de filtro de $470\mu\text{F}$.

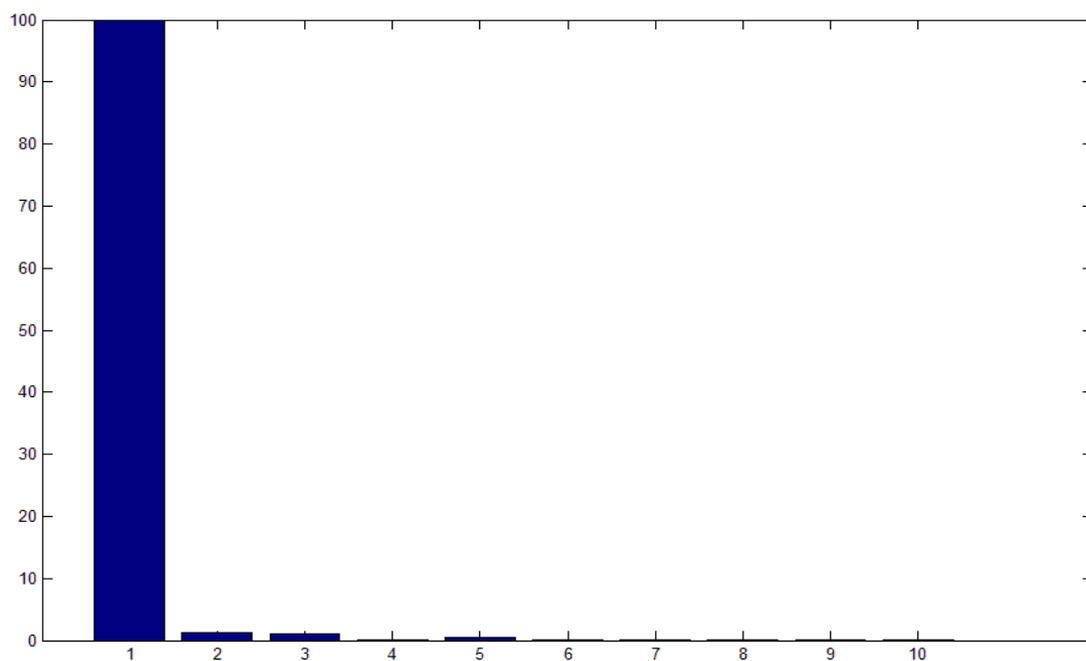


Figura 3.17 – Espectro harmônico –Tensão de saída do sistema com carga não linear de 200Ω .

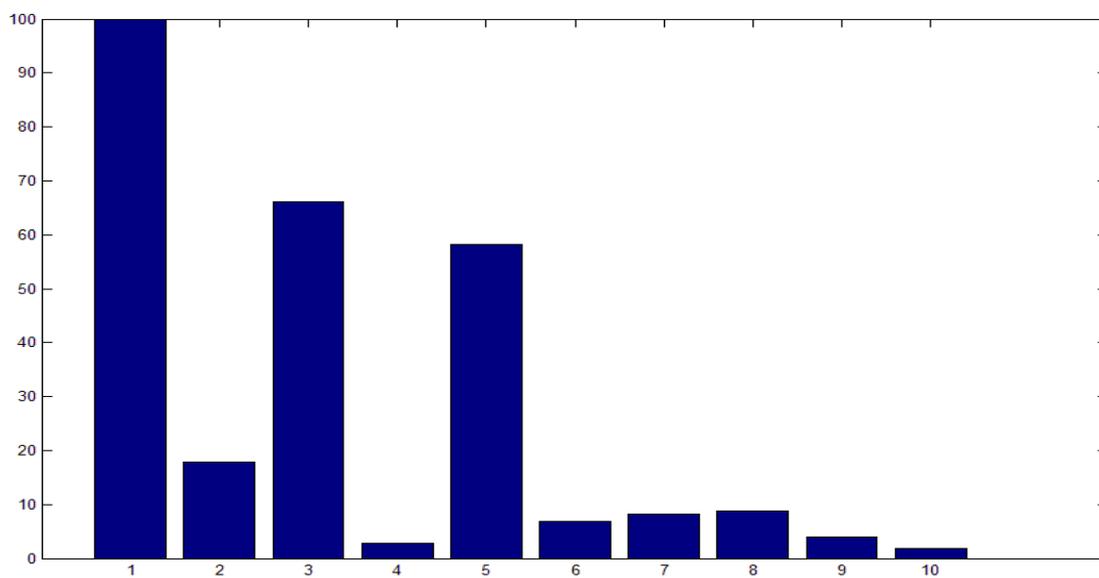


Figura 3.18 – Espectro harmônico –Corrente de saída do sistema com carga não- linear de 200Ω .

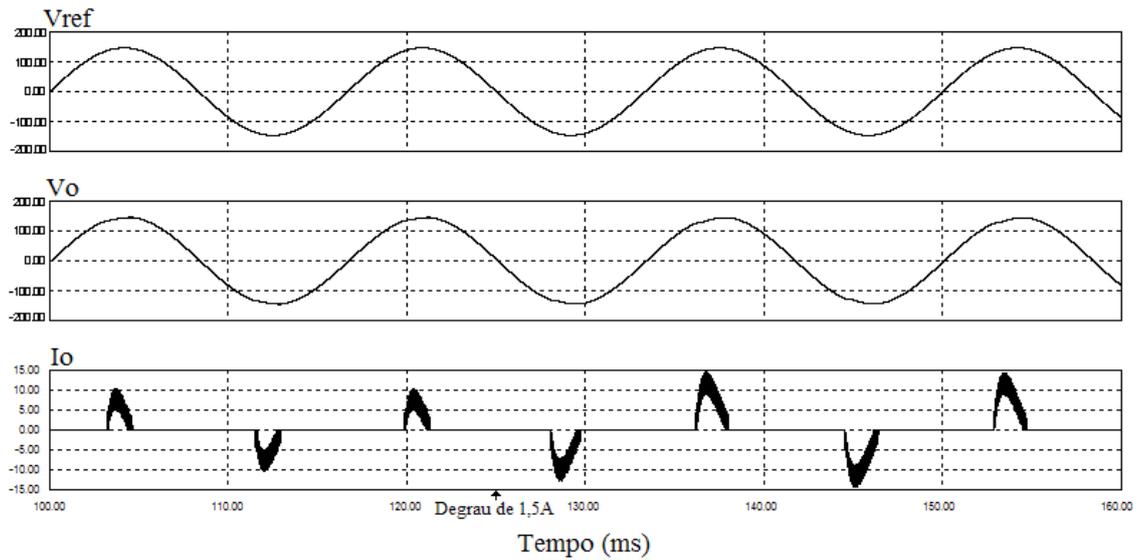


Figura 3.19 – Resultado de simulação do sistema amostrado com degrau de carga não linear de 100Ω.

3.3 - CONCLUSÃO

Os resultados de simulação incluindo os amostradores indicam que é viável o controle discreto do sistema em questão a uma taxa de 50 kHz de amostragem. Os resultados comparativos com os valores de THD em função da carga são apresentados na tabela 3.2.

Tabela 3.2 – Valores de THD em função da carga.

THD	Potência
Tensão de Saída = 0,2%	Carga linear 1,3 kW
Corrente de Saída = 0,25%	Carga linear 1,3 kW
Tensão de Saída = 16,67%	Carga não linear 1,3 kW
Corrente de Saída = 29,6%	Carga não linear 1,3 kW
Tensão de Saída = 1,71%	Carga não linear 80 W
Corrente de Saída = 91,14%	Carga não linear 80 W

A tabela 3.2 mostra que todos os resultados atendem aos requisitos da norma IEC 61000-3-2 de até 5% de THD. Com exceção do caso da saturação, de 1,3 kW de potência, onde o sinal é deformado em função da proteção natural contra curto.

Apesar dos resultados se mostrarem satisfatórios de acordo com a norma citada ainda é preciso verificar se o processador a ser utilizado consegue executar o algoritmo de controle em ponto fixo nesta taxa, considerando o número de bits necessários para a precisão desejada.

CAPÍTULO 4

RESULTADOS EXPERIMENTAIS

4.1 - DESCRIÇÃO DO SISTEMA FÍSICO

A partir das especificações definidas nos capítulos anteriores, foi implementado um protótipo para o sistema inversor, o qual pode ser dividido no inversor em si e o sistema de controle. O inversor é constituído pelas quatro chaves em topologia *full bridge*, com respectivos diodos, e o filtro LC de saída, como mostrado na figura 4.1.

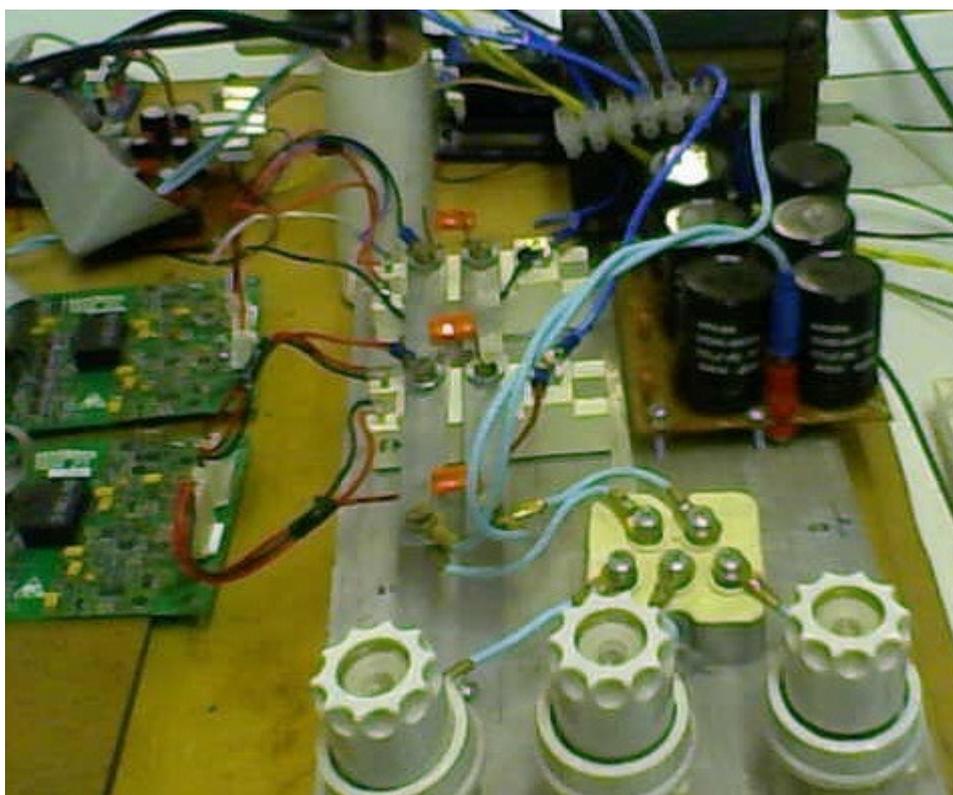


Figura 4.1 – Sistema físico implementado – Módulo de potência.

Na figura 4.1 nota-se o retificador trifásico, o qual é conectado a um sistema de alimentação trifásico, e em conjunto com os capacitores de filtro compõe o elo CC com tensão contínua nominal de 311V. Observa-se ainda, os *gate drives* para controle

dos braços do inversor, vistos ao centro, constituídos por dois BSM 50 GB 120 DN2 constituindo os IGBTs e os diodos em antiparalelo. Cada braço contém dois interruptores.

O sistema de controle é composto por uma placa de circuitos integrados, vista na figura 4.2, a qual integra o processador, os circuitos de condicionamento de sinal e demais circuitos de suporte.

O condicionamento do sinal de tensão apresenta isolamento galvânico, isolando a planta do circuito do processador, e o sensor de corrente, para minimização de ruído, foi utilizado fora da área da planta e depois conectado a ela.

Na extremidade, podemos ver os pinos responsáveis pelo envio dos sinais aos *gates drivers* e disparo das chaves. Na região superior da mesma, podemos evidenciar o DSPIC, responsável por todo o controle do sistema.

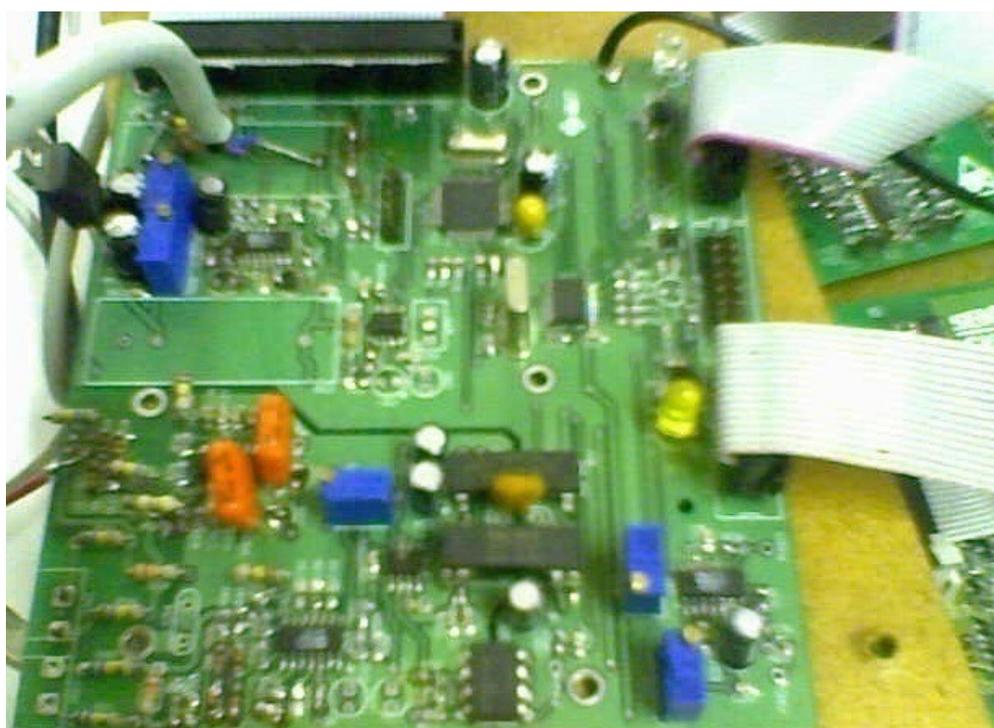


Figura 4.2 – Sistema físico implementado – Placa de controle.

4.2 - PONTO FIXO

A aritmética de ponto fixo constitui um método de representação de números fracionários, permitindo a manipulação dos números reais e conseqüentemente

viabilizando o processamento dos controladores digitais em CPUs que incluem unidades lógicas e aritméticas simples. Em muitos casos, as operações de soma e multiplicação são realizadas em um único ciclo da CPU, implicando uma alta velocidade de processamento. Apesar da simplicidade e alta velocidade, a utilização de tal aritmética requer um maior cuidado do projetista, visando evitar a saturação ou perda da resolução necessária.

4.2.1 - REPRESENTAÇÃO

- **Inteiro sem Sinal**

Um número de N dígitos binários tem 2^N estados possíveis (Choi, Hyeokho 2005). Isto pode ser inferido da teoria das combinações, que diz que existem duas possibilidades para o primeiro bit, duas para o segundo e até o último, resultando em $2 \times 2 \times 2 \dots = 2^N$ estados ou possibilidades.

No geral, esses estados podem representar qualquer número concebível. A representação natural binária interpreta cada palavra binária como um inteiro positivo. Por exemplo, podemos interpretar a palavra de 8 bits $b_7b_6b_5b_4b_3b_2b_1b_0$ como o inteiro:

$$x = b_7 2^7 + b_6 2^6 + \dots + b_1 2^1 + b_0 = \sum_{i=0}^7 (2^i b_i) \quad (4.1)$$

Dessa forma, uma palavra binária de N bits corresponde a um inteiro de valor entre 0 e $2^N - 1$. Inversamente, todos os inteiros desta faixa de valores podem ser representados por uma palavra de N bits. Essa representação binária pode ser chamada de inteiro sem sinal, porque cada palavra corresponde a um valor inteiro positivo.

Entretanto o resultado da adição de duas palavras de N bits geralmente resulta em uma palavra de N+1 bits. Quando o resultado não pode ser representado com N bits, é dito que ocorreu um *overflow*. A multiplicação de duas representações de N bits é um valor de 2N bits.

- **Complemento de 2**

Usando a representação natural binária, uma palavra de N bits pode representar inteiros de 0 a 2^N-1 . Para representar valores negativos tanto quanto positivos podemos usar a notação do complemento de 2. Nessa representação uma palavra de N bits pode significar um valor de $(-2)^{N-1}$ até $2^{N-1}-1$. Por exemplo, podemos interpretar a palavra de 8 bits $b_7b_6b_5b_4b_3b_2b_1b_0$ como o inteiro:

$$x = (-b_7 2^7) + b_6 2^6 + \dots + b_1 2^1 + b_0 = -(b_7 2^7) + \sum_{i=0}^6 (2^i b_i) \quad (4.2)$$

Em complemento de 2, os valores de x podem variar de -128 (-2^7) até 127 (2^7-1). Alguns exemplos são mostrados na tabela 4.1:

Tabela 4.1 – Representação em complemento de 2 - exemplos.

Binário	Decimal
00000001	1
01000000	64
01111111	127
10000000	-128
10000001	-127
11000000	-64
11111111	-1

Quando x é um número positivo (ou negativo) em formato de complemento de 2, o seu simétrico (-x) pode ser obtido complementando-se de 2 o campo em questão. Como o bit mais significativo indica o sinal do número representado na palavra binária, chamamos esse bit de bit de sinal. Se o sinal for 0, a palavra representa um valor positivo, enquanto que números negativos são representados por 1 no bit de sinal.

- **Representação Fracional – Notação Q**

Na representação fracional do complemento de 2, uma variável de N bits pode representar 2^N números igualmente espaçados de:

$$\frac{(-2)^{N-1}}{2^{N-1}} = 1 \text{ ate } \frac{2^{(-N-1)}}{2^{N-1}} = 1 - 2^{N-1} \quad (4.3)$$

Por exemplo, a interpretação da palavra de 8 bits $b_7b_6b_5b_4b_3b_2b_1b_0$ como um número fracional é:

$$x = \frac{-(b_7 2^7) + b_6 2^6 + \dots + b_1 2 + b_0}{2^7} = -(b_7) + \sum_{i=0}^6 (2^{i-7} b_i) \in [-1, 1 - 2^{-7}] \quad (4.4)$$

Esta representação é também referenciada como formato Q. Podemos pensar em ter um dígito binário implícito logo após o MSB. Se tivermos uma variável de N bits, com MSB como o bit de sinal, tem-se N-1 bits para representar a fração. É dito que um número escrito nessa notação tem um formato Q(N-1). No exemplo, x é um número no formato Q7.

No DSPIC, é fácil lidar com números no formato Q15 representados cada uma por uma variável de 16 bits, porque a multiplicação entre dois números Q15 resultam em um número de formato Q30 que pode ser facilmente armazenado em uma variável de 32 bits. É preciso ficar atento para saber onde se encontra a vírgula do número quando se manipula números no formato Q. Podemos exemplificar:

```
Resultado_temp = variável1 * variável2;
```

```
Resultado = Resultado_temp >> 18;
```

No trecho de código acima, *variável1* é um valor em Q15 e *variável 2* em Q18. Para multiplicarmos as duas variáveis, de 16 bits cada, armazenamos o resultado em uma variável temporária de 32 bits chamada *Resultado_temp* para, logo depois, deslocar o número de bits necessários para voltar à notação desejada. No código acima para notação temos que $Q15 * Q18 = Q33$, deslocando-se 18 bits à esquerda retorna-se para a notação Q15.

4.3 - FIRMWARE DE CONTROLE

Para a realização dos cálculos que envolvem o controle do sistema, o *firmware* estruturado no DSPIC é ilustrado, em blocos, na figura 4.3.

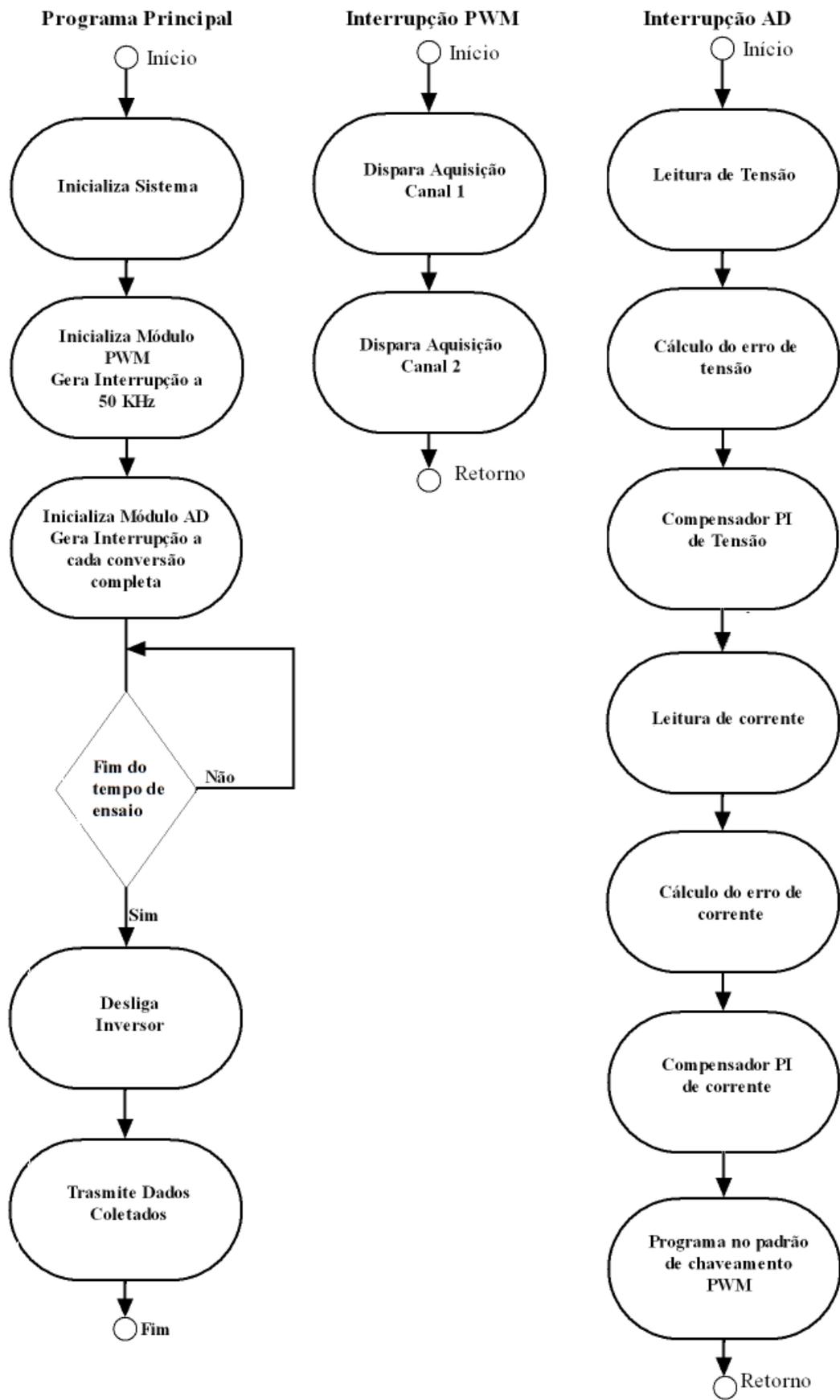


Figura 4.3 – Fluxograma do firmware de controle.

O programa faz com que o sinal de chaveamento seja gerado baseado numa referência senoidal inserida na memória do processador. Essa referência é idealmente gerada. O número de pontos que essa possui é de:

$$\frac{1}{60} * 50000 = 833 \text{ pontos}$$

Onde 60 representa a frequência do sinal, em Hertz, e 50000 a frequência de amostragem do sistema, também em Hertz.

Essa referência é usada para o cálculo do erro de tensão dentro da rotina de interrupção do A/D, que é executada na frequência de amostragem do sistema. A cada chamada da rotina do PWM é iniciado o processo de amostragem e conversão analógico digital. Quando a conversão termina, a interrupção do sistema de aquisição é chamada e um ciclo de controle é realizado.

Nesse ciclo de controle, as duas leituras dos conversores A/D estão disponíveis, pois a interrupção só acontece quando a conversão termina. A primeira leitura é referente à tensão de saída do sistema, que subtrai a tensão de referência gerando o erro da malha de tensão. A esse erro é aplicada uma lei de controle por meio de um PI. O resultado dessa operação gera a referência de corrente para a segunda malha de controle. Essa malha atua, por meio de outro controlador PI, no erro gerado pela subtração entre a referência de corrente e a leitura da corrente do indutor oriunda do segundo conversor A/D. O resultado da compensação, por meio de um PI, do erro de corrente gera um sinal, ao qual é dado um offset para se ajustar ao funcionamento adequado do DSPIC, que originará o sinal de chaveamento do sistema.

Para ilustrar as chamadas às interrupções e o tempo de duração do código os instantes iniciais e finais de cada uma delas são mostradas na figura 4.4. Na figura, o primeiro, e menor, pulso representa o início e fim da rotina de interrupção do PWM e o momento de sua chamada na contagem do mesmo, sendo executada duas vezes por período. A subida do sinal indica o instante em que se inicializou a amostragem para as conversões A/D. O tempo de amostragem e conversão segundo a figura 4.4 é de aproximadamente 3µs. Com o uso de dois conversores em paralelo, as duas amostragens ocorrem no início deste período, posicionando-se numa faixa onde não há comutação dos semicondutores.

O segundo pulso, de maior duração, representa a execução da rotina da interrupção do A/D. A subida do sinal corresponde ao início da sub-rotina, que só se dá após o término do processo de conversão indicando que os dados já estão disponíveis para uso, e a descida seu término. Durante essa rotina é executado o controle do sistema. Quando a próxima subida de pulso acontecer, será o início de uma nova interrupção do PWM e início de um novo ciclo de processamento. É muito importante evidenciar que todos os processos de controle do sistema estão representados nestes instantes de tempo. Isso mostra que o código é inteiramente executado dentro do período de 1/50 kHz, ou seja, 20µs. Sendo assim, qualquer perturbação nas variáveis controladas será corrigida antes da chave atuar novamente, garantindo ao sistema um controle rápido.

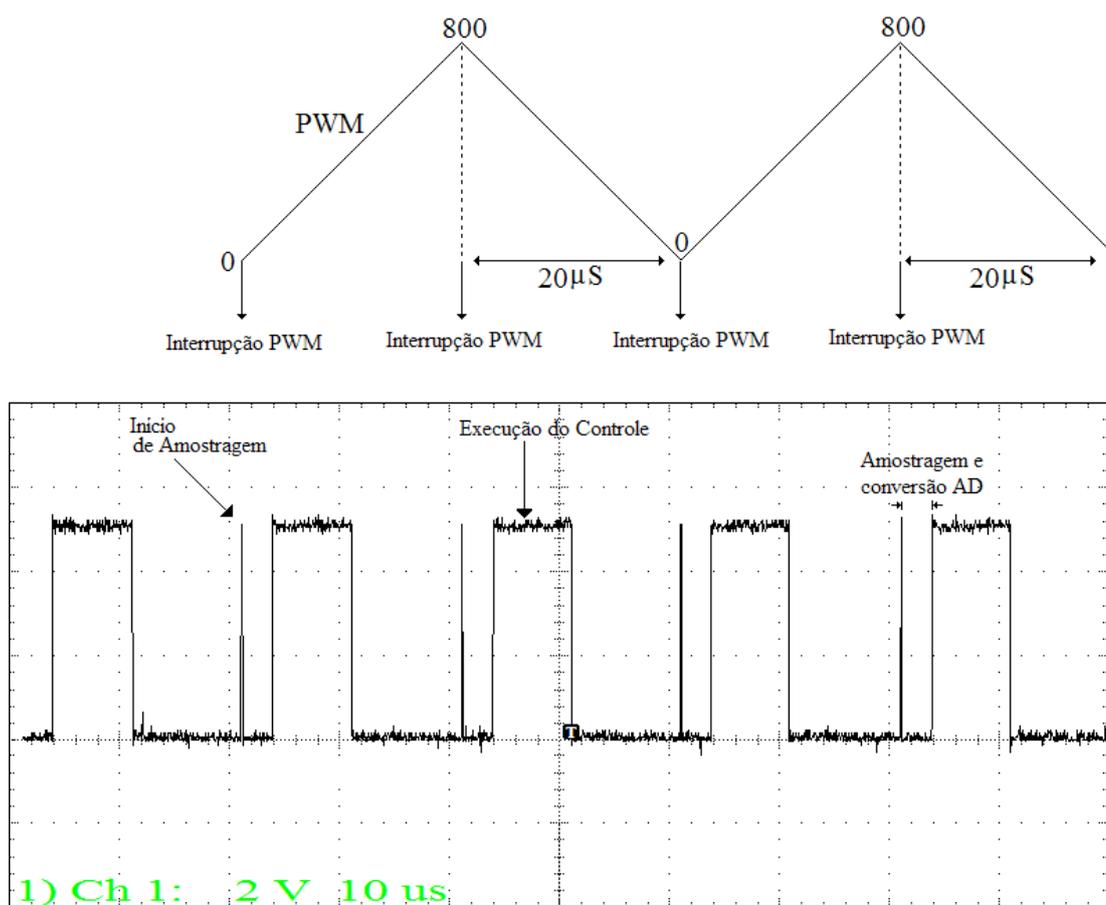


Figura 4.4 – Tempo de execução das rotinas de interrupção.

O software de controle também é responsável pela transmissão dos resultados obtidos no DSPIC, via comunicação serial, para visualização e documentação e que aqui são mostrados. O software armazena um número finito de valores num *buffer* para a variável desejada pelo usuário, e depois a transmite para um computador que está conectado com o sistema. Para que não haja erros devido à interferência do chaveamento durante a transmissão o sistema é desligado automaticamente e depois envia os resultados obtidos internamente no DSPIC para a documentação e estudos posteriores.

4.4 - ENSAIOS EXPERIMENTAIS

Para testar e validar o sistema em questão foram feitos ensaios que resultaram nas curvas exibidas neste tópico. Para cada caso, são exibidos os resultados computados no microcontrolador ou obtidos por osciloscópio. São exibidos os resultados relevantes para cada situação. A corrente de carga do sistema é mostrada por meio do resultado via osciloscópio, uma vez que ao processador não foi inserida essa grandeza. A mesma foi usada apenas para documentação.

4.4.1 - CARGA LINEAR

A figura 4.5 ilustra a tensão de saída do sistema em malha aberta. A principal razão de se obter essa curva é mostrar a operação básica dos componentes do sistema.

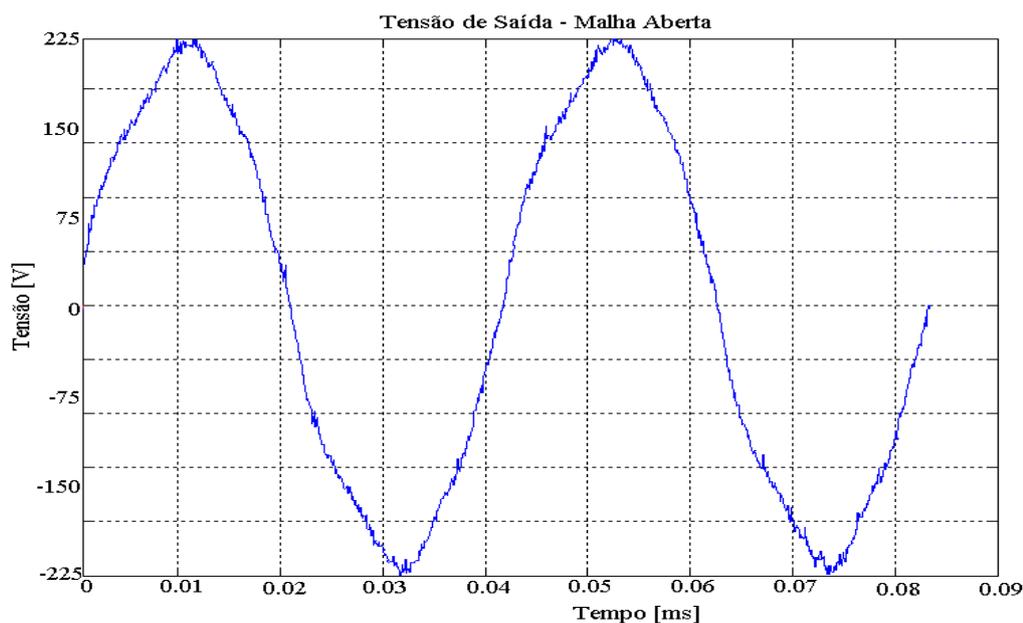


Figura 4.5 – Ensaio do sistema em malha aberta.

Como esperado, a tensão de saída na figura 4.5 apresenta-se distorcida com uma THD de 16,92%. Com este ensaio foi possível confirmar o sentido e ordem das conexões dos *gate drives* ao processador para o correto chaveamento do inversor. Foi também realizada a calibração do sistema de aquisição.

Após os ajustes finais o controle foi implementado e testado para uma carga linear de $12,5\Omega$. O controlador impõe uma referência senoidal para a corrente do indutor por meio de uma malha que realimenta a tensão de saída.

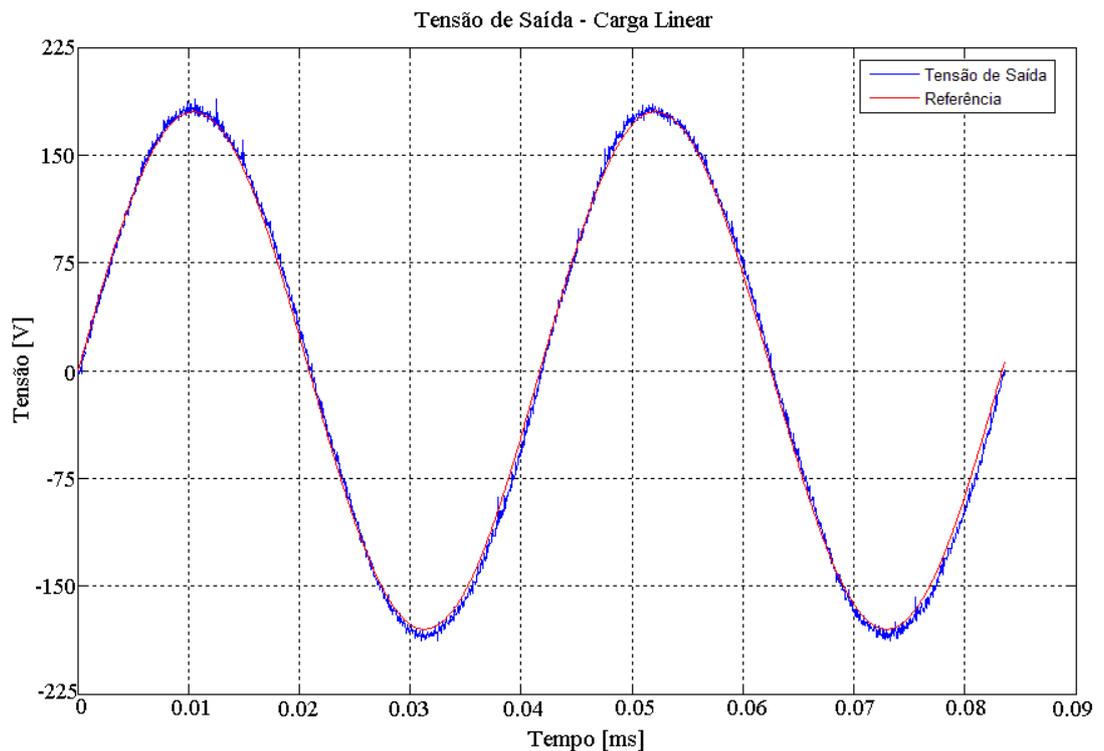


Figura 4.6 – Tensão de saída para o inversor com carga linear.

Na figura são mostradas a tensão de saída e a referência imposta para a mesma. É importante notar como as duas curvas estão próximas, quase sobrepostas, evidenciando a capacidade de controle do *firmware* criado. Graças ao controlador, a tensão de saída segue a referência imposta como mostrada. A figura 4.7 mostra o erro entre a referência imposta e a tensão de saída.

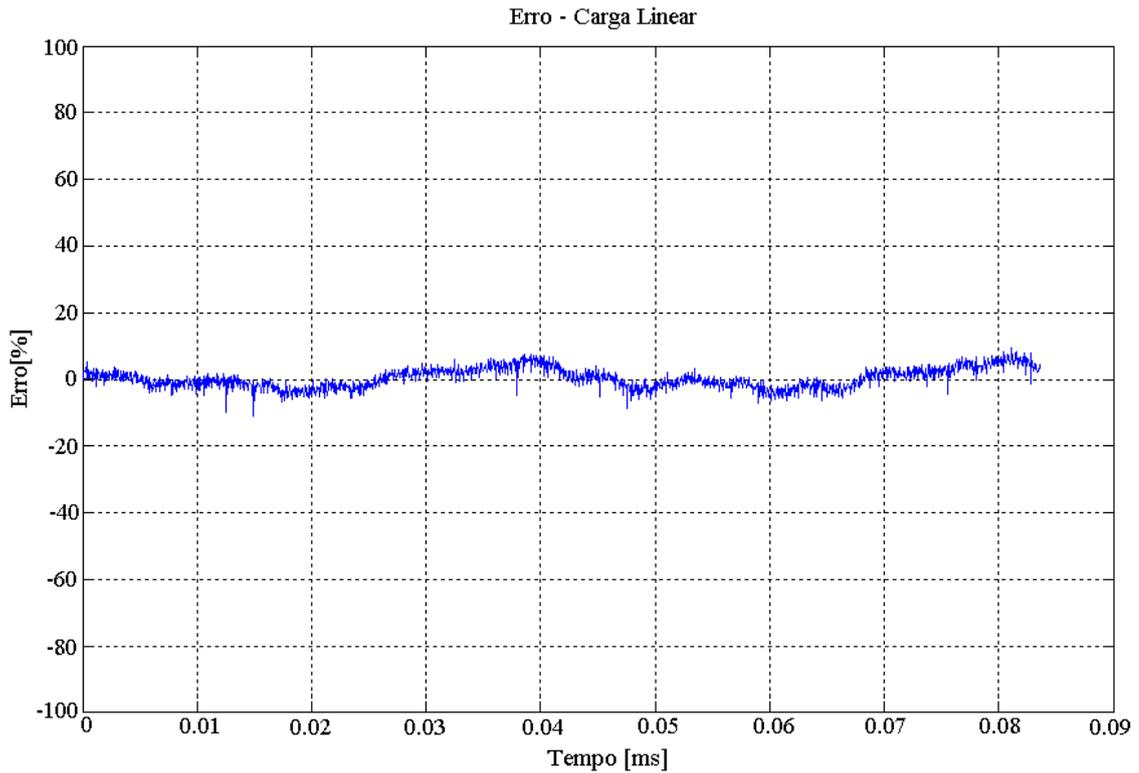


Figura 4.7 – Erro devido a uma carga linear.

O erro entre os dois sinais é pequeno e não é superior a 5%, indicando que a tensão de saída se aproxima muito da referência ideal imposta. Sendo assim, podemos dizer que o controlador satisfaz a tarefa da geração da senóide de saída com qualidade.

A figura 4.8 mostra a corrente no indutor. Em virtude da realimentação da mesma, o formato da onda é senoidal. A referência gerada para essa malha, oriunda da malha externa de tensão, é seguida pela corrente do indutor. Aqui a senóide é bem definida, uma vez que a carga é linear para uma carga de $12,5\Omega$, como já citado, e dessa forma segue a mesma forma da tensão de saída. Observando que sendo possível controlar a corrente do indutor, pode-se dizer que o controle da tensão de saída melhora, uma vez que é possível compensar os distúrbios que possam ocorrer com essa variável, por exemplo, os limites máximos e mínimos admissíveis.

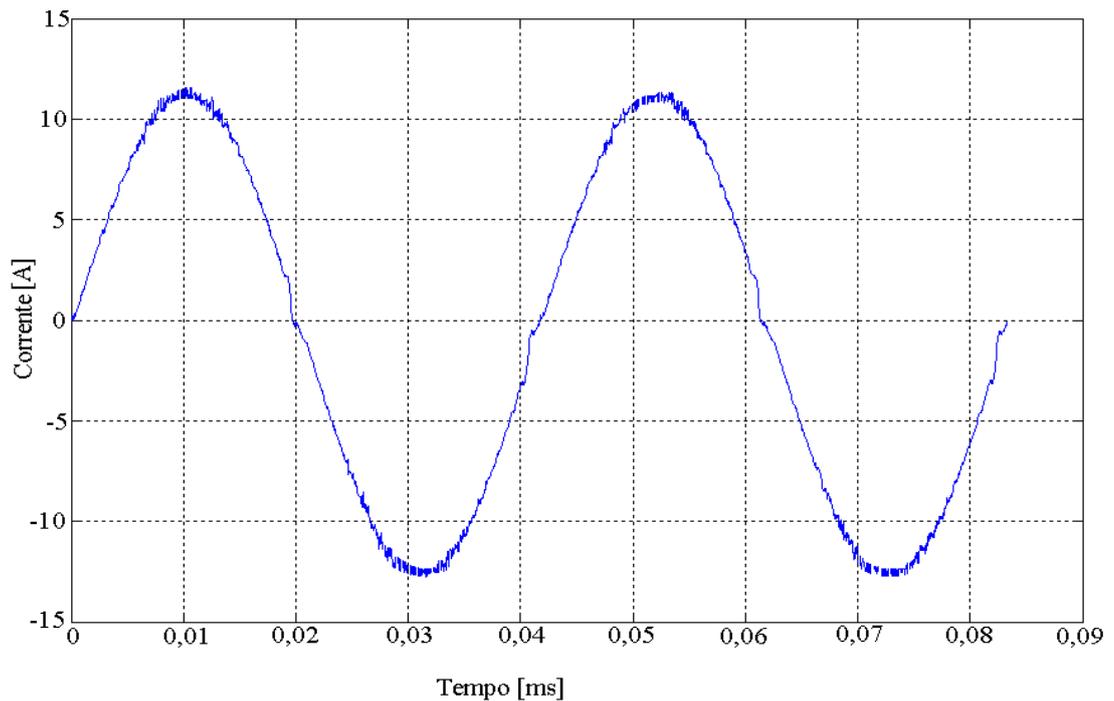


Figura 4.8 – Corrente do indutor do sistema com carga linear.

4.4.2 - TRANSITÓRIO DE PARTIDA E DEGRAU DE CARGA

Para verificar a velocidade e capacidade de atingir a referência imposta, a figura 4.9 mostra o início do controle. Pode-se observar que o controlador atingiu e acompanhou a referência de forma muito rápida, em menos de um quarto de período da onda, sendo que a referência, no início do controle, tem um valor diferente da tensão de saída. Através da figura é possível perceber que o controlador faz com que a variável controlada acompanhe a referência.

A figura 4.10 mostra o desempenho do controlador para um degrau de carga linear. Foi imposto um degrau de carga de aproximadamente 100W. O degrau de carga é pequeno, para que não se atinja o nível de saturação da malha de corrente. Como visto na figura, a tensão de saída manteve-se sem distorções antes, durante e depois da mudança da carga, mostrando assim a rapidez em se adaptar a mudança do valor da carga.

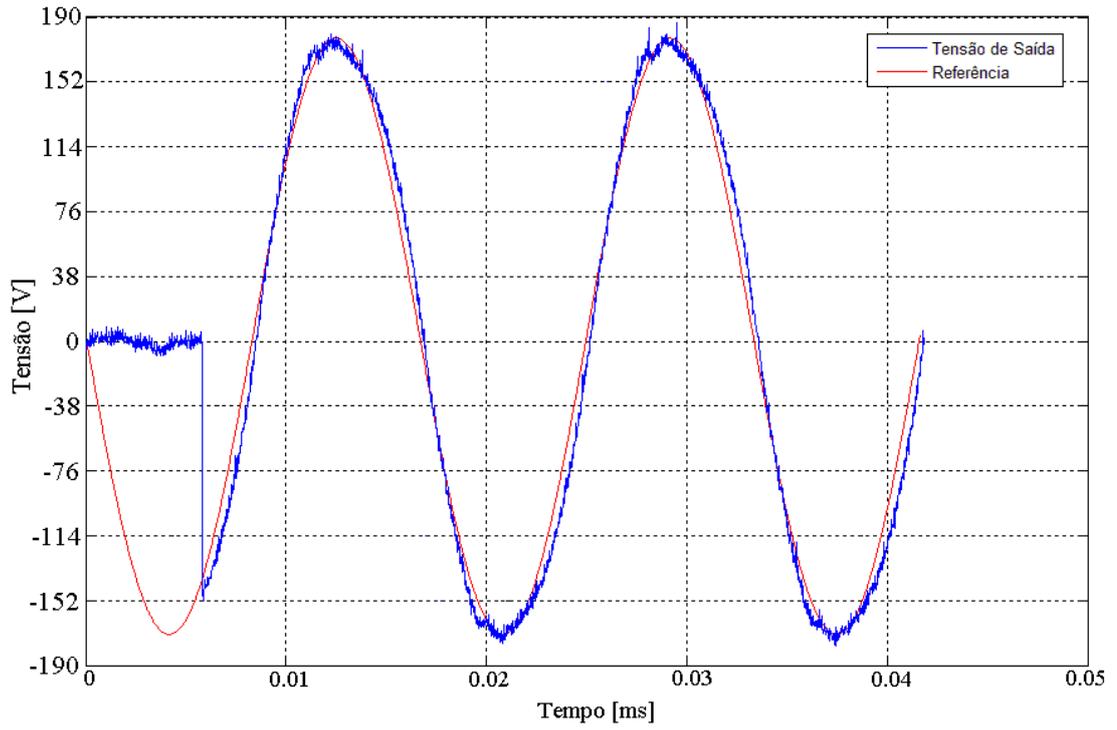


Figura 4.9 – Tensão de saída do sistema no início do sistema.

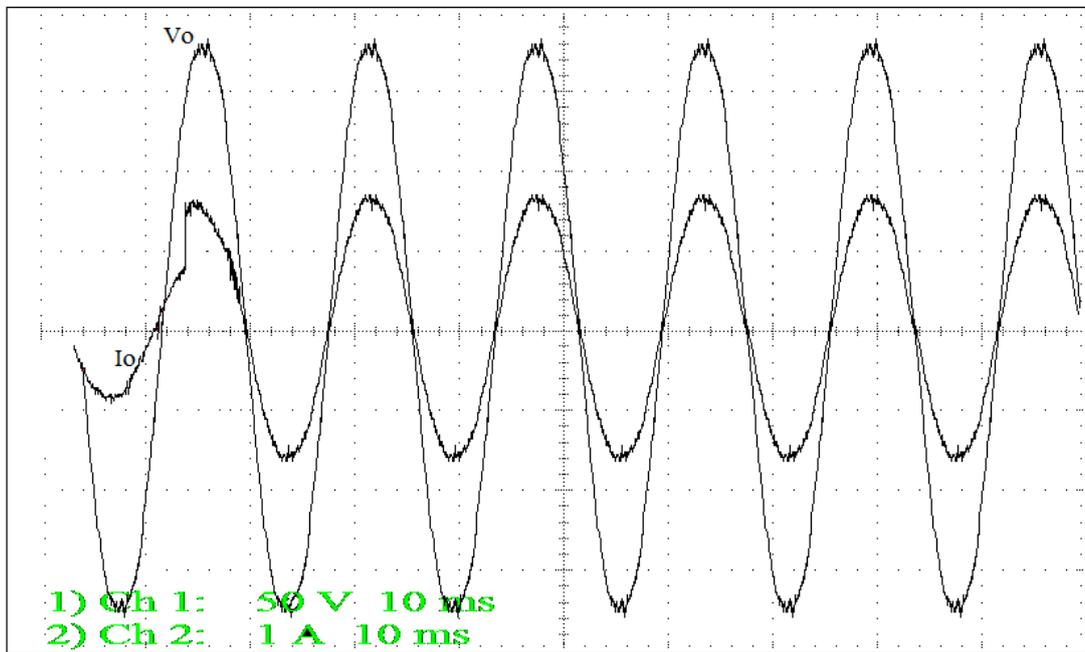


Figura 4.10 – Tensão de saída do sistema com degrau de carga - osciloscópio.

4.4.3 - CARGA NÃO LINEAR

Para o caso da carga não linear, dois valores de resistência de carga foram usados $12,5\Omega$ e 200Ω . Os dois valores são ensaiados para comprovar os resultados de simulação obtidos no capítulo 3. O primeiro valor ilustra a saturação do sinal de corrente e deformação do sinal de tensão em função dos valores máximos do condicionamento. O segundo valor ilustra a operação nominal do sistema.

Na figura 4.11 a tensão de saída mostra-se deformada. Isso condiz com o resultado esperado na simulação. Porém, a corrente não está saturada. Esse resultado não condiz com a simulação. Vê-se que para a carga de $1,3\text{kW}$ o inversor funciona como uma fonte de corrente, e o valor da referência interna no microprocessador é usada como valor máximo para a corrente.

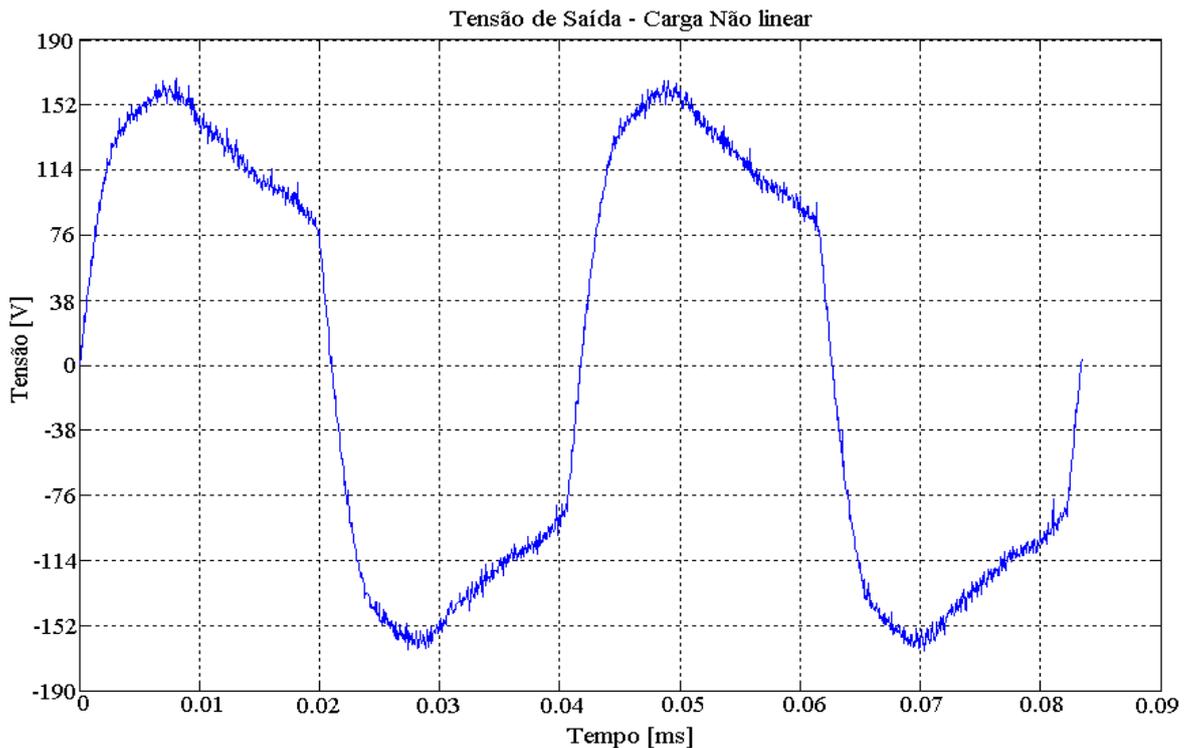


Figura 4.11 – Tensão de saída do sistema com um retificador monofásico como carga de $12,5\Omega$ e capacitor de filtro de $470\mu\text{F}$.

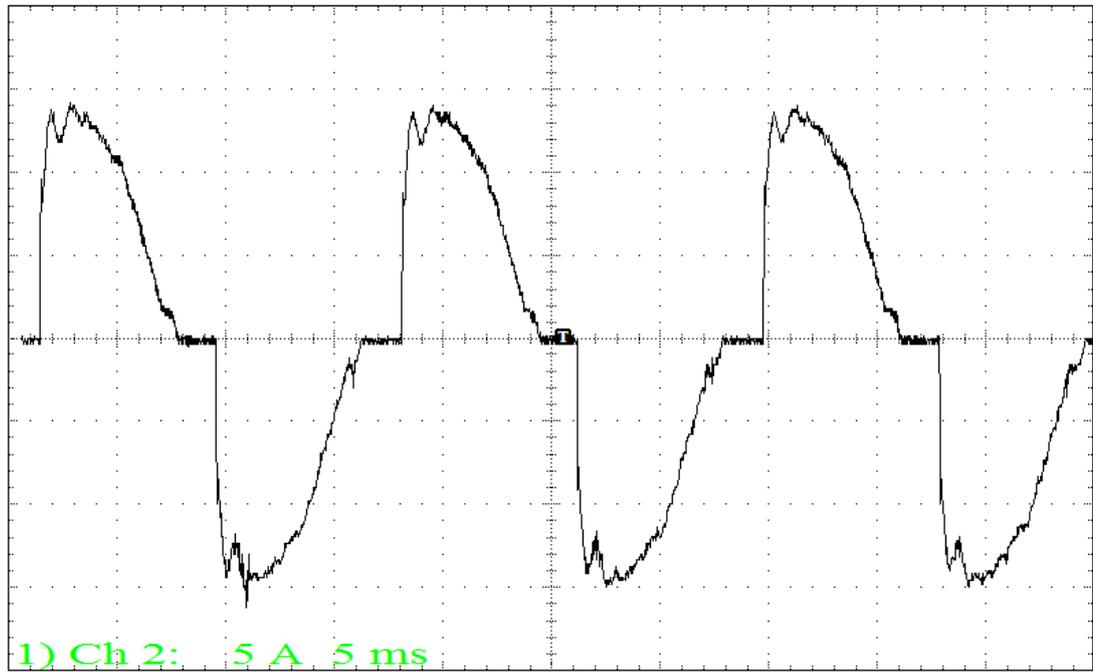


Figura 4.12 – Corrente de saída do sistema com um retificador monofásico como carga de $12,5\Omega$ e capacitor de filtro de $470\mu\text{F}$.

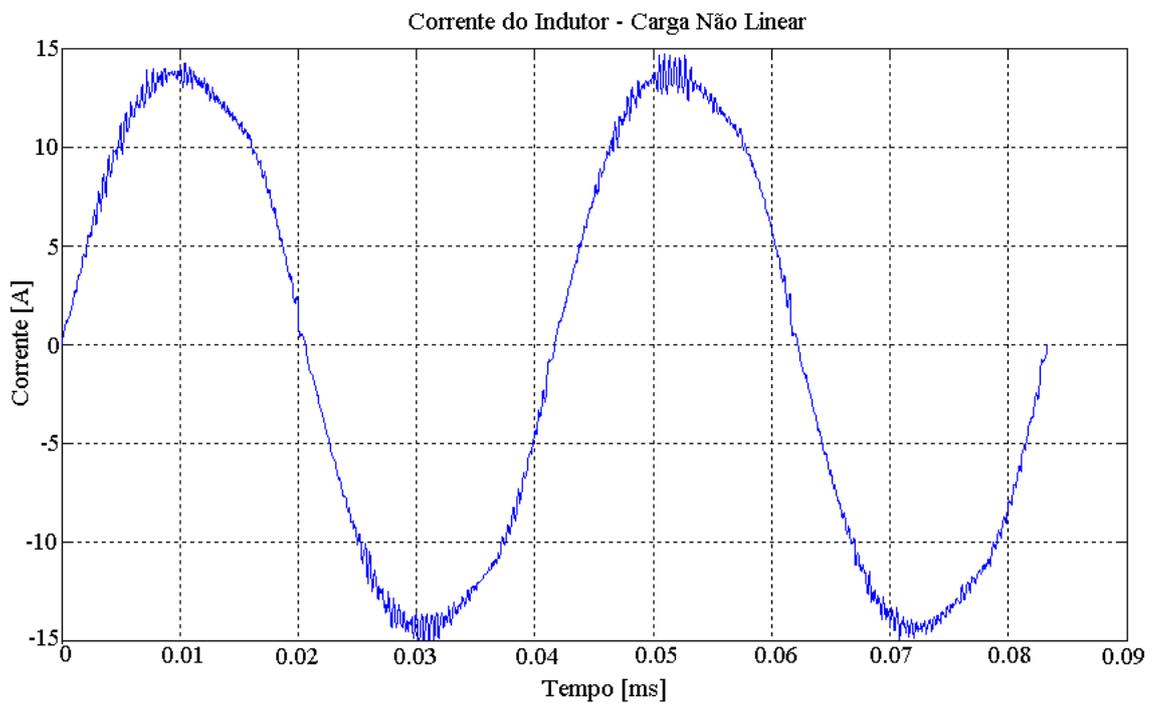


Figura 4.13 – Corrente do indutor do sistema com um retificador monofásico como carga de $12,5\Omega$ e capacitor de filtro de $470\mu\text{F}$.

Comparando as figuras 4.12 e 4.13 é possível ver a diferença na forma dos dois sinais. Graças ao controle da variável interna, a corrente do indutor, a mesma se mostra com formato senoidal, independentemente do formato da corrente de saída. Dessa forma podemos dizer que para a corrente do indutor, o inversor é uma fonte de corrente senoidal para potências dessa magnitude.

Para evitar a saturação da tensão de saída, a carga de 200Ω foi utilizada. As novas formas de onda são mostradas nas figuras 4.14, 4.15 e 4.16. Neste caso, os resultados obtidos condizem com os resultados de simulação, e a tensão de saída mostra-se condizente com os valores esperados.

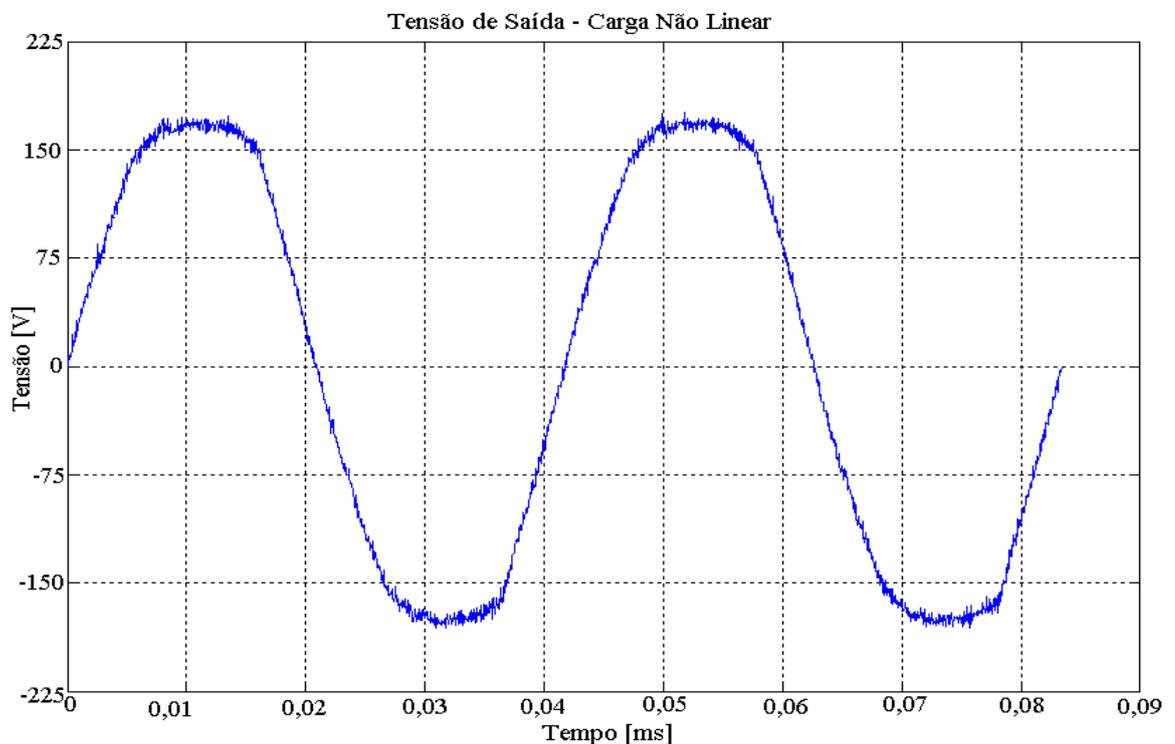


Figura 4.14 – Tensão de saída do sistema com um retificador monofásico como carga de 200Ω e capacitor de filtro de $470\mu\text{F}$.

Na figura 4.16 é notório que a corrente do indutor não apresenta uma forma senoidal definida como na figura 4.13. O que ocorre é que a malha de corrente tem uma predominância maior com a carga de maior potência. Em potência mais baixa, a malha de tensão é predominante, fazendo com que o controle da corrente do indutor não seja tão eficaz quanto no caso de maior potência. O que é possível inferir pelos gráficos da tensão de saída. No primeiro caso a tensão é deformada e no segundo, não há deformação considerável.

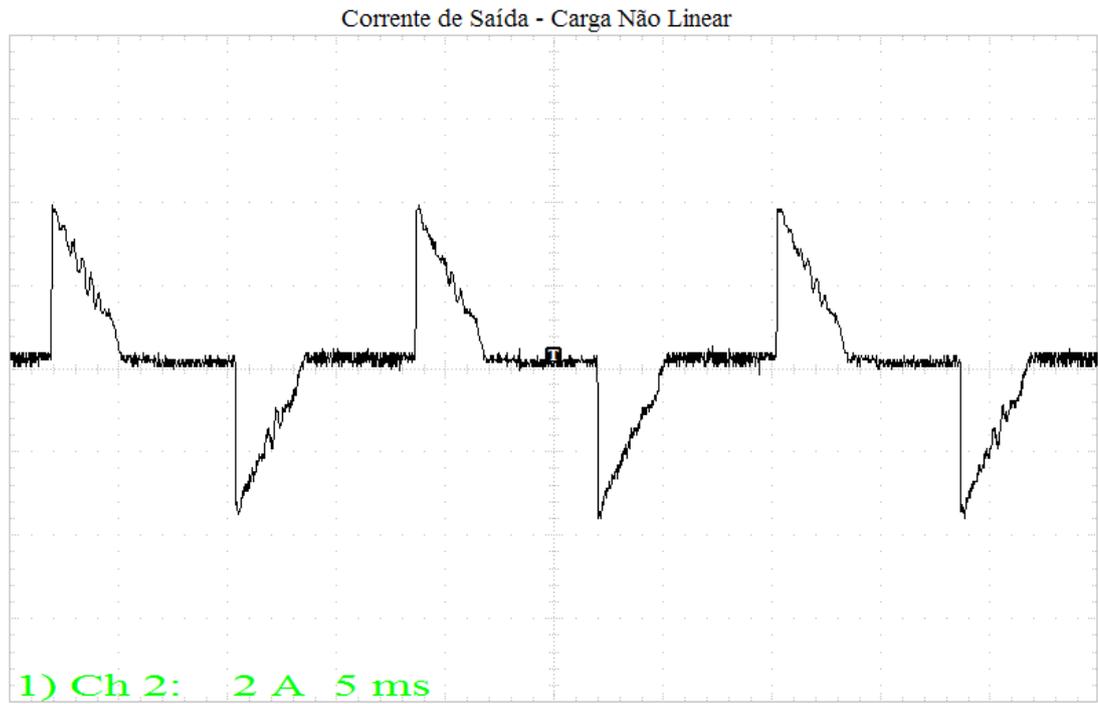


Figura 4.15 – Corrente de saída do sistema com um retificador monofásico como carga de $12,5\Omega$ e capacitor de filtro de $470\mu\text{F}$.

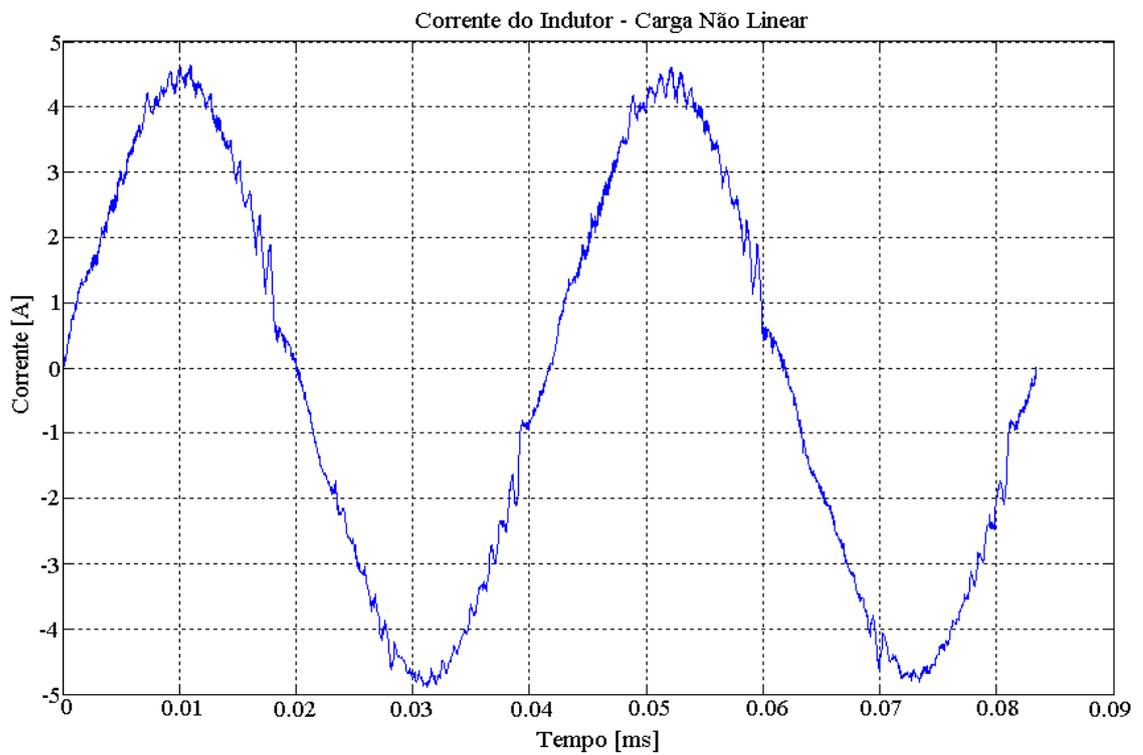


Figura 4.16 – Corrente do indutor do sistema com um retificador monofásico como carga de $12,5\Omega$ e capacitor de filtro de $470\mu\text{F}$.

A fim de validar os resultados obtidos, foram observadas as taxas de distorção harmônica para os casos de carga linear e não linear. No caso não linear, uma ponte retificadora com capacitor de 470 μF em paralelo com uma carga de 12,5 Ω no primeiro ensaio e 200 Ω no segundo, foi utilizada.

Para a carga linear, foi obtida uma THD de 1,25% para a tensão de saída, e as contribuições das harmônicas são mostradas na figura abaixo para os 10 primeiros valores.

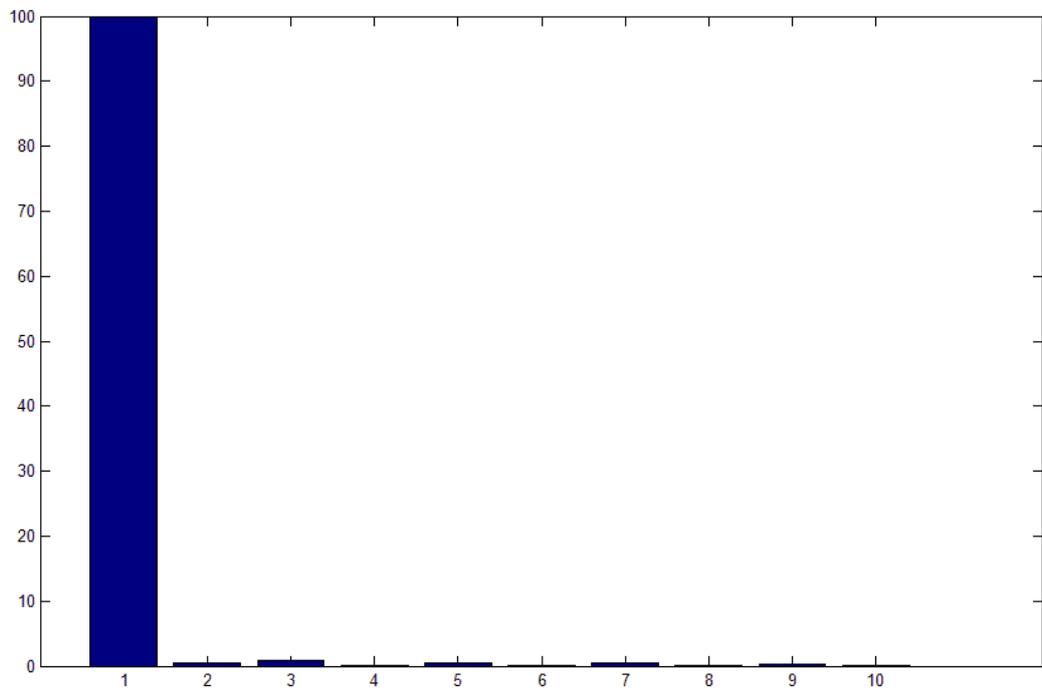


Figura 4.17 – Contribuição das harmônicas para uma carga linear.

Para a carga não linear foi obtida uma THD de 4,8%, e as contribuições das 10 primeiras harmônicas são mostradas na figura 4.18.

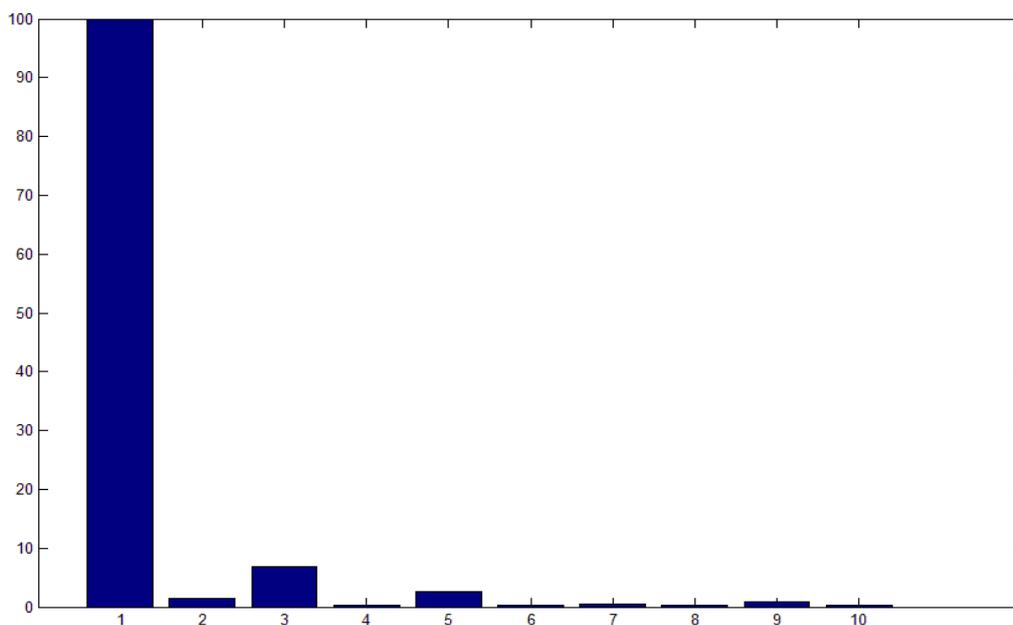


Figura 4.18 – Contribuição das harmônicas para uma carga não linear.

Segundo a norma IEEE 519-1992, a taxa de distorção harmônica aceita para esse tipo de inversor é de 5%. A agência Nacional de Energia Elétrica (Aneel), no documento “Procedimentos de distribuição de energia elétrica” propõe valores para a distorção harmônica da tensão no sistema de distribuição onde a máxima THD da tensão na rede não pode ultrapassar a 10%.

4.5 - CONCLUSÃO

Neste capítulo concluiu-se que a implementação do firmware de controle com os parâmetros obtidos nos capítulos anteriores e a amostragem dos sinais em 50 kHz mostra resultados que atendem as normas reguladoras e as exigências estabelecidas no projeto do sistema. Os resultados apresentados demonstram que o protótipo satisfaz todos os requisitos desejados.

Para a carga linear, os resultados são condizentes com a simulação e tem uma distorção harmônica pequena. Tanto sinal da tensão de saída quanto a corrente do indutor são senoidais como desejado pela realimentação das malhas.

Para a carga não linear, o resultado difere em função da potência da carga. Para potência elevada, 1,3 kW, a tensão de saída é deformada e a referência interna do microcontrolador é usada para a corrente no indutor, que apresenta uma forma

senoidal sem deformações consideráveis se comparada com a corrente de carga. O inversor opera como fonte de corrente nessas condições. Em potência reduzida, o inversor opera com fonte de tensão. A tensão de saída tem uma THD que atende as normas reguladoras, e a corrente do indutor tem uma distorção bem maior que no caso de alta potência, em função do controle da tensão de saída. Aqui a corrente do indutor é deformada em função da correção da tensão de saída.

A utilização da aritmética de ponto fixo é fundamental para a obtenção dos resultados. A velocidade que permite a execução da rotina de controle dentro do período de chaveamento só é possível com o uso do artifício matemático utilizado.

CONCLUSÃO GERAL

Neste trabalho foi mostrado um controlador digital de alto desempenho para inversores monofásicos. Neste controle foram exibidos bons resultados no que tange a forma da onda e a taxa de distorção harmônica. Vários fatores podem ser destacados para o bom resultado. Dentre eles podemos citar a alta frequência de amostragem, a grande velocidade do DSP, e o fato da rotina de controle ser executada duas vezes a cada chaveamento e a sincronia entre o instante de chaveamento e o instante de amostragem em um ponto definido.

Com a alta frequência de amostragem podemos garantir que o sinal amostrado tenha uma grande fidelidade com o sinal analógico controlado. No que tange a velocidade do DSP, pode-se dizer que quanto mais rápida a velocidade de execução dos cálculos temos garantia de que a quantidade de cálculos necessária para controle e atualização da nova razão cíclica do sinal de chaveamento é feita em tempo hábil, ou no caso deste trabalho, com uma grande folga, como mostrado na figura 4.4.

O recurso de sincronizar a amostragem com o chaveamento garante que os sinais realimentados não sejam interferidos por ruídos de chaveamento, e sincronizando a amostragem nos mesmos pontos. Esse mesmo recurso permite que o “*ripple*” do sinal seja reduzido, para efeito de realimentação, devido à especificação do instante de amostragem.

Foi visto também como as malhas de realimentação têm papéis distintos. A malha de corrente atua em casos de saturação do valor máximo, distorcendo a tensão de saída, garantindo que a corrente não extrapole os valores máximos para a referência estabelecida, constituindo-se uma proteção contra curto-circuito. A malha de tensão garante que a tensão de saída acompanhe a forma e valores impostos pela referência interna gerada pelo DSP.

Sugestão para Trabalhos Futuros.

Para dar continuidade a este trabalho, alguns novos aspectos podem ser investigados.

- Investigação da divergência de resultados para carga não linear de potências diferentes.
- Inclusão de uma terceira malha de realimentação incluindo a corrente de carga, a fim de compensar os distúrbios da mesma. A compensação é feita utilizando-se um compensador proporcional integral adicional.
- Verificação do aumento da precisão do controlador para processadores de sinal mais rápidos, acarretando em taxas de amostragem mais elevadas e, em função dos interruptores utilizados, frequências de chaveamento maiores.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1]. C. Rech, “**Análise e Implementação de Técnicas de Controle Digital Aplicadas a Fontes Ininterruptas de Energia.**” 2001. 153f. Dissertação. Programa de Pós-Graduação em Engenharia Elétrica. Universidade Federal de Santa Maria, 2001.

- [2]. Ryan, M.J., Lorenz, R.D. “**A high performance sine wave inverter controller with capacitor current feedback and “back-EMF” decoupling**”, *Power Electronics Specialists Conference.*” 1995. PESC '95 Record., 26th Annual IEEE Volume 1, 18-22 June 1995 Page(s):507 - 513 vol.1.

- [3]. M. J. Ryan, W. E. Brumsickle, R. D. Lorenz, “**Control Topology Options for Single-Phase UPS Inverters.**” 1997. IEEE Transactions on Industry Applications VOL. 33.

- [4]. N. Mohan, T. Undeland and W Robbins, "**Power Electronics - Converters, Applications and Design.**" 1989. John Wiley.

- [5]. C.D. Manning, ”**Control of UPS inverters.**”1994 IEE Colloquium Page(s):3/1 - 3/5.

- [6]. K. B. Bimal, “**Power Electronics and Variable Frequency Drives.**” 1997. IEEE Press, ISBN 0-7803-1061-6.

- [7]. O. Kukrer, H. Komurcugil, “**Deadbeat control method for single-phase UPS inverters with compensation of computation delay.**” 1999. IEE Proceedings online no. 199902 15.

- [8]. Y. Igmahi, T. Izumi, T. Yokoyama, T. Haneyoshi, "**A Study of Instantaneous Control with Voltage Variation Compensation for UPS Inverters.**" 2002. PCC-Osaka, Osaka Japan.

- [9]. H. Fujimoto, A. Kawamura, M. Tomizuka, "*Generalized Digital Redesign Method for Linear Feedback System Based on N-Delay Control.*" 1999. IEE/ASME, Vol. 4. pp.101-109.
- [10]. T. Haneyoshi, A. Kawamura, R.G.Hoft, "*Waveform Compensation of PWM Inverter with Cyclic Fluctuating Loads.*" 1988. IEEE Trans. Ind. Appl. Vol 1A-24. July/Aug. pp.582-589.
- [11]. Y. Long-Qiang, D. Yu-Xing, "*Digital servo control techniques based sine inverter design.*" 2003. Machine Learning and Cybernetics, International Conference on Volume 2, 2-5 Page(s):888 - 892 Vol.2.
- [12]. S. Hara, Y. Yamamoto, T. Omata, M. Nakano, "*Repetitive control system: A new type servo system for periodic exogenous signals*" 1988. IEEE Trans. Autom. Control, v. 33, pp.,659-667.
- [13]. J. Shih-Liang, H. Hsiang-Sung, C. Meng-Yueh, T. Ying-Yu, "*DSP-based multiple-loop control strategy for single-phase inverters used in AC power sources.*" 1997. Power Electronics Specialists Conference, PESC '97 Record., 28th Annual IEEE, Volume 1, 22-27 Page(s):706 - 712 vol.1.
- [14]. A. Kawamura, T. Haneyoshi, R.G. Haft, "*Deadbeat Controlled PWM Inverter with Parameter Estimation Using only Voltage Sensor.*" 1988. pp. 118-125.
- [15]. Y. Nishida, T. Haneyoshi, "*Predictive instantaneous value controlled PWM inverter for UPS.*" 1992. IEEE Power Electron. Spec. Conf. Rec., pp. 776-783.
- [16]. T. Haneyoshi, A. Kawamura, R.G. Hoft, "*Waveform Compensation of PWM Inverter with Cyclic Fluctuating Loads.*" 1988. IEEE Trans. Ind. Appl. July Aug. pp.582-589.

- [17]. J. H. Aylor, R. L. Ramey, G. Cook. "*Design and application of a microprocessor PID predictor controller.*" 1980 IEEE Trans. Ind. Electron. Control Instrum., vol. 27, pp. 133–137.
- [18]. C. Rech, H. Pinheiro, H.A. Grundling, H.L. Hey, J.R. Pinheiro, "*Analysis and design of a repetitive predictive-PID controller for PWM inverters.*" 2001 in IEEE Power Electron. Spec. Conf. Rec., pp. 986–991.
- [19]. C. Rech, H. Pinheiro, H.A. Grundling, H.L. Hey, J.R. Pinheiro, "*Comparison of digital control techniques with repetitive integral action for low cost PWM inverters.*" 2003. Power Electronics, IEEE Transactions on Volume 18, Issue 1, Part 2, Page(s):401 – 410.
- [20]. P. Li, K. Zhang, Y. Kang, J. Chen, "*Performance analysis and improvement of digital controlled inverter.*" 2006. Applied Power Electronics Conference and Exposition, APEC '06. Twenty-First Annual IEEE 19-23 Page(s):6 pp.
- [21]. D. Heng, R. Oruganti, D. Srinivasan, "*Digital control of single-phase UPS inverters with modified PWM technique.*" 2004. Power Electronics Specialists Conference, PESC 04. IEEE 35th Annual Volume 2, 20-25 Page(s):1365 - 1371 Vol.2.
- [22]. K. Zhang, K. Yong, J. Xiong, C. Jim, "*Deadbeat control of PWM inverter with repetitive disturbance prediction.*" 1999. Applied Power Electronics Conference and Exposition, APEC '99. Fourteenth Annual, Volume: 2 , 14-18 Page(s): 1026 -1031 v01.2
- [23]. E. A. A. Coelho, "*Técnicas de Controle Aplicadas ao Paralelismo de Inversores.*" 2000. 163f. Tese. Programa de Pós-Graduação em Engenharia Elétrica, Universidade Federal de Minas Gerais, Belo Horizonte.
- [24]. Microchip. "*dsPIC33F Family Data Sheet – High-Performance, 16-bit Digital Signal Controllers.*" 2006. USA Manual Microchip Technology Inc.

- [25]. Semikron. “*SKHI 23/12 Medium Power Double IGBT Driver.*” 2005 USA. Datasheet. Semikron.
- [26]. Burr-Brown. “*Precision Lowest-Cost Isolation Amplifier.*” 2003 USA. Datasheet. Burr-Brown Products.
- [27]. CEI/IEC 61000-3-2. “*International Standard.*” 2ª Edição, 2000.
- [28]. P. P. Praça, “**Projeto, Implementação e Comparação de Controladores Digitais Aplicados a um Inversor Três Níveis.**” 2006. Dissertação. Programa de Pós-Graduação em Engenharia Elétrica, Universidade Federal do Ceará, Fortaleza, 2006.
- [29]. I. Barbi, D.C. Martins, “**Introdução ao Estudo dos Conversores CC-CA.**” 2005. Florianópolis. Edição dos Autores.
- [30]. E. Vuthchhay, C. Bunlaksananusorn, “*Dynamic Modeling of a Zeta Converter with State-Space Averaging Technique.*” 2008. Proceedings of ECTI-CON.
- [31]. H. Choi, “*Fixed Point Arithmetic and Q Format*” Disponível em <http://cnx.org/content/m10919/latest/> acessado em janeiro de 2009.

Apêndice 1 – Firmware do Microcontrolador

```

#include <p33FJ128MC706.h>
#include <stdio.h>
#include <stdlib.h>
#include "Malha de corrente.h"
#include "funcoes.h"
#define DIR          LATBbits.LATB15

// ganhos da malha de tensão

#define Kpv 20          // KP malha de tensão
#define Klv 400        // KI malha de tensão
#define KlvTs 20972    // KI*Ts=400*20e-6=0.008=20972 em Q18

// ganhos da malha de corrente
#define KPi 400        // KP malha de corrente
#define Kli 400000     // KP malha de tensão
#define KliTs 16384    // KI*Ts=400000*20e-6=8=16384 em Q11

_FBS(0x00C7);          //
_FSS(0x00CF);          //
_FGS(0x0007);          //
_FOSCSEL(0x0023);      //      Definições e configurações para operação em 40 MIPS
_FOSC(0x00C5);         //
_FWDT(0x0040);         //
_FPOR(0x00E7);         //

/*****
/* PROTOTIPOS DAS FUNÇÕES
*****/

void initPorts(void);
void initTimer1(void);
void initUART1(void);
void initADC1(void);
void initADC2(void);
void InitMCPWM(void);
void inicializa_UART1(void);
char aguarda_tx_UART1(void);
char aguarda_rx_UART1(void);
unsigned int le_UART1(void);
void escreve_UART1(unsigned int data);
void delay_1ms_x(unsigned int x);
void delay_1us_x(unsigned int x);
void __attribute__((__interrupt__)) _ADC1Interrupt(void);
void __attribute__((__interrupt__)) _PWMInterrupt(void);

/*****
/* VARIÁVEIS GLOBAIS
*****/

unsigned long int    tempo2=0;
long int            Integ,integ1,Kpr1=0,Uk1_32=0,Uk_32=0, Kpr_32,area_32,area1_32;
int                 iL=0, uk_cont=0,erro=0,erro2=0,PD,vref=0,iref=0, uk=0,uk1=0,Uk=0,Uk1=0,Int1=0,Int_ant=0,
                    Int1_ant=0,buffer[3000],k,i, tempo=0, Kpr_16,area_16,area1_16;
unsigned int R_ciclica1,R_ciclica2,periodo;

// senoide de referência

int const senoide [] = {0,      222,    445,    667,    889,    1112,    1334,    1556,    1778,    2000,
2222,    2443,    2665,    2886,    3107,    3328,    3549,    3770,    3990,    4210,    4430,    4650,
4870,    5089,    5308,    5526,    5744,    5962,    6180,    6397,    6614,    6831,    7047,    7262,
7478,    7693,    7907,    8121,    8335,    8548,    8760,    8972,    9184,    9395,    9605,    9815,
10025,   10233,   10442,   10649,   10856,   11063,   11269,   11474,   11678,   11882,   12085,   12288,
12490,   12691,   12891,   13091,   13290,   13488,   13685,   13882,   14077,   14272,   14467,   14660,

```

14852,	15044,	15235,	15425,	15614,	15802,	15989,	16176,	16361,	16546,	16729,	16912,
17094,	17274,	17454,	17633,	17811,	17987,	18163,	18338,	18511,	18684,	18855,	19026,
19195,	19364,	19531,	19697,	19862,	20025,	20188,	20350,	20510,	20669,	20827,	20984,
21140,	21294,	21447,	21599,	21750,	21900,	22048,	22195,	22341,	22485,	22629,	22771,
22911,	23051,	23189,	23325,	23461,	23595,	23728,	23859,	23989,	24118,	24245,	24371,
24495,	24618,	24740,	24860,	24979,	25097,	25213,	25328,	25441,	25552,	25663,	25772,
25879,	25985,	26089,	26192,	26294,	26394,	26492,	26589,	26684,	26778,	26871,	26962,
27051,	27139,	27225,	27310,	27393,	27474,	27554,	27633,	27710,	27785,	27859,	27931,
28002,	28071,	28138,	28204,	28268,	28331,	28391,	28451,	28509,	28565,	28619,	28672,
28723,	28773,	28821,	28867,	28912,	28955,	28996,	29036,	29074,	29111,	29145,	29178,
29210,	29240,	29268,	29294,	29319,	29342,	29364,	29384,	29402,	29418,	29433,	29446,
29458,	29467,	29475,	29482,	29487,	29490,	29491,	29491,	29489,	29485,	29480,	29473,
29464,	29454,	29442,	29428,	29413,	29396,	29377,	29357,	29335,	29311,	29286,	29259,
29230,	29200,	29168,	29134,	29099,	29062,	29023,	28983,	28941,	28897,	28852,	28805,
28756,	28706,	28655,	28601,	28546,	28490,	28431,	28371,	28310,	28247,	28182,	28116,
28048,	27978,	27907,	27835,	27760,	27684,	27607,	27528,	27447,	27365,	27282,	27196,
27110,	27021,	26931,	26840,	26747,	26653,	26557,	26459,	26360,	26260,	26158,	26055,
25950,	25843,	25735,	25626,	25515,	25403,	25289,	25174,	25058,	24940,	24820,	24700,
24578,	24454,	24329,	24203,	24075,	23946,	23815,	23683,	23550,	23416,	23280,	23143,
23004,	22864,	22723,	22581,	22437,	22292,	22146,	21999,	21850,	21700,	21549,	21396,
21243,	21088,	20932,	20775,	20616,	20457,	20296,	20134,	19971,	19807,	19641,	19475,
19308,	19139,	18969,	18798,	18627,	18454,	18280,	18105,	17929,	17752,	17573,	17394,
17214,	17033,	16851,	16668,	16484,	16300,	16114,	15927,	15740,	15551,	15362,	15171,
14980,	14788,	14596,	14402,	14207,	14012,	13816,	13619,	13422,	13223,	13024,	12824,
12624,	12422,	12220,	12018,	11814,	11610,	11406,	11200,	10994,	10787,	10580,	10372,
10164,	9955,	9745,	9535,	9325,	9113,	8902,	8689,	8477,	8263,	8050,	7836,
7621,	7406,	7191,	6975,	6758,	6542,	6325,	6107,	5890,	5672,	5453,	5235,
5016,	4796,	4577,	4357,	4137,	3917,	3696,	3476,	3255,	3034,	2812,	2591,
2369,	2148,	1926,	1704,	1482,	1260,	1038,	815,	593,	371,	148,	-74,
-296,	-519,	-741,	-963,	-1186,	-1408,	-1630,	-1852,	-2074,	-2295,	-2517,	-2739,
-2960,	-3181,	-3402,	-3623,	-3843,	-4064,	-4284,	-4504,	-4723,	-4943,	-5162,	-5380,
-5599,	-5817,	-6035,	-6252,	-6470,	-6686,	-6903,	-7119,	-7334,	-7549,	-7764,	-7978,
-8192,	-8406,	-8619,	-8831,	-9043,	-9254,	-9465,	-9675,	-9885,	-10094,	-10303,	-10511,
-10718,	-10925,	-11132,	-11337,	-11542,	-11746,	-11950,	-12153,	-12355,	-12557,	-12758,	-12958,
-13157,	-13356,	-13554,	-13751,	-13947,	-14142,	-14337,	-14531,	-14724,	-14916,	-15108,	-15298,-
15488,	-15677,	-15865,	-16052,	-16238,	-16423,	-16607,	-16790,	-16973,	-17154,	-17334,	-17514,-
17692,	-17870,	-18046,	-18221,	-18396,	-18569,	-18741,	-18912,	-19082,	-19251,	-19419,	-19586,-
19752,	-19916,	-20080,	-20242,	-20403,	-20563,	-20722,	-20880,	-21036,	-21191,	-21345,	-21498,-
21650,	-21800,	-21949,	-22097,	-22244,	-22389,	-22533,	-22676,	-22818,	-22958,	-23097,	-23234,-
23371,	-23506,	-23639,	-23771,	-23902,	-24032,	-24160,	-24287,	-24412,	-24536,	-24659,	-24780,-
24900,	-25019,	-25136,	-25251,	-25365,	-25478,	-25589,	-25699,	-25808,	-25914,	-26020,	-26124,-
26226,	-26327,	-26427,	-26525,	-26621,	-26716,	-26809,	-26901,	-26992,	-27080,	-27168,	-27253,-
27338,	-27420,	-27501,	-27581,	-27659,	-27735,	-27810,	-27883,	-27955,	-28025,	-28093,	-28160,-
28225,	-28289,	-28351,	-28411,	-28470,	-28527,	-28583,	-28637,	-28689,	-28740,	-28789,	-28836,-
28882,	-28926,	-28969,	-29010,	-29049,	-29086,	-29122,	-29157,	-29189,	-29220,	-29249,	-29277,
-29303,	-29327,	-29350,	-29371,	-29390,	-29407,	-29423,	-29438,	-29450,	-29461,	-29470,	-29478,
-29484,	-29488,	-29490,	-29491,	-29490,	-29488,	-29484,	-29478,	-29470,	-29461,	-29450,	-29438,
-29423,	-29407,	-29390,	-29371,	-29350,	-29327,	-29303,	-29277,	-29249,	-29220,	-29189,	-29157,
-29122,	-29086,	-29049,	-29010,	-28969,	-28926,	-28882,	-28836,	-28789,	-28740,	-28689,	-28637,
-28583,	-28527,	-28470,	-28411,	-28351,	-28289,	-28225,	-28160,	-28093,	-28025,	-27955,	-27883,
-27810,	-27735,	-27659,	-27581,	-27501,	-27420,	-27338,	-27253,	-27168,	-27080,	-26992,	-26901,
-26809,	-26716,	-26621,	-26525,	-26427,	-26327,	-26226,	-26124,	-26020,	-25914,	-25808,	-25699,
-25589,	-25478,	-25365,	-25251,	-25136,	-25019,	-24900,	-24780,	-24659,	-24536,	-24412,	-24287,
-24160,	-24032,	-23902,	-23771,	-23639,	-23506,	-23371,	-23234,	-23097,	-22958,	-22818,	-22676,
-22533,	-22389,	-22244,	-22097,	-21949,	-21800,	-21650,	-21498,	-21345,	-21191,	-21036,	-20880,
-20722,	-20563,	-20403,	-20242,	-20080,	-19916,	-19752,	-19586,	-19419,	-19251,	-19082,	-18912,
-18741,	-18569,	-18396,	-18221,	-18046,	-17870,	-17692,	-17514,	-17334,	-17154,	-16973,	-16790,
-16607,	-16423,	-16238,	-16052,	-15865,	-15677,	-15488,	-15298,	-15108,	-14916,	-14724,	-14531,
-14337,	-14142,	-13947,	-13751,	-13554,	-13356,	-13157,	-12958,	-12758,	-12557,	-12355,	-12153,
-11950,	-11746,	-11542,	-11337,	-11132,	-10925,	-10718,	-10511,	-10303,	-10094,	-9885,	-9675,
-9465,	-9254,	-9043,	-8831,	-8619,	-8406,	-8192,	-7978,	-7764,	-7549,	-7334,	-7119,
-6903,	-6686,	-6470,	-6252,	-6035,	-5817,	-5599,	-5380,	-5162,	-4943,	-4723,	-4504,
-4284,	-4064,	-3843,	-3623,	-3402,	-3181,	-2960,	-2739,	-2517,	-2295,	-2074,	-1852,
-1630,	-1408,	-1186,	-963,	-741,	-519,	-296};	// 833 pontos 1/60Hz*50 kHz de amostragem				

```

/*****
/* ROTINA PRINCIPAL */
/*****
int main (void)
{

    initPorts();           //Inicializa portas do PIC
    InitMCPWM();           //Inicializa Módulo PWM
    delay_1ms_x(250);      //delay de 250ms
    initADC1();            //Inicializa Conversor AD1 para leitura de tensão
    initADC2();            //Inicializa Conversor AD2 para leitura de corrente
    inicializa_UART1();    //Inicializa módulo RS232 para comunicação serial
    periodo=PTPER;
    DIR = 1;
    PD=800;
    k=3000;
    while(TRUE)
    {

    }

    return 0;
}

/*****
/* ROTINAS DE INTERRUPÇÃO */
/*****

void __attribute__((__interrupt__)) _ADC1Interrupt(void) // é chamada a cada 20 us e executa o controle
{

    IFS0bits.AD1IF=0;
    if(tempo==833) tempo=0;
    if(i==3000) i=0;
    if (tempo2<=449999)
    {
        vref=((long int)senoide[tempo]*24425)>>15; //Referência => Valor_numerico / V0 = 122.4 => 21983=179.6v

        erro = vref - (ADC1BUF0); // gera erro da para a malha de tensão
        area1_32=((long int)erro * KlvTs); // s.0.15 * s.0.18 = s.0.33(32-bits)
        area1_16=area1_32>>18; //area1_16 em Q15 - 16bits
        integ1=(long int)Int1_ant+ area1_16; // calcula ação integral
        if( integ1>32767) integ1=32767; // satura termo integral em +1
        if( integ1<(-32768)) integ1=(-32768); // satura termo integral em -1
        Kpr1=((long int)erro*KPv); //calcula ação proporcional
        Uk1_32=Kpr1+integ1; //calcula ação de controle
        if( Uk1_32>32767) Uk1_32=32767; //satura ação de controle total (proporcional + integral) em +1
        if( Uk1_32<(-32768)) Uk1_32=(-32768); //satura ação de controle total (proporcional +integral) em -1
        Uk1=(int)Uk1_32;

        iL=(-ADC2BUF0-800); //ajuste de offset da corrente 800
        erro2 = Uk1 - iL ; //gera erro para a malha de corrente
        area_32=((long int)erro2 * KliTs); // s.0.15 * s.4.11 =ss.4.26 (32-bits)
        area_16=area_32>>11; //area1_16 em Q6 (16-Bits)
        integ=(long int)Int_ant+area_16; //calcula ação integral
        if( integ>32767) integ=32767; // satura termo integral em +512
        if( integ<(-32768)) integ=(-32768); // satura termo integral em -512
        Kpr_32=((long int)erro2*KPi); //calcula ação proporcional => s.0.15 * s.15.0= ss.15.15
        Kpr_16=Kpr_32>>9; //Kpr_16 em Q6(16-bits)
        Uk_32=integ+Kpr_16; // calcula ação de controle total
        if( Uk_32>32767) Uk_32=32767; //satura acao de controle total (proporcional +integral) em 512
        if( Uk_32<(-32768)) Uk_32=(-32768); //satura acao de controle total (proporcional +integral) em +-

512    Uk_cont=Uk_32>>6; //Q0(16bits); converte s.9.6 para s.15.0 limitado a +-512

//a saturacao em 512 pode ser convertida para 320 economizando a saturacao de PD, possivel ateracao futura

    PD=Uk_cont+400; //ajuste de offset para o PWM

```

```

if(PD<80) PD=80; // limitação mínima da razão cíclica em 10%
if(PD>720) PD=720; // limitação máxima da razão cíclica em 90%

R_ciclica1=PD; //Escreve em uma variável temporária de leitura
PDC2=R_ciclica1<<1; //Desloca um bit para leitura normal do PWM2
R_ciclica2=periodo-R_ciclica1; // Atualiza para o PWM 3
PDC3=R_ciclica2<<1; //Atualiza o valor de PDC3 para nova largura de pulso e nova razão cíclica
Int1_ant=(int)integ1; //Atualiza a ação integral para a malha de tensão
Int_ant=(int)integ; // Atauliza a ação integral para a malha de corrente

If(tempo2==166600) k=0; //ponto zero do período de número 200 do sinal
if(k<3000)
{
    buffer[k]=ADC1BUF0; // grava uma 3000 pontos de uma variável desejada
    k++;
}
}
if (tempo2>=450000) //inicia rotina de transmissão
{

    PDC2=0; // zera a ação do PWM2
    PDC3=0; // zera a ação do PWM3
    delay_1ms_x(5); // aguarda um tempo de 5 ms antes de transmitir
    if(i<3000)
    {
        while(aguarda_tx_UART1()); //aguarda dado no registro de transmissão
        escreve_UART1( buffer[i] & 0xFF); // transmite os bits menos significativos
        escreve_UART1((buffer[i] >>8) & 0xFF); // transmite os bits mais significativos
        i++;
    }
}

tempo2++; //atualiza contagem auxiliar de tempo usada para transmitir dados
tempo++; // atualiza a base de tempo do programa
return;
}

void __attribute__((__interrupt__)) _PWMInterrupt(void) //é chamada a cada 20 us pelo PWM e inicializa a conversão AD
{
    IFS3bits.PWMIF = 0; //LIMPA FLAG DA INTERRUPÇÃO
    AD1CON1bits.SAMP=0; //inicializa a amostragem para o conversor A/D 1
    AD2CON1bits.SAMP=0; // inicializa a amostragem para o conversor A/D 1
    return;
}

```

Apêndice 2 – Código para as funções de Transferência do MATLAB

```
%Parametros
RC=0.1
RL=0.1
D=0.5
Vi=311
Ro=12.5
L=0.0007
C=0.00006
Ts=0.00002

% Gdv -> Função de transferencia da malha de tensão
a1=L*C*Vi*Ro*RC
b1=L*Vi*Ro
c1=Vi*Ro*(RL+RC)
a2=Vi*C*L*(RC+Ro)
b2=Vi*C*L*(RC+Ro)+Vi*C*RC*(RC+Ro)
c2=Vi*(RC+Ro)
numgv=[a1 b1 c1]
dengv=[a2 b2 c2]
Tiv=tf(numgv,dengv)
Gdv=zpk(Tiv)
Tivzoh=Tiv*Tzoh
Gdvzoh=zpk(Tivzoh) %função amostrada em notação de pólos e zeros

% Gdi -> Função de transferencia da malha de corrente
num=Vi
d1=Vi
e2=L
f2=RC+RL
numgi=[d1]
dengi=[e2 f2]
Tdi=tf(numgi,dengi)
Gdi=zpk(Tdi)
Tdizoh=Tdi*Tzoh
Gdizoh=zpk(Tdizoh) %função amostrada em notação de pólos e zeros
```

Livros Grátis

(<http://www.livrosgratis.com.br>)

Milhares de Livros para Download:

[Baixar livros de Administração](#)

[Baixar livros de Agronomia](#)

[Baixar livros de Arquitetura](#)

[Baixar livros de Artes](#)

[Baixar livros de Astronomia](#)

[Baixar livros de Biologia Geral](#)

[Baixar livros de Ciência da Computação](#)

[Baixar livros de Ciência da Informação](#)

[Baixar livros de Ciência Política](#)

[Baixar livros de Ciências da Saúde](#)

[Baixar livros de Comunicação](#)

[Baixar livros do Conselho Nacional de Educação - CNE](#)

[Baixar livros de Defesa civil](#)

[Baixar livros de Direito](#)

[Baixar livros de Direitos humanos](#)

[Baixar livros de Economia](#)

[Baixar livros de Economia Doméstica](#)

[Baixar livros de Educação](#)

[Baixar livros de Educação - Trânsito](#)

[Baixar livros de Educação Física](#)

[Baixar livros de Engenharia Aeroespacial](#)

[Baixar livros de Farmácia](#)

[Baixar livros de Filosofia](#)

[Baixar livros de Física](#)

[Baixar livros de Geociências](#)

[Baixar livros de Geografia](#)

[Baixar livros de História](#)

[Baixar livros de Línguas](#)

[Baixar livros de Literatura](#)
[Baixar livros de Literatura de Cordel](#)
[Baixar livros de Literatura Infantil](#)
[Baixar livros de Matemática](#)
[Baixar livros de Medicina](#)
[Baixar livros de Medicina Veterinária](#)
[Baixar livros de Meio Ambiente](#)
[Baixar livros de Meteorologia](#)
[Baixar Monografias e TCC](#)
[Baixar livros Multidisciplinar](#)
[Baixar livros de Música](#)
[Baixar livros de Psicologia](#)
[Baixar livros de Química](#)
[Baixar livros de Saúde Coletiva](#)
[Baixar livros de Serviço Social](#)
[Baixar livros de Sociologia](#)
[Baixar livros de Teologia](#)
[Baixar livros de Trabalho](#)
[Baixar livros de Turismo](#)