

UNIVERSIDADE FEDERAL DE UBERLÂNDIA
CURSO DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA



**TÉCNICA PARA CORREÇÃO DO FATOR DE
POTÊNCIA E AUMENTO DA SUORTABILIDADE
DOS CIRCUITOS RETIFICADORES A
AFUNDAMENTOS TEMPORÁRIOS DE TENSÃO**

Daniel Divino Rodrigues da Silva

Orientador: Prof. Dr. Ernane Antônio Alves Coelho

Uberlândia

Faculdade de Engenharia Elétrica
Universidade Federal de Uberlândia

2009

Livros Grátis

<http://www.livrosgratis.com.br>

Milhares de livros grátis para download.

Daniel Divino Rodrigues da Silva

**TÉCNICA PARA CORREÇÃO DO FATOR DE
POTÊNCIA E AUMENTO DA SUORTABILIDADE
DOS CIRCUITOS RETIFICADORES A
AFUNDAMENTOS TEMPORÁRIOS DE TENSÃO**

Dissertação apresentada ao Colegiado do
Curso de Pós-Graduação em Engenharia
Elétrica da Universidade Federal de Uberlândia,
como parte dos requisitos para obtenção do
título de Mestre em Engenharia Elétrica.

Orientador: Dr. Ernane Antônio Alves Coelho

Uberlândia

Faculdade de Engenharia Elétrica
Universidade Federal de Uberlândia

2009

Dados Internacionais de Catalogação na Publicação (CIP)

- S586t Silva, Daniel Divino Rodrigues da, 1977-
Técnica para correção do fator de potência e aumento da suportabilidade dos circuitos retificadores a afundamentos temporários de tensão / Daniel Divino Rodrigues da Silva. - 2009.
245 f. : il.
- Orientador: Ernane Antônio Alves Coelho.
Dissertação (mestrado) – Universidade Federal de Uberlândia, Programa de Pós-Graduação em Engenharia Elétrica.
Inclui bibliografia.
1. Eletrônica de potência - Teses. 2. Conversores de corrente elétrica - Teses. 3. Sistemas de energia elétrica - Controle de qualidade - Teses. I. Coelho, Ernane Antônio Alves. II. Universidade Federal de Uberlândia. Programa de Pós-Graduação em Engenharia Elétrica. III. Título.

CDU: 621.38

Daniel Divino Rodrigues da Silva

**TÉCNICA PARA CORREÇÃO DO FATOR DE
POTÊNCIA E AUMENTO DA SUORTABILIDADE
DOS CIRCUITOS RETIFICADORES A
AFUNDAMENTOS TEMPORÁRIOS DE TENSÃO**

Dissertação apresentada ao Colegiado do
Curso de Pós-Graduação em Engenharia
Elétrica da Universidade Federal de Uberlândia,
como parte dos requisitos para obtenção do
título de Mestre em Engenharia Elétrica.

Data de aprovação: **13/03/2009**

Banca Examinadora:

Prof. Ernane Antônio Alves Coelho, Dr. (UFU) – **Orientador**

Prof. Paulo César Abreu Leão, Dr. (UFSJ)

Prof. Aniel Silva de Moraes, Dr. (UFU)

Prof. Fábio Vincenzi Romualdo da Silva, Dr. (UFU)

Prof. Luiz Carlos Gomes de Freitas, Dr. (UFU)

Prof. João Batista Vieira Júnior, Dr. (UFU)

Prof. Luiz Carlos de Freitas, Dr. (UFU)

Prof. Valdeir José Farias, Dr. (UFU)

DEDICATÓRIA

Ao meu querido pai, Antônio Lino Rodrigues da Silva, que sempre esteve ao meu lado em todos os momentos de minha vida e foi responsável por tornar meus sonhos uma realidade.

À minha querida esposa, Larissa Rodrigues, fonte de inspiração, força e alegria necessárias ao alcance de meus objetivos pessoais e profissionais.

DEDICATÓRIA PÓSTUMA

*Às minhas queridas avós, **Maria José Serralha e Marília de Jesus Costa**, principais educadoras, batalhadoras e responsáveis pelas minhas conquistas! Amo vocês! Onde estiverem, tenham certeza que às lembrarei por toda minha vida.*

AGRADECIMENTOS

Ao iniciarmos uma caminhada, não podemos prever se realmente conseguiremos atingir nossos objetivos. Nesse caminhar, existem diversos obstáculos e possibilidades de tropeços. Porém, a grande virtude é a fé, a qual nos dá a esperança e a coragem para se levantar, seguir em frente e jamais desistir.

Todavia, quando terminamos uma caminhada e alcançamos nosso objetivo, não há prazer no mundo que possa ser comparado a este momento. Todas as dificuldades são esquecidas, mesmo que momentaneamente, e após a euforia, novas metas, novos objetivos são traçados e, desta forma, recomeçamos nossa caminhada.

Primeiramente, agradeço a Deus, pela oportunidade de aprendizagem através de uma vida com muita saúde e condições para evoluir.

Meus especiais agradecimentos:

- ❖ Ao professor Ernane Antônio Alves Coelho, pela orientação, oportunidade e confiança no desenvolvimento deste trabalho;
- ❖ Ao professor Alexandre Rocco, que através da parceria entre a UNISANTA - Universidade Santa Cecília e a UFU - Universidade Federal de Uberlândia, viabilizou a realização, na cidade de Santos, do curso de especialização em Sistemas Elétricos de Potência, o qual possibilitou minha conquista do título de Especialista em Engenharia Elétrica, além da minha participação no programa de pós-graduação de uma Universidade Pública;
- ❖ À minha esposa Larissa Rodrigues e à minha sogra Aridalva Prandato, por todo amor, dedicação, paciência e coragem de ter me acompanhado nesta jornada;
- ❖ Aos meus pais, Antônio Lino e Sônia Maria, e ao meu irmão, Thiago Divino, meus maiores incentivadores;
- ❖ A toda a minha família, por sempre acreditarem no meu potencial;
- ❖ Aos amigos Antônio Costa e Victor Garcia, pelo auxílio e incentivo na elaboração deste trabalho;

- ❖ Aos meus primeiros professores, Aurélio Ribeiro e Moacir Ferreira, pela minha inserção na área de eletrônica e na vida profissional;
- ❖ Ao SENAI – Serviço Nacional de Aprendizagem Industrial, primeira Escola e atual local de trabalho, pela disponibilidade dos recursos laboratoriais necessários ao desenvolvimento desta pesquisa;
- ❖ À empresa MGS Eletrônica Ltda., pelo fornecimento dos indutores utilizados no protótipo;
- ❖ Agradeço a todas as pessoas que, direta ou indiretamente, ajudaram na elaboração deste trabalho.

A todos,

Muito Obrigado!

*"É melhor tentar e falhar,
que preocupar-se e ver a vida passar;
é melhor tentar, ainda que em vão, que
sentar-se fazendo nada até o final.
Eu prefiro na chuva caminhar, que em
dias tristes em casa me esconder.
Prefiro ser feliz, embora louco, que em
conformidade viver ..."*

Martin Luther King

*"Aventure-se, pois da mais
insignificante pista surgiu toda riqueza
que o homem já conheceu."*

John Masefield

RESUMO

SILVA, D.D.R. *“Técnica para Correção do Fator de Potência e Aumento da Suportabilidade dos Circuitos Retificadores a Afundamentos Temporários de Tensão”*. Uberlândia, 2009 214 f. Dissertação (Mestrado) – Curso de Pós-Graduação em Engenharia Elétrica, Universidade Federal de Uberlândia. Uberlândia, 2009.

Este trabalho apresenta uma nova proposta de controle para conversor boost operando como retificador de alto fator de potência, a qual permite priorizar o requisito de alto fator de potência, sob condição normal da rede, ou priorizar a regulação da tensão de saída diante de afundamentos de tensão. O controle implementado consiste na modificação das malhas de realimentação do circuito 3854. O sistema de monitoramento contém o microcontrolador LPC2138, que comanda a alteração das malhas do 3854 em função das condições de operação da rede elétrica. A proposta supracitada objetiva a concepção de um conversor boost PFC – “Power Factor Correction” com maior suportabilidade perante os afundamentos de tensão de elevada ordem. São apresentados resultados experimentais de um protótipo submetido a estes distúrbios, os quais contemplam a comparação da performance do sistema proposto com a de um conversor PFC convencional.

Palavras-chave— Conversor Boost, fator de potência, afundamento temporário de tensão, suportabilidade.

ABSTRACT

SILVA, D.D.R. "*Technique for Power Factor Correction and Ride-Through Capability Improvement of Rectifier Circuits to Voltage Sags*". UFU, 2009.

This work presents a new approach for PFC boost converter controller, which sets the priority of the controller to high power factor, under normal utility condition, or output voltage regulation, under sag condition. The new controller is based on modification of chip 3854 feedback loop. The monitoring system has a LPC2138 microcontroller that modifies the 3854 feedback loop depending of the energy network condition. This proposal conceives a ride-through capability improvement of PFC boost converters to hard voltage sags. Experimental results under normal and sag conditions are shown. Through these results it is possible to compare the performance between the proposed system and the ordinary PFC converter.

Keywords— Boost converter, power factor, voltage sag, ride-through capability.

SUMÁRIO

Lista de Figuras	XVI
Lista de Tabelas.....	XXV
Lista de Abreviaturas e Símbolos	XXVI

CAPÍTULO I - INTRODUÇÃO

1.1 – Área de Concentração da Dissertação e a Importância do Tema.....	1
1.2 – Estado da Arte e a Contribuição desta Dissertação.....	4
1.3 – A Estrutura da Dissertação	10

CAPÍTULO II – IMPACTOS DOS AFUNDAMENTOS DE TENSÃO NOS SISTEMAS ELETROELETRÔNICOS INDUSTRIAIS E OS PREJUÍZOS ECONÔMICOS DAS EMPRESAS SUBMETIDAS A ESTES DISTÚRBIOS

2.1 – Considerações Iniciais	13
2.2 – Conceitos e Definições	14
2.3 – Origem dos Afundamentos	17
2.4 – Classificação dos Afundamentos	19
2.5 – Efeitos dos Afundamentos sobre os Sistemas Eletroeletrônicos	24
2.5.1 – Efeitos sobre os processos industriais	24
2.5.2 – Efeitos sobre os computadores	25
2.5.3 – Efeitos sobre os equipamentos médicos hospitalares.....	28

2.5.4 – Efeitos sobre os acionamentos de velocidade variável	31
2.6 – Dados Estatísticos de Ocorrência de Afundamentos de Tensão e os Prejuízos Financeiros para as Empresas Submetidas a este Distúrbio	34
2.7 – Considerações Finais.....	41
 CAPÍTULO III – CONVERSOR BOOST E SUA APLICAÇÃO EM PFC – “POWER FACTOR CORRECTION”	
3.1 – Considerações Iniciais	42
3.2 – Princípio de operação do Conversor Boost.....	43
3.2.1 – Equações básicas do conversor boost	45
3.2.1.1 – Modo de condução contínua (MCC)	45
3.2.1.2 – Modo de condução descontínua (MCD)	47
3.3 – Conversor Boost como Pré-Regulador para Correção do Fator de Potência	48
3.3.1 – Conceitos e definições	48
3.3.2 – Circuitos retificadores convencionais	54
3.3.3 – Conversor boost como retificador de alto fator de potência.....	58
3.4 – Conversor Boost Controlado pelo Circuito Integrado 3854	65
3.4.1 – Características básicas do circuito de controle.....	65
3.4.2 – Características gerais dos circuitos integrados de controle.....	67
3.4.3 – Controle com o circuito integrado UC3854	69
3.4.4 – Características do circuito integrado UC3854	72
3.5 – Considerações Finais.....	77

CAPÍTULO IV – PROPOSTA DE CONTROLE PARA MELHORIA DA SUORTABILIDADE DOS CONVERSORES BOOST PFC PERANTE OS AFUNDAMENTOS DE TENSÃO

4.1 – Considerações Iniciais	79
4.2 – Princípio de Operação do Conversor Proposto.....	80
4.3 – Metodologia de Projeto	82
4.3.1 – Estratégias de estudo.....	82
4.3.2 – Projeto do conversor proposto.....	89
4.3.2.1 – Especificação geral.....	89
4.3.2.2 – Especificação do indutor boost	89
4.3.2.3 – Capacitor de saída.....	91
4.3.2.4 – Especificação do resistor R_s para monitoramento da corrente.....	91
4.3.2.5 – Especificação dos resistores do divisor de tensão que estabelece o limite de corrente máxima no conversor PKLMT.....	92
4.3.2.6 – Especificação dos resistores de polarização das entradas V_{ff} e IAC do multiplicador analógico.....	93
4.3.2.7 – Especificação do capacitor C_T que determinará a freqüência de chaveamento do conversor	98
4.3.2.8 – Compensação do amplificador de erro de corrente	98
4.3.2.9 – Compensação do amplificador de erro de tensão.....	100
4.3.2.10 – Especificação dos capacitores C_{ff1} e C_{ff2} da malha “feedforward”	103
4.3.2.11 – Especificação da ponte retificadora / do transistor IGBT / do diodo boost.....	105

4.3.2.12 – Técnica para operação como “PFC” ou regulador de tensão em “SAG”	105
4.3.2.13 – Sistema de supervisão da rede elétrica	107
4.3.2.13.1 – Descrição do sistema e características do LPC2138	107
4.3.2.13.2 – Descrição do circuito eletrônico do sistema de supervisão da rede elétrica e seu princípio de funcionamento	108
4.3.2.13.3 – Software de programação do sistema de supervisão – <i>Firmware</i>	113
4.3.2.14 – Especificação das proteções contra sobrecorrente no IGBT e contra sobretensão na saída do conversor	122
4.3.2.15 – Implementação do “soft-start” manual.....	125
4.3.2.16 – Diagrama de conversor PFC proposto.....	127
4.3.3 – Construção do protótipo e testes iniciais	128
4.3.3.1 – Fases de construção.....	128
4.3.3.2 – Testes iniciais realizados	134
4.4 – Resultados Experimentais	140
4.4.1 – Conversor proposto submetido às condições normais de operação	141
4.4.2 – Comparativo entre a operação do conversor PFC convencional e a operação do conversor proposto quando submetidos a afundamentos de tensão	148
4.4.3 – Comparativo do “ripple” de saída entre a operação do conversor PFC convencional e a operação do conversor proposto.....	160

4.4.4 – Comportamento da tensão de saída em função das variações da tensão de entrada	163
4.5 – Considerações Finais.....	169
CAPÍTULO V – CONCLUSÕES GERAIS	171
REFERÊNCIAS BIBLIOGRÁFICAS	
1 – Publicações Consultadas.....	175
2 – Artigos Publicados	180
APÊNDICES	
01 – Algoritmo do Sistema de Supervisão da Rede Elétrica desenvolvido em Linguagem C para o Microcontrolador LPC2138.....	181
02 – Artigo Publicado em Congresso.....	190
ANEXOS	
AN.1 – “Estrutura do Microcontrolador LPC2138”.....	197
AN.2 – “Data Sheet SEMIKRON High Power IGBT Driver SKHI10”	199
AN.3 – “Data Sheet SEMIKRON Ponte Retificadora SKD30”	207
AN.4 – “Data Sheet SEMIKRON Transistor IGBT SK30GAL”.....	210
AN.5 – “Catálogo MGSEL Indutor Boost Núcleo de Ferrite 3mH”	214

LISTA DE FIGURAS

Figura 2.1 – Afundamento de tensão devido a um curto-circuito	16
Figura 2.2 – Variação da tensão eficaz durante um afundamento de tensão	17
Figura 2.3 – Classificação dos afundamentos conforme a ESKOM.....	19
Figura 2.4 – Tensões de fase para um afundamento devido a uma falta trifásica (carga em triângulo)	22
Figura 2.5 – Tensões de fase para um afundamento devido a uma falta monofásica (carga em estrela)	22
Figura 2.6 – Tensões de linha para um afundamento devido a uma falta monofásica (carga em triângulo)	22
Figura 2.7 – Tensões de linha para um afundamento devido a uma falta bifásica (carga em triângulo)	23
Figura 2.8 – Tensões de fase para um afundamento devido a uma falta bifásica à terra (carga em estrela).....	23
Figura 2.9 – Tensões de linha para um afundamento devido a uma falta bifásica à terra (carga em triângulo).....	23
Figura 2.10 – Curva de tolerância CBEMA [6]	26
Figura 2.11 – Curva de tolerância ITIC	27
Figura 2.12 – Curva de sensibilidade para os computadores analisados [6]	28

Figura 2.13 – Sistema Elétrico utilizado no Estudo de Caso [12]	29
Figura 2.14 – Comparação entre a curva ITIC e a norma IEC 61000 4-11 [12]	30
Figura 2.15 – Avaliação de todos os possíveis afundamentos segundo a norma IEC 61000 4-11 [12]	30
Figura 2.16 – Sensibilidade dos Acionamentos de Velocidade Variável [6]	31
Figura 2.17 – Curva “ITIC” para equipamentos da tecnologia da informação e curva de tolerância do conversor comercial sob ensaio [4]	33
Figura 2.18 – Quantidade de eventos mensais em função da magnitude da tensão.....	34
Figura 2.19 – Quantidade mensal de eventos durante o período de medição....	35
Figura 2.20 – Diminuição da corrente na baixa tensão devido ao afundamento de tensão, indicando parada do processo produtivo na indústria [5]	37
Figura 2.21 – Curva estimativa da sensibilidade equivalente do consumidor [16].....	39
Figura 2.22 – Produção (toneladas) antes e depois da intervenção [17]	40
Figura 2.23 – Redução do consumo de energia elétrica no período analisado - MWh [17]	40
Figura 3.1 – Conversor elevador de tensão – Boost [18]	43
Figura 3.2 – Formas de onda típicas do Conversor Elevador de Tensão – Boost [18].....	44
Figura 3.3 – Forma de onda da tensão sobre uma indutância em regime [18] ..	45
Figura 3.4 – Características de saída do conversor elevador de tensão [18]	48
Figura 3.5 – Relação entre Fator de Potência e Distorção Harmônica Total	51
Figura 3.6 – Exemplo de Conta de Energia Elétrica – Consumidor Industrial [22]	53

Figura 3.7 – Retificador convencional com filtro capacitivo e formas de onda características	54
Figura 3.8 – Forma de onda, Espectro e DHT da corrente de linha para o estágio de entrada de um circuito retificador de fonte chaveada [23].....	55
Figura 3.9 – Retificador monofásico de onda completa com filtro LC e formas de onda típicas.....	58
Figura 3.10 – Esquema de uma solução ativa para correção de fator de potência	59
Figura 3.11 – Esquema de um retificador de alto fator de potência implementado com um conversor boost [25].....	61
Figura 3.12 – Formas de onda do conversor boost operando como PFC no modo descontínuo [25]	62
Figura 3.13 – Formas de onda do conversor boost operando como PFC no modo contínuo	63
Figura 3.14 – Diagrama simplificado do conversor boost PFC com o circuito de controle.....	63
Figura 3.15 – Desempenho do Conversor Boost – Resultados de Simulação [26]	64
Figura 3.16 – Formas de onda do pré-regulador para correção do fator de potência [20]	66
Figura 3.17 – Configuração básica de um circuito de controle para correção de fator de potência	67
Figura 3.18 – Família de circuitos integrados utilizados para controle de fator de potência [28]	68
Figura 3.19 – Família de circuitos integrados utilizados para controle de fator de potência [28]	69

Figura 3.20 – Circuito de controle necessário para correção de fator de potência	70
Figura 3.21 – Arquitetura interna do circuito integrado UC3854 [35]	72
Figura 3.22 – Pinagem do circuito integrado UC3854 [35]	72
Figura 3.23 – Aplicação típica de um Conversor PFC com o UC3854 [36]	74
Figura 3.24 – Formas de onda no comparador do bloco PWM [37]	76
Figura 3.25 – Projeto completo de um conversor boost PFC de 250W com o UC3854 [35]	77
Figura 4.1 – Pinagem do microcontrolador LPC2138 [45]	108
Figura 4.2 – Sistema de Supervisão da Rede Elétrica com o LPC2138	110
Figura 4.3 – Testes iniciais com o Sistema de Supervisão da Rede Elétrica com o LPC2138	110
Figura 4.4 – Circuito de Detecção de Zero	111
Figura 4.5 – MC_BOARD – Plataforma de Ensaios para o LPC2138.....	111
Figura 4.6 – CH2 = Amostra de tensão da rede CH1 = Detecção do Zero	111
Figura 4.7 – ZOOM CH2 = Amostra de tensão da rede CH1 = Detecção do Zero	112
Figura 4.8 – CH1 = Detecção do Zero CH2 = Detecção do Zero Defasada. Bordas de descida a cada 180° para geração da interrupção	112
Figura 4.9 – Fluxograma geral do software de programação.....	115
Figura 4.10 – Equivalente assembler da etapa de comparação	116
Figura 4.11 – Rotina de Interrupção – Aquisição, Comparação e Atuação no PORT.....	117
Figura 4.12 – Tabela do seno em ponto fixo para geração da tensão de referência.....	118
Figura 4.13 – Taxa de amostragem gerada pelo Loop de Programa após a detecção da passagem por zero.....	119

Figura 4.14 – CH1 = Detecção do Zero CH2 = Tensão de referência	120
Figura 4.15 – CH1 = Amostra de tensão da rede CH2 = Tensão de referência. (NORMAL e ZOOM)	120
Figura 4.16 – Atuação do PORT após a comparação de um sinal CC com a referência senoidal.....	121
Figura 4.17 – Diagrama de blocos do driver SKHI-10 [42]	122
Figura 4.18 – Disposição dos componentes e conectores do driver [42]	123
Figura 4.19 – Diagrama do circuito de proteção contra sobretensão e sinalização de atuação	124
Figura 4.20 – Diagrama completo do conversor PFC com suportabilidade a “voltage sag”	127
Figura 4.21 – Estrutura com o dissipador e a ventoinha para refrigeração dos dispositivos de potência.....	128
Figura 4.22 – Estrutura com o circuito de potência e com a placa de controle utilizando o UC3854	129
Figura 4.23 – Circuito de proteção contra sobretensão e sinalização de atuação por sobretensão ou sobrecorrente	129
Figura 4.24 – Driver de acionamento do IGBT com proteção automática contra sobrecorrente e circuito de proteção contra sobretensão	130
Figura 4.25 – Driver SKHI10 + Proteção Contra Sobrecorrente + Semicondutores de Potência	130
Figura 4.26a – Vista frontal da estrutura montada contendo bornes e leds de sinalização	131
Figura 4.26b – Vista traseira do protótipo montado contendo bornes para alimentação do circuito de controle.....	131
Figura 4.27 – Teste do circuito de controle na estrutura montada	132

Figura 4.28 – Forma de onda do sinal de saída do driver SKHI10	132
Figura 4.29 – Diagrama de conexões do sensor SECOHR 50CI-15 50A [43] ..	133
Figura 4.30 – Diagrama de conexões do sensor SETEHR 220BE15 [44]	133
Figura 4.31 – Placa com os sensores SECOHR 50CI-15 50A, SETEHR220BE15 220Vrms e Fonte simétrica +15V/-15V	134
Figura 4.32 – Montagem em bancada para realização de testes iniciais.....	135
Figura 4.33 – Atuação do soft-start manual e operação como retificador convencional	136
Figura 4.34 – Valor da tensão de saída em operação como retificador convencional	136
Figura 4.35 – CH1 _Forma de onda da tensão de entrada CH2 _forma de onda da tensão de saída MULTÍMETRO _Medição do valor de referência do amplificador de erro	137
Figura 4.36 – Valor da tensão de saída em operação como retificador PFC pré-regulador para correção do fator de potência.....	137
Figura 4.37 – (a) CH1 _Forma de onda da tensão filtrada, CH2 _Forma de onda da corrente. (b) Detalhamento dos capacitores de filtro instalados na saída do sensor de tensão	138
Figura 4.38 – Formas de onda na entrada do conversor e medição da tensão de saída	139
Figura 4.39 – Formas de onda da tensão e da corrente na entrada do conversor_sem VARIVOLT.....	139
Figura 4.40 – Formas de onda da tensão e corrente na entrada_136Vca.....	142
Figura 4.41 – Formas de onda da tensão de saída_399Vcc.....	142
Figura 4.42 – Formas de onda da tensão e corrente na entrada_122Vca.....	143
Figura 4.43 – Formas de onda da tensão de saída_402Vcc.....	143

Figura 4.44 – Formas de onda da tensão e corrente na entrada_110Vca.....	144
Figura 4.45 – Formas de onda da tensão de saída_403Vcc.....	144
Figura 4.46 – Formas de onda da tensão e corrente na entrada_100Vca.....	145
Figura 4.47 – Formas de onda da tensão de saída_395Vcc.....	145
Figura 4.48 – Formas de onda da tensão e corrente na entrada_90Vca.....	146
Figura 4.49 – Formas de onda da tensão de saída_382Vcc.....	146
Figura 4.50 – Grandezas medidas na entrada e na saída do conversor operando como PFC_ Vin=208Vca e Vout=399Vcc.....	147
Figura 4.51 – Espectro Harmônico da corrente e da tensão de entrada do conversor operando como PFC.....	147
Figura 4.52 – Formas de onda da tensão e corrente na entrada_sistema convencional_90Vca.....	149
Figura 4.53 – Forma de onda da tensão de saída_sistema convencional_382Vcc.....	149
Figura 4.54 – Formas de onda da tensão e corrente na entrada_sistema proposto_90Vca.....	150
Figura 4.55 – Forma de onda da tensão de saída_sistema proposto_405Vcc.....	150
Figura 4.56 – Formas de onda da tensão e corrente na entrada_sistema convencional_80Vca.....	151
Figura 4.57 – Forma de onda da tensão de saída_sistema convencional_350Vcc.....	151
Figura 4.58 – Formas de onda da tensão e corrente na entrada_sistema proposto_80Vca.....	152
Figura 4.59 – Forma de onda da tensão de saída_sistema proposto_403Vcc.....	152

Figura 4.60 – Formas de onda da tensão e corrente na entrada_sistema convencional_70Vca.....	153
Figura 4.61 – Forma de onda da tensão de saída_sistema convencional_314Vcc.....	153
Figura 4.62 – Formas de onda da tensão e corrente na entrada_sistema proposto_70Vca.....	154
Figura 4.63 – Forma de onda da tensão de saída_sistema proposto_390Vcc.....	154
Figura 4.64 – Formas de onda da tensão e corrente na entrada_sistema convencional_60Vca.....	155
Figura 4.65 – Forma de onda da tensão de saída_sistema convencional_271Vcc.....	155
Figura 4.66 – Formas de onda da tensão e corrente na entrada_sistema proposto_60Vca.....	156
Figura 4.67 – Forma de onda da tensão de saída_sistema proposto_371Vcc.....	156
Figura 4.68 – Formas de onda da tensão e corrente na entrada_sistema convencional_50Vca.....	157
Figura 4.69 – Forma de onda da tensão de saída_sistema convencional_236Vcc.....	157
Figura 4.70 – Formas de onda da tensão e corrente na entrada_sistema proposto_50Vca.....	158
Figura 4.71 – Forma de onda da tensão de saída_sistema proposto_363Vcc.....	158
Figura 4.72 – Grandezas medidas na entrada e na saída do conversor_ operação em SAG_ Vin=60Vca e Vout=371Vcc	159

Figura 4.73 – Espectro Harmônico da corrente e da tensão de entrada do conversor operando em situação de SAG	159
Figura 4.74 – Forma de onda da tensão de saída_controle PFC_100Vca	161
Figura 4.75 – Forma de onda da tensão de saída_controle “voltage sag”_100Vca	161
Figura 4.76 – Forma de onda da tensão de saída_controle PFC_90Vca	162
Figura 4.77 – Forma de onda da tensão de saída_controle “voltage sag”_90Vca	162
Figura 4.78 – Ajuste do registrador para visualização do valor real de tensão	163
Figura 4.79 – Ajuste do registrador para visualização do valor real de tensão	163
Figura 4.80 – CH1 _Tensão de entrada, CH2 _Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Pré-afundamento	164
Figura 4.81 – CH1 _Tensão de entrada, CH2 _Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Pré-afundamento	165
Figura 4.82 – CH1 _Tensão de entrada, CH2 _Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Instante de acionamento do controle de “voltage sag” em 90Vca	166
Figura 4.83 – CH1 _Tensão de entrada, CH2 _Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Afundamento até 50Vca.....	167

Figura 4.84 – CH1 _Tensão de entrada, CH2 _Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Afundamento abaixo de 50Vca.....	167
Figura 4.85 – CH1 _Tensão de entrada, CH2 _Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Pós-afundamento 90Vca ~122Vca.....	168
Figura 4.86 – CH1 _Tensão de entrada, CH2 _Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Pós-afundamento 122Vca ~150Vca.....	168

LISTA DE TABELAS

Tabela 2.1 – Classificação dos VTCDs segundo da Norma IEEE 1159-1995	20
Tabela 2.2 – Níveis de Suportabilidade dos Equipamentos Médicos segundo a Norma IEC 61000 4-11	29
Tabela 2.3 – Região de sensibilidade dos equipamentos eletroeletrônicos [6].....	32
Tabela 2.4 – Quantidade de eventos ocorridos durante 365 dias	35
Tabela 2.5 – Quantidade e classificação dos eventos durante o período de medição [5]	37
Tabela 2.6 – Média de ocorrência (afundamentos) por ano para uma amostra de 120 sorteios (120 anos) – Monitoração barra do consumidor [16]	38
Tabela 2.7 – Estimativa da faixa de sensibilidade dos equipamentos do processo [16]	39
Tabela 2.8 – Quantidade de Energia Economizada [17].....	40
Tabela 3.1 – IEC61000-3-2 Limites de correntes harmônicas para os equipamentos da Classe A	57
Tabela 3.2 – IEC61000-3-2 Limites de correntes harmônicas para os equipamentos da Classe C	57
Tabela 3.3 – IEC61000-3-2 Limites de correntes harmônicas para os equipamentos da Classe D	57
Tabela 4.1 – Síntese dos resultados selecionados para apresentação	84

LISTA DE ABREVIATURAS E SÍMBOLOS

ANEEL	<i>Agência Nacional de Energia Elétrica</i>
ASD's	<i>Adjustable Speed Drives</i>
AVV	<i>Acionamento de Velocidade Variável</i>
C ₀	<i>Capacitor de saída</i>
CA	<i>Corrente Alternada</i>
CBEMA	<i>Computer Business Equipment Manufactures Association</i>
CC	<i>Corrente Contínua</i>
C _{cp}	<i>Capacitor da malha de realimentação de corrente</i>
C _{cz}	<i>Capacitor da malha de realimentação de corrente</i>
C _{ff1}	<i>Capacitor da malha Feedforward</i>
C _{ff2}	<i>Capacitor da malha Feedforward</i>
CH ₀	<i>Chave analógica 0 (zero)</i>
CH ₁	<i>Chave analógica 1 (um)</i>
CI	<i>Circuito Integrado</i>
CLP's	<i>Controladores Lógicos Programáveis</i>
CT	<i>Capacitor que determina a frequência do oscilador</i>
C _{vf}	<i>Capacitor da rede de realimentação da tensão de saída</i>
DC	<i>Direct Current</i>
DPF	<i>Fator de deslocamento</i>

DVR	<i>Dynamic Voltage Restorer</i>
δ	<i>Ciclo de trabalho ou razão cíclica - "duty cycle"</i>
Δi	<i>Ondulação de corrente – "ripple"</i>
Δt	<i>Período de tempo - hold-up time</i>
ΔV_{rs}	<i>Valor da tensão de pico-a-pico sobre o resistor de amostragem</i>
E	<i>Tensão de entrada</i>
f_{ch}	<i>Frequência de chaveamento</i>
f_{ci}	<i>Frequência de corte da realimentação de corrente</i>
f_p	<i>Pólo de frequência</i>
f_r	<i>Frequência de 2º harmônica</i>
f_{vi}	<i>Frequência de ganho unitário do "loop" de tensão</i>
Gca	<i>Ganho do amplificador de erro de corrente</i>
Gff	<i>Ganho de atenuação da malha Feedforward</i>
Gva	<i>Ganho do amplificador de erro de tensão</i>
$i(t)$	<i>Corrente de entrada do conversor</i>
$i_0(t)$	<i>Corrente de saída do conversor</i>
I_1	<i>Amplitude da componente fundamental</i>
Iac	<i>Corrente de entrada do multiplicador</i>
I_D	<i>Corrente no diodo boost</i>
IEC	<i>International Electrotechnical Commission</i>
IEEE	<i>Institute of Electrical and Electronics Engineers</i>
$i_g(t)$	<i>Corrente de saída do retificador (entrada do conversor boost)</i>
I_i	<i>Corrente de entrada do conversor</i>
I_L	<i>Corrente no indutor boost</i>
I_{mo}	<i>Corrente de saída do multiplicador analógico</i>
I_n	<i>Amplitude das nth componentes harmônicas</i>

I_o	<i>Corrente de saída</i>
I_{pk}	<i>Corrente máxima de pico no conversor</i>
$I_{pk} \text{ (máx)}$	<i>Corrente máxima no conversor</i>
$I_{pk}(\text{ovld})$	<i>Corrente máxima em sobrecarga</i>
I_T	<i>Corrente no transistor</i>
ITIC	<i>Information Technology Industry Council</i>
K_m	<i>Constante do multiplicador analógico - igual a 1</i>
L	<i>Valor da indutância</i>
MCC	<i>Modo de Condução Contínua</i>
MCD	<i>Modo de Condução Descontínua</i>
N	<i>Número de amostras por ciclo</i>
η	<i>Rendimento do conversor proposto</i>
ONS	<i>Operador Nacional do Sistema Elétrico</i>
P	<i>Potência ativa</i>
$p(t)$	<i>Potência de entrada do conversor</i>
$p_o(t)$	<i>Potência de saída do conversor</i>
PC's	<i>Microcomputadores</i>
PF	<i>Fator de Potência</i>
PFC	<i>Power Factor Correction</i>
P_{in}	<i>Potência de entrada do conversor proposto</i>
$P_{máx}$	<i>Potência útil máxima</i>
P_{out}	<i>Potência de saída do conversor proposto</i>
PWM	<i>Pulse Width Modulation</i>
R_{b1}	<i>Resistor que limita a corrente CC na entrada do multiplicador</i>
R_{ci}	<i>Resistor da malha de ganho do amplificador de corrente</i>
R_{cz}	<i>Resistor da malha de ganho do amplificador de corrente</i>

R_e	<i>Valor hipotético da resistência apresentada pelo conversor</i>
R_{ff1}	<i>Resistor do divisor de tensão – malha de entrada V_{ff}</i>
R_{ff2}	<i>Resistor do divisor de tensão – malha de entrada V_{ff}</i>
R_{ff3}	<i>Resistor do divisor de tensão – malha de entrada V_{ff}</i>
R_{mo}	<i>Resistor que limita a corrente de saída do multiplicador</i>
RMS	<i>Root Mean Square</i>
R_{pk1}	<i>Resistor do divisor de tensão – proteção contra sobrecarga</i>
R_{pk2}	<i>Resistor do divisor de tensão – proteção contra sobrecarga</i>
R_s	<i>Resistor utilizado para monitoramento da corrente</i>
R_{set}	<i>Resistor que limita a corrente de saída do multiplicador e de carga do oscilador</i>
R_{v1}	<i>Resistor da rede de realimentação da tensão de saída</i>
R_{vac}	<i>Resistor que limita a corrente de entrada do multiplicador</i>
R_{vd}	<i>Resistor da rede de realimentação da tensão de saída</i>
R_{vf}	<i>Resistor da rede de realimentação da tensão de saída</i>
S	<i>Potência aparente</i>
SSTS	<i>Solid State Transfer Switch</i>
STATCOM	<i>Static Compensator</i>
T	<i>Período de tempo analisado</i>
t_2	<i>Tempo de condução do diodo boost</i>
THD	<i>Total Harmonic Distortion</i>
t_T	<i>Tempo de condução do transistor</i>
t_x	<i>Tempo em que a corrente no indutor é igual a zero</i>
τ	<i>Período da frequência de operação da chave (transistor)</i>
UPS	<i>Uninterruptible Power Supply</i>
$V(i)$	<i>Tensão amostrada no domínio do tempo</i>

$v(t)$	<i>Tensão de alimentação do conversor</i>
$V_0(pk)$	<i>Valor de pico do “ripple” da tensão de saída</i>
$v_0(t)$	<i>Tensão de saída do conversor</i>
V_{AF-RMS}	<i>Valor da tensão eficaz durante o afundamento</i>
V_{ff}	<i>Tensão feedforward</i>
V_{ffc}	<i>Tensão feedforward (outro nó do divisor)</i>
$v_g(t)$	<i>Tensão de saída do retificador (entrada do conversor boost)</i>
$V_{in(av)}$	<i>Valor médio da tensão</i>
$V_{in(min)}$	<i>Valor mínimo da tensão RMS de entrada</i>
V_L	<i>Tensão no indutor boost</i>
V_o	<i>Tensão de saída</i>
$V_{pk(máx)}$	<i>Valor de pico da tensão de entrada</i>
V_{rs}	<i>Valor da queda de tensão no resistor R_s</i>
$V_{rs(ovld)}$	<i>Tensão sobre o resistor R_s durante a sobrecarga</i>
V_{SI}	<i>Conversores por Tensão Imposta</i>
V_T	<i>Tensão no transistor</i>
V_{TCD}	<i>Variações de Tensão de Curta Duração</i>
V_{vao}	<i>Sinal de tensão no pino 7 do UC3854 ($V_{vea} - 1$)</i>
V_{vea}	<i>Sinal de saída do amplificador de erro de tensão</i>

CAPÍTULO I

INTRODUÇÃO

1.1 – Área de Concentração da Dissertação e a Importância do Tema

Os problemas relacionados à Qualidade de Energia Elétrica podem ser caracterizados como quaisquer distúrbios manifestados nos níveis de tensão e nas formas de onda desta ou da corrente, que possam resultar em insuficiência, má operação, falha ou defeito em equipamentos de um sistema eletroeletrônico.

O conceito de qualidade no fornecimento de energia elétrica pode ser entendido como o pleno atendimento a dois requisitos técnicos, sendo eles, a continuidade de fornecimento e a qualidade da tensão de alimentação. Os indicadores confiabilidade e disponibilidade descrevem o quesito continuidade de fornecimento, sendo a confiabilidade definida somente pelo número de cortes de energia em um determinado período de tempo e a disponibilidade caracterizada pelo número de interrupções, pela duração de cada uma e pela somatória das durações destas no período de um ano. Já o requisito qualidade da tensão pode ser descrito em termos de sua amplitude, frequência e simetria das três tensões de fase. Pode-se representar a perda da qualidade na tensão de alimentação a partir de suas perturbações, seja em sua forma de onda ou em seu valor eficaz [1].

As preocupações de consumidores, fabricantes e concessionárias com os quesitos supracitados têm aumentado a cada dia, pois os equipamentos atualmente utilizados tornaram-se mais sensíveis às variações na qualidade da energia fornecida.

Os equipamentos baseados em eletrônica de potência são, normalmente, fontes de distúrbios para outros circuitos eletrônicos. Particularmente, pode-se citar a injeção de componentes harmônicos no sistema elétrico. Embora alguns equipamentos já produzam estas distorções harmônicas há algum tempo, a crescente utilização destes em escala industrial, comercial e residencial tem agravado bastante este problema.

Os circuitos retificadores são de grande aplicação para os equipamentos eletroeletrônicos industriais, comerciais e residenciais, constituindo o estágio de entrada destes sistemas. Como exemplo, pode-se citar os conversores de frequência, os quais utilizam circuitos retificadores para promover a tensão contínua imposta no barramento CC, ou, “link DC” destes equipamentos.

Esses circuitos retificadores possuem filtro capacitivo para prover uma tensão contínua de baixo “ripple” na saída. Sendo assim, quando a tensão de entrada (lado CA) torna-se menor que a tensão no capacitor (lado CC), os diodos da ponte retificadora ficam bloqueados e a corrente de saída é fornecida exclusivamente pelo capacitor, o qual vai se descarregando até que a tensão de entrada fique maior, provocando assim, a recarga do mesmo. O fato de o capacitor se carregar somente nos picos da tensão de entrada, faz com que a forma de onda da corrente na entrada seja muito diferente de uma senóide, apresentando pulsos somente nos momentos de recarga. Portanto, esse estágio inicial dos equipamentos eletroeletrônicos provoca uma corrente de entrada distorcida, impondo assim, uma elevada Distorção Harmônica Total (THD – “*Total Harmonic Distortion*”) e, conseqüentemente, um baixo fator de potência. Dentre as desvantagens da alta distorção harmônica e do baixo fator de potência, citam-se as limitações de potência ativa a ser absorvida da rede de alimentação, o sobre-dimensionamento das instalações elétricas, a possibilidade de pagamento de multas por consumo excedente de reativos, o aumento das perdas nos transformadores, a má operação de outros equipamentos conectados à mesma rede, além da excitação de ressonâncias nos sistemas de potência, as quais provocam picos de tensão e de corrente que podem danificar os dispositivos conectados à linha [2].

Além da alta distorção harmônica de corrente e do baixo fator de potência, esses circuitos retificadores podem apresentar problemas em sua operação quando submetidos a Afundamentos Temporários de Tensão (“voltage sag’s”).

Estudos realizados por Leão, Oliveira e Rodrigues [3], citam que a presença de um afundamento de tensão, evento este definido como uma redução do valor eficaz da componente fundamental da tensão causado por curtos-circuitos, sobrecargas ou fenômenos naturais, na entrada de um conversor de frequência, por exemplo, pode restringir a faixa de vetores de tensão possíveis de serem sintetizados pelo controle, afetando o desempenho dinâmico do sistema para determinadas condições de carga. Mesmo que tal restrição não afete a condição de operação vigente do sistema de acionamento, a compensação da redução de tensão no “link DC”, realizada pela malha de controle de tensão na saída do inversor, implica em elevação dos níveis de corrente de entrada, podendo provocar a atuação do sistema de proteção, gerando assim, desligamentos e parada de produção.

A continuidade da operação de um sistema eletroeletrônico durante o afundamento de tensão depende da capacidade de corrente dos dispositivos eletrônicos envolvidos e do respectivo limite de proteção imposto. Caso a proteção não atue, a tensão de entrada ao retornar o seu valor nominal implicará elevados picos de corrente, os quais, dependendo da suportabilidade dos semicondutores e caso não exista circuitos apropriados de “*inrush*”, podem vir a danificar os diodos da ponte, gerando custos de manutenção e, mais uma vez, parada de produção [3].

Leão [4] cita em sua tese de doutorado que Thomas Key, em seu trabalho intitulado como “Diagnosing Power Quality Related Computer Problems” de 1979, já advertia que a proliferação de equipamentos eletroeletrônicos em sistemas de processamento de dados, comunicações e controle de processos iria requerer novos padrões de qualidade do suprimento de energia elétrica. Esse documento apresentou as causas de interrupção da operação de computadores, ou mau funcionamento destes, em instalações da Marinha Americana, concluindo que os afundamentos de tensão foram responsáveis pela maioria dos problemas encontrados.

Sendo assim, percebe-se que a garantia de uma boa qualidade da tensão na alimentação dos sistemas eletroeletrônicos contribui para a promoção de uma maior produtividade, conforto e segurança das pessoas e dos equipamentos, sendo o afundamento de tensão, ou, “voltage sag”, o evento de maior relevância dentre os problemas relacionados à Qualidade de Energia Elétrica.

1.2 – Estado da Arte e Contribuições desta Dissertação

Diante deste quadro de problemas relacionados ao baixo fator de potência e às elevadas distorções harmônicas nos sistemas de alimentação, bem como os grandes impactos econômicos advindos dos desligamentos inesperados dos equipamentos eletroeletrônicos, torna-se necessário adotar estratégias que permitam minimizar estes problemas oriundos da falta de qualidade no fornecimento de energia elétrica.

Na maioria dos conversores estáticos empregados em fontes chaveadas, fontes ininterruptas de energia (UPS), carregadores de baterias e outros dispositivos eletrônicos, o estágio de entrada, responsável pela conversão CA/CC, é composto de uma ponte retificadora a diodos associada a um capacitor de valor expressivo. Esta associação gera uma carga não linear que se caracteriza por uma corrente de entrada pulsante e forma de onda não-senoidal, tendo como conseqüência a injeção de elevado conteúdo harmônico de corrente no sistema de energia elétrica.

Conversores pré-reguladores para correção do fator de potência (PFC) têm sido umas das soluções mais adequadas para reduzir o efeito da corrente de entrada pulsante gerada pelas cargas não lineares. Tais conversores garantem que a corrente de entrada siga a tensão da rede, fazendo com que ambas as grandezas, corrente e tensão de entrada, estejam em fase, resultando em um alto fator de potência e uma mínima injeção de harmônicos de corrente na rede elétrica.

Não obstante os conversores PFC constituírem uma solução consolidada para os problemas relacionados ao baixo fator de potência, estes se apresentam vulneráveis perante os afundamentos temporários de tensão, os quais podem implicar em desligamentos ou má operação das cargas alimentadas por estes conversores. Tais desligamentos ou falhas podem promover grandes prejuízos financeiros para a indústria.

Desta forma, torna-se necessária a adoção de alternativas que permitam aumentar a suportabilidade “*ride-through capability*” dos equipamentos eletroeletrônicos sensíveis, particularmente, diante dos afundamentos de tensão.

O conceito de aumento da suportabilidade está relacionado à habilidade de um sistema suprir adequadamente a potência requerida pela carga, garantindo seu bom funcionamento sob condições de distúrbios, ou, em se tratando de processo industrial

crítico, em manter a operação contínua deste, sem perda de qualidade do produto associado.

Usualmente, as alternativas para minimizar os impactos dos afundamentos de tensão podem ser agrupadas em diferentes categorias, dependendo da estratégia adotada para tal fim. São várias as opções técnicas disponíveis, ou ainda em fase de pesquisa, visando aumentar o nível de suportabilidade dos equipamentos eletroeletrônicos sensíveis. A escolha de qual opção deve ser utilizada depende de circunstâncias específicas e estudos apropriados.

De uma forma geral, as soluções para contornar os problemas causados pelos afundamentos podem ser agrupadas da seguinte forma:

- Grupo I → modificações no sistema de potência da concessionária;
- Grupo II → instalação de equipamentos entre a concessionária e o consumidor, ou no próprio sistema industrial para minimização dos distúrbios;
- Grupo III → melhorias na imunidade dos equipamentos e suas cargas.

As modificações no sistema da concessionária podem incluir ações para a redução do número de faltas e do tempo de eliminação das mesmas que determinam, respectivamente, a quantidade de ocorrências de afundamentos em um determinado local e a duração desses eventos. Rheinheimer, Capinos e Kotlinski [5] declaram que a concessionária deve proceder no sentido de programar medidas preventivas, ou seja, que venham a combater as origens dos distúrbios. É recomendável que a mesma elabore um plano de manutenção especial em seus alimentadores, os quais podem ser apontados como a principal fonte geradora dos afundamentos de tensão. As ações consistem na verificação e, se necessário, na substituição de isoladores e pára-raios, na instalação de novas cruzetas e chaves seccionadoras, na intercalação de postes em circuitos, na retirada de objetos estranhos à rede, na melhoria de malhas de aterramento, na inspeção por termografia, na implementação de uma rígida política de podas de árvores e no aumento da frequência de manutenção e inspeção das redes de

distribuição. Cabe também uma análise do carregamento nos barramentos em função da carga que está sendo atendida. É recomendável que, no caso dos consumidores industriais, dependendo da sensibilidade e da característica da carga, estes devem ser atendidos por um único alimentador, ou seja, deve-se diminuir a ramificação dos ramais que atendam cargas industriais.

Por parte da indústria, ainda segundo Rheinheimer et al. [5], algumas medidas podem ser tomadas de forma a minimizar as paradas de produção por desligamentos intempestivos ocasionados pelos afundamentos temporários de tensão, sendo algumas delas enquadradas na categoria de soluções pertencentes ao Grupo II. São elas:

- Dessensibilização dos dispositivos de proteção, o qual consiste na mudança do grau de sensibilidade dos relés de falta de fase e assimetria entre as fases, de forma que um possível distúrbio não cause danos à máquina e que a proteção não atue com a ocorrência de distúrbios de pouca relevância;
- Instalação de Chaves Estáticas de Transferência (“SSTS – *Solid State Transfer Switch*”);
- Utilização de restauradores dinâmicos de tensão (“DVR – *Dinamic Voltage Restorer*”);
- Utilização de Compensadores Estáticos (“STATCOM – *Static Compensator*”);
- Criação de uma rede estabilizada a partir da utilização de um Sistema de Energia Ininterrupta (“UPS – *Uninterruptible Power Supply*”).

As **chaves estáticas de transferência** mantêm a energia necessária à operação de um determinado consumidor através da rápida transferência da carga conectada a um alimentador sob efeitos de um distúrbio, para um alimentador independente. Duas chaves são responsáveis por conectar a carga ao suprimento principal ou ao suprimento reserva. Durante a operação normal, uma das chaves

encontra-se fechada e a outra aberta. Na ocorrência de um afundamento ou interrupção no alimentador principal, as chaves complementam os seus estados, fazendo com que a carga seja conectada ao sistema de alimentação reserva. As chaves estáticas são mais velozes comparadas às chaves mecânicas.

Os **Restauradores Dinâmicos de Tensão** (DVR's) constituem um controlador série de tensão, composto por três sistemas principais: inversores PWM, sistema de armazenamento de energia e transformador de injeção em série. O afundamento no sistema é minimizado pela injeção da diferença entre a tensão desejada para a carga e a tensão real durante o afundamento. Essa tensão de compensação sintetizada nos inversores PWM alimentados pelo sistema de armazenamento de energia é injetada no sistema de distribuição através do transformador em série. Sob condições normais de operação, o DVR injeta apenas uma pequena tensão para compensar a reatância série do transformador e as perdas do equipamento. Durante o afundamento, o sistema de controle do DVR faz uma estimativa e aplica a tensão requerida para manter a tensão de saída dentro de limites pré-definidos.

Os **Compensadores Estáticos** "STATCOM" são controladores de tensão utilizados para mitigar os afundamentos de tensão e, além disso, controlar a potência reativa requerida pela carga. A configuração do STATCOM é similar à do controlador série comentado anteriormente, exceto pela injeção de uma corrente através do transformador "shunt" que pode elevar a tensão no barramento, além de melhorar a qualidade da corrente e do fator de potência.

Já os **Sistemas de Energia Ininterrupta** ("UPS") são os mais utilizados para mitigar afundamentos em função de seu baixo custo e facilidade operacional. A unidade UPS é constituída basicamente por um retificador, um sistema de armazenamento de energia, um inversor de tensão e uma chave estática. Durante a operação normal, a UPS retifica a tensão CA do sistema supridor e, na seqüência, a inverte para uma tensão CA de mesma freqüência e valor eficaz. A tensão CC é mantida em um valor ligeiramente superior à tensão nos terminais do banco de baterias, o qual permanece em "stand by" na ausência de distúrbios. Como em condições normais a potência requerida pela carga é suprida pelo sistema da concessionária através do conjunto retificador-inversor, uma chave estática de transferência é utilizada como "by-pass" para prevenir interrupção na alimentação da carga devido às falhas eventuais dos semicondutores que compõem os blocos

retificador e inversor. Durante um afundamento de tensão ou interrupção, o bloco de armazenamento de energia pode manter a tensão no barramento CC por alguns minutos ou até horas, dependendo da capacidade do banco de baterias.

As soluções pertencentes ao Grupo II atendem alguns aspectos relacionados à melhoria da qualidade de energia, porém, dependendo da solução adotada, apresentam desvantagens como custos elevados, necessidade de geração própria ou manutenção de um sistema de baterias, ou ainda, elevada demanda de potência ativa para compensação da tensão e perdas elevadas quando em condições normais de operação [4].

Além destas medidas, recomenda-se à indústria avaliar os efeitos dos afundamentos em componentes do sistema elétrico, sendo eles, lâmpadas de vapor de mercúrio e sódio, CLP's, inversores de frequência, contadores, relés e motores, com intuito de traçar suas respectivas curvas de suportabilidade e compará-las com as curvas normalizadas existentes, de forma a subsidiar a criação de alternativas para mitigação do fenômeno afundamento de tensão.

Dentro do contexto das soluções pertencentes ao Grupo III, destinados à melhoria da imunidade dos equipamentos eletroeletrônicos, pode-se citar as modificações em suas topologias e/ou operações. Dentre as alterações propostas, incluem-se as ações de controle para garantia da continuidade de operação durante a ocorrência do distúrbio, a adição de capacitores ou baterias ao barramento CC e a inserção de conversores “*boost*”.

Com relação às ações de controle, uma das estratégias utilizadas pelos fabricantes de alguns AVV's – Acionamentos de Velocidade Variável (*ASD's – Adjustable Speed Drives*), consiste em dotar o equipamento de funções que permitam desabilitar o conversor durante o afundamento, inibindo a atuação da proteção, de forma que o motor gire livremente e não mais acione a carga, evitando sobrecorrentes e oscilações de torque. Após a restauração da tensão, o AVV pode ser automaticamente reiniciado. A desvantagem desse método é que a carga desacelera durante o período do afundamento e o processo de produção pode não permitir essa alteração de velocidade do motor.

A adição de capacitores como incremento à capacitância original, resulta em menor “ripple” CC e maior quantidade de energia armazenada para suprir o inversor e

o conjunto motor-carga durante afundamentos. Por outro lado, tal alteração pode também resultar em maiores picos de corrente durante a operação normal e na ocorrência de afundamentos, podendo comprometer, dessa forma, os componentes eletrônicos do equipamento e/ou aumentar a frequência de atuação do sistema de proteção.

A inserção de um conversor boost promove uma melhoria da qualidade da tensão no elo CC durante os afundamentos. Tal recurso pode ser integrado a um sistema CC ou alimentado pelo sistema CA. O módulo pode ser adicionado a um conversor já existente para assegurar suportabilidade ao mesmo, ou a um barramento CC comum a vários conversores. Durante um afundamento, o conversor boost percebe a queda de tensão no elo CC e a regula para uma tensão pré-definida que garanta a continuidade da operação do AVV. No entanto, esta solução apresenta a desvantagem de exigir equipamentos adicionais que devem atender a novos requisitos de proteção durante os afundamentos.

A contribuição deste trabalho está inserida no contexto do Grupo III, ou seja, o de promover melhorias na imunidade dos equipamentos, bem como de suas cargas. Esta dissertação tem a proposta de implementar um sistema retificador com alto fator de potência, que seja capaz de compensar exclusivamente a tensão de saída durante a ocorrência de afundamentos de tensão na entrada. Ou seja, durante condições normais de operação da rede de alimentação, o retificador promoverá um alto fator de potência e minimizará a imposição de correntes harmônicas na entrada, melhorando assim, esses aspectos relacionados à Qualidade de Energia Elétrica. Na ocorrência de um afundamento de tensão, o sistema de controle desse retificador **priorizará** a regulação da tensão de saída, objetivando garantir a continuidade da operação do equipamento alimentado, evitando, dessa forma, a atuação dos sistemas de proteção, bem como os desligamentos e as paradas de produção.

Sendo assim, este trabalho se concentrará nas justificativas para implementação do sistema e na seqüência de estudos realizados para concepção do retificador de alto fator de potência e de alta suportabilidade a “voltage sag”, tendo, dentro das limitações impostas pelos recursos disponíveis, a validação de sua operação através da realização de ensaios laboratoriais e apresentação dos resultados experimentais.

1.3 – A Estrutura da Dissertação

Para alcançar os objetivos traçados, além deste capítulo introdutório, esta dissertação encontra-se estruturada da seguinte forma:

Capítulo II Impactos dos Afundamentos de Tensão nos Sistemas Eletroeletrônicos Industriais e os Prejuízos Econômicos das Empresas Submetidas a estes Distúrbios

Este capítulo destina-se a apresentar conceitos e definições associados aos afundamentos de tensão. São apresentadas as origens deste evento, sua classificação com referência a normas, dados estatísticos relacionados à frequência de sua ocorrência, sendo estes dados oriundos de estudos desenvolvidos no Brasil e exterior. Além disso, são estudados os impactos dos afundamentos de tensão sobre os equipamentos eletroeletrônicos residenciais, comerciais e industriais, tais como, microcomputadores, equipamentos médico hospitalares, controladores lógicos programáveis, dentre outros. São também analisados e quantificados alguns prejuízos financeiros de empresas, os quais foram ocasionados pela ocorrência destes distúrbios. Melhorias dos aspectos econômicos oriundos de ações para mitigação do fenômeno afundamento de tensão também são apresentados, de forma a ressaltar a importância dos estudos que buscam novas alternativas para melhoria da suportabilidade dos equipamentos perante estes eventos.

Capítulo III Conversor Boost e sua Aplicação em PFC “Power Factor Correction”

Neste capítulo, inicialmente é realizado um estudo do princípio de operação de um conversor CC/CC na topologia boost. Na sequência, são abordados conceitos sobre fator de potência e distorções harmônicas, bem como a contribuição dos sistemas retificadores convencionais para esses aspectos relacionados à perda da qualidade de energia.

Adicionalmente, é apresentada como solução, a aplicação do conversor boost em sistemas retificadores operando como retificador de alto fator de potência. Finalmente, é realizado um estudo a respeito dos circuitos integrados de controle desses conversores, em especial do UC3854, o qual constitui componente principal na concepção de controle implementada em protótipo nesta pesquisa.

Capítulo IV Proposta de Controle para Melhoria da Suportabilidade dos Conversores Boost PFC perante os Afundamentos de Tensão

Este capítulo apresenta, em um primeiro momento, a descrição completa do princípio de operação do conversor proposto quando este é submetido às condições normais de operação ou aos distúrbios ocorridos no sistema de alimentação. Na seqüência, é apresentada toda a metodologia de projeto, ressaltando-se as estratégias de estudo, o projeto completo do sistema proposto, as fases de construção do protótipo, bem como os seus testes iniciais para verificação de seu funcionamento. Finalmente, são apresentados os resultados experimentais para a validação da implementação, sendo estes divididos em três momentos. Primeiramente, está apresentada a operação do conversor sob condições normais de operação da rede, permitindo a percepção da correção de fator de potência e a imposição de uma corrente de entrada senoidal. Em seguida, é apresentado um comparativo de operação entre o sistema PFC proposto e o sistema PFC convencional, onde se percebe a melhoria da regulação e qualidade da tensão de saída no sistema idealizado. Ainda sob o aspecto de comparação, é analisado o comportamento da tensão de saída do conversor PFC proposto, quando este é submetido a uma condição normal de operação da rede e em diferentes opções de controle, ou seja, com o controle acionado ora para correção do fator de potência e ora para operação em “voltage sag”. Esta última comparação tem como objetivo demonstrar que o “ripple” da tensão de saída é menor na segunda opção de controle, uma vez que esta prioriza a regulação de tensão. Finalmente, é apresentado um gráfico sincronizado das curvas

dos valores eficazes da tensão de entrada e dos valores médios da tensão de saída, de forma a visualizar o comportamento desta última frente às variações ocorridas na tensão de entrada.

Capítulo V Conclusões Gerais

Finalmente, este capítulo destina-se a apresentar as principais discussões que formam o corpo desta dissertação. Para tanto, são apresentadas as etapas de estudos pelas quais se conseguiu atingir os objetivos propostos na introdução, ressaltando-se assim, todas as contribuições advindas deste trabalho, além de sugestões para futuros desenvolvimentos nesta área de pesquisa.

CAPÍTULO II

IMPACTOS DOS AFUNDAMENTOS DE TENSÃO NOS SISTEMAS ELETROELETRÔNICOS INDUSTRIAIS E OS PREJUÍZOS ECONÔMICOS DAS EMPRESAS SUBMETIDAS A ESTES DISTÚRBIOS

2.1 - Considerações Iniciais

Os afundamentos de tensão destacam-se como os mais significativos eventos que contribuem para a perda da qualidade de energia de um determinado sistema de alimentação. Isso se justifica pelo fato destes distúrbios, quer sejam de curta ou de longa duração, serem os que mais se fazem presentes na operação dos sistemas elétricos em geral [4].

Um afundamento de tensão ou “*voltage sag*” consiste em uma redução do valor eficaz da tensão por um curto período de tempo, causada por curtos-circuitos, sobrecargas, energização de transformadores de grande porte ou partidas de motores de alta potência.

O interesse no estudo deste fenômeno se dá, principalmente, pelos problemas que podem causar aos vários tipos de equipamentos eletroeletrônicos, tais como, CLP’s – Controladores Lógicos Programáveis, AVV’s – Acionamentos de Velocidade Variável, Microcomputadores, entre outros. Estes equipamentos podem falhar, caso a tensão decresça para um valor abaixo de 0,85 pu e permaneça nesta faixa por um período de tempo equivalente a um ou dois ciclos, tendo como possibilidade, o comprometimento do processo produtivo [5].

Existem vários estudos que possuem relação com o evento afundamento de tensão, dentre eles, algumas dissertações de mestrado e teses de doutorado. Desta forma, neste capítulo será feita uma breve abordagem sobre o tema, tendo como referências alguns artigos e normas, objetivando o resgate de aspectos importantes

relacionados com os afundamentos de tensão, bem como o estabelecimento de um maior entendimento referente à problematização descrita na introdução desta dissertação.

Dentro deste contexto, o fenômeno “Afundamento de Tensão”, ou, do inglês, “voltage sag”, será estudado a partir de seus conceitos e definições, da descoberta de suas possibilidades de origem, de sua classificação, da descrição dos impactos ocasionados nos equipamentos eletroeletrônicos durante e/ou após a ocorrência deste evento e os prejuízos financeiros decorrentes destes distúrbios.

2.2 – Conceitos e Definições

Embora exista o entendimento de que um afundamento de tensão é uma redução do valor eficaz da tensão por um período de curta duração, seguida de seu restabelecimento, há divergências nas normas quanto à metodologia para quantificação deste fenômeno.

A norma IEEE Std 1159-1995 [7] define afundamento de tensão como “*um decréscimo entre 0,1 e 0,9 pu do valor eficaz da tensão nominal, com duração entre 0,5 ciclo e 1 minuto*”. Essa norma recomenda ainda a utilização da tensão remanescente do sistema para caracterizar a magnitude do afundamento, ou seja, um afundamento de 20% significa que a tensão foi reduzida para 20% de seu valor normal, e não reduzida em 20%. Segundo o IEEE, um afundamento de tensão com intensidade menor do que 0,1 pu é considerado interrupção.

A norma IEC 61000-2-1-1990-Parte 2 [8] define um afundamento de tensão (nesta norma, denominado “dip”) como: “*uma redução súbita da tensão de um ponto do sistema elétrico, seguido de seu restabelecimento após um curto período de tempo, de 0,5 ciclos a uns poucos segundos*”. Nesse documento, a intensidade de um afundamento de tensão é determinada como a diferença entre a tensão durante o afundamento e a tensão nominal do sistema, expressa como porcentagem da tensão nominal. Dessa forma, um afundamento de 20% significa que a tensão nominal sofreu um decréscimo para 0,8 pu.

Segundo o ONS – Operador Nacional do Sistema Elétrico [9], dentre os indicadores de avaliação da qualidade de energia elétrica, definem-se as Variações de Tensão de Curta Duração (VTCD), englobando os fenômenos de Interrupção, Afundamento e Elevação de Tensão. De acordo com esses Procedimentos, entende-se por Variação de Tensão de Curta Duração: *“um desvio significativo da amplitude da tensão por um curto intervalo de tempo”*.

A amplitude da VTCD é definida pelo valor extremo do valor eficaz da tensão em relação à tensão de referência do sistema no ponto considerado, enquanto estiver ocorrendo o evento.

Já a duração da VTCD é definida pelo intervalo de tempo decorrido entre o instante em que o valor eficaz da tensão, em relação à tensão de referência do sistema no ponto considerado, ultrapassa determinado limite e o instante em que a mesma variável volta a cruzar esse limite.

A partir da duração e amplitude, um afundamento de tensão nesses Procedimentos pode ser classificado como momentâneo (com duração superior ou igual a um ciclo e inferior ou igual a três segundos) ou temporário (superior a três segundos e inferior ou igual a um minuto). Para as duas categorias a amplitude do evento varia entre 0,1 pu (igual ou superior) e inferior a 0,9 pu.

Nesta dissertação, será adotado o termo Afundamento de Tensão, englobando os Afundamentos Temporários e Momentâneos, com duração entre 1 ciclo e 1 minuto e amplitude compreendida entre 0,1 pu e 0,9 pu da tensão de referência, utilizando assim, a tensão remanescente para caracterizar a magnitude do distúrbio, de acordo com a proposição do IEEE, sendo que, na proposta deste trabalho, o sistema deverá ter suportabilidade ao fenômeno afundamento de tensão, independentemente de quanto tempo este evento venha a permanecer.

Como ilustração do fenômeno, a Figura 2.1 registra a alteração da forma de onda de tensão na ocorrência de um afundamento de tensão devido a um curto circuito num sistema elétrico [10].

Pode-se verificar que o valor de pico da tensão decresce para aproximadamente 20% da amplitude nominal, durante um período de três ciclos, retornando ao seu valor anterior à ocorrência ao término do distúrbio.

A partir do registro da forma de onda de tensão em função do tempo, o valor da tensão eficaz RMS durante o evento pode ser determinado pela expressão 2.1:

$$V_{AF-RMS} = \sqrt{\frac{1}{N} \sum_{i=1}^N \cdot v(i)^2} \quad (2.1)$$

onde:

N: é o número de amostras por ciclo.

V(i): é a tensão amostrada no domínio do tempo. Valores típicos de *i* são 128 e 256 amostras por ciclo

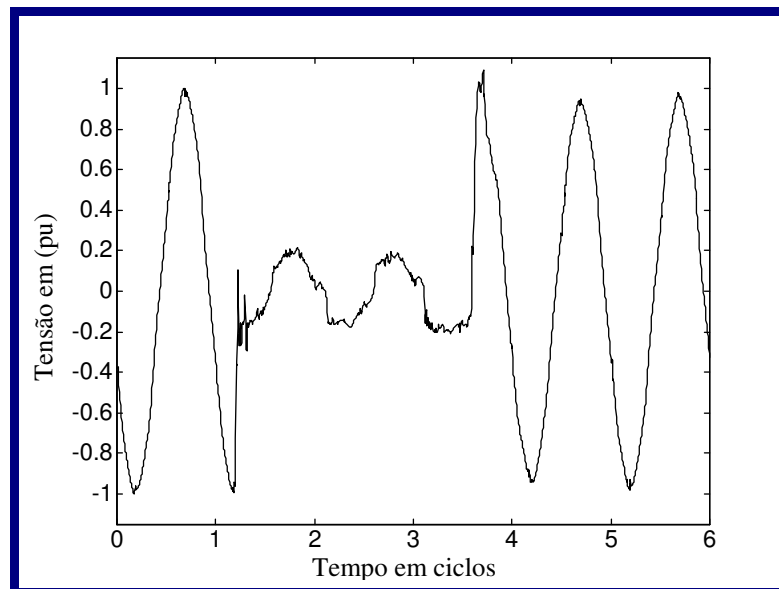


Figura 2.1. Afundamento de tensão devido a um curto-circuito

A aplicação da expressão 2.1 no sinal de tensão cuja forma de onda é mostrada na figura acima, resulta em um gráfico que apresenta o valor eficaz RMS da tensão *versus* tempo. A Figura 2.2 mostra este gráfico, o qual possibilita uma clara definição da duração e da magnitude do distúrbio registrado na Figura 2.1.

A magnitude do afundamento pode ser definida como o menor valor de tensão mostrada no gráfico. Já a duração, reflete o tempo em que a magnitude da tensão permanece abaixo dos 90% de seu valor nominal.

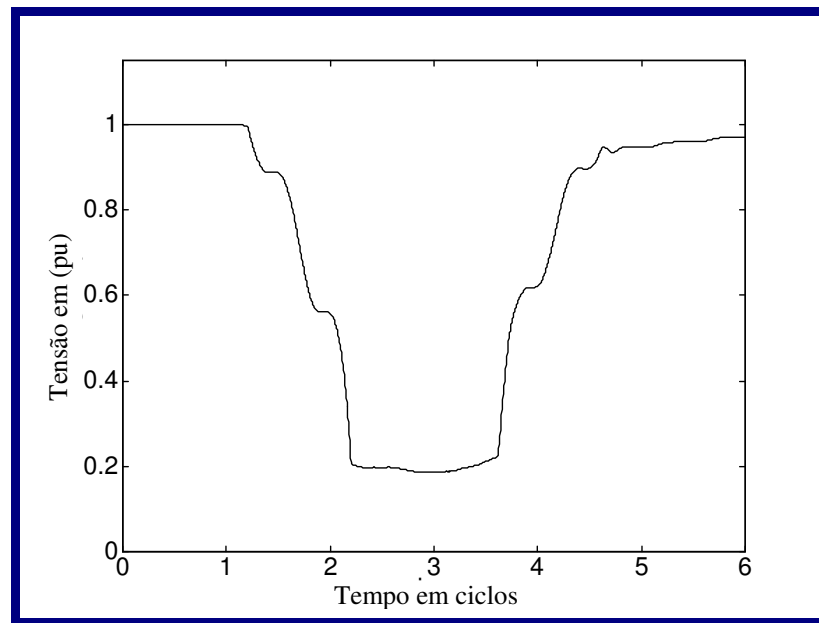


Figura 2.2. Variação da tensão eficaz durante um afundamento de tensão

2.3 – Origem dos Afundamentos

Os afundamentos de tensão nos sistemas elétricos, de um modo geral, podem ser oriundos de três causas principais: partida de motores de grande porte, energização de grandes transformadores e ocorrência de curtos-circuitos.

Durante a partida, os motores absorvem do sistema elétrico correntes da ordem de 5 a 8 vezes a corrente nominal. A circulação dessa alta corrente de partida pela impedância do sistema, sobretudo em redes de baixo nível de curto-circuito, poderá resultar em afundamentos de tensão bastante severos.

Deve-se ressaltar, no entanto que, em geral, os consumidores industriais adotam medidas para reduzir a tensão na partida dos motores, de forma a minimizar esses impactos. Isto faz com que os efeitos das partidas de motores sejam menos relevantes quando comparados com a ocorrência de curtos-circuitos no sistema. Além disso, os afundamentos de tensão causados por partidas de motores têm restauração gradual.

Outro exemplo de afundamento pode ser atribuído à energização de transformadores de alta potência. Durante a energização, esses provocam quedas súbitas da tensão nas três fases, as quais ocorrem, em regra, de forma desequilibrada. O motivo disto está nos clássicos comportamentos das correntes transitórias de

magnetização, as quais, como se sabe, são de alta intensidade e fortemente desequilibradas. Após a manifestação do afundamento, à medida que o transitório de energização vai se normalizando, as correntes vão atenuando suas amplitudes, o que é prontamente seguido pelas tensões de suprimento. A citada corrente de magnetização, comumente denominada corrente de “inrush”, tem um comportamento extremamente aleatório e, nos momentos subseqüentes a energização, dependendo do momento do fechamento do disjuntor, do fluxo remanescente e das características do circuito magnético, pode chegar a cerca de 15 vezes a corrente nominal do transformador. Somado a isto, tais correntes são fortemente distorcidas, mostrando um expressivo conteúdo harmônico.

No entanto, a principal causa do afundamento de tensão são as faltas no sistema elétrico. As faltas podem ser de natureza temporária ou permanente. As temporárias são, em sua grande maioria, devidas à ocorrência de descargas atmosféricas, temporais e ventanias, que, em geral, não provocam danos permanentes ao sistema de isolamento. O sistema pode ser prontamente restabelecido através de religamentos automáticos. As faltas permanentes são causadas por danos físicos em algum elemento de isolamento do sistema, sendo necessária a intervenção da equipe de manutenção.

Na ocorrência de um curto circuito, o afundamento de tensão tem a duração do tempo de permanência da falta, ou seja, desde o instante inicial do defeito, até a completa eliminação do mesmo.

As faltas no sistema elétrico podem ser: trifásicas, trifásicas à terra, bifásicas, bifásicas à terra e fase-terra.

As faltas trifásicas e trifásicas à terra são simétricas e geram, portanto, afundamentos de tensão também simétricos. Embora produzam afundamentos mais severos, ocorrem com menor freqüência.

As faltas bifásicas, bifásicas à terra e, particularmente as fase-terra, apresentam maiores taxas de ocorrência e geram afundamentos de tensão menos severos, porém desequilibrados e assimétricos.

2.4 – Classificação dos Afundamentos

São vários os estudos existentes objetivando a classificação dos diferentes tipos de afundamento de tensão.

Pode-se citar, por exemplo, a classificação estabelecida pela ESKOM, da África do Sul, que define cinco classes para caracterização do tipo de afundamento momentâneo de tensão [10]. São elas:

- Classe Y → amplitude de 80% ~ 90% e duração de 20ms a 3s;
- Classe X → amplitude de 40% ~ 80% e duração de 20ms a 150ms;
- Classe S → amplitude de 40% ~ 80% e duração de 150ms a 600ms;
- Classe T → amplitude de 0% ~ 40% e duração de 20ms a 600ms;
- Classe Z → amplitude de 0% ~ 80% e duração de 600ms a 3s.

A Figura 2.3 mostra as 5 (cinco) classes através de um gráfico de amplitude em função do tempo.

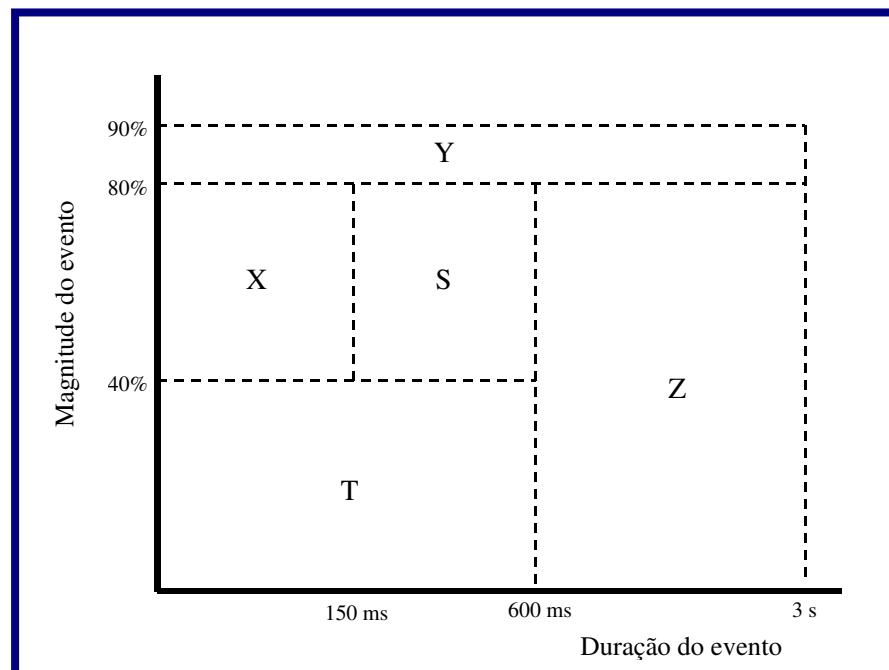


Figura 2.3. Classificação dos afundamentos conforme a ESKOM

O IEEE “*Institute of Electrical and Electronics Engineers*” [7] define as VTCDs como desvios no valor eficaz da tensão com duração máxima equivalente a um minuto. Estas podem ser classificadas como: interrupções de curta duração (“*outage*”), afundamentos de tensão (“*voltage sag ou voltage dip*”) e elevações de tensão (“*voltage swell*”), conforme mostra a Tabela 2.1.

Tabela 2.1. Classificação dos VTCDs segundo a Norma IEEE 1159-1995

Classificação de VTCDs conforme o tempo de duração		
Categoria (VTCD)	Duração Típica	Magnitude Típica
Instantânea		
<i>Interrupção</i>	0,5 a 30 ciclos	< 0,1 pu
<i>Afundamento</i>	0,5 a 30 ciclos	0,1 a 0,9 pu
<i>Elevação</i>	0,5 a 30 ciclos	1,1 a 1,8 pu
Momentânea		
<i>Interrupção</i>	30 ciclos a 3 segundos	< 0,1 pu
<i>Afundamento</i>	30 ciclos a 3 segundos	0,1 a 0,9 pu
<i>Elevação</i>	30 ciclos a 3 segundos	1,1 a 1,4 pu
Temporária		
<i>Interrupção</i>	3 segundos a 1 minuto	< 0,1 pu
<i>Afundamento</i>	3 segundos a 1 minuto	0,1 a 0,9 pu
<i>Elevação</i>	3 segundos a 1 minuto	1,1 a 1,2 pu

Usualmente, afundamentos de tensão – “*voltage sags*” – são caracterizados pela duração e amplitude e representados em gráficos bidimensionais que relacionam estas duas grandezas. Esta representação simplificada não considera as diferenças nas tensões individuais das fases, ou seja, assimetria ou desequilíbrio da alimentação, bem como as variações do ângulo de fase que podem ocorrer devido à propagação do distúrbio.

Os diferentes tipos de afundamentos de tensão existentes, bem como as causas dessas variações em magnitude e ângulo de fase, são apresentados por Bollen [11], que propõe a seguinte classificação para as ocorrências de afundamentos temporários de tensão – “voltage sags”:

- a) **Afundamento Tipo A** → Refletem-se em afundamentos equilibrados e simétricos na carga, tanto para as tensões de fase quanto para as tensões de linha;
- b) **Afundamento Tipo B** → Apenas uma tensão tem decréscimo em magnitude;
- c) **Afundamento Tipo C** → Duas tensões decaem em magnitude e sofrem alteração no ângulo de fase. A terceira não se altera;
- d) **Afundamento Tipo D** → Duas tensões decaem em magnitude e sofrem alterações no ângulo de fase. A terceira decai apenas em magnitude ;
- e) **Afundamento Tipo E** → Decréscimo na magnitude de duas tensões de fase, sem deslocamento angular, enquanto a terceira fase não se altera;
- f) **Afundamento Tipo F** → Novamente duas tensões decaem em magnitude e sofrem alterações no ângulo de fase. A terceira decai apenas em magnitude.

Os afundamentos de tensão tipo A são considerados equilibrados e os tipos B, C, D, E e F são considerados desequilibrados, sendo o tipo D fruto de curto-circuito bifásico e o tipo F de curto-circuito bifásico à terra.

Os “voltages sags” podem ser representados através de diagramas fasoriais, conforme os mostrados nas figuras a seguir, sendo que os afundamentos experimentados por cargas conectadas em delta são os de tipo A, C, D e F. As tensões de linha, nos terminais de uma determinada carga, estão indicadas nas situações de pré-afundamento (linhas finas) e durante o afundamento (linhas cheias).

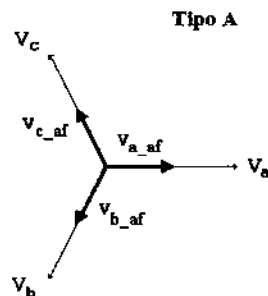


Figura 2.4. Tensões de fase para um afundamento devido a uma falta trifásica (carga em triângulo)

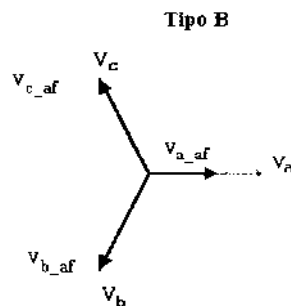


Figura 2.5. Tensões de fase para um afundamento devido a uma falta monofásica (carga em estrela)

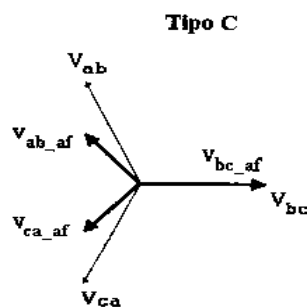


Figura 2.6. Tensões de linha para um afundamento devido a uma falta monofásica (carga em triângulo)

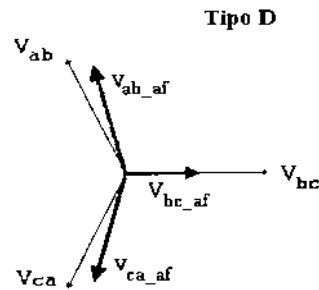


Figura 2.7. Tensões de linha para um afundamento devido a uma falta bifásica (carga em triângulo)

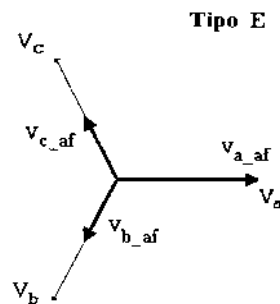


Figura 2.8. Tensões de fase para um afundamento devido a uma falta bifásica à terra (carga em estrela)

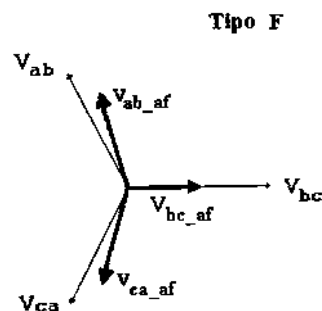


Figura 2.9. Tensões de linha para um afundamento devido a uma falta bifásica à terra (carga em triângulo)

Baseado nas proposições de Bollen, pode-se concluir que os seis tipos de afundamentos de tensão, classificados como tipos A, B, C, D, E e F, resultam da associação entre os diferentes tipos de faltas (trifásicas, bifásicas, bifásica à terra e monofásica) e das duas formas tradicionais de se conectar uma carga trifásica, ou seja, em estrela ou triângulo.

Outro fato importante a ser considerado é que a transferência destes distúrbios através de transformadores pode resultar na mudança de sua classificação em relação ao ponto de origem. Tal fato, pode ainda resultar em outro tipo de afundamento (*Tipo G*). Pela especificidade do assunto e por não se tratar do principal objetivo deste trabalho, estas considerações não serão abordadas nesta dissertação.

2.5 – Efeitos dos Afundamentos sobre os Sistemas Eletroeletrônicos

2.5.1 – Efeitos sobre os processos industriais

O impacto dos afundamentos de tensão sobre os consumidores industriais ocorre de forma diferenciada em função da sensibilidade dos equipamentos eletroeletrônicos instalados, das particularidades inerentes a cada processo industrial (indústrias têxteis, alumínio, plástico, cimento, papel, metalúrgica, siderúrgica, química, etc.) e também dos sistemas de controle de processo envolvidos. Logo, pode-se afirmar que a sensibilidade da carga do consumidor é uma combinação da sensibilidade dos equipamentos eletroeletrônicos instalados com a sensibilidade do processo industrial [6].

Normalmente, o efeito dos afundamentos de tensão em consumidores industriais dá-se sob a forma de interrupção parcial ou total de processos produtivos, com os conseqüentes prejuízos associados a paradas de produção, perdas de produtividade, perdas de insumos, reparo e reposição de equipamentos danificados. Os efeitos dos afundamentos de tensão sobre os principais equipamentos eletroeletrônicos utilizados nas indústrias manifestam-se sob a forma de:

- ❑ Perda de programação de microprocessadores;
- ❑ Perda de programação dos CLPs;
- ❑ Desatracamento das bobinas de contadores e relés auxiliares, com conseqüentes desligamentos de cargas e equipamentos via lógica do sistema de controle;
- ❑ Desligamento de lâmpadas de descarga, como as de vapor de mercúrio, que levam cerca de alguns minutos para reacenderem;
- ❑ Variação de velocidade dos acionamentos CA e CC (motor e carga mecânica), que dependendo do tipo de processo, poderá comprometer a qualidade do produto ou até provocar a parada de produção;

- Variação de torque do motor (CA e CC) com as mesmas implicações citadas anteriormente;
- Desligamento de acionamentos devido à atuação de dispositivos de proteção associados, que quando detectam condições de risco, promovem o bloqueio do disparo de tiristores ou até mesmo o desligamento imediato da fonte de alimentação;
- Falhas de comutação em pontes controladas, afetando os disparos dos gatilhos de tiristores;
- Queima de fusíveis e outros componentes.

Em consumidores domésticos os efeitos dos afundamentos de tensão são percebidos pela perda de programação de relógios digitais, fornos de microondas, videocassetes, desligamento de microcomputadores, etc. Normalmente, estes problemas não estão associados a prejuízos financeiros, mas sim à satisfação dos consumidores e à imagem das empresas de energia elétrica.

2.5.2 – Efeitos sobre os computadores

A representação clássica da tolerância das cargas frente a afundamentos de tensão é normalmente realizada através de uma curva cujos eixos representam a intensidade e a duração dos afundamentos de tensão.

A sensibilidade dos computadores é retratada pela Curva CBEMA (*“Computer Business Equipment Manufactures Association”*), publicada na norma IEEE-446, apresentada na Figura 2.10. Apesar da curva CBEMA ter sido originalmente proposta para caracterizar a sensibilidade de computadores *mainframe*, ela também foi utilizada como referência para caracterização da susceptibilidade de outros componentes eletroeletrônicos como: microcomputadores (PCs), equipamentos microprocessados, entre outros.

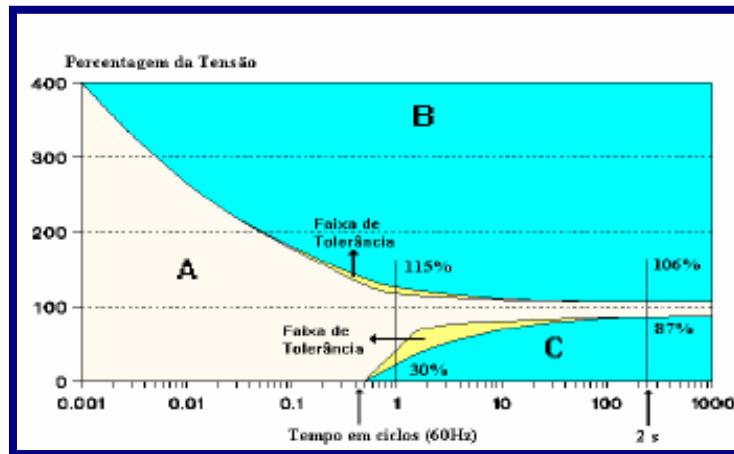


Figura 2.10. Curva de tolerância CBEMA [6].

A Figura 2.10 mostra três regiões distintas de operação, onde estão associadas às letras A, B, e C, que representam:

- Região A - região de imunidade;
- Região B - região de susceptibilidade, com possibilidade de ruptura da isolação dos equipamentos (perda de *hardware*), devido à ocorrência de sobretensões transitórias e elevações de tensão;
- Região C - região de sensibilidade, com possibilidade de parada de operação dos equipamentos, em virtude da ocorrência de afundamentos de tensão, juntamente com as interrupções momentâneas. No contexto deste trabalho, esta é a região de interesse.

Recentemente a curva CBEMA foi modificada para caracterizar melhor a sensibilidade dos computadores e demais equipamentos, a fim de acomodar mais adequadamente a diversidade dos modernos dispositivos eletrônicos. Esta curva é a ITIC (*Information Technology Industry Council*), apresentada na Figura 2.11. As regiões A, B e C são classificadas segundo os mesmos princípios da curva CBEMA.

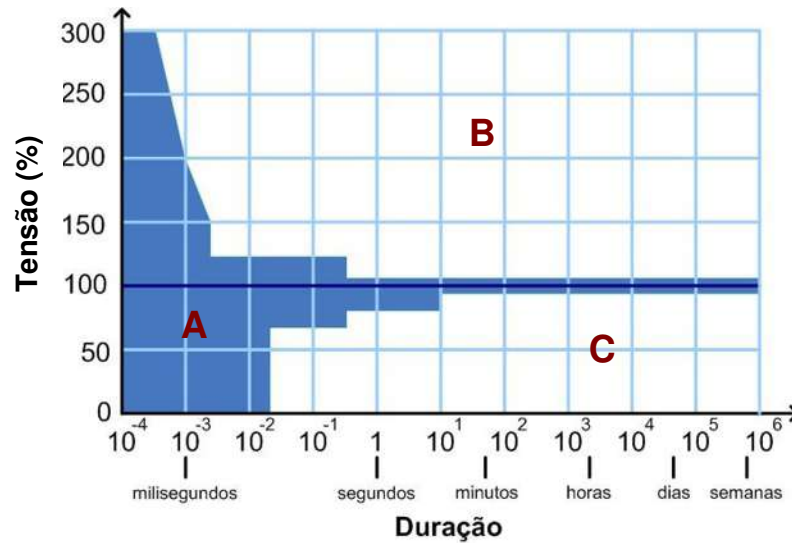


Figura 2.11. Curva de tolerância ITIC

Estudos recentes, citados no trabalho de Leborgne [6], ratificam que os microcomputadores (PCs), assim como outros equipamentos controlados por microprocessadores, apresentam um alto grau de sensibilidade frente aos afundamentos de tensão. Estas pesquisas relatam como principais falhas as perdas de dados e a diminuição do desempenho ou performance do sistema, provocando a necessidade de “*re-start*” do processo. Tal impacto é análogo ao que acontece quando os microcomputadores devem ser reiniciados após a ocorrência de uma interrupção.

Na prática, o efeito de um afundamento de tensão severo equivale ao efeito de uma interrupção.

Neste estudo, foram testados somente microcomputadores, mas os resultados podem ser generalizados para CLPs e outros dispositivos controlados por microprocessadores. No total foram testados sete PCs de diversos fornecedores, fabricados entre 1996 e 2002. Todos os PCs possuíam um *hardware* básico: disco rígido, *CD-ROM drive*, placa de rede, etc. As fontes dos PCs foram ligadas à fonte geradora de distúrbios, sendo que foi considerado estado de falha do PC quando ocorria reinicialização do equipamento como consequência do distúrbio.

A Figura 2.12 mostra as curvas de sensibilidade obtidas para os sete PCs juntamente com a curva de referência ITIC. Somente um dos PCs possui tolerância inferior à recomendada pela curva ITIC. Os demais PCs apresentam tolerância superior à curva ITIC e são imunes a afundamentos cuja duração é menor do que 100ms. A maioria dos PCs tolera afundamentos de intensidade até 0,60 p.u. A partir deste estudo, pode-se concluir que não há nenhuma correlação entre o ano de fabricação dos PCs com a sensibilidade a afundamentos de tensão.

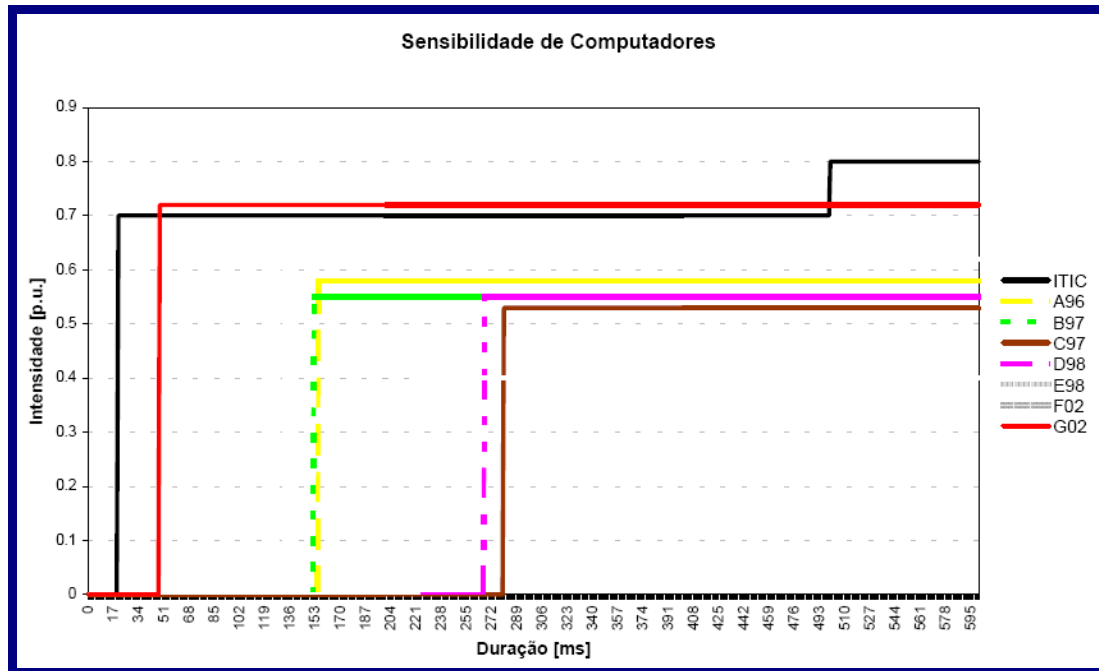


Figura 2.12. Curva de sensibilidade para os computadores analisados [6].

2.5.3 – Efeitos sobre os equipamentos médicos hospitalares

Estudos realizados, citados no trabalho de Brasil [12], em um sistema elétrico representativo da região norte do país (Brasil), mostram resultados de simulações computacionais objetivando a verificação dos impactos dos afundamentos de tensão nos equipamentos médicos de um hospital regional conectado a um alimentador específico da rede. A Figura 2.13 mostra o sistema elétrico utilizado no estudo. A rede foi dividida em três áreas claramente propostas. A principal geração é conectada à barra 01 e a geração distribuída é conectada às barras 20,21 e 22, na área dois.

Diversas simulações foram realizadas considerando a ocorrência de diferentes tipos de faltas nas linhas de transmissão do sistema, verificando os impactos causados por estas na barra de interesse, ou seja, onde está conectado o respectivo hospital regional. As ocorrências destas faltas resultaram em uma série de afundamentos de tensão, os quais tiveram seus impactos analisados através da curva de sensibilidade IEC 61000 4-11.

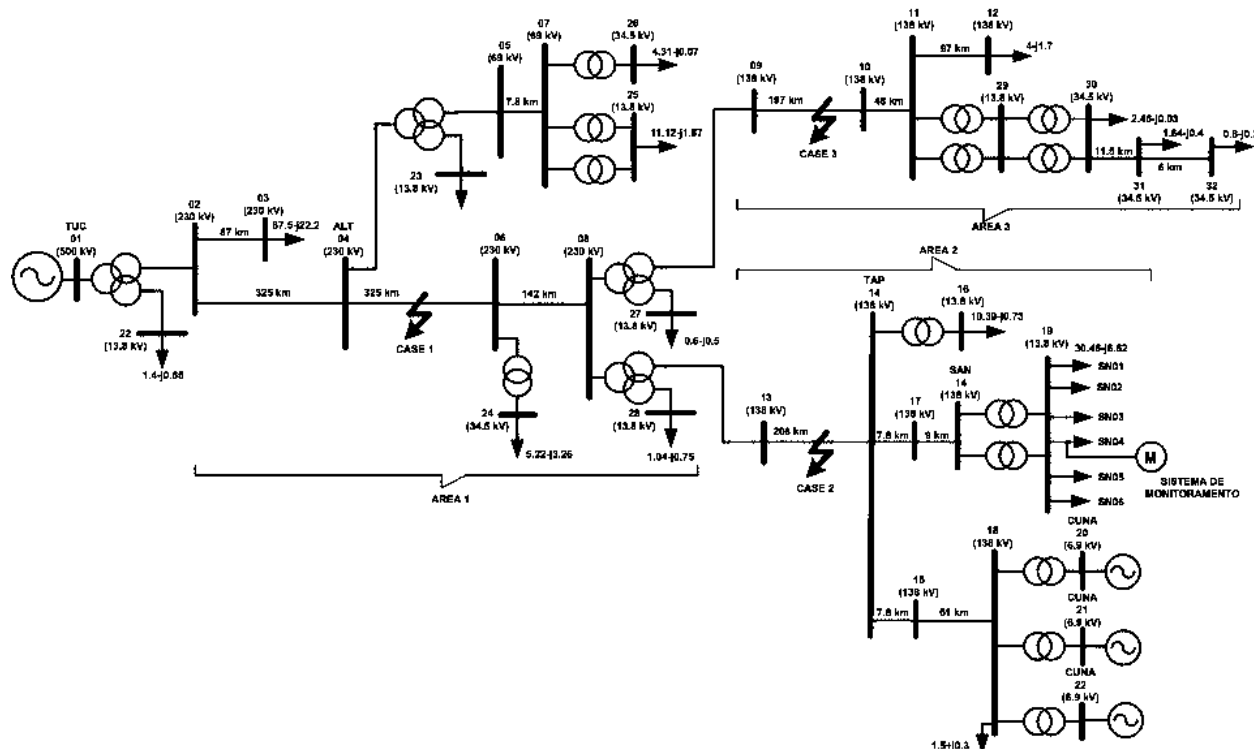


Figura 2.13. Sistema Elétrico utilizado no Estudo de Caso [12].

A norma IEC 61000 4-11 [13] define níveis de interrupções de curta duração e afundamentos de tensão que os equipamentos médicos devem suportar antes de parar de funcionar ou passar a funcionar incorretamente. Esses níveis são apresentados na Tabela 2.2.

Tabela 2.2. Níveis de Suportabilidade dos Equipamentos Médicos segundo a Norma IEC 61000 4-11.

<i>Níveis de Afundamento de Tensão</i>	
Valor do Afundamento (%)	Duração (ciclos)
5	0,5
40	5
70	25

A Figura 2.14 apresenta uma comparação entre a curva ITIC e a norma IEC 61000 4-11, a qual define a sensibilidade dos equipamentos médicos. Percebe-se que esta norma apresenta uma curva de sensibilidade menos exigente que a ITIC, o que possibilita a ocorrência de afundamentos de tensão pouco mais severos para esta classe de equipamentos. Mesmo assim, estes equipamentos não suportariam os níveis de afundamentos de tensão provocados pelas faltas no sistema elétrico analisado.

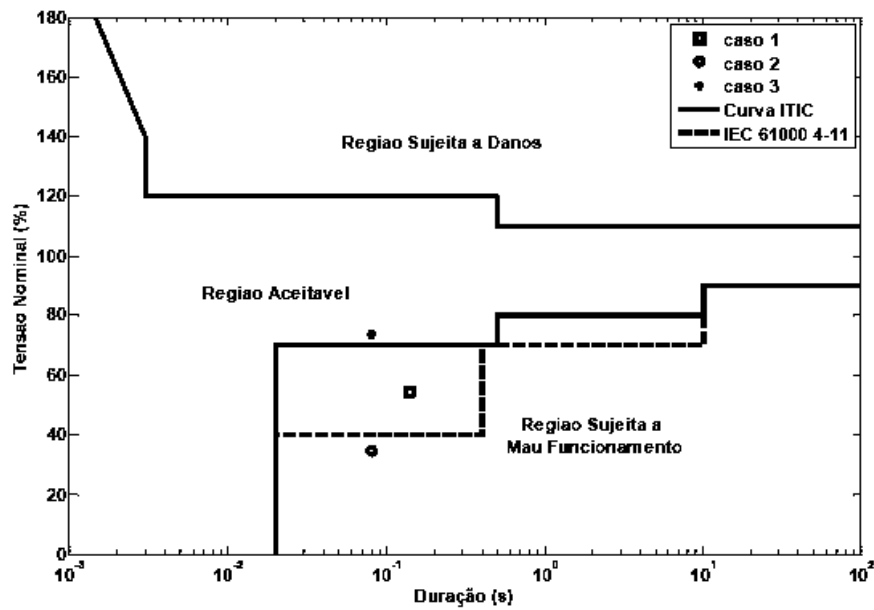


Figura 2.14. Comparação entre a curva ITIC e a norma IEC 61000 4-11 [12].

A Figura 2.15 apresenta a curva IEC 61000 4-11 e todos os casos de afundamento de tensão registrados na barra monitorada, obtidos por meio de simulações computacionais, devido à ocorrência de diferentes tipos de curtos-circuitos ao longo do sistema.

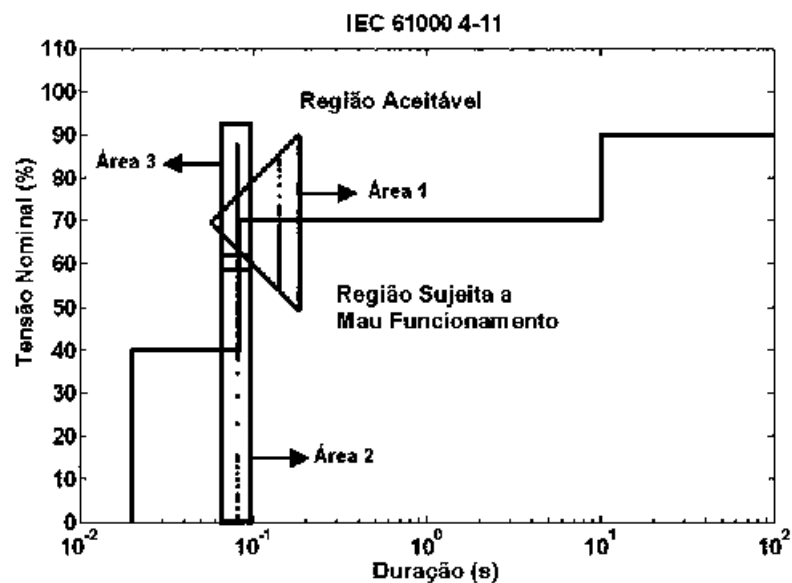


Figura 2.15. Avaliação de todos os possíveis afundamentos segundo a norma IEC 61000 4-11 [12].

De acordo com os resultados obtidos, apenas as faltas que ocorrem na área 3 estão dentro das exigências da norma IEC 61000 4-11 e da curva ITIC, não ocasionando má operação dos equipamentos. Já os defeitos que ocorrem nas áreas 1 e 2, podem levar os equipamentos a operar de forma irregular, ou ainda, ocasionar desligamentos e paradas de operação, implicando em perdas incomensuráveis para os pacientes e usuários destes recursos hospitalares.

2.5.4 – Efeitos sobre os acionamentos de velocidade variável

A sensibilidade dos acionamentos de velocidade variável (AVVs), assim como todos os demais equipamentos eletroeletrônicos, pode ser caracterizada por uma região dentro do plano tensão versus tempo, conforme mostra a Figura 2.16 [6].

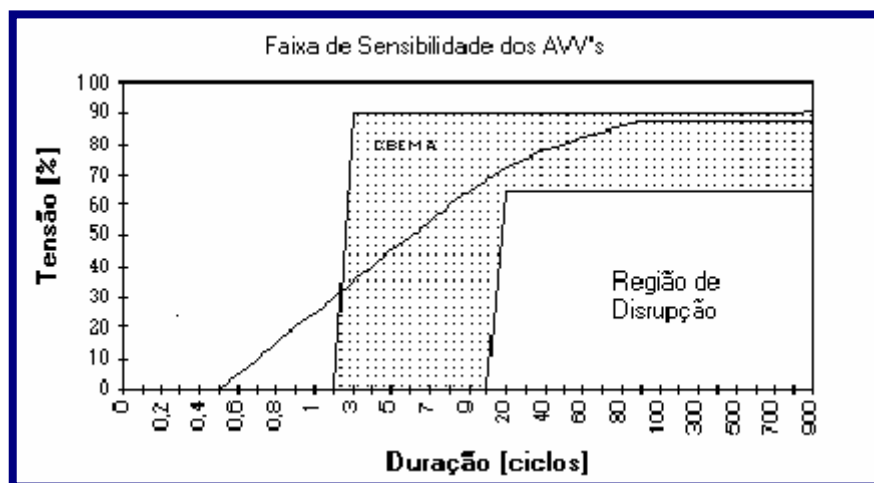


Figura 2.16. Sensibilidade dos Acionamentos de Velocidade Variável [6].

A região denominada de interrupção é onde o equipamento certamente irá falhar independentemente do modelo ou fabricante. A área sombreada representa a região de incerteza, em que o equipamento poderá falhar ou não. Finalmente, a região à esquerda e acima da área sombreada é considerada como sendo uma região normal de operação, também denominada de imunidade. Nesta última região, os equipamentos não apresentam sensibilidade a afundamentos de tensão. Vale ressaltar que é difícil estabelecer um padrão de comportamento para os equipamentos eletroeletrônicos devido à diversidade de modelos e fabricantes.

Contudo, a título de informação, a Tabela 2.3 apresenta as faixas de sensibilidade dos principais equipamentos utilizados em ambientes industriais [6].

Tabela 2.3. Região de sensibilidade dos equipamentos eletroeletrônicos [6]

Tipo de Equipamento	Duração (ms)	Intensidade (p.u.)
<i>PLCs – Controladores Lógicos Programáveis</i>	616	0,45 a 0,75
<i>AVVs – 5 HP (PWM)</i>	83	0,6 a 0,8
<i>Relés Auxiliares</i>	33	0,6 a 0,78
<i>Contatores</i>	83	0,4 a 0,5

Um fato a ser observado nos acionamentos de velocidade variável é que geralmente os acionamentos de corrente contínua (CC) são mais sensíveis a afundamentos de tensão que os acionamentos de corrente alternada (CA). Isto ocorre devido aos seguintes fatores:

- Os acionamentos CC são normalmente desprovidos de dispositivos de armazenamento de energia (capacitor no lado CC);
- Os sistemas de comando bloqueiam o sistema de disparo da ponte controlada devido ao desequilíbrio e assimetria detectados nos fasores da tensão.

Já o impacto dos afundamentos de tensão sobre acionamentos de corrente alternada pode manifestar-se de duas maneiras, ambas resultando em parada do acionamento [6]:

- Primeira situação: quando o capacitor no barramento CC não consegue manter a tensão mínima nos terminais do inversor durante o período de permanência do afundamento de tensão;
- Segunda, quando é violada a capacidade de operação do circuito eletrônico de controle, em função dos níveis reduzidos de tensão.

Estudos realizados em AVV's de corrente alternada que utilizam sistema de controle do tipo PWM-VSI mostram o efeito de diversos afundamentos de tensão no funcionamento do conversor [4]. Tal pesquisa consistiu em submeter os acionamentos a diversos tipos de afundamentos equilibrados e desequilibrados. Estas experiências mostraram que os afundamentos trifásicos são os mais severos, enquanto que os afundamentos com a mesma intensidade e duração que os supracitados, mas devido às faltas monofásicas ou bifásicas, não apresentam o mesmo grau de severidade.

Além disso, esses mesmos estudos permitiram avaliar a tolerância do conversor, em relação aos afundamentos mais severos, expressa em curva de intensidade do afundamento *versus* tempo de duração, para situações-limite de carregamento do motor. A Figura 2.17 mostra a comparação da curva ITIC com a curva de tolerância do conversor (*curva X em vermelho*) levantada experimentalmente.

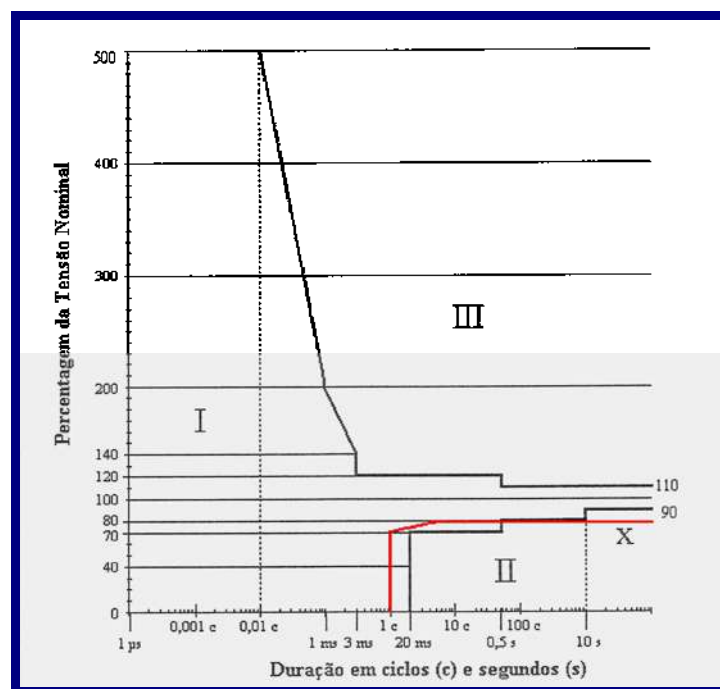


Figura 2.17. Curva "ITIC" para equipamentos da tecnologia de informação e curva de tolerância do conversor comercial sob ensaio [4].

Através da comparação entre a curva de suportabilidade obtida experimentalmente e a curva ITIC, constata-se uma diferença entre as duas. Sendo assim, pode-se concluir que curvas genéricas devem ser utilizadas apenas como referência e não como verdade absoluta em termos de suportabilidade de todo e qualquer tipo de equipamento eletroeletrônico.

2.6 – Dados Estatísticos de Ocorrência de Afundamentos de Tensão e os Prejuízos Financeiros para as Empresas Submetidas a este Distúrbio

Este item tem a proposta de apresentar os resultados de alguns estudos realizados no Brasil e no exterior, objetivando a verificação da estimativa de ocorrências do fenômeno afundamento de tensão, bem como seus impactos econômicos prejudiciais, principalmente, para os consumidores industriais.

Sabin, Grebe e Sundaram [14] efetuaram medições em um sistema de distribuição nos Estados Unidos durante dois anos. De posse dos dados registrados, foram elaborados 2 (dois) gráficos para análise dos seguintes distúrbios registrados:

- ❑ Quantidade média de eventos mensais (“voltage sag” e interrupção) e sua frequência acumulativa de ocorrências, ambos em função da magnitude da tensão (*média calculada a partir do total de eventos registrados no período de dois anos, podendo apresentar valores mensais menores que um*);
- ❑ Quantidade de eventos (“voltage sag” e interrupção) em função de cada mês e durante todo o período de medição.

A Figura 2.18 mostra a quantidade média de eventos citados no primeiro tópico.

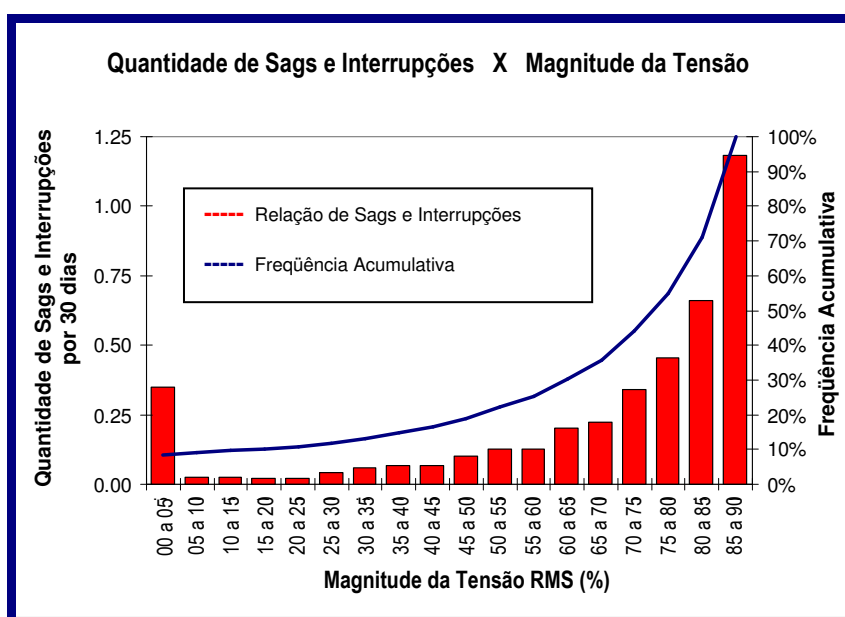


Figura 2.18. Quantidade de eventos mensais em função da magnitude da tensão

Na Figura 2.18, percebe-se uma média de 1,18 incidentes em que a mínima tensão durante o período de 1 minuto foi entre 85% e 90% da tensão nominal, e 0,38 incidentes de interrupção, ou seja, para valores de tensão abaixo de 10%, ou, 0,1pu. Conclui-se também que 70% dos distúrbios apresentaram magnitude inferior a 0,85 pu. Todos os eventos relacionados no gráfico, foram os que apresentaram tensão abaixo de 90% durante um período maior que 60 segundos.

Já a Figura 2.19, mostra a quantidade de eventos citados no segundo tópico, durante todo o período de medição.

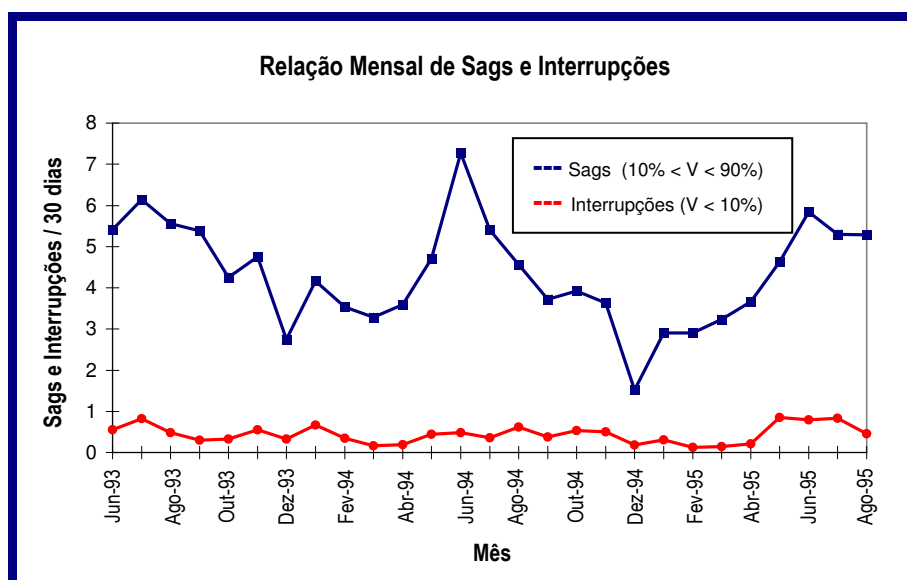


Figura 2.19. Quantidade mensal de eventos durante o período de medição

Através da Figura 2.19, pode-se visualizar, claramente, uma intensidade maior de ocorrências do fenômeno “voltage sag” durante o período de verão nos Estados Unidos, ou seja, nos meses de Junho, Julho e Agosto.

A Tabela 2.4 mostra os resultados desse mesmo estudo, no entanto, separados por quantidades de ocorrências de afundamentos e interrupções em subestações (“substations”) e no sistema de distribuição (“feeders”) durante um ano.

Tabela 2.4. Quantidade de eventos ocorridos durante 365 dias

MÉDIA ANUAL	SUBESTAÇÕES	SISTEMA DE DISTRIBUIÇÃO	MÉDIA GERAL
Interrupções v<10%	3,65	5,08	4,58
Sags 10%<V<90%	43,60	46,22	45,31
Sags e Interrupções	47,25	51,30	49,90

Outro estudo foi realizado nos Estados Unidos em um período de 27 meses (1993 a 1995), com a utilização de 300 registradores instalados em diferentes regiões do país. Dos 6 milhões de eventos relacionados à má qualidade de energia e coletados pelos respectivos instrumentos, 92% foram os classificados como afundamentos de tensão [15]. Tal constatação reforça a afirmação de que estes distúrbios são os que mais se fazem presentes na operação dos sistemas elétricos em geral.

Um estudo de caso realizado em uma empresa do setor moveleiro [5], a qual tem sofrido problemas relacionados à má qualidade de energia elétrica desde 2005, apresenta os resultados de registros coletados em um período de 14 dias. As medições foram realizadas a partir de dois analisadores de qualidade de energia: Plataforma de Potência DRANETZ PP4300 e EMBRASUL RE6000, conectados à alta e à baixa tensão respectivamente. O ponto de alimentação para realização do monitoramento foi escolhido com base na análise das cargas que mais foram prejudicadas pela ocorrência dos afundamentos de tensão. As cargas conectadas ao ponto escolhido consistem em um conjunto de máquinas que possuem microcontroladores e inversores de frequência.

Os resultados obtidos nas medições mostram a ocorrência de afundamentos de tensão em grandes quantidades e com amplitudes significativas, além de relatarem interrupções no fornecimento de energia elétrica durante curtos períodos de tempo, porém suficientes para ocasionar paradas nos processos produtivos da empresa.

De acordo com a Figura 2.20, após a ocorrência do distúrbio, as correntes das cargas voltam a crescer, indicando um novo acionamento das máquinas, o que leva aproximadamente 20 minutos até retornar ao valor nominal. Desta forma, percebe-se que um pequeno distúrbio provoca a parada do processo produtivo, gerando assim, grandes prejuízos econômicos para a empresa.

No final dos 14 dias de medição, constatou-se a ocorrência de 42 eventos distribuídos nas três fases, no lado referido à alta tensão, conforme mostra a Tabela 2.5. Dentre os eventos constatados, 2 (dois) foram relativos às sobretensões temporárias nas fases B e C, 15 (quinze) foram os classificados como interrupções no fornecimento de energia elétrica e os demais, 25 (vinte e cinco), foram os afundamentos de tensão.

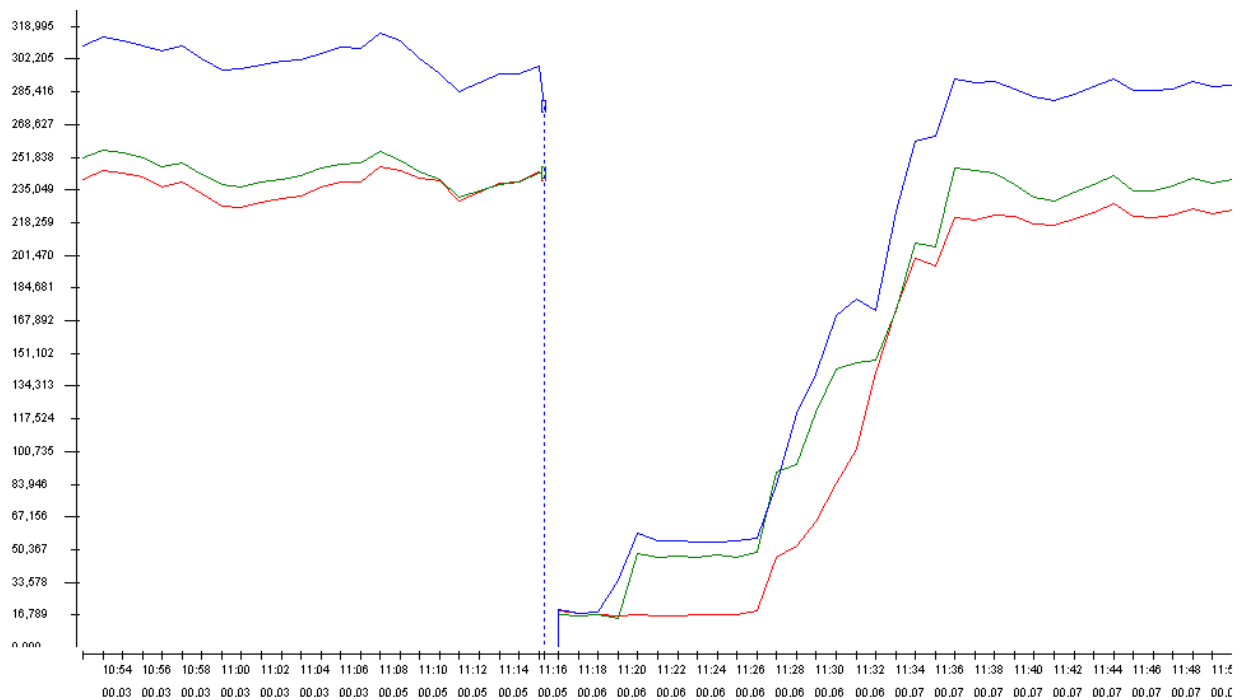


Figura 2.20. Diminuição da corrente na baixa tensão devido ao afundamento de tensão, indicando parada do processo produtivo na indústria [5].

Tabela 2.5. Quantidade e classificação dos eventos durante o período de medição [5].

Classificação dos Eventos Ocorridos Durante as Medições na Alta Tensão Conforme a IEEE 1159			
Classificação dos Eventos	Eventos por Fase		
	A	B	C
Afundamento			
Instantâneo	2	6	7
Momentâneo	1	0	0
Temporário	4	3	2
Elevação			
Temporária	0	1	1
Interrupção			
Instantânea	0	0	1
Momentânea	0	1	1
Temporária	4	2	2
Longa Duração	1	2	1
Total Eventos/Fase	12	15	15
Total Eventos			42

Conforme medições realizadas no lado referido à baixa tensão, constatou-se a ocorrência de 43 (quarenta e três) afundamentos de tensão e 5 (cinco) interrupções, sendo que pelo menos um destes afundamentos provocou algum tipo de parada em processos produtivos da empresa ou falhas na operação de algumas máquinas.

Sendo assim, a grande ocorrência de afundamentos de tensão registrados pelas medições comprovam os problemas de paradas de produção e prejuízos econômicos vivenciados pela empresa estudada.

Outro trabalho desenvolvido em uma indústria do setor de laticínios [16], a qual pela característica de seu processo e produto envolvido mostrou-se prejudicada pelos distúrbios de afundamento de tensão, apresenta os resultados da simulação realizada pelo software SCEAT “Sistema de Cálculo Estocástico de Afundamento de Tensão”, demonstrados na Tabela 2.6, objetivando a verificação da estimativa de ocorrências anuais, na barra do consumidor, de afundamentos classificados nas faixas de tensão e tempo de duração.

Este trabalho também apresenta o número estimativo médio de **interrupções**, definido como a soma dos números médios de ocorrência de afundamento para todas as faixas compreendidas abaixo da curva de sensibilidade dos equipamentos.

Tabela 2.6. Média de ocorrência (afundamentos) por ano para uma amostra de 120 sorteios (120 anos) – Monitoração barra do consumidor – [16].

V (pu)	200 (ms)	300 (ms)	700 (ms)	800 (ms)
0,9	13,88	0,24	19,36	0,76
0,8	21,34	0	14,30	0
0,7	6,61	0	9,28	0
0,6	5,44	0	3,60	0
0,5	2,61	0	1,10	0
0,4	1,37	0	1,36	0
0,3	0,47	0	0,23	0
0,2	0	0	0,05	0
0,1	0	0	0	0
0,0	0	0,21	0	0,79

Para definição dessa estimativa de interrupções, foram cruzados os dados da Tabela 2.6 (média de afundamentos anuais) com a estimativa da faixa de sensibilidade dos equipamentos utilizados no processo de produção, apresentada na Tabela 2.7. O cruzamento desses dados deu resultado à curva estimativa da sensibilidade equivalente do consumidor, conforme mostra a Figura 2.21, subsidiando desta forma, a

definição do número estimativo médio de interrupções por ocorrência de afundamentos no ano, ou seja, 30,71 eventos/ano.

Tabela 2.7. Estimativa da faixa de sensibilidade dos equipamentos do processo – [16].

EQUIPAMENTO	Duração (ms)	Intensidade (pu)
Esterilização	~600	0,90
Envase	~700	0,80
Empacotamento	~800	0,70

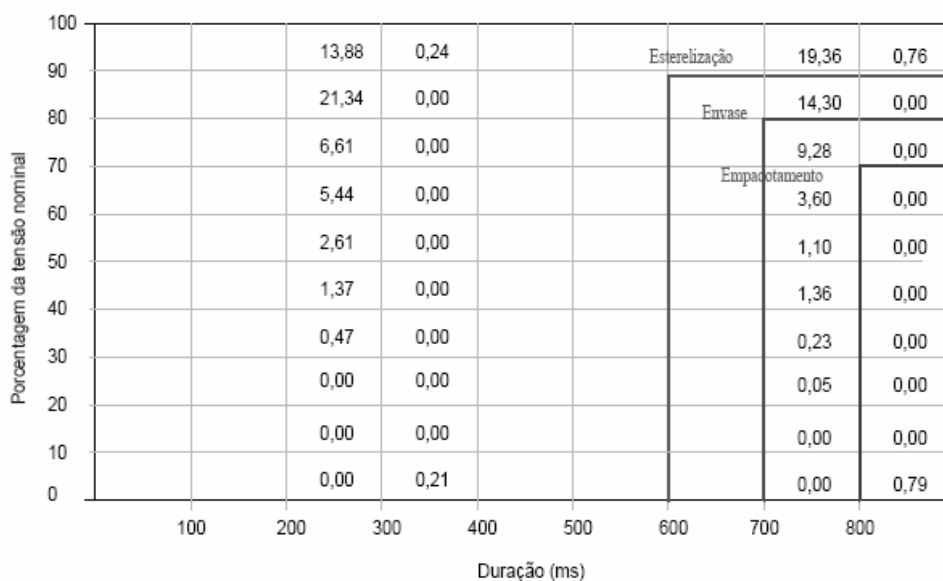


Figura 2.21. Curva estimativa da sensibilidade equivalente do consumidor [16].

Para a empresa estudada, esta quantidade de eventos acarreta uma perda financeira equivalente a R\$18.600,00. Este valor representa o prejuízo anual desta indústria de Laticínios com os afundamentos de tensão.

Outro estudo de caso [17], desenvolvido em uma empresa multinacional da área têxtil, mostra a melhoria de seus indicadores de desempenho, após intervenções realizadas pelos técnicos nos equipamentos eletroeletrônicos, que constituíam um conjunto de cargas críticas para o processo industrial. Tais intervenções tiveram como objetivo o aumento da suportabilidade dos equipamentos frente aos afundamentos de tensão.

A Tabela 2.8 e as Figuras 2.22 e 2.23 mostram respectivamente, o aumento da produção e a diminuição do consumo de energia elétrica na empresa, representando uma melhoria de sua performance e um aumento de 10,7% em sua eficiência após a realização das intervenções.

Tabela 2.8. Quantidade de Energia Economizada – [17].

	Mês de ref.	6 meses depois
Consumo de energia	6.062.030 kWh	5.876.673 kWh
Volume de produção bruta	2.186,86 ton	2.333,42 ton
Volume de produção líquida	2.123,48 ton	2.305,64 ton
Volume de refugo gerado	63,38 ton	27,78 ton

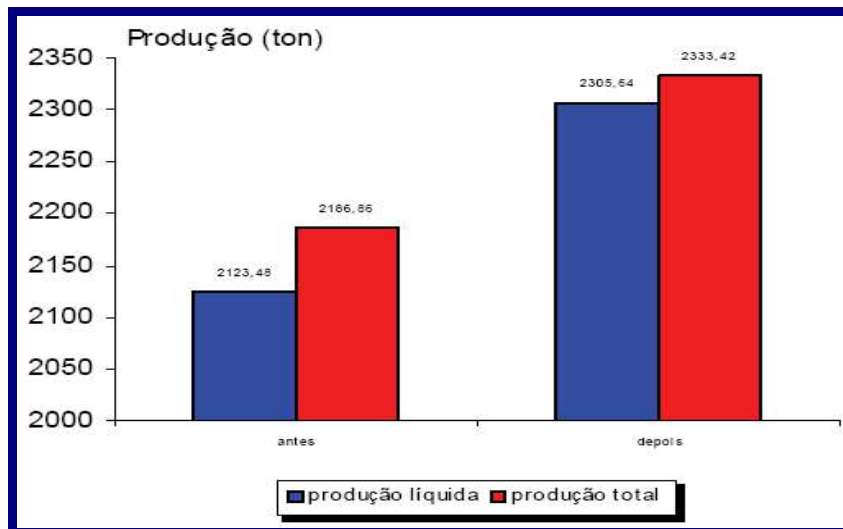


Figura 2.22. Produção (toneladas) antes e depois da intervenção [17].

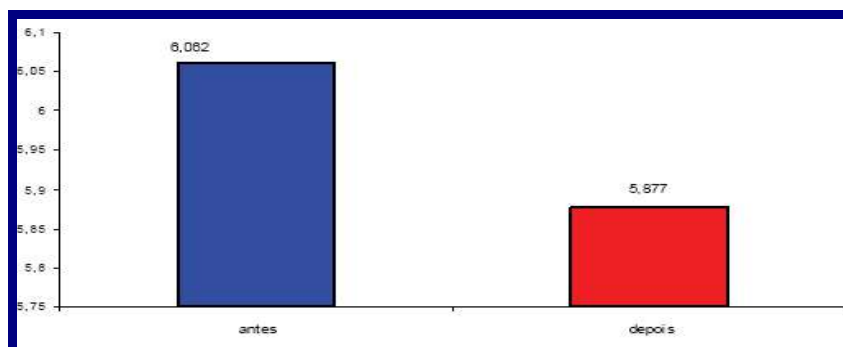


Figura 2.23. Redução do consumo de energia elétrica no período analisado – MWh [17].

A partir da Tabela 2.8, percebe-se que houve **redução de 43,83%** no volume de perdas, as quais representavam **35,6 toneladas de refugos** decorrentes do impacto dos afundamentos de tensão. Tal redução, oriunda das intervenções dos técnicos nos equipamentos eletroeletrônicos instalados na linha de produção, acarretou em um lucro adicional de **US\$ 230.000,00** para a empresa analisada.

Diante destes resultados, pode-se justificar a importância dos estudos direcionados à mitigação dos efeitos dos afundamentos de tensão nos equipamentos eletroeletrônicos e, conseqüentemente, nos respectivos processos produtivos das indústrias.

2.7 – Considerações Finais

Neste capítulo, foi realizada uma breve abordagem do fenômeno afundamento de tensão, objetivando ressaltar a importância da proposta deste trabalho. Não houve preocupação em maior aprofundamento no assunto, uma vez que já existem vários estudos a respeito deste evento. Sendo assim, foram apresentadas algumas definições, classificações, origens e impactos deste fenômeno nos sistemas eletroeletrônicos industriais, além de dados estatísticos relacionados à quantidade de ocorrências e conseqüentes prejuízos financeiros ocasionados por estes distúrbios.

Levando tudo isto em consideração, este trabalho visa investigar uma alternativa para minimização das paradas dos equipamentos eletroeletrônicos através do aumento de sua suportabilidade em relação aos afundamentos de tensão. Sabe-se que a maioria dos equipamentos eletroeletrônicos possui circuitos retificadores convencionais como estágio de entrada, os quais são vulneráveis diante destes eventos. Além disso, esses retificadores apresentam baixo fator de potência durante a operação sob condições normais da rede de alimentação. Sendo assim, como contribuição para melhoria do estágio de entrada destes equipamentos, este trabalho utilizará o conversor boost operando como retificador de alto fator de potência onde, para este conversor, será implementada uma nova proposta de controle visando a melhoria de sua suportabilidade diante dos afundamentos de tensão.

No próximo capítulo, será realizado um estudo dos conversores boost e de suas estratégias de controle para operação como retificador de alto fator de potência, iniciando a partir deste ponto, o direcionamento para a proposta de solução dos problemas apresentados nos capítulos 1 (um) e 2 (dois) desta dissertação.

CAPÍTULO III

CONVERSOR BOOST E SUA APLICAÇÃO EM PFC "POWER FACTOR CORRECTION"

3.1 - Considerações Iniciais

Os circuitos retificadores normalmente utilizados como estágio de entrada dos equipamentos eletroeletrônicos, como por exemplo, dos conversores de frequência, apresentam baixo fator de potência e elevada distorção harmônica na forma de onda da corrente de entrada durante o período de operação.

Além disso, percebe-se a alta vulnerabilidade desses equipamentos frente ao fenômeno afundamento de tensão ("voltage sag"), onde estes podem vir a desligar em função da atuação de sua proteção ("trip"), ou ainda, podem ter, dependendo da suportabilidade dos semicondutores, seus diodos comprometidos quando a tensão de entrada retorna ao valor nominal e impõe a circulação de elevados picos de corrente através destes [3].

Para que se atinja o objetivo deste trabalho, primeiramente será estudada uma solução para correção do baixo fator de potência. Tal solução será conduzida através da imposição de uma corrente de entrada próxima à senoidal, resultando assim, na redução de sua distorção harmônica e, conseqüentemente, na elevação do fator de potência na entrada destes retificadores. Para tanto, será utilizado o conversor boost operando como Retificador de Alto Fator de Potência. Considerando que este conversor já é uma alternativa consolidada em Eletrônica de Potência, a proposta deste trabalho consiste na ***modificação da estratégia de controle deste conversor PFC convencional, objetivando o aumento de sua suportabilidade diante dos afundamentos de tensão.***

Neste capítulo, será feita uma abordagem do princípio de funcionamento do conversor boost, dos problemas ocasionados pela operação dos circuitos retificadores convencionais, da aplicação do conversor boost em PFC, além de também apresentar o circuito integrado UC3854, uma das opções de controle para o conversor boost

nessas aplicações e que foi adotado para a implementação do protótipo utilizado nos ensaios experimentais deste trabalho.

3.2 - Princípio de operação do Conversor Boost

O Conversor Boost, ou conversor "*step-up*", é um dos circuitos eletrônicos que compõem as topologias básicas de fontes chaveadas. A estrutura topológica desse conversor realiza a função de, a partir de uma fonte de tensão fixa na entrada, fornecer uma tensão de valor maior na saída. Este circuito possui um capacitor de saída com o objetivo de filtrar a frequência de chaveamento, resultando numa tensão contínua neste ponto [18].

A Figura 3.1 mostra o diagrama do Conversor Boost. Quando o transistor T está saturado, ou seja, está operando como uma chave fechada, a tensão de entrada E é aplicada no indutor L. Neste momento, o diodo D está com seu terminal de anodo conectado ao terra através do transistor T e, por este motivo, a tensão nos terminais do diodo torna-se igual a $-V_0$, permanecendo, desta forma, inversamente polarizado. No instante em que o transistor T passa da região de operação saturado para cortado, ou seja, passa a operar como uma chave aberta, a energia armazenada no Indutor L é transferida ao capacitor C_0 e, conseqüentemente, à carga que está conectada na saída do conversor.

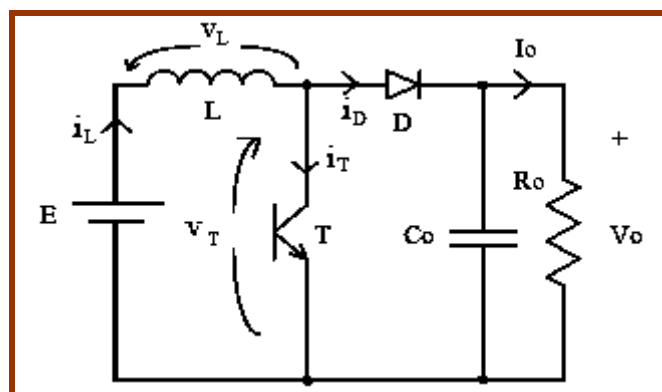


Figura 3.1. Conversor elevador de Tensão – Boost [18].

Analisando a topologia do circuito apresentado na Figura 3.1, percebe-se que, nos momentos em que o transistor T está **cortado**, a corrente de saída do conversor I_0 é igual à corrente que circula pelo diodo I_D menos a que circula pelo capacitor C_0 .

Quando o transistor T está **saturado**, a corrente I_o é igual à corrente fornecida pelo capacitor C_o .

A corrente de entrada I_i é a mesma corrente que circula pelo indutor I_L . Esta pode ser descontínua ou contínua. No modo de condução contínua (MCC), a corrente I_L não apresenta valores instantâneos iguais a zero durante o período de operação do circuito. Normalmente, prefere-se operar no modo de condução contínua devido a haver, neste caso, uma relação bem definida entre a razão cíclica (“*duty cycle*” = δ) e a tensão média de saída V_o [18].

A Figura 3.2 mostra as formas de onda típicas dos modos de operação do Conversor Boost.

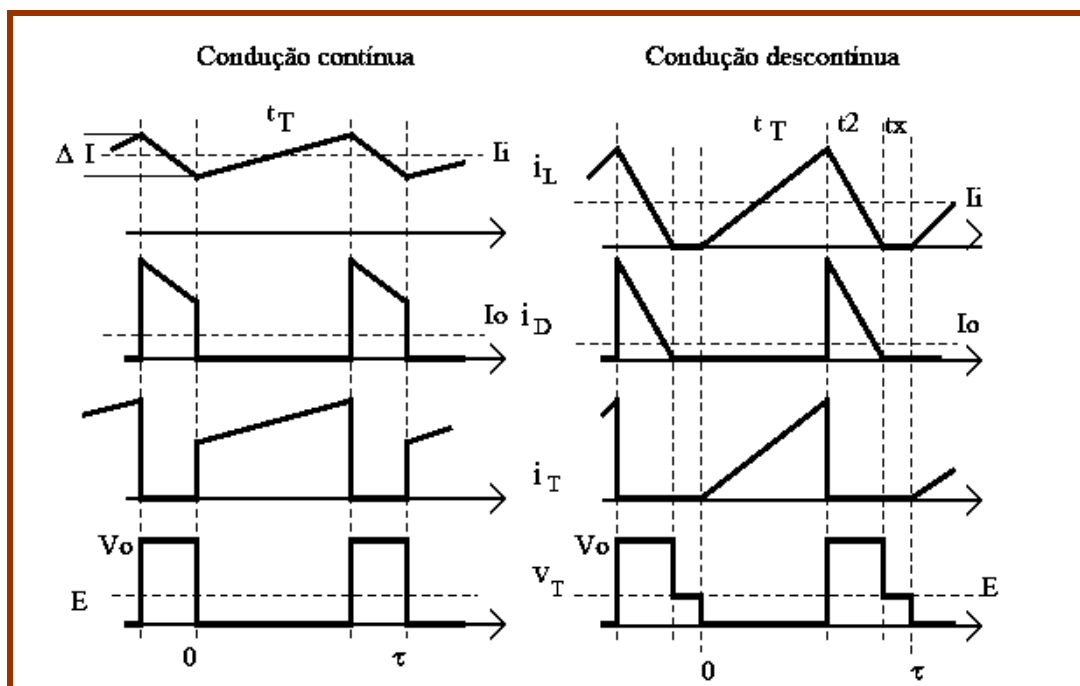


Figura 3.2. Formas de onda típicas do Conversor Elevador de Tensão – Boost [18].

As grandezas demonstradas no gráfico são:

E → Tensão de entrada

I_i → Corrente de entrada do conversor

I_L → Corrente no indutor L

I_T → Corrente no transistor T

I_D → Corrente no diodo D

I_o → Corrente de saída

- V_L → Tensão no indutor L
- V_T → Tensão no transistor T
- V_o → Tensão de saída.
- t_T → Tempo de condução do transistor
- t_x → Tempo em que a corrente no indutor é igual a zero
- t_2 → Tempo de condução do diodo D
- τ → Período da frequência de operação da chave (transistor).

3.2.1- Equações básicas do conversor boost

Para que se defina a relação entre a tensão de entrada e a tensão de saída do conversor boost, faz-se necessário uma análise quantitativa para os dois modos de condução, sendo eles, os modos de condução contínua (MCC) e de condução descontínua (MCD).

3.2.1.1- Modo de condução contínua (MCC)

A obtenção da relação entre as tensões de entrada e saída pode ser feita a partir do comportamento do indutor, o qual primeiramente **armazena** a energia suprida pela entrada e, em seguida, **transfere** para a saída do conversor. Sabe-se que a tensão média sobre uma indutância, em regime, é nula, conforme mostra a Figura 3.3. Como a tensão média no indutor é nula, é permitido igualar os valores desta tensão em ambos os momentos, ou seja, quando o transistor está saturado e quando o transistor está cortado. Este conceito está demonstrado na equação 3.1

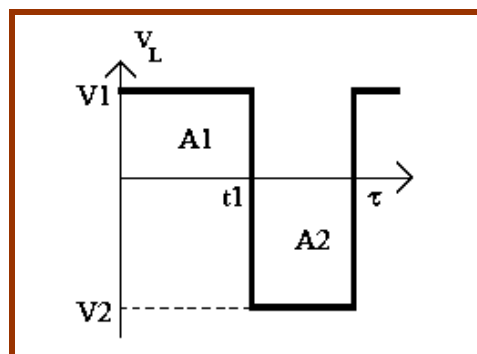


Figura 3.3. Formas de onda da tensão sobre uma indutância em regime [18].

$$A_1 = A_2 \Rightarrow V_I \cdot t_1 = V_2 \cdot (\tau - t_1) \quad (3.1)$$

Ao analisar o circuito e as formas de onda do modo de condução contínua (MCC), podemos fazer as seguintes definições:

- Quando o transistor T conduz, a tensão no indutor V_L é igual à tensão de entrada E , ou seja, ($V_L = E$) durante o período em que o transistor está saturado T_{on} (t_T de acordo com o gráfico);
- Quando o diodo D conduz, a tensão no indutor V_L é igual à diferença de potencial entre a entrada e a saída do conversor, ou seja, $\{ V_L = - (V_o - E) \}$, durante o período em que o transistor está cortado, T_{off} , ou seja, durante $(\tau - t_T)$.

Sendo assim, pode-se concluir que:

$$\frac{E \cdot t_T}{L} = \frac{(V_o - E) \cdot (\tau - t_T)}{L}$$

$$\delta = \frac{t_T}{\tau} \quad (3.2)$$

$$V_o = \frac{E}{1 - \delta}$$

onde:

V_o → Tensão de saída

E → Tensão de entrada

δ → Ciclo de trabalho, razão cíclica ou “*duty cycle*”.

Segundo Pomílio [18], embora para uma razão cíclica igual a 1 (um) a tensão de saída tenda a ser infinita, na prática, os elementos parasitas e não ideais do circuito, tais como, resistências do indutor e da fonte, impedem o crescimento da tensão acima de certo limite, no qual as perdas nestes elementos passam a ser maiores do que a energia transferida do indutor para a saída do conversor.

3.2.1.2- Modo de condução descontínua (MCD)

Para o modo de condução descontínua (MCD), pode-se fazer a mesma análise, acrescentando a consideração de que neste modo de operação, a corrente instantânea no indutor vai a zero durante o tempo t_x , de acordo com o gráfico da Figura 3.2.

Sendo assim, conclui-se que:

$$V_o = E \cdot \left[\frac{1 - \left(\frac{t_x}{\tau}\right)}{1 - \delta - \left(\frac{t_x}{\tau}\right)} \right] \quad (3.3)$$

onde:

V_o → Tensão de saída

E → Tensão de entrada

δ → Ciclo de trabalho ou “*duty cycle*”.

t_x → Tempo em que a corrente no indutor é igual a zero

O modo de operação contínua ou descontínua do conversor boost está diretamente relacionado com o valor da corrente de saída. A Figura 3.4 mostra a variação da relação V_o/E com a corrente da carga (I_o). Nota-se que a condução descontínua tende a ocorrer para baixos valores dessa corrente de saída I_o , levando à exigência da garantia de um consumo mínimo da carga para que se tenha condução contínua. Percebe-se também, que existe um limite para a corrente da carga I_o , acima do qual a condução é sempre contínua, sendo que, neste caso, a tensão de saída não se altera pelo aumento da corrente na carga.

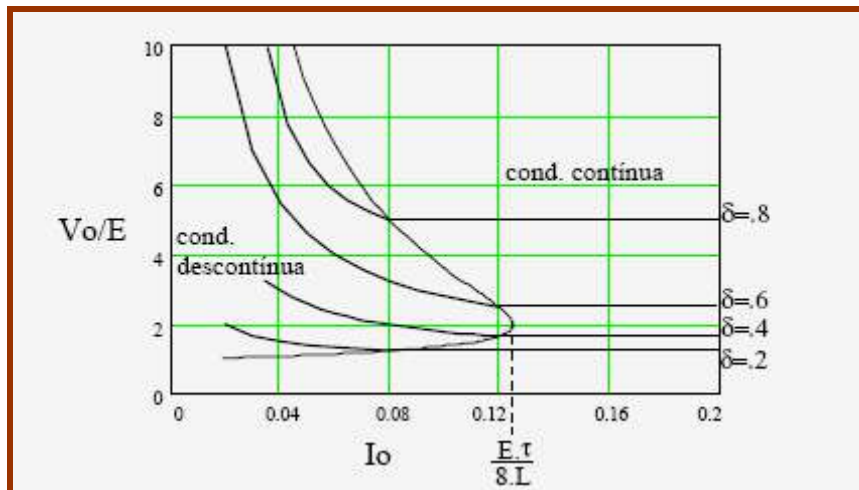


Figura 3.4. Característica de saída do conversor elevador de tensão [18].

3.3 – Conversor Boost como Pré-regulador para Correção do Fator de Potência

3.3.1 - Conceitos e definições

O Fator de Potência é definido como a relação entre a potência ativa e o produto dos valores RMS de tensão e de corrente da entrada, produto este chamado de potência aparente, conforme descrito na expressão 3.4.

$$PF = \frac{\text{potência ativa}}{\text{potência aparente}} = \frac{P}{S} = \frac{\frac{1}{T} \int_0^T v(t) \cdot i(t) \cdot dt}{\sqrt{\frac{1}{T} \int_0^T v(t)^2 dt} \cdot \sqrt{\frac{1}{T} \int_0^T i(t)^2 dt}} \quad (3.4)$$

onde $v(t)$ e $i(t)$ são, respectivamente, a tensão e a corrente de entrada e T é o período de tempo analisado.

As cargas que apresentam baixos valores de fator de potência incrementam a potência aparente, o que implica em elevação da intensidade da corrente drenada da rede. Dessa forma, a potência útil que pode ser solicitada da rede é reduzida pela limitação térmica.

Francisco Canales [19] apresenta, como exemplo, um sistema de alimentação de 120V 15A que é normalmente encontrado nos ambientes de escritórios e residências nos Estados Unidos. Assumindo que o rendimento do equipamento é de 80% e que a corrente de linha é reduzida em 20% para evitar desarme por proteção, a potência útil utilizada, considerando fator de potência unitário (melhor caso possível), pode ser calculada como segue:

$$P_{m\acute{a}x} = 120V \cdot (15A \cdot 0,8) \cdot 0,8 = 1152 W \quad (3.5)$$

Repetindo o cálculo para uma carga com fator de potência de 0,59, a máxima potência útil disponibilizada será:

$$P_{m\acute{a}x} = 120V \cdot (15A \cdot 0,8) \cdot 0,59 \cdot 0,8 = 680 W \quad (3.6)$$

Percebe-se assim, um grande decréscimo na potência útil da carga. O baixo fator de potência pode ser o resultado do deslocamento de fase entre tensão e corrente da carga ou da presença de distorções harmônicas nestas grandezas.

As distorções harmônicas são índices de presença de cargas não lineares no sistema elétrico. Pode-se determinar a Distorção Harmônica Total – *THD* através da expressão 3.7.

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_1} \quad (3.7)$$

onde I_n é a amplitude de corrente das “ n th” componentes harmônicas e I_1 é a amplitude da componente fundamental.

A relação entre Fator de Potência – PF (“Power Factor”) e Distorção Harmônica Total – THD (“Total Harmonics Distortion”) está demonstrada na expressão 3.8.

$$\frac{PF}{DPF} \equiv \sqrt{\frac{1}{1 + THD^2}} \quad (3.8)$$

onde DPF é o Fator de Deslocamento, sendo também conhecido como cosseno de φ .

Quando tensão e corrente de linha são senoidais, φ é o ângulo de deslocamento entre as duas componentes fundamentais.

As distorções harmônicas incrementam o valor eficaz da corrente sem aumentar o valor da potência ativa que está sendo drenada.

Apesar de o fator de potência estar relacionado com o total de distorção harmônica, ele não é uma variável a ser considerada como índice de distorção. É mais conveniente lidar diretamente com os valores de distorção do que lidar com valores de fator de potência. Segundo o exemplo de Philip Todd [20], 3% de distorção harmônica proporciona um fator de potência de 0,999. Com uma distorção harmônica total de corrente igual a 30%, ainda assim teremos um fator de potência de 0,95 aproximadamente. A Figura 3.5 mostra o gráfico da relação entre o fator de potência e a distorção harmônica total da corrente, confirmando o que foi relatado acima.

Através da figura, percebe-se que o fator de potência só é degradado para elevados índices de distorções harmônicas, o que pode ocorrer na presença de cargas com características não lineares.

Sendo assim, pode-se concluir que tanto o deslocamento de fase entre formas de onda da tensão e da corrente na frequência fundamental como as distorções harmônicas na corrente da linha, minimizam a capacidade de fornecimento de potência útil pela rede elétrica de alimentação.

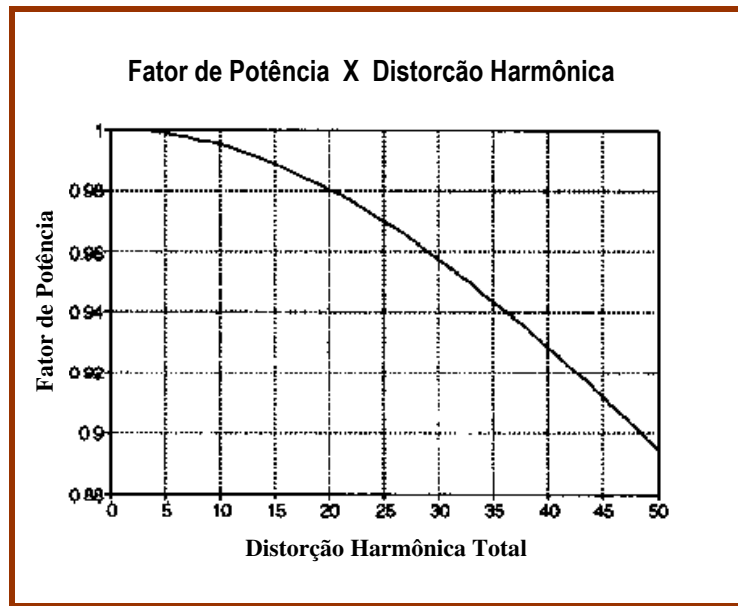


Figura 3.5. Relação entre Fator de Potência e Distorção Harmônica Total

O baixo fator de potência não só incrementa a potência aparente e, conseqüentemente, a corrente de linha, como também incrementa os custos para que se aumente a capacidade de fornecimento em função dessas correntes adicionais. Isto se dá, inicialmente, dentro do próprio equipamento que constitui a carga e se estende para todo o sistema de distribuição e geração de energia elétrica [19].

Onde existem grandes quantidades de cargas com baixo fator de potência, faz-se necessário um aumento da capacidade de fornecimento, o que implicará na requisição de capacidade adicional para a o sistema de distribuição e geração.

Uma primeira aproximação deste custo adicional define que ele é inversamente proporcional ao fator de potência, conforme demonstrado na expressão [19]:

$$\text{Custo da capacidade de potência adicional} = \frac{1}{PF} \quad (3.9)$$

Como resultado, para as cargas do exemplo apresentado anteriormente ($PF = 0,59$), o incremento no custo do “hardware” de alimentação para fornecimento das correntes adicionais seria de aproximadamente 69%. Portanto, conclui-se que estes custos adicionais aumentam com o decréscimo do fator de potência.

Os medidores utilizados nos ambientes residenciais e de escritório registram somente a potência ativa consumida da linha, não penalizando diretamente os consumidores no que diz respeito aos custos relacionados ao consumo de reativos. Já no caso dos grandes consumidores (comércio e indústria), o fator de potência é monitorado pela concessionária de energia elétrica. Se o consumo de reativos exceder o valor de referência ($PF < 0,92$) por um determinado período de tempo, tal fato resultará em tarifação adicional na conta de energia elétrica do consumidor.

De acordo com a Resolução nº456 da ANEEL – Agência Nacional de Energia Elétrica (ANEEL,2000) [21], o faturamento do consumo de energia reativa excedente é calculado conforme a expressão 3.9.

$$FER(p) = \sum_{T=1}^n \left[CA_t \cdot \left(\frac{fr}{ft} - 1 \right) \right] \cdot (TCA(p)) \quad (3.9)$$

onde:

FER(p) = faturamento, por posto horário “p”, correspondente à energia reativa excedente à quantidade permitida pelo fator de potência de referência “fr”, no período de faturamento;

CA_t = fornecimento de energia ativa, verificada por medição apropriada em cada intervalo de 1 (uma) hora “t”, durante o período de faturamento;

fr = fator de potência de referência igual a 0,92;

ft = fator de potência da unidade consumidora, calculado em cada intervalo “t” de 1 (uma) hora, durante o período de faturamento;

TCA(p) = tarifa de energia ativa, aplicável ao fornecimento em cada posto horário “p”.

Sendo assim, para a tarifação do consumo de reativo excedente, a concessionária efetua a medição do **fator de potência** e o define através do **valor médio** calculado nos intervalos de integralização correspondentes a **períodos de 1 (uma) hora**, ou seja, para que o consumidor não seja penalizado com pagamento de multas, o que importa é a média no respectivo intervalo de tempo.

A Figura 3.6 [22] mostra um exemplo de conta de energia elétrica onde um consumidor industrial foi penalizado com tarifação adicional por consumo excessivo de reativos. A empresa teve que adicionar mais de R\$ 7.000,00 às suas despesas com consumo de energia elétrica.

Eletropaulo DGC. IMPRESSÃO 530900473740 ATENDIMENTO CONTACT CENTER - UC240 END. CORRESP. - RUA TABATINGUERA 104 CENTRO SÃO PAULO HORARIO DE ATENDIMENTO DAS 08:30 AS 16:30 HS FAX 11 21952700 TEL 11 21952800

NOTA FISCAL A / FATURA DE ENERGIA ELÉTRICA Nº [] Página Nº 1/2

DADOS PARA ENTREGA CLIENTE E ENDEREÇO DA UNIDADE CONSUMIDORA

CATEGORIA DE TARIFA	CLASSE	CNPJ	INSCRIÇÃO ESTADUAL	CLIENTE No.
A4 - HORA-SAZONAL VERDE	INDUSTRIAL			
DATA DE LEITURA ANTERIOR 13.09.2008	DATA DE LEITURA ATUAL 15.10.2008	DATA PRÓXIMA LEITURA 14.11.2008	EMISSÃO 16.10.2008	APRESENTAÇÃO 17.10.2008
DATA DE VENCIMENTO 10.11.2008				

DESCRIÇÃO	LEITURA ATUAL	REGISTRADO	CONTRATADO	FATURADO	TARIFA	VALORES
INSTALAÇÃO Nº						
MEDIDOR Nº						
CONST. POTÊNCIA 0,84000						
CONST. ATIVO 0,21000						
CONST. REATIVO 0,21000						
DEMANDA PONTO	494	415,0				
DEMANDA FORA PONTO INDUTIVA	636	534,2				
DEMANDA FORA PONTO CAPACITIVA	627	526,7				
CONSUMO PONTO	11.254,951	496,5				
CONSUMO FORA PONTO INDUTIVO	99.257,535	183.891,5				
CONSUMO FORA PONTO CAPACITIVO	32.951,267	70.251,5				
ENERGIA REATIVA PONTO	6.988,037	4.044,6				
ENERGIA REATIVA F. PONTO IND.	56.561,475	196.772,8				
ENERGIA REATIVA F. PONTO CAP.	80,250	0,0				
DMCR PONTO	1,338	281,0				
DMCR FORA PONTO INDUTIVA	2,807	589,5				
DMCR FORA PONTO CAPACITIVA	2,237	469,8				
UFER PONTO	1.400,897	3.299,9				
UFER FORA PONTO INDUTIVA	5.759,348	28.587,5				
UFER FORA PONTO CAPACITIVA	41,778	0,0				
DEMANDA CONTRATADA			700,0			
CONSUMO ATIVO PONTO				700,0	8,07080	5.649,00
CONSUMO ATIVO FORA PONTO				498,5	0,99006	493,54
UFER PONTO				3.299,9	0,14298	472,99
UFER FORA PONTO				28.587,5	0,14298	4.087,44
MULTA CIP-S.B.C. - REF: São Bernar						1.159,50
JUROS DE MORA - REF: 09/2008						0,15
ATUALIZAÇÃO MONETÁRIA - REF: 09/2008						474,95
J&AM CIP-S.B.CAMPO - REF: 09/2008						52,75
CIP-S.B.CAMPO - REF: 09/2008						0,07
PIS/PASEP						8,07
CORINS						617,50
ICMS						2.846,94
FATOR DE CARGA		0,653				11.689,76

UFER - Unidade de Faturamento de Energia Reativa

700,0

UFER FORA PONTO 28.587,5 0,14298 4.087,44

MULTA CIP-S.B.C. - REF: São Bernar 1.159,50
 JUROS DE MORA - REF: 09/2008 0,15
 ATUALIZAÇÃO MONETÁRIA - REF: 09/2008 474,95
 J&AM CIP-S.B.CAMPO - REF: 09/2008 52,75
 CIP-S.B.CAMPO - REF: 09/2008 0,07
 PIS/PASEP 8,07
 CORINS 617,50
 ICMS 2.846,94
 FATOR DE CARGA 0,653 11.689,76

- CFOP: 5252 (Venda de en. elétrica p/ estabelecimento industria)
 - O pagamento desta conta não quita debitos anteriores.
 - Sobre a conta paga após o vencimento incidirão multa de 2%, juros de mora de 0,033% ao dia (Lei 10.438 de 26/04/2002) e atualização financeira a serem incluídos em conta futura.
 - Importante: A falta de pagamento desta fatura implicará na suspensão do fornecimento de energia elétrica a partir do 16º dia da data de vencimento, nos termos da resolução ANEEL nº. 456/00 art. 91 e leis federais n.ºs. 8.987, de 13/02/1995 e 9.427 de 26/12/1996.

Figura 3.6. Exemplo de Conta de Energia Elétrica – Consumidor Industrial [22].

Outro detalhe importante é quanto à distorção na forma de onda da tensão. Com o objetivo de simplificar a maior parte dos cálculos, assume-se que a impedância da fonte CA é zero e que a forma de onda de tensão não é distorcida por uma forma de onda de corrente não-linear. Na verdade, a impedância da fonte CA é baixa, mas não zero. Condutadores com pequena seção transversal estão dentro do equipamento e o elevado nível de distorção da forma de onda da corrente afetará a qualidade da forma de onda da tensão, tornando-a não senoidal. Se a distorção da forma de onda da tensão se torna severa, ela poderá causar problemas operacionais com as fontes de alimentação e com outros equipamentos sensíveis conectados à mesma rede elétrica.

3.3.2 - Circuitos retificadores convencionais

A idéia de transformação de uma tensão alternada CA em uma tensão contínua CC já é bastante conhecida. Os circuitos retificadores usuais utilizam pontes retificadoras com um filtro capacitivo na saída. Este filtro tem o objetivo de reduzir o ripple da tensão no estágio de saída do conversor. A Figura 3.7 mostra o diagrama destes retificadores, bem como suas respectivas formas de onda.

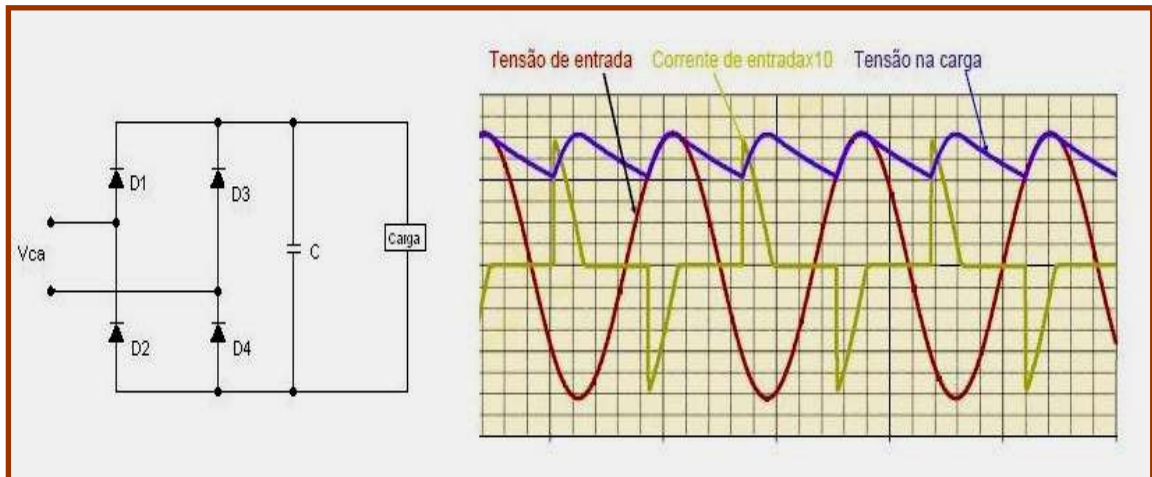


Figura 3.7. Retificador convencional com filtro capacitivo e formas de onda características.

Estes circuitos impõem correntes de entrada não senoidais, fato que promove elevadas taxas de distorção harmônica na linha, contribuindo para a degradação do fator de potência no sistema. A distorção da corrente de entrada ocorre pelo fato de os diodos retificadores conduzirem por um curto intervalo de tempo. O capacitor se carrega com o pico da tensão alternada de entrada, fazendo com que apareça corrente só nos instantes de carga do mesmo. Como as variações da corrente não acompanham as variações da tensão de entrada, como acontece em um circuito resistivo, tal fato resulta em uma corrente de entrada com elevado conteúdo harmônico, provocando a redução do fator de potência. A Figura 3.7 mostra as formas de onda da tensão e da corrente no estágio de entrada desses retificadores.

Embora o fator de potência não seja significativamente degradado pela presença de harmônicas, estes circuitos retificadores apresentam valores típicos de distorção harmônica total de corrente acima de 100%, ou seja, **distorções elevadas em magnitude**, as quais **implicam em baixo fator de potência** na entrada destes retificadores convencionais (entre 0,5 e 0,7).

A Figura 3.8 apresenta a forma de onda da corrente de entrada, bem como o seu espectro e sua taxa de distorção harmônica, resultados estes coletados de circuitos retificadores utilizados em fontes chaveadas [23].

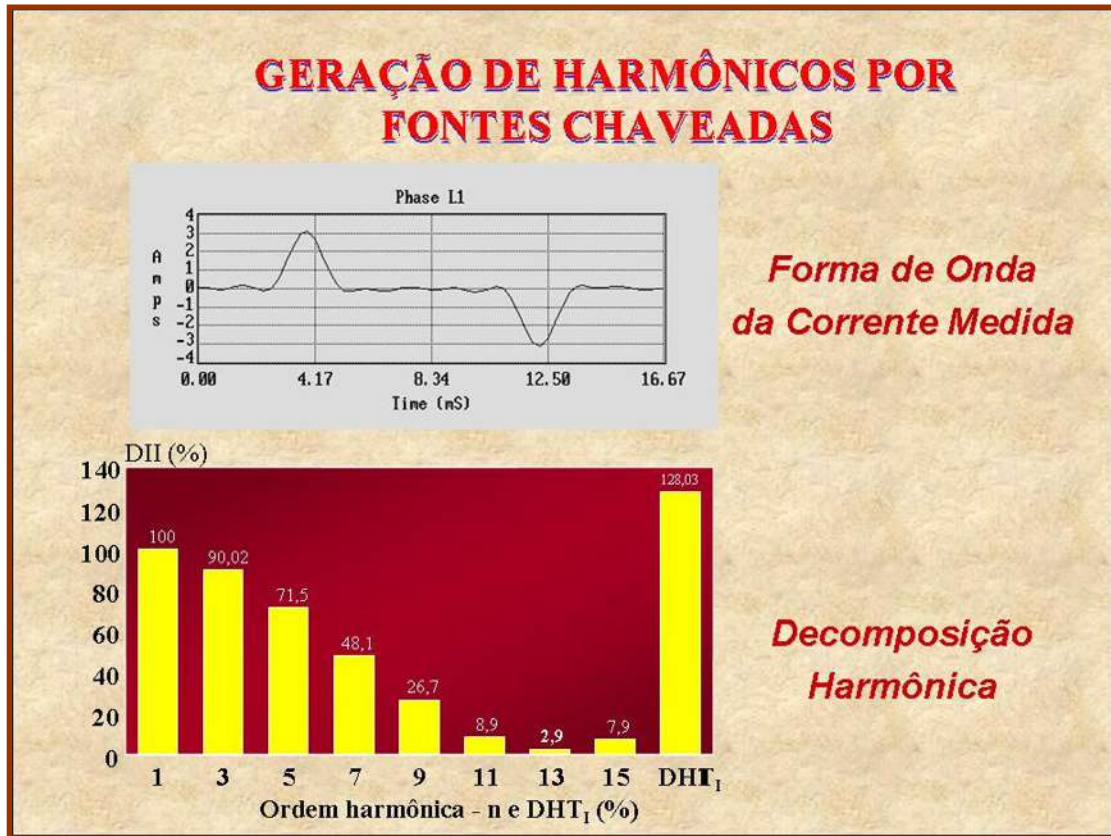


Figura 3.8. Forma de onda, Espectro e DHT da corrente de linha para o estágio de entrada de um circuito retificador de fonte chaveada [23].

Em um ambiente urbano, com significativas construções, as cargas não-lineares constituem grande parte das cargas presentes nas instalações elétricas. Como exemplos, são citados os reatores para lâmpadas fluorescentes, os quais apresentam uma característica não linear no sistema elétrico. Além destes, modernos escritórios podem conter um grande número de microcomputadores, impressoras, copadoras, etc., onde cada um deles pode empregar circuitos retificadores convencionais. Embora cada carga individualmente possa ser uma pequena fração da potência total instalada, estas podem coletivamente se tornar significativas para o sistema elétrico.

Na área industrial, é comum a utilização destes circuitos retificadores como estágio de entrada dos Acionamentos de Velocidade Variável - "ASD's - Adjustable Speed Drives" em uma faixa de potência bastante considerável.

A IEC 61000-3-2 [24] estabelece padrões para os diferentes tipos de equipamentos de baixa potência com limites de distorção harmônica variados. Esta norma limita, especialmente, harmônicas para os equipamentos com uma corrente de linha de até 16A, conectados em uma rede monofásica de 50Hz ou 60Hz e 220V a 240V, além de sistemas trifásicos com tensão de 380V a 415V.

Para o estabelecimento dos limites das correntes harmônicas, a norma define que os equipamentos eletroeletrônicos são divididos em 4 (quatro) classes:

- **Classe A:** são os equipamentos com alimentação trifásica equilibrada, ferramentas não portáteis, equipamentos de áudio e todos aqueles que não se enquadram nas outras categorias. Os limites para esta classe de equipamentos são apresentados na Tabela 3.1;
- **Classe B:** são as ferramentas portáteis. Os limites para esta classe de equipamentos são os valores apresentados na Tabela 3.1 acrescidos em 50%;
- **Classe C:** são os dispositivos de iluminação. Para os equipamentos com potência ativa de entrada maior do que 25W, os limites estão apresentados na Tabela 3.2, expressos em porcentagem da corrente fundamental. Caso a potência ativa de entrada seja menor ou igual a 25W, os limites são os apresentados na Tabela 3.3;
- **Classe D:** são os equipamentos com especificação de potência de entrada menor ou igual a 1kW, tais como, microcomputadores, monitores de vídeo e aparelhos de televisão. Os limites apresentados pela Tabela 3.3 são válidos para todos os equipamentos com potência ativa de entrada maior do que 50W até o limite de 600W, excetuando aqueles da Classe C com potência inferior a 25W. O limite inferior de 50W é resultado de uma redução do antigo valor de 75W, redução esta prevista para janeiro de 2005, quatro anos após a implementação da norma de janeiro de 2001.

Tabela 3.1. IEC 61000-3-2 Limites de correntes harmônicas para os equipamentos da Classe A

Harmônicas - Ímpares		Harmônicas - Pares	
Número da Harmônica	Corrente Máxima	Número da Harmônica	Corrente Máxima
3	2,30 A	2	1,08 A
5	1,14 A	4	0,43 A
7	0,77 A	6	0,30 A
9	0,40 A	$8 \leq n < 40$	0,23 A * (8 / n)
11	0,33 A		
13	0,21 A		
$15 \leq n < 39$	0,15 A * (15 / n)		

Tabela 3.2. IEC 61000-3-2 Limites de correntes harmônicas para os equipamentos da Classe C

Número da Harmônica	Corrente Máxima – Percentual da Fundamental.
2	2%
3	(30%) * (Power Factor)
5	10%
7	7%
9	5%
$11 \leq n < 39$	3%

Tabela 3.3. IEC 61000-3-2 Limites de correntes harmônicas para os equipamentos da Classe D

Número da Harmônica	Limite Relativo (mA / W)	Limite Absoluto (A)
3	3,4	2,30 A
5	1,9	1,14 A
7	1,0	0,77 A
9	0,5	0,40 A
11	0,35	0,33 A
$13 \leq n < 39$	$3,85 / n$	See table 3.1

3.3.3 - Conversor boost como retificador de alto fator de potência

Otimização do Fator de Potência e minimização das distorções harmônicas são objetivos que podem ser alcançados pela modificação do estágio de entrada de uma fonte de alimentação convencional.

Soluções passivas, conforme indica a Figura 3.9, podem ser usadas para atingir este objetivo em aplicações de baixa potência. Segundo Francisco Canales [19], com um filtro indutivo de alta indutância, o retificador monofásico de onda completa produz uma forma de onda quase quadrada para a corrente de linha, conseguindo atender um fator de potência de 0,9 e um *THD* de 48%.

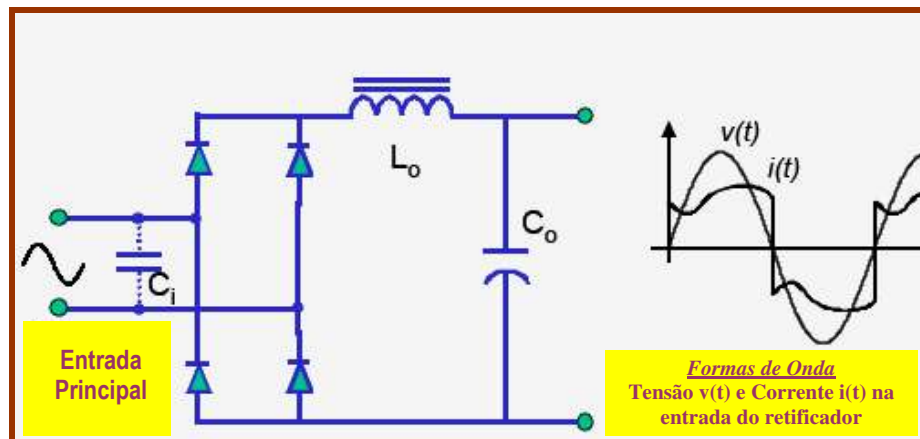


Figura 3.9. Retificador monofásico de onda completa com filtro LC e formas de onda típicas

Com pequenos valores indutância, estes objetivos não são atingidos. De qualquer forma, o volume desses elementos de filtragem, somando ao fato de não promover um fator de potência unitário e não anular o *THD*, torna essas soluções passivas inaceitáveis em muitas aplicações.

As soluções ativas são as mais utilizadas para melhorar o fator de potência e anular as distorções harmônicas em aplicações de alta potência. Nestas soluções ativas, um conversor opera com uma frequência de chaveamento maior do que a frequência da rede, tipicamente entre 50 e 200kHz, é colocado entre a saída dos diodos retificadores e o filtro capacitivo, conforme indica a Figura 3.10. A função deste conversor é a de se comportar como uma carga resistiva ideal na saída dos diodos retificadores com o objetivo de eliminar a geração de correntes harmônicas na linha. Por estas características, esse conversor também é conhecido como emulador resistivo – (“resistor emulador”).

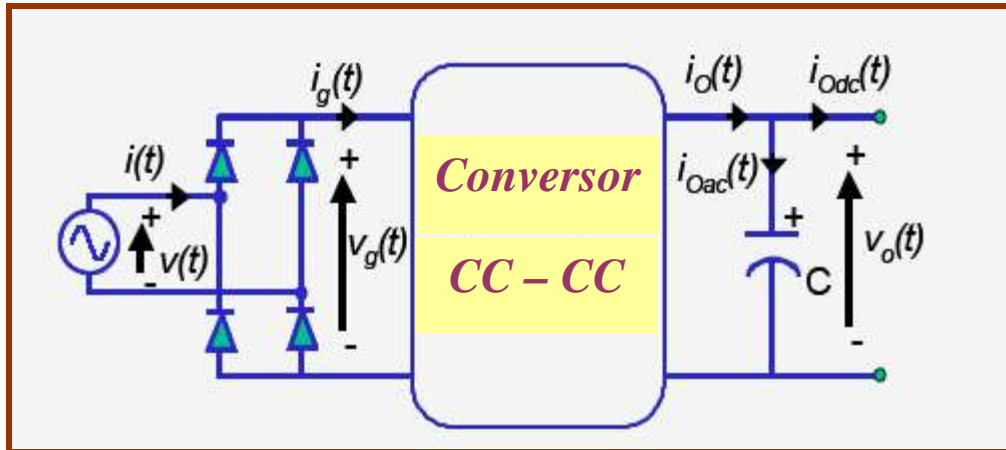


Figura 3.10. Esquema de uma solução ativa para correção de fator de potência

Analisando as características que este conversor deve oferecer para que ele se comporte como uma carga linear, tem-se como base a seguinte expressão para a tensão de alimentação do conversor:

$$v(t) = V_g \sin(\omega t) \quad (3.12)$$

Como os diodos retificadores visualizam o conversor como uma carga resistiva, a corrente da saída do retificador deve ser proporcional à tensão de entrada retificada, tal como:

$$i_g(t) = \frac{v_g(t)}{R_e} \quad (3.13)$$

onde R_e é um valor hipotético da resistência apresentada pelo conversor.

Na condição de que cada par de diodos conduz durante o período de 180° da tensão alternada de entrada, a tensão retificada pode ser expressa como:

$$v_g(t) = V_g |\sin(\omega t)| \quad (3.14)$$

Como a corrente da saída do retificador $i_g(t)$ está relacionada com a tensão $v_g(t)$ pela equação 3.13, pode-se concluir que a corrente $i_g(t)$ também terá uma forma de onda senoidal retificada e que pode ser expressa como:

$$i_g(t) = \frac{V_g |\sin(\omega t)|}{R_e} = I_g |\sin(\omega t)| \quad (3.15)$$

Sob esta condição, a corrente de entrada $i(t)$ também será puramente senoidal, conforme a expressão:

$$i(t) = I_g \sin(\omega t) \quad (3.16)$$

Considerando que a tensão $v(t)$ e a corrente $i(t)$ são duas formas de onda senoidais em fase, pode-se afirmar que o fator de potência desse retificador será unitário e com nenhuma taxa de distorção harmônica.

A potência instantânea na entrada do conversor é definida como:

$$p(t) = v_g(t) i_g(t) \sin^2(\omega t) \quad (3.17)$$

sendo que esta é pulsante e com uma frequência igual a duas vezes a frequência da rede.

Esta potência deve ser igual ao valor da potência de saída do conversor (*neste caso está sendo considerado perdas nulas*). De acordo com o circuito da Figura 3.10, pode-se determinar que o valor da potência de saída é:

$$p_o(t) = v_o(t) i_o(t) \quad (3.18)$$

Tendo-se em mente que o objetivo final é o de promover um barramento de tensão contínua, um capacitor de saída deve ser incluído para permitir que esta tensão seja constante. Assumindo o fato do valor deste componente ser grande o suficiente para permitir um barramento de tensão constante ($v_o(t) = V_o = \text{constante}$) e de posse do balanço de potência expresso na equação 3.18, tem-se que:

$$i_o(t) = \frac{V_g I_g}{V_o} \sin^2(\omega t) \quad (3.19)$$

Esta equação também pode ser expressa como:

$$i_o(t) = \frac{V_g I_g}{2V_o} - \frac{V_g I_g}{2V_o} \cos(2\omega t) \quad (3.20)$$

Desta forma, pode-se visualizar, além da primeira parcela da equação que é a componente contínua que flui através da carga, a segunda parcela, a qual é a componente alternada que flui através do capacitor C, considerando que este tenha sido bem especificado.

A Figura 3.11 mostra o circuito de um retificador de alto fator de potência implementado com um conversor boost como resistor emulador.

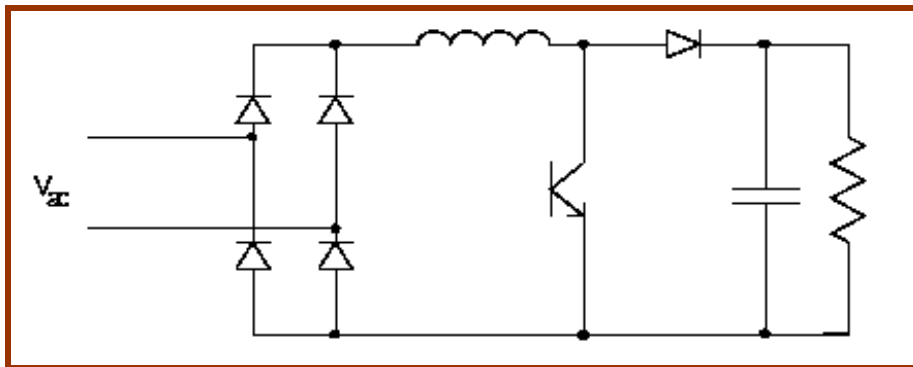


Figura 3.11. Esquema de um retificador de alto fator de potência implementado com um conversor boost [25].

Segundo Pomílio [25], dentre as várias topologias de Conversores CC/CC existentes, o Conversor Boost é o mais utilizado em aplicações para correção do fator de potência - "PFC - Power Factor Correction". Isso ocorre pelo fato deste conversor apresentar vantagens estruturais como:

- a) A presença do indutor na entrada absorve variações bruscas na tensão da rede - "spikes", de forma a não afetar o restante do circuito;
- b) A presença do indutor também facilita a obtenção de uma forma de onda senoidal para a corrente;
- c) A elevada tensão de saída ($V_o > E$) permite a utilização de capacitores menores, ou seja, com valores baixos de capacitância para o armazenamento da energia transferida da entrada para a saída do conversor;
- d) O controle da forma de onda da corrente é mantido para todo o valor instantâneo da tensão de entrada;
- e) No modo de condução contínua, as exigências de filtro para interferências eletromagnéticas são minimizadas;

- f) Apresenta eficiência de aproximadamente 95%;
- g) O transistor utilizado para o chaveamento pode ser acionado por um sinal de baixa tensão referenciado ao terra.

O Conversor Boost utilizado em aplicações para correção do fator de potência pode operar nos modos de condução contínua e descontínua.

Ao operar no modo de condução descontínua, o conversor apresentará valores instantâneos de corrente na entrada igual a zero a cada ciclo de operação do transistor. Com frequência de chaveamento constante e modulação por largura de pulso, com o tempo de condução do transistor determinado diretamente pelo erro da tensão de saída, o valor do pico da corrente no indutor de entrada será diretamente proporcional à tensão de alimentação. A Figura 3.12 mostra as formas de onda típicas, indicando a tensão de entrada (senoidal) e a corrente pelo indutor, o qual é a mesma corrente absorvida da rede e que apresenta uma variação, em baixa frequência, praticamente senoidal.

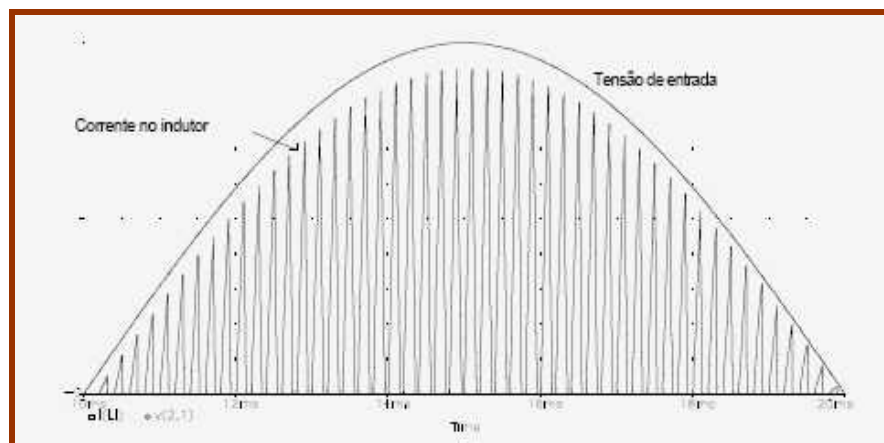


Figura 3.12. Formas de onda do conversor boost operando como PFC no modo descontínuo [25].

Ao operar em modo de condução contínua, o conversor não apresentará valores instantâneos de corrente na entrada igual a zero durante os ciclos de operação do transistor.

O Conversor Boost operando no modo de condução contínua tem sido a topologia mais utilizada em aplicações *PFC* devido às suas vantagens, em especial, a reduzida ondulação presente na corrente de entrada. A Figura 3.13 mostra as formas de onda típicas do conversor operando no modo de condução contínua.

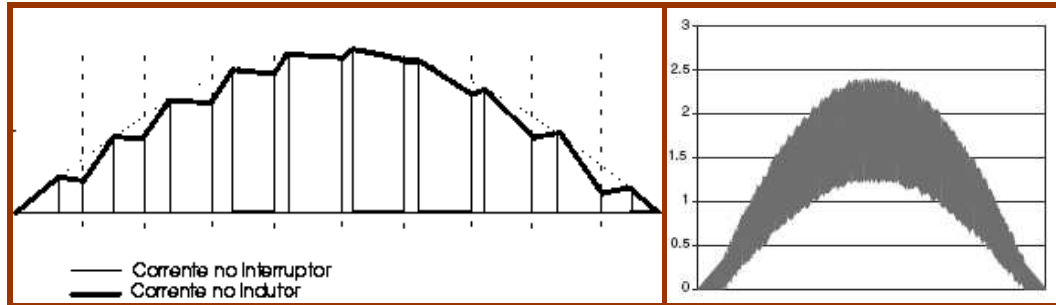


Figura 3.13. Formas de onda do conversor boost operando como PFC no modo contínuo

Conforme mostrado na Figura 3.4 da página 48, o modo de condução descontínua tende a acontecer para baixos valores de corrente de saída, levando à exigência da garantia de um consumo mínimo da carga para que se tenha condução contínua.

A programação da corrente de entrada do conversor boost é realizada através da imposição de um sinal de frequência fixa com largura de pulso modulada, ou seja, um PWM específico para o acionamento do dispositivo de chaveamento, neste caso, um transistor. A largura de pulso do sinal PWM depende, basicamente, de duas malhas de controle, as quais têm o objetivo de controlar a forma de onda da corrente de entrada e a magnitude da tensão de saída do conversor. A Figura 3.14 mostra o diagrama simplificado do conversor boost PFC e seu bloco de controle.

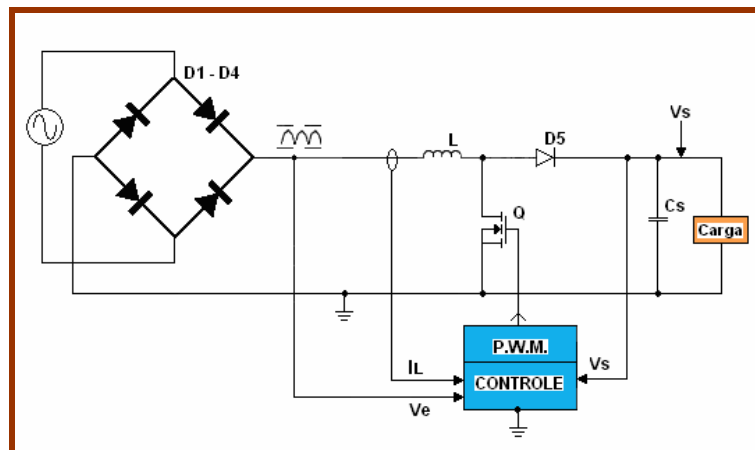


Figura 3.14. Diagrama simplificado do conversor boost PFC com o circuito de controle

A Figura 3.15 mostra os resultados de simulação, apresentados no trabalho de Beltrame [26], para um conversor boost com características citadas nesta mesma figura. As chaves utilizadas no circuito foram o IGBT IRGP50b60PD1 e o diodo 60APU06. Na retificação, foi utilizada a ponte KBPC5010.

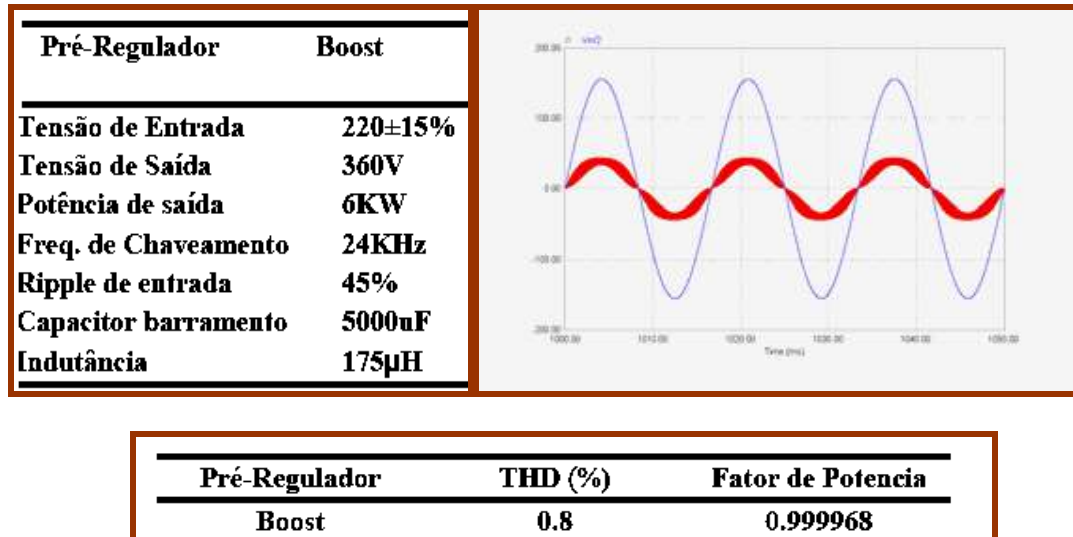


Figura 3.15. Desempenho do Conversor Boost – Resultados de Simulação [26].

Através dos resultados apresentados, pode-se concluir que a forma de onda da corrente de entrada do circuito, em vermelho, acompanha satisfatoriamente a forma de onda da tensão, em azul. Tal resultado faz com que o conversor boost, perante a rede elétrica, se aproxime de uma carga linear com fator de potência próximo de 1 (um) ($PF = 0,99$) e com baixa distorção harmônica de corrente ($THD = 0,8\%$). Este comportamento o torna um circuito retificador de alto fator de potência, fazendo com que ambas as grandezas, tensão e corrente de entrada, estejam em fase e isentas de distorções harmônicas geradas por este conversor.

Estes conversores pré-reguladores para correção do fator de potência (PFC) têm sido uma das soluções mais adequadas para reduzir o efeito da corrente de entrada pulsante, a qual normalmente é gerada pelas cargas não lineares (*elevada THDi*), ou ainda, pelos circuitos retificadores convencionais.

A seguir, será apresentado o circuito integrado UC3854, uma das opções de componentes utilizados para o controle do conversor boost em aplicações PFC – “Power Factor Correction” e que será aplicada na construção do protótipo concebido neste trabalho.

3.4 – Conversor Boost Controlado pelo Circuito Integrado 3854

3.4.1 – Características básicas do circuito de controle

O objetivo do controle de um Conversor Boost em aplicações *PFC* é o de corrigir o fator de potência através da programação da corrente de entrada em função da tensão da rede, fazendo desta forma, com que o sistema apresente características de uma carga linear. Ao manter a relação entre tensão e corrente constante, o estágio de entrada do conversor se comportará como uma carga resistiva, promovendo um fator de potência unitário. Quando a relação se desvia de uma constante, o estágio de entrada irá conter desbalanceamento de fase entre tensão e corrente, distorções harmônicas ou ambos, todos corroborando para a degradação do fator de potência na entrada do conversor [15].

O circuito de potência do conversor boost utilizado como pré-regulador para correção do fator de potência é o mesmo circuito do conversor boost CC-CC. Existe uma ponte retificadora conectada ao indutor para retificar a tensão de entrada CA, mas o capacitor de filtro que normalmente seria associado à função de conversão CA-CC, foi removido para a saída do conversor boost. Neste ponto, a tensão de saída é constante, mas a corrente de entrada é programada para seguir a tensão da rede, tornando-se uma função senoidal em meio ciclo. O fluxo de potência no capacitor de saída não é constante, porém possui uma forma de onda senoidal com o dobro da frequência de linha, sendo a magnitude desta potência igual ao produto dos valores instantâneos da tensão e da corrente conforme descrito na equação 3.17.

A Figura 3.16 mostra o comportamento relatado através de um gráfico. Neste, a primeira forma de onda mostra a tensão e a corrente na entrada do conversor. A segunda forma de onda mostra o fluxo de energia que entra e sai do capacitor. Este componente armazena a energia quando a tensão de entrada é alta e fornece a energia para a carga quando a tensão de entrada é baixa, objetivando assim, manter o fluxo de potência na saída do conversor. A terceira forma de onda mostra a corrente de carga e descarga. Esta corrente tem uma forma de onda diferente da corrente de entrada e podemos considerá-la como a componente de segunda harmônica da tensão CA da linha de alimentação.

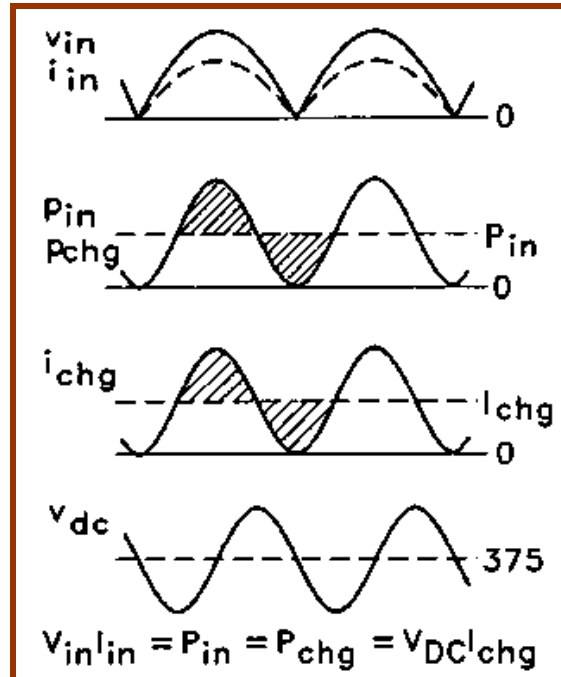


Figura 3.16. Formas de onda do pré-regulador para correção do fator de potência [20].

Este fluxo de energia que entra e sai do capacitor resulta em um ripple na tensão CC de saída em segunda harmônica. Isto é mostrado na quarta forma de onda no gráfico da Figura 3.16. Percebe-se que o ripple de tensão está defasado de 90° em relação ao ripple de corrente, demonstrando a energia reativa armazenada.

O Conversor Boost precisa de duas malhas de controle para promover a correção de fator de potência. Um dos elos controla a corrente de entrada e o outro a tensão de saída. O loop de controle da corrente de entrada comanda o conversor para que ele faça com que esta tenha uma forma de onda senoidal. O loop de controle da tensão de saída comanda o conversor para que ele opere como uma fonte de tensão contínua para a carga. Sendo assim, a programação da corrente de entrada do conversor boost é realizada através da imposição de um sinal PWM específico para o acionamento do dispositivo de chaveamento, ou seja, do transistor IGBT ou MOSFET. As malhas de controle do conversor utilizam como variáveis, amostras dos sinais de tensão de entrada e saída do circuito de potência do conversor.

A Figura 3.17 [15] mostra uma concepção básica para o controle de um conversor boost operando como pré-regulador para correção do fator de potência.

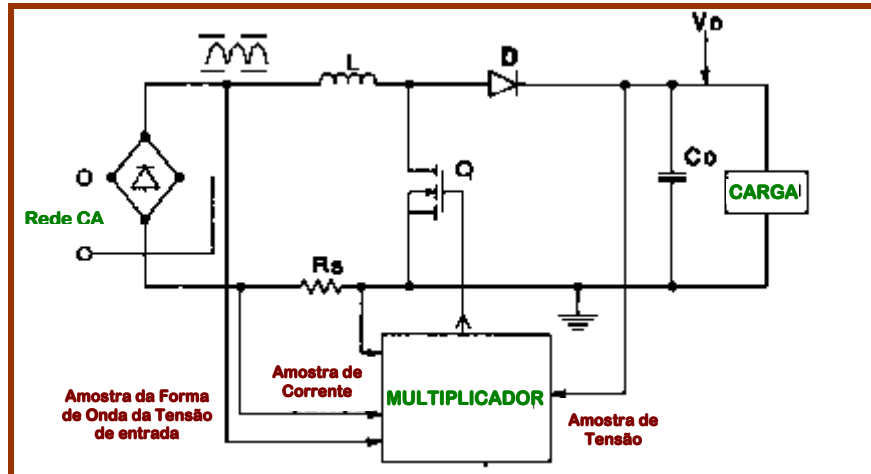


Figura 3.17. Configuração básica de um circuito de controle para correção de fator de potência

3.4.2 – Características gerais dos circuitos integrados de controle

Dentre as alternativas de circuitos integrados (CI) existentes, as opções possíveis de controle são:

a) Modo de condução descontínuo, através de circuitos que produzem sinal PWM a partir do erro da tensão de saída. Neste caso, o CI pode ser o mesmo utilizado em fontes chaveadas convencionais.

b) Modo de condução contínuo, através de CI's que possuem um circuito multiplicador a fim de gerar a referência de corrente, a qual deve ser realimentada pelas malhas de controle.

As principais características dos circuitos integrados utilizados nestas aplicações são [27, 28, 29, 30, 31, 32]:

- Oscilador interno ou programável (frequência até 500kHz);
- Sinal “PWM” ou MLP linear, com ciclo de trabalho de 0 a 100%;
- Amplificador de erro integrado;
- Referência de tensão integrada;
- Inibição por sub-tensão;
- Elevada corrente de saída no acionador;
- "Soft start" ou sistema para partida suave do conversor;
- Limitação de corrente;
- Capacidade de sincronização com outros osciladores.

Apesar de uma das referências [27] ter citado, como característica do CI, um sinal PWM com ciclo de trabalho de 0 a 100%, na prática, nenhum controle opera com tal razão cíclica, pois existem limitações devido às perdas no circuito de potência do conversor boost.

Dentre as opções de CIs existentes, as Figuras 3.18 e 3.19 mostram a família de circuitos integrados que a Texas Instruments/Unitrode Corporation possui para atender tais aplicações de controle desses conversores [28].

Família de Produtos para Correção do Fator de Potência (PFC)

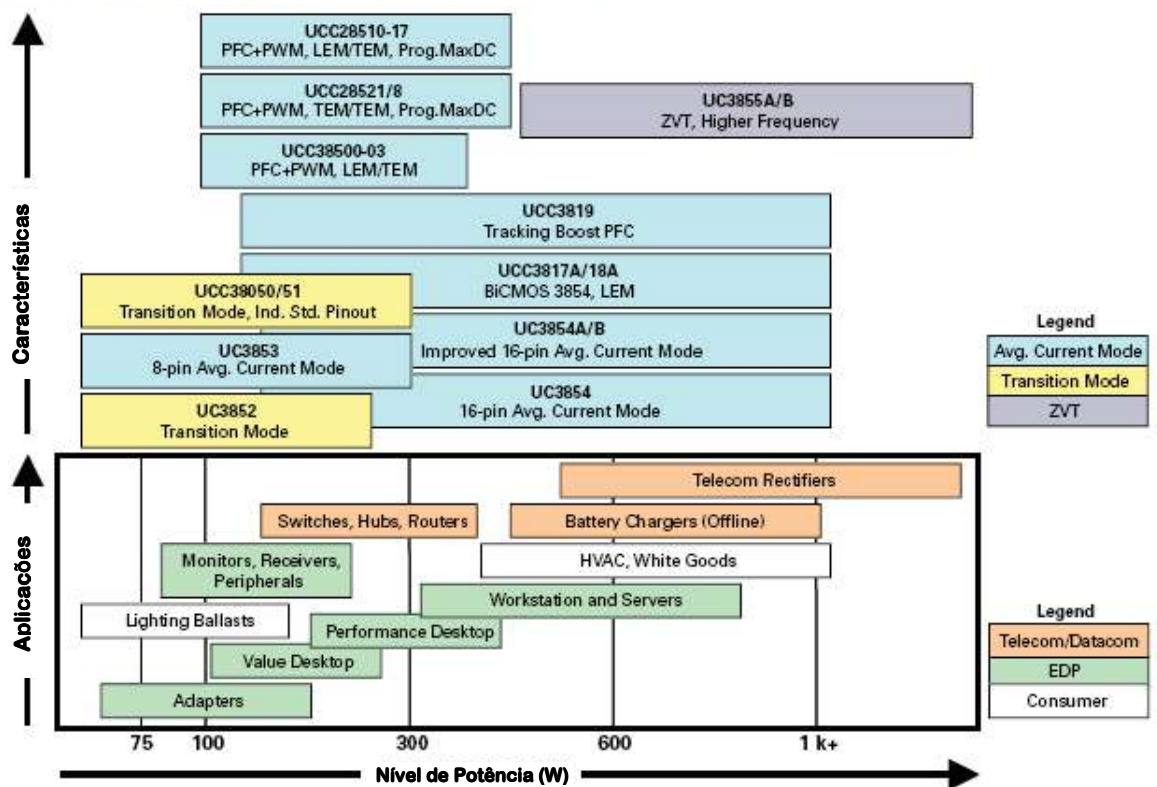


Figura 3.18. Família de circuitos integrados utilizados para controle de fator de potência [28].

Os circuitos integrados citados e identificados na figura em azul, apresentam método de controle por corrente média, método este utilizado para correção de fator de potência e minimização das distorções harmônicas. Além disso, possuem soft-start programável, proteção contra sobrecorrente durante condições de sobrecarga, drivers incorporados (“onboard”) com alta capacidade de corrente para acionamento dos transistores MOSFET’s ou IGBT’s e atingem níveis de fator de potência acima de 0,993 [28].

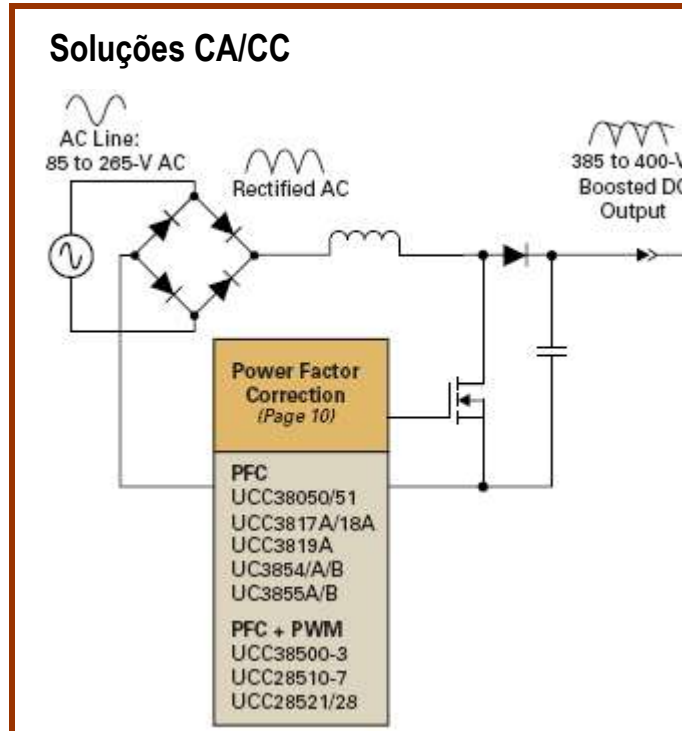


Figura 3.19. Família de circuitos integrados utilizados para controle de fator de potência [28].

A opção de controle utilizada neste trabalho é o circuito integrado UC3854 operando no modo de controle por corrente média.

3.4.3 – Controle com o circuito integrado UC3854

Um circuito ativo para correção do fator de potência deve controlar duas variáveis: a corrente de entrada e a tensão de saída. O loop de corrente é programado pela tensão de linha retificada fazendo com que a entrada do conversor se pareça com o de uma carga resistiva.

A tensão de saída é controlada mudando a amplitude média da corrente do sinal de programação - (sinal de controle do pré-regulador). Um multiplicador analógico produz o sinal de corrente de programação realizando a multiplicação do sinal de tensão de alimentação retificada com o sinal de saída do amplificador de erro de tensão. Sendo assim, o sinal de corrente de programação terá a forma de onda da tensão de entrada e amplitude que controla a tensão de saída [20].

A Figura 3.20 mostra o diagrama de blocos de um circuito de controle básico utilizado nos pré-reguladores para correção do fator de potência.

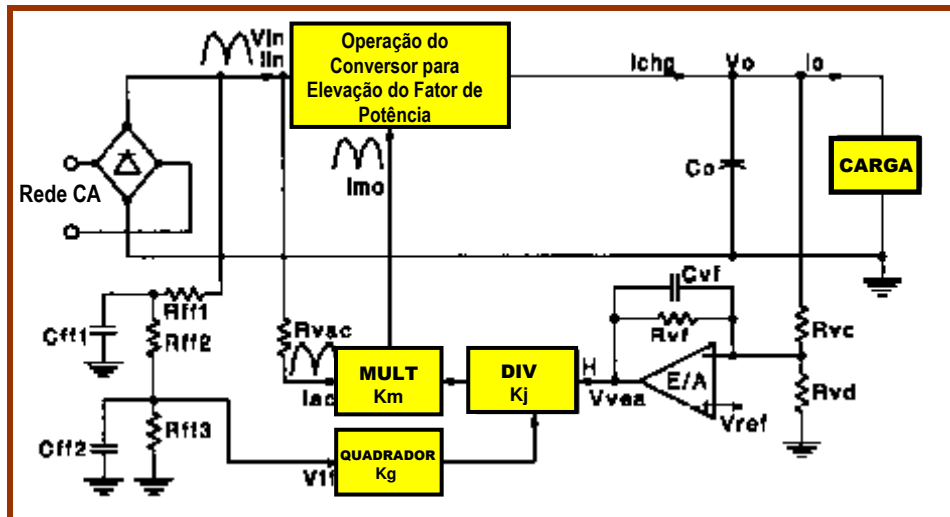


Figura 3.20. Circuito de controle necessário para correção de fator de potência

A saída do multiplicador é um sinal programado de corrente e é chamado de **I_{mo}**. Um dos sinais de entrada do multiplicador vem da tensão de linha retificada e está identificado como um sinal de corrente na figura, pois este é o procedimento utilizado no controle com o circuito integrado **UC3854**.

No diagrama apresentado na Figura 3.20 [20], aparece um quadrador e um divisor, bem como um circuito comparador no loop de tensão. A saída do amplificador de erro de tensão é dividida pelo quadrado da tensão média de entrada antes de ser multiplicado pelo sinal da tensão de alimentação retificada. Este circuito tem a função de manter o ganho do loop de tensão constante. Com a ausência deste circuito, o ganho do loop de tensão mudaria com o quadrado da tensão média de entrada. O valor médio da tensão de entrada é chamado de “tensão Feedforward” ou **V_{ff}**, valor este que constitui um loop aberto de correção para contribuir com o loop de tensão do conversor. O sinal de saída do amplificador de erro de tensão, chamado de **V_{vea}** – “voltage error amplifier”- é dividido pela tensão média de entrada elevada ao quadrado **V_{ff}** (feedforward voltage). O sinal de corrente de programação deve se igualar ao máximo com a forma de onda da tensão de entrada retificada para que seja possível maximizar o fator de potência neste ponto do circuito. Se o loop de tensão tivesse uma

banda passante larga, ele modularia a corrente de entrada para manter a tensão de saída constante e isto provocaria uma grande distorção desta corrente. Portanto, a banda passante do loop de tensão deve ser menor do que a frequência da rede. No entanto, a resposta aos transientes da tensão de saída deve ser rápida, e, sendo assim, a banda passante do loop de tensão deve ser o mais larga possível. O circuito quadrador e o circuito divisor mantêm o ganho do loop de tensão constante então a banda passante pode ser a mais fechada possível para a frequência da rede, de forma a minimizar os transientes da tensão de saída. Isto é muito importante para que se possa controlar um largo range da tensão de entrada.

Os circuitos que mantêm o ganho do loop de tensão constante fazem com que a saída do amplificador de erro de tensão seja um controle de potência, ou seja, a saída do amplificador de erro de tensão, nessas condições, controla o fluxo de potência fornecido para a carga. Isto pode ser facilmente implementado. Por exemplo, se a tensão de saída do amplificador de erro é constante e a tensão de entrada é dobrada, o sinal de programação será dobrado, porém também será dividido pelo quadrado da tensão feedforward, ou ainda, quatro vezes o valor de entrada, o que resultará na corrente de entrada sendo reduzida pela metade do valor anterior. Duas vezes a tensão de entrada com a metade da corrente de entrada resulta em uma mesma potência neste ponto [20].

Sendo assim, a saída do amplificador de erro controla o nível de potência de entrada do conversor. Isto pode ser usado para limitar a máxima potência que o sistema poderá consumir da rede de alimentação. Se a saída do amplificador de erro de tensão é mantida em algum valor que corresponde a um determinado nível máximo de potência, então o conversor PFC não irá consumir mais do que foi estabelecido pela saída do amplificador de erro, para toda a faixa de tensão de entrada.

O circuito integrado UC3854 contém todos os elementos necessários para se fazer o controle de um pré-regulador para correção do fator de potência.

Neste trabalho, o UC3854 será utilizado no modo de controle por corrente média, embora o mesmo também seja flexível para o método de controle por corrente de pico.

3.4.4 – Características do circuito integrado UC3854

Embora existam outras versões deste circuito integrado [33,34], tais como UC3854A/B, o diagrama de blocos mostrado na Figura 3.21 é o do circuito integrado UC3854 “standard”, pois este é o que será utilizado no desenvolvimento deste trabalho de pesquisa. A pinagem do UC3854 está identificada na Figura 3.22 [35].

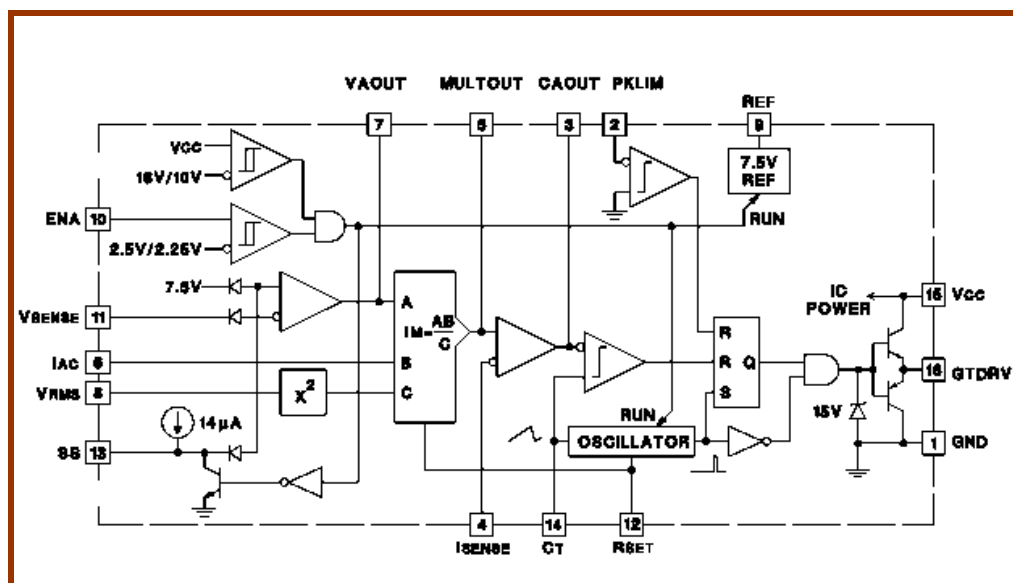


Figura 3.21. Arquitetura interna do circuito integrado UC3854 [35].

CONNECTION DIAGRAMS

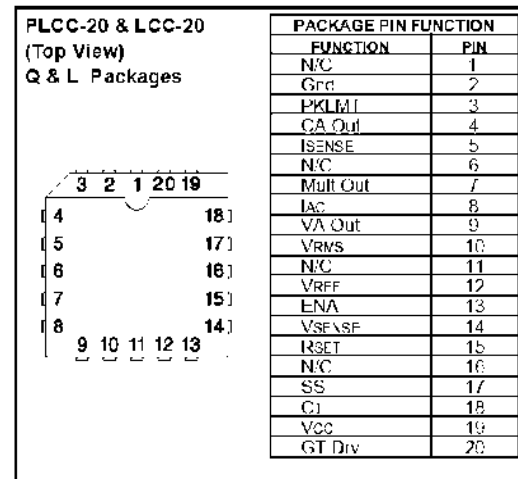
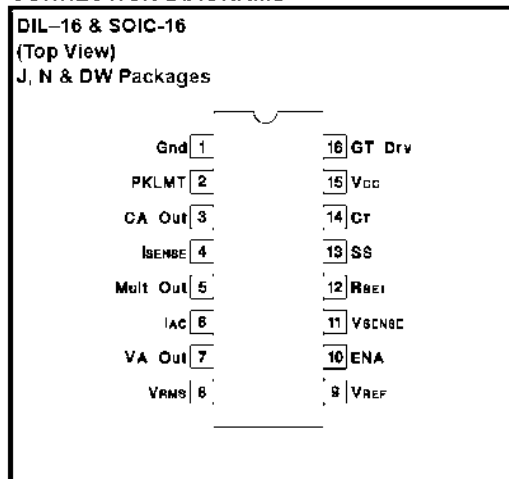


Figura 3.22. Pinagem do circuito integrado UC3854 [35].

O canto superior esquerdo do diagrama de blocos apresentado na Figura 3.21 contém três elementos comparadores. O primeiro comparador constitui uma proteção de sub-tensão de alimentação do circuito integrado. O UC3854 opera quando a tensão da alimentação no pino 15_(V_{CC}) ultrapassa o valor de 17V_{CC}, além de exigir uma fonte

de alimentação com corrente estável de pelo menos 20mA. A máxima tensão permitida na alimentação do componente é de 35V. O segundo comparador possui como entrada não-inversora o pino 10_ (**ENA** - “**Enable**”). Este pino é uma entrada lógica que habilita a operação do sinal PWM, da fonte de referência de 7,5Vcc e do oscilador, além de permitir a partida suave (“*soft-start*”) do conversor. Esta habilitação deve ser realizada conectando o pino ENA em 5V ou em +Vcc através de um resistor de 22kΩ. A saída dos dois comparadores, do primeiro e do segundo, ambas devem ser verdadeiras, ou seja, devem apresentar nível lógico alto para que o circuito integrado possa operar. Já o terceiro comparador constitui o amplificador de erro, cuja função, é a de estabelecer o loop para correção da tensão de saída do conversor boost.

A entrada inversora do amplificador de erro de tensão é conectada ao pino 11 do integrado e é chamada de Vsense. A entrada não-inversora recebe um sinal de referência proveniente do próprio circuito integrado e de valor igual a 7,5Vcc. O UC3854 possui uma fonte de referência incorporada, conforme mostra a Figura 3.20, com tensão igual a 7,5Vcc disponibilizada no pino 9_ **REF** e capaz de fornecer até 10mA internamente e para circuitos periféricos, sendo que esta possui proteção interna contra curto-circuito.

A saída do amplificador de erro de tensão “**V_{vea} – voltage error amplifier**”, identificado no componente como **VA OUT**, é obtida no pino 7 do UC3854, além de ser conectada à entrada do multiplicador analógico. A outra entrada do multiplicador está conectada ao pino 6 . Esta entrada é chamada de **IAC** e tem a função de programar a forma de onda a ser imposta na corrente de entrada do conversor. A entrada **IAC** recebe um sinal de corrente que pode ser de no máximo 10mA.

A entrada “**V_{ff} – feedforward**”, está presente no pino 8. O valor de tensão neste pino é elevado ao quadrado antes de entrar no elemento “C” de divisão do multiplicador, conforme é mostrado no diagrama da Figura 3.20. A saída de corrente do multiplicador é conectada ao pino 5 **MULT_OUT** e também à entrada não-inversora do amplificador de erro de corrente. A saída do amplificador de erro de corrente é conectada ao comparador do bloco Modulador por Largura de Pulso – PWM “*Pulse Width Modulation*” – onde, neste bloco, é comparado com o sinal de rampa do oscilador conectado ao pino 14. A frequência do oscilador é definida pelos valores do resistor, conectado ao pino 12 **Rset**, e do capacitor conectado ao pino 14 **Ct**, ambos conectados entre os respectivos pinos e o terra.

Pode-se concluir que o circuito integrado UC3854 possui 3 entradas para proteção e 4 entradas para a realização do controle da razão cíclica do conversor. As entradas de proteção são: - 10_ENA (“enable”); 13_SS (“soft-start”) e 2_PKLIM (“peak current limit”).

A entrada 10_ENA (“enable”) permite habilitar ou desabilitar a operação do componente conforme já descrito anteriormente.

A entrada 13_SS (“soft-start”) tem a função de fazer com que a tensão na entrada não-inversora do amplificador de erro cresça suavemente, através da drenagem de uma corrente constante para um capacitor conectado entre o pino 13_SS e o terra, promovendo assim, uma partida suave do conversor boost.

A entrada 2_PKLIM constitui uma proteção de sobrecorrente para o transistor de potência, onde esta recebe uma amostra da intensidade de corrente na chave, através da queda de tensão sobre resistor conectado em série com a mesma durante o período em que ela está conduzindo. Este resistor é especificado em função da intensidade máxima de corrente desejada, sendo que, quando este valor de corrente estiver circulando por este, sua queda de tensão será igual àquela que se encontra na entrada não-inversora do comparador 2_PKLIM. A tensão na entrada não-inversora é definida por um divisor de tensão alimentado pela fonte de referência de 7,5Vcc e com referência do lado negativo da ponte retificadora. A Figura 3.23 mostra um circuito pré-regulador para correção do fator de potência com o UC3854, onde é possível visualizar o que foi relatado [36].

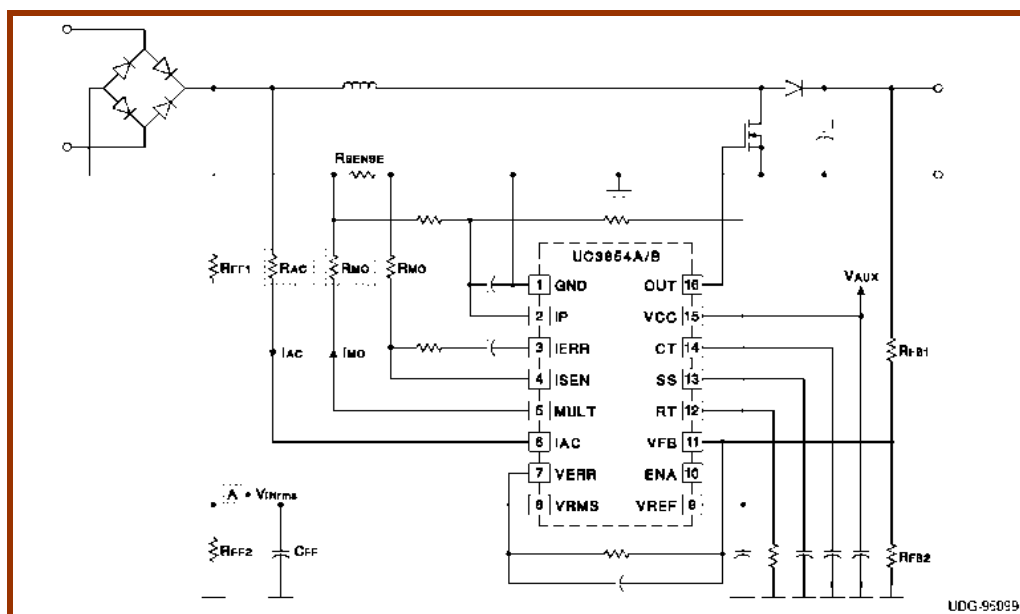


Figura 3.23. Aplicação típica de um Conversor PFC com o UC3854 [36].

Já as entradas de controle são: 11_Vsense (“*Output DC Voltage Sense*”); 6_IAC (“*Line Waveform*”); 4_Isense (“*Line Current*”); Vrms (“*RMS Line Voltage*”).

A entrada 11_Vsense recebe a amostra da tensão de saída e envia para o amplificador de erro para promover a correção da razão cíclica do sinal PWM e proporcionar o controle da tensão de saída do conversor.

A entrada 6_IAC tem a função de programar a corrente de entrada para que ela siga a mesma forma de onda da tensão de alimentação, através de uma amostra que constitui um sinal de corrente proporcional à tensão da rede. Esta amostra interfere na razão cíclica do PWM de forma a forçar a corrente de entrada a seguir a forma de onda da tensão presente neste ponto.

A entrada 8_Vrms permite a operação do pré-regulador com um range de tensão de três para um, ou seja, promove a correção do fator de potência para qualquer valor de tensão de entrada na faixa de 85Vac a 255Vac, sendo que isto é feito mantendo-se a potência de entrada constante, mesmo com a variação da tensão de entrada (considerando a potência da carga constante). O valor de tensão presente no pino 8_Vrms é proporcional ao valor eficaz da tensão de entrada. Esta é elevada ao quadrado no UC3854 e usada como “divisor” no bloco multiplicador. A saída do multiplicador, pino 5_MULT_OUT, é um sinal de corrente que aumenta com o valor presente no pino 6_IAC e com a tensão no pino 7_VAOUT, e decresce com o quadrado da tensão no pino 8_Vrms.

A entrada 4_Isense promove uma realimentação da corrente que circula pelo transistor de potência.

Pode-se observar no diagrama da Figura 3.23, que na saída do conversor existe um divisor de tensão que fornece uma amostra de 7,5 Vcc para o pino 11_Vsense quando a saída do conversor estiver com a tensão contínua igual ao valor definido em projeto, por exemplo, 385 Vcc. Se a tensão de saída diminuir, a amostra de tensão no pino 11_Vsense também diminuirá, proporcionando o aumento da tensão que é comparada com o sinal de rampa do oscilador. O aumento desta tensão fará com que o cruzamento desta com o sinal de rampa do oscilador demore mais para acontecer, elevando assim, a razão cíclica do PWM objetivando a correção da tensão de saída do conversor para o valor desejado. Este comportamento pode ser observado nas formas de onda da Figura 3.24, que mostra os sinais de referência (saída do multiplicador analógico), rampa de tensão (saída do oscilador), bem como o comportamento do sinal PWM em função dos dois anteriores [20,37].

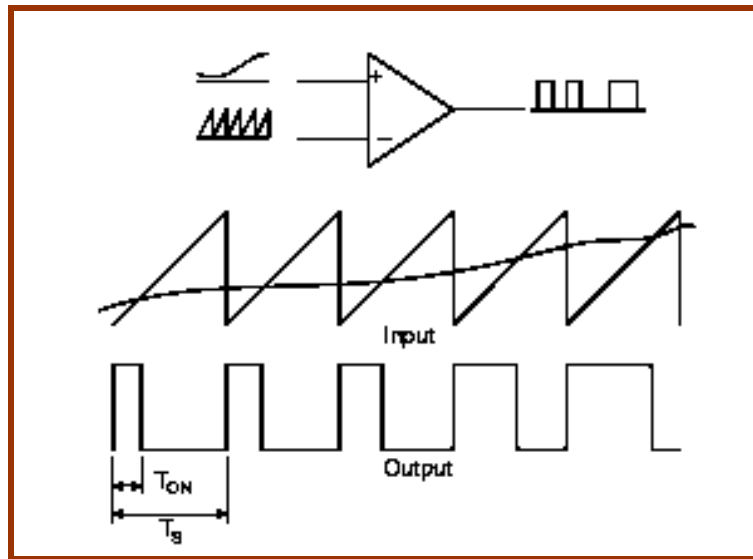


Figura 3.24. Formas de onda no comparador do bloco PWM [37].

O resultado da comparação de ambos os sinais, do oscilador e do amplificador de erro de corrente, define a razão cíclica do PWM através do set e reset do flip-flop que, por sua vez, comanda a alta corrente de saída no pino 16_GT_DRV do circuito integrado UC3854. A saída é chaveada internamente em 15Vcc. Esta tensão irá comandar as chaves eletrônicas, constituídas por transistores MOSFET's ou IGBT's do circuito de potência do conversor boost.

A Figura 3.25 mostra um exemplo de um projeto completo de um pré-regulador para correção do fator de potência com o UC3854 [35].

Segundo Bill Andreyck [38], o desempenho do circuito integrado UC3854, no exemplo de aplicação em um conversor PFC de 250W, conforme apresentado na Figura 3.25, foi avaliado utilizando instrumentos de precisão para a medição do fator de potência e da distorção harmônica total. O resultado do fator de potência foi de 0,999 e da distorção harmônica total THD, foi de 3,81% em carga nominal.

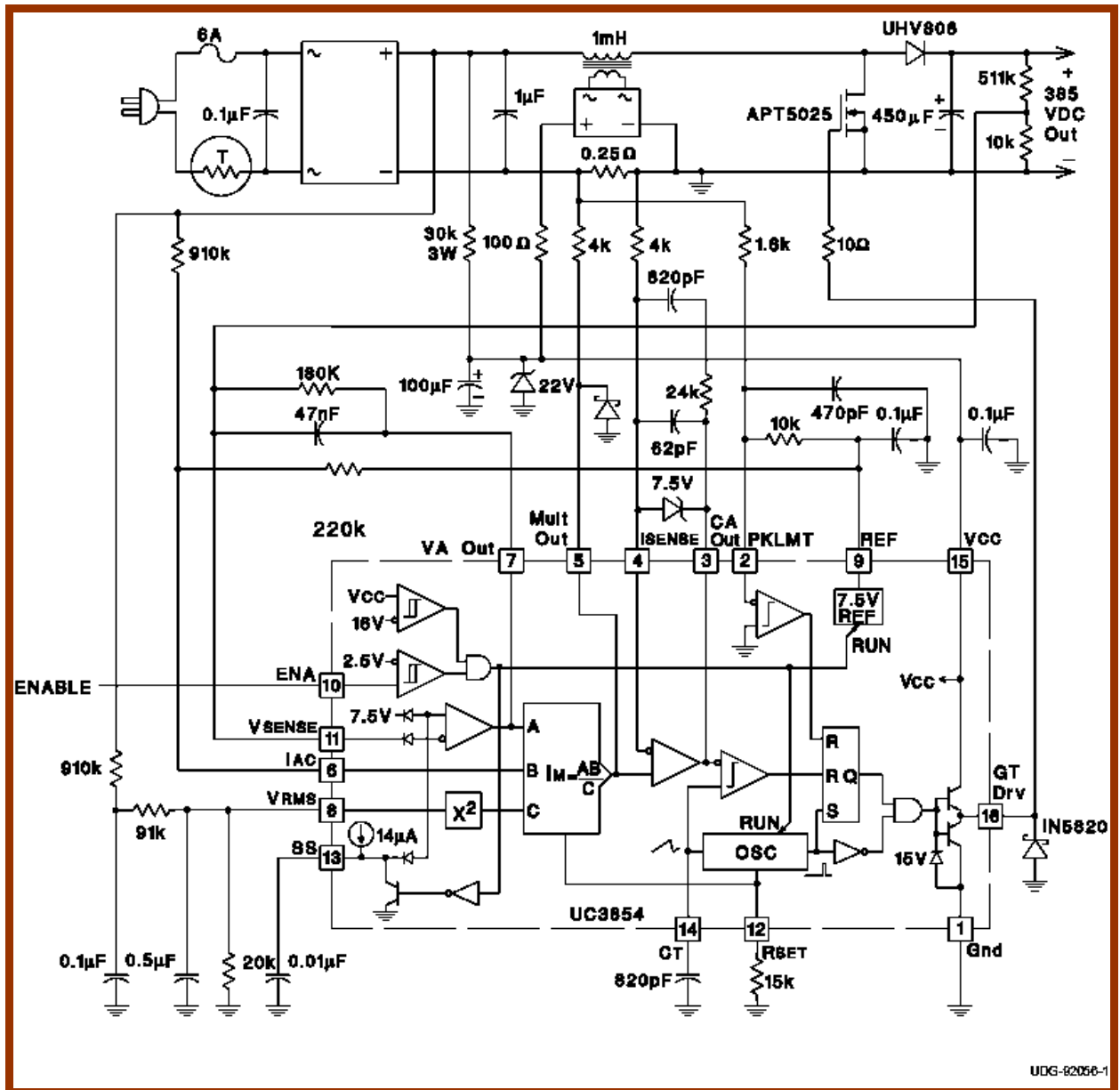


Figura 3.25. Projeto completo de um conversor boost P.F.C. de 250W com o UC3854 [35].

3.5- Considerações Finais

Neste capítulo, foi apresentado o conversor boost e sua aplicação em *PFC* – “*Power Factor Correction*”. Inicialmente, sua estrutura topológica, princípio de funcionamento, formas de onda e equações, para ambos os modos de condução (contínua e descontínua), foram abordados para sua operação como simples conversor elevador de tensão.

Adicionalmente, conceitos e definições relacionados ao fator de potência nos sistemas elétricos de alimentação, bem como os principais problemas para a concessionária e consumidor, caso o valor deste seja baixo, foram apresentados através de uma análise quantitativa de forma a justificar tanto os prejuízos com o sobredimensionamento das instalações elétricas, como as tarifas adicionais presentes nas contas de energia dos grandes consumidores.

Os circuitos retificadores convencionais contribuem para a imposição de baixos valores de fator de potência nos sistemas elétricos de alimentação e, em resposta a este problema, o conversor boost *PFC* é apresentado como ótima possibilidade.

O bom desempenho do conversor boost operando como retificador de alto fator de potência foi justificado através de simulações computacionais e ensaios laboratoriais, sendo que este último foi realizado com instrumentos de precisão. Ambos os resultados foram apresentados **(p.64 e p.76)** com base nas referências citadas. Além disso, foram estudadas as características básicas do circuito de controle destes conversores boost *PFC*. Dentre as várias opções de circuitos integrados existentes para controle nestas aplicações, algumas foram mostradas. Em especial, o circuito integrado UC3854 foi estudado de forma mais detalhada em função de ter sido escolhido como componente constituinte do protótipo deste trabalho.

Sendo assim, de posse do conhecimento do princípio de operação do conversor boost, bem como de seu funcionamento como pré-regulador para correção do fator de potência e, principalmente, da técnica de controle e dos elementos que compõem o circuito integrado UC3854, no próximo capítulo, **em atendimento ao objetivo proposto nesta dissertação**, serão aproveitadas algumas das características de funcionamento deste sistema para que se possa implementar **uma nova proposta de operação** para o conversor boost *PFC* – “Power Factor Correction”, de forma a torná-lo um sistema retificador com maior suportabilidade frente aos distúrbios classificados como afundamentos temporários de tensão.

CAPÍTULO IV

PROPOSTA DE CONTROLE PARA MELHORIA DA SUPPORTABILIDADE DOS CONVERSORES BOOST PFC PERANTE OS AFUNDAMENTOS DE TENSÃO

4.1 - Considerações Iniciais

Os estudos anteriores demonstraram que os retificadores utilizados como estágio de entrada da maioria dos equipamentos eletroeletrônicos apresentam baixo fator de potência, elevada distorção harmônica de corrente na entrada e alta vulnerabilidade perante os afundamentos de tensão. Além disso, estes circuitos podem ter, dependendo da suportabilidade dos semicondutores utilizados, seus diodos comprometidos quando a tensão de entrada retorna a seus valores nominais.

Para que se atinja o objetivo deste trabalho, primeiramente foi estudada a solução para o baixo fator de potência e para a elevada distorção harmônica na entrada desses sistemas. Sendo assim, foi apresentada, como proposta, a substituição desses circuitos de entrada por outros baseados em um conversor boost operando como pré-regulador para correção do fator de potência, o qual utilizou como circuito de controle o CI UC3854 “Standard”, constituindo assim, um sistema retificador de alto fator de potência.

Neste capítulo, será apresentada a **técnica** para correção do fator de potência e aumento da suportabilidade dos circuitos retificadores perante os afundamentos de tensão. Esta técnica consiste na **modificação da estratégia de controle dos circuitos retificadores PFC, objetivando o aumento da suportabilidade destes diante dos distúrbios supramencionados**. Desta forma, o conversor proposto atuará como um **PFC** convencional quando a rede elétrica estiver em condições normais, porém, durante a ocorrência de um afundamento, o controle priorizará a *regulação da tensão de saída* em detrimento da *correção do fator de potência*, uma vez que, nesta situação, a prioridade é a garantia do pleno regime de operação da carga de forma a

evitar prejuízos econômicos ocasionados pelos desligamentos inesperados dos equipamentos eletroeletrônicos das linhas de produção.

Para tanto, será feita uma abordagem do princípio de operação do conversor proposto, das estratégias de estudo para o alcance do objetivo traçado, além da apresentação dos resultados experimentais para a validação de sua operação como pré-regulador para correção do fator de potência PFC - "*Power Factor Correction*" e como regulador de tensão em situações de afundamento – "Voltage Sag". Para validação experimental, implementou-se em laboratório um protótipo de 250W. Embora a implementação deste seja monofásica, o princípio de operação pode ser estendido ao caso de alimentação trifásica.

4.2 – Princípio de Operação do Conversor Proposto

A proposta deste trabalho é de apresentar um sistema retificador de alto fator de potência que não seja vulnerável a elevados níveis de afundamentos de tensão. Sendo assim, foi concebido um conversor boost PFC que apresenta maior suportabilidade ("*ride-through capability*") perante os afundamentos, quando comparado com os sistemas retificadores convencionais.

O conceito de aumento da suportabilidade está atrelado à habilidade do equipamento em suprir adequadamente a potência requerida pela carga, garantindo assim, seu bom funcionamento sob condições de distúrbio, ou, em se tratando de processos industriais críticos, em manter a operação contínua desses processos, sem perda da qualidade do produto associado.

Para que se tenha a correção de fator de potência, faz-se necessário o controle da corrente de entrada do conversor, enquanto que, para garantir o adequado funcionamento da carga, este deve promover a plena regulação da tensão de saída.

O conversor boost é mono-chaveado, o que implica em um único grau de liberdade na ação de controle, sendo impossível controlar simultaneamente a corrente de entrada e a tensão de saída. O boost operando como pré-regulador para correção do fator de potência PFC é um meio termo entre a imposição de uma corrente senoidal na entrada e a regulação da tensão de saída do conversor. Como o grau de liberdade da ação de controle é reduzido, ou seja, pode-se atuar em apenas uma chave

eletrônica, fica impossível controlar a tensão de saída e, ao mesmo tempo, impor uma corrente de entrada senoidal com efetividade.

Sendo o fenômeno afundamento temporário de tensão, dos distúrbios relacionados à Qualidade de Energia, o que mais causa problemas aos consumidores, sob a forma de interrupção parcial ou total dos processos produtivos, bem como, a queima dos dispositivos que compõem os circuitos internos dos sistemas retificadores, será implementado um controle do conversor boost que priorize a correção da tensão de saída quando submetido ao “voltage sag”, em vez de controlar a forma de onda da corrente de entrada.

Partindo desse princípio, a contribuição deste trabalho trata da implementação de um retificador baseado em um conversor CC/CC, na configuração boost, com sistema de monitoramento capaz de selecionar a ação de controle a ser priorizada em função das condições de operação da rede de alimentação.

Um sistema de supervisão fará o monitoramento das condições da rede de alimentação. Em condições normais de operação, será feito o controle da corrente de entrada, promovendo a eliminação das distorções harmônicas e a elevação do fator de potência na entrada do conversor. Caso haja um afundamento de tensão, o sistema “abandonará” o controle da corrente de entrada e priorizará o controle da tensão de saída, de forma a garantir o controle da tensão no barramento CC, ou seja, promoverá o aumento da suportabilidade do equipamento frente ao fenômeno “voltage sag”.

O conversor boost tem um comportamento não linear do ganho estático com a razão cíclica (“*duty cycle*”), o que o torna um conversor difícil de controlar. O circuito integrado UC3854 contém os elementos necessários para efetuar o controle, conforme já descrito no capítulo anterior. Sendo assim, este já é concebido para atuação em PFC, além de já promover uma razoável regulação da tensão de saída. No entanto, sabe-se que **a referência IAC** (pino 6) é a responsável por garantir a imposição de uma corrente de entrada senoidal. Assim sendo, esta referência trabalha na contramão de uma boa regulação da tensão de saída, ou seja, quando a tensão de saída está aquém do valor desejado, é preciso aumentar a corrente de entrada, mas se a rede estiver entre 90° e 180° ou 270° e 360° , a referência IAC estará na descendência e não há o que fazer pois a corrente de entrada não aumentará para que se tenha, assim, a correção do fator de potência.

Considerando que a referência IAC prejudica a regulação da tensão de saída para que se tenha uma corrente senoidal na entrada do conversor, pode-se liberar o controle da corrente para que seja priorizado o controle da tensão durante a ocorrência de um afundamento. Neste caso, o controle de fator de potência fica em segundo plano, pois passa a ser mais importante assegurar o pleno funcionamento da carga eletrônica conectada ao barramento CC.

De acordo com o exposto acima, pode-se concluir que a liberação da corrente, ou seja, a não necessidade de imposição de uma corrente senoidal na entrada dará ao conversor maior capacidade para controlar a tensão de saída. É isso que se quer em uma situação de afundamento de tensão na alimentação.

Portanto, se em uma situação de “sag” for promovido um sinal de referência IAC constante e elevado, tal fato poderá permitir ao conversor uma melhor regulação da tensão de saída para baixos valores de tensão de entrada.

Sendo assim, foi implementado um conversor boost PFC com um sistema que, em função das condições da rede elétrica, faça com que o controle priorize a correção de fator de potência (para rede em condições normais), mantendo a referência IAC conforme proposta original, ou a regulação da tensão de saída (para rede em condição de “sag”) a partir da imposição de uma referência IAC constante no pino 6 do UC3854, enquanto a rede permanecer com o respectivo distúrbio.

4.3 – Metodologia de Projeto

4.3.1 – Estratégias de estudo

Como estratégia para obtenção dos resultados e alcance dos objetivos desta dissertação, os estudos foram conduzidos através de uma abordagem experimental. Desta forma, implementou-se um protótipo de 250W para realização dos ensaios experimentais, cujo projeto foi baseado no “*Application Note*” apresentado por Todd [20], o qual trata de todos os procedimentos necessários para a especificação de um pré-regulador para correção do fator de potência, baseado em um regulador boost controlado pelo UC3854.

Neste protótipo, foram adicionadas modificações correspondentes à contribuição deste trabalho, bem como as proteções contra curto-circuito na chave eletrônica

(transistor) e contra sobretensão na saída do conversor. Estas proteções são necessárias, uma vez que os ensaios foram realizados em uma estrutura modificada, a qual estava sob teste. Como a faixa de operação do conversor foi ampliada para valores menores de tensão de entrada, todas as proteções durante os ensaios foram de grande importância. Findo os ensaios e garantida a operação em todas as condições exigidas, estas podem ser retiradas.

De posse do protótipo, foram realizados os ensaios necessários para aquisição dos resultados experimentais do conversor PFC proposto em operação. Os resultados adquiridos, em condições específicas de ensaios, estão apresentados da seguinte forma:

- a) Situação da corrente de entrada e da tensão de saída, demonstrada através de suas formas de onda, para o conversor proposto operando com a rede em condições normais de tensão de alimentação (90Vca ~ 140Vca), além das medições de tensão, corrente, potência, THD's e FFT's apresentadas pelo conversor alimentado com 208Vca;
- b) Situação da corrente de entrada e da tensão de saída, demonstrada através de suas formas de onda, em um comparativo da operação do conversor proposto em relação à do conversor PFC convencional, quando submetido a um afundamento de tensão (50Vca ~ 90Vca), além das medições de tensão, corrente, potência, THD's e FFT's apresentadas pelo conversor submetido a um afundamento (60Vca);
- c) Situação da tensão de entrada e da tensão de saída, demonstrada através de um gráfico sincronizado de seus valores RMS, promovendo assim, uma visualização das variações da tensão de entrada e os respectivos efeitos na tensão de saída.

Nos ensaios realizados, tanto as condições adequadas de suprimento como as situações de afundamento, a partir de um determinado instante, foram geradas através de um variador de tensão (“*varivolt*”) monofásico mantendo-se o fator de carga em 50%.

Para facilitar a interpretação e localização dos resultados selecionados para apresentação, a Tabela 4.1 mostra uma síntese dessas informações.

Tabela 4.1. Síntese dos resultados selecionados para apresentação

Caso Estudado	Condição operacional	Resultado apresentado	Página
Condição Normal de operação da rede de alimentação 90Vca ~ 140Vca	<u>Conversor PFC Proposto</u>	Forma de onda da tensão de entrada	140
	Tensão de entrada: 136Vca Fator de carga: 50%	Forma de onda da corrente de entrada	
		Forma de onda da tensão de saída	
	<u>Conversor PFC Proposto</u>	Forma de onda da tensão de entrada	141
	Tensão de entrada: 122Vca Fator de carga: 50%	Forma de onda da corrente de entrada	
		Forma de onda da tensão de saída	
	<u>Conversor PFC Proposto</u>	Forma de onda da tensão de entrada	142
	Tensão de entrada: 110Vca Fator de carga: 50%	Forma de onda da corrente de entrada	
		Forma de onda da tensão de saída	
	<u>Conversor PFC Proposto</u>	Forma de onda da tensão de entrada	143
	Tensão de entrada: 100Vca Fator de carga: 50%	Forma de onda da corrente de entrada	
		Forma de onda da tensão de saída	
<u>Conversor PFC Proposto</u>	Forma de onda da tensão de entrada	144	
Tensão de entrada: 90Vca Fator de carga: 50%	Forma de onda da corrente de entrada		
	Forma de onda da tensão de saída		

Continuação

Caso Estudado	Condição operacional	Resultado apresentado	Página
Comparativo de operação do Conversor PFC Convencional em relação à operação do Conversor PFC Proposto submetidos a afundamentos de tensão	<u>Conversor PFC Convencional</u> Tensão de entrada: 90Vca Fator de carga: 50%	Forma de onda da tensão de entrada	147
		Forma de onda da corrente de entrada	
		Forma de onda da tensão de saída	
	<u>Conversor PFC Proposto</u> Tensão de entrada: 90Vca Fator de carga: 50%	Forma de onda da tensão de entrada	148
		Forma de onda da corrente de entrada	
		Forma de onda da tensão de saída	
	<u>Conversor PFC Convencional</u> Tensão de entrada: 80Vca Fator de carga: 50%	Forma de onda da tensão de entrada	149
		Forma de onda da corrente de entrada	
		Forma de onda da tensão de saída	
	<u>Conversor PFC Proposto</u> Tensão de entrada: 80Vca Fator de carga: 50%	Forma de onda da tensão de entrada	150
		Forma de onda da corrente de entrada	
		Forma de onda da tensão de saída	
<u>Conversor PFC Convencional</u> Tensão de entrada: 70Vca Fator de carga: 50%	Forma de onda da tensão de entrada	151	
	Forma de onda da corrente de entrada		
	Forma de onda da tensão de saída		

Continuação

Caso Estudado	Condição operacional	Resultado apresentado	Página
Comparativo de operação do Conversor PFC Convencional em relação à operação do Conversor PFC Proposto submetidos a afundamentos de tensão	<u>Conversor PFC Proposto</u>	Forma de onda da tensão de entrada	152
	Tensão de entrada: 70Vca Fator de carga: 50%	Forma de onda da corrente de entrada	
		Forma de onda da tensão de saída	
	<u>Conversor PFC Convencional</u>	Forma de onda da tensão de entrada	153
	Tensão de entrada: 60Vca Fator de carga: 50%	Forma de onda da corrente de entrada	
		Forma de onda da tensão de saída	
	<u>Conversor PFC Proposto</u>	Forma de onda da tensão de entrada	154
	Tensão de entrada: 60Vca Fator de carga: 50%	Forma de onda da corrente de entrada	
		Forma de onda da tensão de saída	
	<u>Conversor PFC Convencional</u>	Forma de onda da tensão de entrada	155
	Tensão de entrada: 50Vca Fator de carga: 50%	Forma de onda da corrente de entrada	
		Forma de onda da tensão de saída	
<u>Conversor PFC Proposto</u>	Forma de onda da tensão de entrada	156	
Tensão de entrada: 50Vca Fator de carga: 50%	Forma de onda da corrente de entrada		
	Forma de onda da tensão de saída		

Continuação

<i>Caso Estudado</i>	<i>Condição operacional</i>	<i>Resultado apresentado</i>	<i>Página</i>
<p>Medição das grandezas na entrada e saída do Conversor PFC Proposto</p> <p><u>SITUAÇÃO</u> Rede elétrica em condições normais</p>	<p><u>Conversor PFC Proposto</u> Tensão de entrada: 208Vca Fator de carga: 50%</p>	Valores de tensão, corrente, potência e THD na entrada.	145
		Valores de tensão, corrente e potência na saída.	
		Espectro harmônico FFT's da corrente e da tensão na entrada do conversor	
<p>Medição das grandezas na entrada e saída do Conversor PFC Proposto</p> <p><u>SITUAÇÃO</u> Afundamento de Tensão equivalente a 0,27 pu (60Vca)</p>	<p><u>Conversor PFC Proposto</u> Tensão de entrada: 60Vca Fator de carga: 50%</p>	Valores de tensão, corrente, potência e THD na entrada.	157
		Valores de tensão, corrente e potência na saída.	
		Espectro harmônico FFT's da corrente e da tensão na entrada do conversor	

Continuação

Caso Estudado	Condição operacional	Resultado apresentado	Página
Comportamento da tensão de saída frente às variações da tensão de entrada	<u>Conversor PFC Proposto</u> Tensão de entrada: 94,75Vca ~ 150Vca Operação como PFC Pré - Afundamento Fator de carga: 50%	Gráfico dos valores RMS da tensão de entrada e saída	162
		Gráfico dos valores RMS da tensão de entrada e saída	163
	<u>Conversor PFC Proposto</u> Tensão de entrada: 90Vca Atuação do controle para "voltage sag" Afundamento até 50Vca Fator de carga: 50%	Gráfico dos valores RMS da tensão de entrada e saída – Alimentação igual a 90Vca	164
		Gráfico dos valores RMS da tensão de entrada e saída – Afundamento até 50Vca	165
		Gráfico dos valores RMS da tensão de entrada e saída – Afundamento abaixo de 50Vca	
	<u>Conversor PFC Proposto</u> Tensão de entrada: 90,0Vca ~ 150Vca Operação como PFC Pós - Afundamento Fator de carga: 50%	Gráfico dos valores RMS da tensão de entrada e saída	166
		Gráfico dos valores RMS da tensão de entrada e saída	

Estas foram as etapas utilizadas como estratégia para o alcance dos objetivos propostos nesta dissertação. A seguir, será apresentado o procedimento para especificação do protótipo que será utilizado neste trabalho.

4.3.2 – Projeto do conversor proposto

O projeto do protótipo concebido para esta pesquisa teve como base o “*Application Note AN-U-134*” [20] que destaca os procedimentos e equações necessárias para a especificação de um pré-regulador para correção do fator de potência, utilizando um conversor boost controlado pelo UC3854. A seguir, estão apresentados os requerimentos de operação e os cálculos relacionados ao projeto do conversor boost PFC proposto, o qual foi utilizado nos ensaios laboratoriais deste trabalho.

4.3.2.1. Especificação geral

- ❖ Potência máxima de saída $P_{out}(máx) = 250W$ (Tal valor foi adotado, pois o controle do conversor boost PFC não se altera para níveis de potência mais elevados, como por exemplo, 5kW) [20].
- ❖ Faixa de tensão de entrada (operando como PFC) $V_{in} = 80Vca \sim 270Vca$
- ❖ Tensão de saída $V_{out} = 400Vcc$
- ❖ Freqüência de chaveamento $f_{ch} = 30kHz$
- ❖ Total de distorção harmônica – %THD = 3%
- ❖ Carga – Resistiva(4 reostatos de 320Ω em série = $1280\Omega = 50\%P_{out}(máx)$)

4.3.2.2. Especificação do indutor boost

- Corrente máxima de pico no conversor (I_{pk})

A corrente máxima de pico no conversor (I_{pk}) é definida pela equação 4.2, sendo que a potência de entrada é igual à potência de saída dividida pelo seu rendimento típico (95%), conforme indicado na expressão 4.1.

$$P_{in} = \frac{P_{out}(máx)}{\eta} \quad (4.1)$$

$$P_{in} = \frac{250W}{0,95} = 263,16W$$

$$I_{pk} = \frac{\sqrt{2} \cdot P_{in}}{V_{in}(\text{mín})} \quad (4.2)$$

$$I_{pk} = \frac{\sqrt{2} \cdot 263,16W}{80V} = 4,65A$$

□ Ondulação de corrente “ripple” (Δi)

A Ondulação de corrente “ripple” Δi é definida pela expressão 4.3.

$$\Delta i = 0,2 \cdot I_{pk} \quad (4.3)$$

$$\Delta i = 0,2 \cdot 4,65A = 0,93A \text{ (pico a pico)}$$

□ Especificação da razão cíclica “duty cycle” δ

A especificação da razão cíclica δ na corrente de pico I_{pk} é dada pela expressão 4.4, onde V_{in} é o valor de pico da menor tensão de entrada retificada.

$$\delta = \frac{V_{out} - V_{in}(\text{pico})}{V_{out}} \quad (4.4)$$

$$\delta = \frac{400V - 113V}{113V} = 0,71$$

□ Cálculo da indutância L

O valor da indutância L é determinado pela expressão 4.5, onde f_{ch} é a frequência de chaveamento do conversor.

$$L = \frac{V_{in} \cdot \delta}{f_{ch} \cdot \Delta i} \quad (4.5)$$

$$L = \frac{113V \cdot 0,71}{30kHz \cdot 0,93A} = 2,87mH \quad L \text{ adotado} = 3mH$$

Utilizado um indutor com núcleo de ferrite de 3mH/4A produzido e fornecido pela “**MGS Eletrônica Ltda.**” conforme catálogo em anexo.

4.3.2.3. Capacitor de saída C_o

Este componente é especificado em função do período de tempo que a tensão de saída deverá permanecer dentro de uma faixa pré-estabelecida, após o desligamento da tensão de entrada. O valor da capacitância é definido pela equação 4.6, onde o período de tempo é chamado de “hold-up time” Δt e $V_o(\text{min})$ é a tensão mínima da faixa pré-estabelecida.

$$C_o = \frac{2 \cdot P_{\text{out}} \cdot \Delta t}{V_0^2 - V_o^2(\text{min})} \quad (4.6)$$

Foram adotados para o conversor: $\Delta t = 64\text{ms}$ e $V_o(\text{min}) = 300\text{V}$.

$$C_o = \frac{2 \cdot 250\text{W} \cdot 64\text{ms}}{400\text{V}^2 - 300\text{V}^2(\text{min})} = 450\mu\text{F}$$

4.3.2.4. Especificação do resistor R_s para monitoramento da corrente

O resistor R_s é o componente utilizado para informar ao controle do conversor, através de sua queda de tensão, a intensidade de corrente que está sendo solicitada da rede de alimentação. Através desse sinal de amostragem, o controle pode limitar a máxima corrente de entrada no conversor. O valor típico de queda de tensão V_{rs} no resistor R_s é de 1V, o qual será adotado neste projeto.

□ Determinação da corrente máxima no conversor $I_{pk}(\text{máx})$

A máxima corrente no conversor $I_{pk}(\text{máx})$ é definida pela expressão 4.7

$$I_{pk}(\text{máx}) = I_{pk} + \frac{\Delta i}{2} \quad (4.7)$$

$$I_{pk}(\text{máx}) = 4,42\text{A} + \frac{0,9\text{A}}{2} = 4,87\text{A} \cong 5,0\text{A}$$

□ Cálculo do Resistor R_s

Considerando a queda de tensão V_{rs} adotada (1V), o valor da resistência é definido pela equação 4.8.

$$R_s = \frac{V_{rs}}{I_{pk}(\text{máx})} \quad (4.8)$$

$$R_s = \frac{1,0\text{V}}{5,0\text{A}} = 0,2\Omega \quad R_s \text{ adotado} = 0,25\Omega$$

Sendo assim, o atual valor da tensão $V_{rs}(\text{máx})$ para $I_{pk}(\text{máx})$ será:

$$V_{rs} = I_{pk}(\text{máx}) \cdot R_s \quad (4.9)$$

$$V_{rs} = 5,0\text{A} \cdot 0,25\Omega = 1,25\text{V}$$

4.3.2.5. Especificação dos resistores do divisor de tensão que estabelece o limite de corrente máxima no conversor PKLMT (proteção contra sobrecarga)

R_{pk1} e **R_{pk2}** são os resistores do divisor de tensão.

A corrente máxima de pico em sobrecarga será **$I_{pk}(\text{ovld}) = I_{pk}(\text{máx}) + 12\%$** , ou seja **$I_{pk}(\text{ovld}) = 5,6\text{A}$** . Acima desse valor de corrente, o controle irá desarmar o conversor.

Rpk1 será adotado e igual a 10kΩ.

Para que se defina o valor de **Rpk2**, deve-se conhecer o valor da tensão sobre o resistor **Rs** durante a corrente de sobrecarga. Este, será chamado de **Vrs(ovld)** e seu valor será definido pela expressão 4.10.

$$V_{rs}(\text{ovld}) = R_s \cdot I_{pk}(\text{ovld}) \quad (4.10)$$

$$V_{rs}(\text{ovld}) = 0,25\Omega \cdot 5,6A = 1,4V$$

O valor do resistor **Rpk2** será definido pela equação 4.11.

$$R_{pk2} = \frac{V_{rs}(\text{ovld}) \cdot R_{pk1}}{V_{ref}} \quad (4.11)$$

onde **Vref** é igual a 7,5Vcc. (valor da tensão de referência do UC3854).

$$R_{pk2} = \frac{1,4V \cdot 10k\Omega}{7,5V} = 1,87k\Omega \quad R_{pk2} = 1,8k\Omega$$

4.3.2.6. Especificação dos resistores de polarização das entradas Vff e IAC do multiplicador analógico.

A operação do multiplicador analógico é dada pela equação 4.12.

$$I_{mo} = \frac{K_m \cdot I_{ac} \cdot (V_{vea} - 1)}{V_{ff}^2} \quad (4.12)$$

onde,

Imo → corrente de saída do multiplicador analógico;

Km → 1 (constante);

Iac → corrente de entrada do multiplicador;

Vff → tensão “feedforward”;

Vvea → sinal de saída do amplificador de erro de tensão.

□ Cálculo dos resistores que compõem a malha de entrada **Vff**

Quando a tensão de alimentação do conversor for igual a **Vin(min)**, a tensão no pino **Vff** deverá ser igual a 1,414V e a tensão em Vffc (outro nó do divisor), deverá ser em torno de 7,5V. O valor médio **Vin(av)** da menor tensão RMS de entrada **Vin(min)** é dado pela equação 4.13.

$$\mathbf{V_{in(av)} = V_{in(min)} \cdot 0,9} \quad (4.13)$$

Sendo assim, 2 (duas) equações 4.14 e 4.15 serão utilizadas para determinar o valor dos resistores do divisor de tensão.

Para $V_{ff} = 1,414V$, a expressão será:

$$\mathbf{V_{ff} = 1,414V = \frac{V_{in(av)} \cdot R_{ff3}}{R_{ff1} + R_{ff2} + R_{ff3}}} \quad (4.14)$$

onde, R_{ff1} , R_{ff2} e R_{ff3} são os resistores do divisor de tensão.

Para V_{ffc} (outro nó do divisor) = 7,5V, a expressão será:

$$\mathbf{V_{ffc} \cong 7,5V = \frac{V_{in(av)} \cdot (R_{ff2} + R_{ff3})}{R_{ff1} + R_{ff2} + R_{ff3}}} \quad (4.15)$$

então, $\mathbf{R_{ff1} = 910k\Omega}$ $\mathbf{R_{ff2} = 91k\Omega}$ $\mathbf{R_{ff3} = 20k\Omega}$.

- Especificação do resistor **Rvac** que limita a corrente de entrada do multiplicador

Os circuitos integrados UC3854 e UC3854A/B [35] que constituem parte da família de controladores para correção de fator de potência, utilizam três parâmetros para controle da potência solicitada da rede de alimentação, sendo eles:

- a) A tensão de saída do conversor;
- b) A tensão RMS de entrada;
- c) A tensão instantânea da entrada que é representada por um sinal de corrente na entrada IAC do UC3854.

Existem vários artigos, escritos por diferentes autores, que descrevem projetos de pré-reguladores para correção do fator de potência com o UC3854, porém, adotam critérios diferentes para determinação do nível adequado de corrente para a entrada IAC. Segundo John Bottrill [39], a faixa de corrente recomendada para a entrada IAC é de 250µA a 500 µA, onde esta não deve ultrapassar o valor máximo de 750 µA. Philip Todd [20] adota o valor de 600µA para o projeto do conversor PFC. Como esse valor não ultrapassa os 750µA estabelecidos por Bottrill, também será adotado para o projeto do conversor PFC desta pesquisa.

O valor de corrente IAC máximo ocorrerá quando da tensão de entrada estiver também no valor máximo **Vin(máx)**. O valor de pico da tensão de entrada, neste instante, **Vpk(máx)** é definido pela expressão 4.16.

$$\mathbf{Vpk(máx)} = \sqrt{2} \cdot \mathbf{Vin(máx)} \quad (4.16)$$

$$\mathbf{Vpk(máx)} = \sqrt{2} \cdot 270\mathbf{V} = 382\mathbf{V}$$

Sendo assim, o valor da resistência **Rvac** será calculado conforme a equação 4.17.

$$R_{vac} = \frac{V_{pk} \text{ (máx)}}{I_{AC}} \quad (4.17)$$

$$R_{vac} = \frac{362V}{600\mu A} = 603,33k\Omega \quad R_{vac} = 620k\Omega$$

- Especificação do resistor **Rb1** que limita a corrente constante de entrada do multiplicador

Como a intensidade instantânea da corrente IAC depende da tensão de alimentação, nos instantes em que a tensão de entrada for igual a zero não haverá corrente IAC, o que poderia gerar um problema de cruzamento por zero no multiplicador. Para resolver este problema, uma pequena corrente contínua será injetada na entrada IAC a partir da fonte de referência do UC3854, que disponibiliza no pino 9 uma tensão de 7,5Vcc. O resistor **Rb1**, conectado entre o pino 9 e o pino 6, é o responsável por limitar o valor desta corrente CC.

A equação 4.18 indica o cálculo do resistor Rb1.

$$R_{b1} = 0,25 \cdot R_{vac} \quad (4.18)$$

$$R_{b1} = 0,25 \cdot 620k\Omega \cong 155k\Omega \quad R_{b1} \text{ escolhido} = 180k\Omega$$

- Especificação dos resistores **Rset** e **Rmo** que limitam a máxima corrente de saída do multiplicador

A corrente máxima de saída do multiplicador ocorre quando a tensão de entrada está no valor mínimo. Esta corrente, **Imo**, pode ser calculada pela equação 4.12 para a condição citada anteriormente. Quando a tensão de entrada estiver no valor mínimo, o valor de pico da corrente **IAC** será 182 μA e a tensão na entrada **Vff** será de aproximadamente 2,0V. Sendo **Vvea** igual a 5V (pior condição), a corrente da saída do multiplicador será igual a 365 μA no máximo. Como **Imo** não pode ser maior do que duas vezes a corrente IAC, isto representa uma

corrente máxima permitida para esta tensão de entrada e, em consequência disso, a corrente de pico na entrada do conversor será limitada.

A corrente **Iset**, além de ser a corrente de carga do oscilador, também impõe uma limitação para a corrente de saída do multiplicador. A corrente **Imo** não poderá ser maior do que 3,75V dividido pelo valor da resistência de Rset. Sendo assim, o valor de Rset deve ser definido pela expressão 4.19.

$$R_{set} = \frac{3,75V}{I_{mo}} \quad (4.19)$$

Como **Imo** não pode ser maior do que 2.IAC, então

$$R_{set} = \frac{3,75V}{2 \cdot IAC} = \frac{3,75V}{2 \cdot 182\mu A} = 10k\Omega$$

A máxima corrente no resistor **Rs** é estabelecida quando a tensão sobre o mesmo for igual à tensão sobre o resistor **Rmo**. Neste momento, ocorre a limitação da corrente de pico na menor tensão de entrada do conversor.

Considerando **Irs(máx)=5A**, o valor de Rmo pode ser definido de acordo com a equação 4.20.

$$R_{mo} = \frac{I_{rs} (máx) \cdot R_s}{I_{mo} (máx)} \quad (4.20)$$

$$R_{mo} = \frac{5A \cdot 0,25\Omega}{2 \cdot 182\mu A} = 3,9k\Omega$$

4.3.2.7. Especificação do capacitor CT que determinará a frequência de chaveamento do conversor

Sendo a frequência de chaveamento f_{ch} igual a 30kHz, o capacitor CT será especificado conforme a expressão 4.21.

$$C_T = \frac{1,25}{R_{set} \cdot f_{ch}} \quad (4.21)$$

$$C_T = \frac{1,25}{10k\Omega \cdot 30kHz} \cong 4,16nF \quad C_T = 5 \times 820pF \text{ em paralelo}$$

4.3.2.8. Compensação do amplificador de erro de corrente

□ Ganho do amplificador na frequência de chaveamento

Calcula-se a tensão no resistor de amostragem através da corrente que passa pelo indutor, no instante em que este estiver fornecendo energia para o capacitor. O resultado deve ser dividido pela frequência de chaveamento. A equação 4.22 demonstra como calcular este valor de tensão.

$$\Delta V_{rs} = \frac{V_{out} \cdot R_s}{L \cdot f_{ch}} \quad (4.22)$$

$$\Delta V_{rs} = \frac{400V \cdot 0,25\Omega}{3mH \cdot 30kHz} \cong 1,0V_{pp}$$

Esta tensão deverá ser igual à amplitude de pico a pico da tensão V_s (rampa do oscilador). Como a tensão de pico a pico da rampa é igual a 5,2V, o valor do ganho do amplificador de erro de corrente G_{ca} será dado pela equação 4.23.

$$G_{ca} = \frac{V_s}{\Delta V_{rs}} \quad (4.23)$$

$$G_{ca} = \frac{5,2V_{pp}}{1,0V_{pp}} = 5,2$$

- Especificação dos resistores que compõem a malha de ganho do amplificador de corrente **Rci** e **Rcz**

Adota-se Rci igual a Rmo = 3,9kΩ.

O ganho da malha é definido pela expressão 4.24.

$$G_{ca} = \frac{R_{cz}}{R_{ci}} \quad (4.24)$$

Sendo o ganho **Gca** igual a 5,2, conforme descrito anteriormente, o valor do resistor **Rcz** será:

$$R_{cz} = R_{ci} \cdot G_{ca} = 3,9k\Omega \cdot 5,2 \cong 20k\Omega \quad R_{cz} = 22k\Omega$$

- Freqüência de corte da realimentação de corrente

A freqüência de corte do “loop” de corrente é dada pela equação 4.25.

$$f_{ci} = \frac{V_{out} \cdot R_s \cdot R_{cz}}{V_s \cdot 2\pi \cdot L \cdot R_{ci}} \quad (4.25)$$

$$f_{ci} = \frac{400V \cdot 0,25\Omega \cdot 22k\Omega}{5,2V \cdot 2\pi \cdot 3mH \cdot 3,9k\Omega} \cong 5,75kHz$$

- Especificação dos capacitores **Ccz** e **Ccp** da malha de realimentação de corrente

Escolher o zero na frequência de corte. Sendo assim, o valor de **Ccz** será definido conforme a expressão 4.26.

$$C_{cz} = \frac{1}{2\pi \cdot f_{ci} \cdot R_{cz}} \quad (4.26)$$

$$C_{cz} = \frac{1}{2\pi \cdot 5,75\text{kHz} \cdot 22\text{k}\Omega} \cong 1258\text{pF} \quad C_{cz} = 2 \times 680\text{pF} \text{ em paralelo}$$

O pólo deverá ser acima da metade da frequência de chaveamento. Portanto, o capacitor **Ccp** será calculado conforme a equação 4.27.

$$C_{cp} = \frac{1}{2\pi \cdot f_{ci} \cdot R_{cz}} \quad (4.27)$$

$$C_{cp} = \frac{1}{2\pi \cdot 30\text{kHz} \cdot 22\text{k}\Omega} \cong 241\text{pF} \quad C_{cp} = 3 \times 82\text{pF} \text{ em paralelo}$$

4.3.2.9. Compensação do amplificador de erro de tensão

- Determinação do valor de pico do “ripple” da tensão de saída

O valor de pico do ripple da tensão de saída **Vo(pk)** é definido pela equação 4.28, onde o termo **fr** é a frequência da ondulação da tensão de saída.

$$V_o(\text{pk}) = \frac{P_{in}}{2\pi \cdot f_r \cdot C_o \cdot V_o} \quad (4.28)$$

$$V_o(\text{pk}) = \frac{250\text{W}}{2\pi \cdot 120\text{Hz} \cdot 450\mu\text{F} \cdot 400\text{V}} = 1,84\text{V}$$

- Determinação do “ripple” de tensão $V_o(\text{pk})$ e do ganho G_{va} da saída do amplificador

A tensão $V_o(\text{pk})$ deve ser reduzida para o valor de ondulação permitida na saída do amplificador de erro de tensão. Isto irá determinar o ganho do amplificador na segunda harmônica de tensão.

Este valor de ondulação permitido é em função do THD - Total de Distorção Harmônica especificado para este conversor. Neste caso, o conversor está especificado para um THD igual a 3%.

A frequência harmônica predominante na linha é a terceira. A saída do conversor contribui em 0,5% de terceira harmônica na entrada para cada 1% de segunda harmônica presente na tensão de ondulação. A entrada V_{ff} contribui em 1% de terceira harmônica para cada 1% de segunda harmônica presente neste ponto. Sendo assim, como a especificação é de 3% de THD, para esse conversor será definida uma contribuição de 1,5% pela entrada V_{ff} e de 0,75% pelo ripple de tensão de saída, ou seja, 1,5% de segunda harmônica na saída do amplificador de erro de tensão V_{vao} (VAout_pino 7).

Portanto, conclui-se que o ganho G_{va} pode ser definido pela expressão 4.29.

$$G_{va} = \frac{\Delta V_{vao} \cdot \% \text{ Ripple}}{V_o(\text{pk})} \quad (4.29)$$

No UC3854, a tensão $V_{vao} = 5 - 1 = 4\text{V}$. Então,

$$G_{va} = \frac{4\text{V} \cdot 1,5\%}{1,84\text{V}} = 0,0326.$$

Este será o valor do ganho do amplificador para que se tenha a contribuição em terceira harmônica conforme especificado.

- Especificação dos componentes da rede de realimentação da tensão de saída do conversor **Rv1 Rvd Cvf Rvf**

Especificar os componentes de forma a conseguir o ganho estabelecido para o amplificador de erro de tensão.

O valor do resistor **Rv1** será adotado e igual a 511kΩ. (“trimpot”)

O valor do resistor **Rvd** será definido para que a tensão sobre ele seja 7,5Vcc (igual à referência do amplificador de erro), quando a tensão de saída do conversor estiver igual a 400Vcc. Sendo assim, este será definido pela equação 4.30.

$$Rvd = \frac{Rvi \cdot Vref}{Vo - Vref} \quad (4.30)$$

$$Rvd = \frac{511k\Omega \cdot 7,5Vcc}{400V - 7,5Vcc} = 9,76k\Omega \quad Rvd \text{ escolhido} = 10k\Omega \text{ (trimpot)}$$

Define-se o capacitor **Cvf** através da expressão 4.31.

$$Cvf = \frac{1}{2 \cdot \pi \cdot fr \cdot Rv1 \cdot Gva} \quad (4.31)$$

$$Cvf = \frac{1}{2 \cdot \pi \cdot 120Hz \cdot 511k\Omega \cdot 0,0326} = 0,08\mu F \quad Cvf \text{ escolhido} = 0,047\mu F$$

Para calcular o valor do resistor **Rvf**, deve-se antes determinar o pólo de frequência. A frequência chamada de **fvi**, é a de ganho unitário do “loop” de tensão.

Esta será definida através da equação 4.32.

$$f_{vi}^2 = \frac{P_{in}}{\Delta V_{vao} \cdot V_o \cdot R_{v1} \cdot C_o \cdot C_{vf} \cdot (2 \cdot \pi)^2} \quad (4.32)$$

$$f_{vi} = \sqrt{\frac{250W}{4V \cdot 400V \cdot 511k\Omega \cdot 450\mu F \cdot 0,047\mu F \cdot (2 \cdot \pi)^2}} = 19,1 \text{ Hz}$$

A partir da frequência de ganho unitário f_{vi} , calcula-se o resistor R_{vf} pela equação 4.33.

$$R_{vf} = \frac{1}{2 \cdot \pi \cdot f_{vi} \cdot C_{vf}} \quad (4.33)$$

$$R_{vf} = \frac{1}{2 \cdot \pi \cdot 19,1\text{Hz} \cdot 0,047\mu F} = 177k\Omega \quad R_{vf} \text{ escolhido} = 180k\Omega$$

4.3.2.10. Especificação dos capacitores C_{ff1} e C_{ff2} da malha “feedforward”

Estes capacitores determinam o nível de contribuição da entrada V_{ff} para a distorção em 3º harmônica na corrente de entrada. Determina-se a quantidade de atenuação necessária em função do total de distorção especificado para este conversor. Conforme descrito anteriormente, esta entrada deverá ter uma contribuição de 1,5% para a distorção total. Como a 2º harmônica contida na tensão retificada é de 66,2%, pode-se definir o ganho total do filtro de segunda ordem a ser implementado na malha “feedforward”. O ganho de atenuação G_{ff} será definido pela expressão 4.34.

$$G_{ff} = \frac{\%THD \text{ especificado}}{66,2\%} \quad (4.34)$$

$$G_{ff} = \frac{\%1,5}{66,2\%} = 0,0227$$

O ganho total do filtro de segunda ordem é igual ao produto dos ganhos de cada filtro individualmente. Sendo assim, o ganho de cada filtro é igual à raiz quadrada do ganho total. Utilizam-se dois pólos iguais em cascata. Com isso, o pólo de frequência **fp**, sabendo-se que **fr** é a frequência de 2º harmônica, pode ser determinado pela equação 4.35.

$$fp = \sqrt{G_{ff}} \cdot fr \quad (4.35)$$

$$fp = \sqrt{0,0227} \cdot 120\text{Hz} = 18\text{Hz}$$

De posse do pólo de frequência (frequência de corte), os capacitores Cff1 e Cff2 podem ser definidos pelas expressões 4.36 e 4.37.

$$C_{ff1} = \frac{1}{2 \cdot \pi \cdot fp \cdot R_{ff2}} \quad (4.36)$$

$$C_{ff2} = \frac{1}{2 \cdot \pi \cdot fp \cdot R_{ff3}} \quad (4.37)$$

$$C_{ff1} = \frac{1}{2 \cdot \pi \cdot 18\text{Hz} \cdot 91\text{k}\Omega} = 0,097\mu\text{F} \quad C_{ff1} \text{ escolhido} = 0,1\mu\text{F}$$

$$C_{ff2} = \frac{1}{2 \cdot \pi \cdot 18\text{Hz} \cdot 20\text{k}\Omega} = 0,44\mu\text{F} \quad C_{ff2} \text{ escolhido} = 0,47\mu\text{F}$$

4.3.2.11. Especificação da ponte retificadora / do transistor IGBT / do diodo boost

No protótipo será utilizada a ponte retificadora **SK30/08** da SEMIKRON com capacidade de condução igual a 30A e de tensão máxima reversa igual a 800V [40], pois constitui componente disponível além de atender aos requisitos do projeto.

O mesmo conceito será aplicado ao transistor IGBT e ao diodo de saída do boost, ambos contemplados no módulo **SK30GAL** da SEMIKRON com capacidade de corrente igual a 33A e tensão de bloqueio igual a 1200V [41].

4.3.2.12. Técnica para operação como “PFC” ou regulador de tensão em “SAG”

Com o objetivo de promover a operação do conversor durante o afundamento de tensão, será adicionado um resistor de **10k Ω** em série com o resistor **Rb1** de 180k Ω , conectado entre o pino **9_REF** e a entrada de corrente no pino **6_IAC**, conforme pode ser observado na Figura 4.20 (pág.127). Além disso, será colocada uma chave analógica **CH1** em paralelo com o resistor de 180k Ω . A comutação dessa chave será controlada pelo sistema de supervisão das condições de operação da rede de alimentação.

Conforme já descrito anteriormente, a razão cíclica do sinal “PWM” varia em função do erro da tensão de saída do conversor e do valor instantâneo da tensão de entrada, onde esta última objetiva a correção do fator de potência.

Sendo assim, quando a tensão de alimentação estiver em condições normais de operação, o sistema de supervisão manterá a chave **CH1** aberta, fazendo com que a amostra do valor instantâneo da tensão de entrada do conversor, presente no pino **6_IAC**, comande a razão cíclica do sinal “PWM” de forma a programar a onda da corrente de entrada e promover a correção do fator de potência no sistema retificador.

No entanto, durante o afundamento de tensão, o sistema de supervisão comutará a chave **CH1**, curto-circuitando o resistor de $R_{b1_180k\Omega}$. Com isso, aumenta-se a contribuição de corrente contínua no pino **6_IAC**, minimizando a interferência da amostra da tensão de entrada do conversor na razão cíclica do sinal “PWM”. Portanto, pode-se concluir que a razão cíclica será corrigida, exclusivamente, pelo sinal de saída do amplificador de erro de tensão, proporcionando uma melhor regulação na saída do conversor durante o fenômeno “*voltage sag*”. O sistema de supervisão comutará a chave CH1 quando a tensão de alimentação atingir 90Vca. Embora o projeto do conversor PFC determine uma operação na faixa de 80Vca a 270Vca, a chave CH1 atuará em 90Vca para a comprovação de que, o acionamento desta, promoverá também uma minimização da ondulação (“*ripple*”) da tensão de saída do conversor.

A documentação do 3854 [35] trata o pino 6_IAC como uma entrada de corrente, a qual deve ser no máximo de 10mA, sendo que 0,6mA é o recomendável. Para uma tensão máxima de entrada de 270Vca RMS, tem-se 382V de pico. Como o resistor **Rvac** é igual a 620K Ω , então $382V/620k\Omega = 0,61mA$. Nesta condição, Todd [20] afirma que o pino 6_IAC terá uma tensão de 6V, sugerindo assim, uma impedância interna de 10k Ω . Ou seja, quando a chave CH1 estiver aberta, a corrente de entrada IAC será de 0,61mA + a contribuição de corrente constante proveniente da referência de 7,5Vcc, via resistor Rb1, $(7,5V_{cc}/(180k\Omega + 10k\Omega) = 0,039mA)$, não ultrapassando o máximo de 10mA. Na condição de afundamento, a chave CH1 é acionada, promovendo um aumento de IAC. Por exemplo, para 90Vac RMS de entrada e 127,27V de pico, a corrente em Rvac será de $127,27V/620k\Omega = 0,2mA$, somados à corrente constante vinda do pino 9_REF ($7,5V_{cc}/10k\Omega = 0,75mA$) totalizará $(0,75mA + 0,2mA = 0,95mA)$. Mesmo nessa condição, o sistema não ultrapassará o limite de 10mA estabelecido para a entrada IAC do UC3854.

O fato de o retificador proposto continuar operando com uma boa regulação da tensão de saída durante o período de afundamento, faz com que este tenha maior suportabilidade em relação aos sistemas retificadores convencionais, além de promover a correção do fator de potência quando o conversor não estiver submetido a um afundamento de tensão.

4.3.2.13. Sistema de supervisão da rede elétrica

4.3.2.13.1. Descrição do sistema e características do LPC2138

O sistema de supervisão da rede elétrica consiste em um circuito microprocessado para o monitoramento dos valores instantâneos da tensão de alimentação. Este deve fazer a aquisição de uma amostra da tensão da rede e compará-la com uma referência pré-estabelecida. Caso seja detectado um distúrbio na rede de alimentação, o sistema atuará na chave analógica que seleciona a prioridade de controle do conversor (operação em situação normal “PFC” ou em “SAG”- regulação da tensão de saída), conforme descrito no item 4.3.2.12. O sistema de supervisão foi implementado com um microcontrolador da família LPC213X da Philips [45], baseado no núcleo ARM7. Para o desenvolvimento dos estudos e realização dos ensaios laboratoriais, foi utilizada uma plataforma chamada MC_BOARD, a qual foi possível conectar todos os circuitos de apoio necessários à função de monitoramento das condições da rede de alimentação.

O LPC2138 é um microcontrolador de 32 bits que utiliza como núcleo o ARM7TDMI-S, parte integrante da família ARM de processadores de uso geral. Sua capacidade de processamento é de 0,9 MIPS / MHz. As principais características deste microcontrolador são [46]:

- Tensão de alimentação de 3,0V a 3,6V;
- 512 Kbytes de memória de programa;
- 32 Kbytes de memória de dados volátil (RAM);
- 22 interrupções (4 externas);
- 47 I/O's toleráveis a 5V;
- RTC interno;
- 2 Conversores A/D de 10 bits com 8 canais cada;
- 1 Canal de conversão D/A de 10 bits;
- Opera com cristal de 1MHz a 30MHz ou oscilador externo de 1MHz a 50MHz;
- 60MHz de operação máxima via PLL interno.

A Figura 4.1 mostra a pinagem do microcontrolador LPC2138 [45].

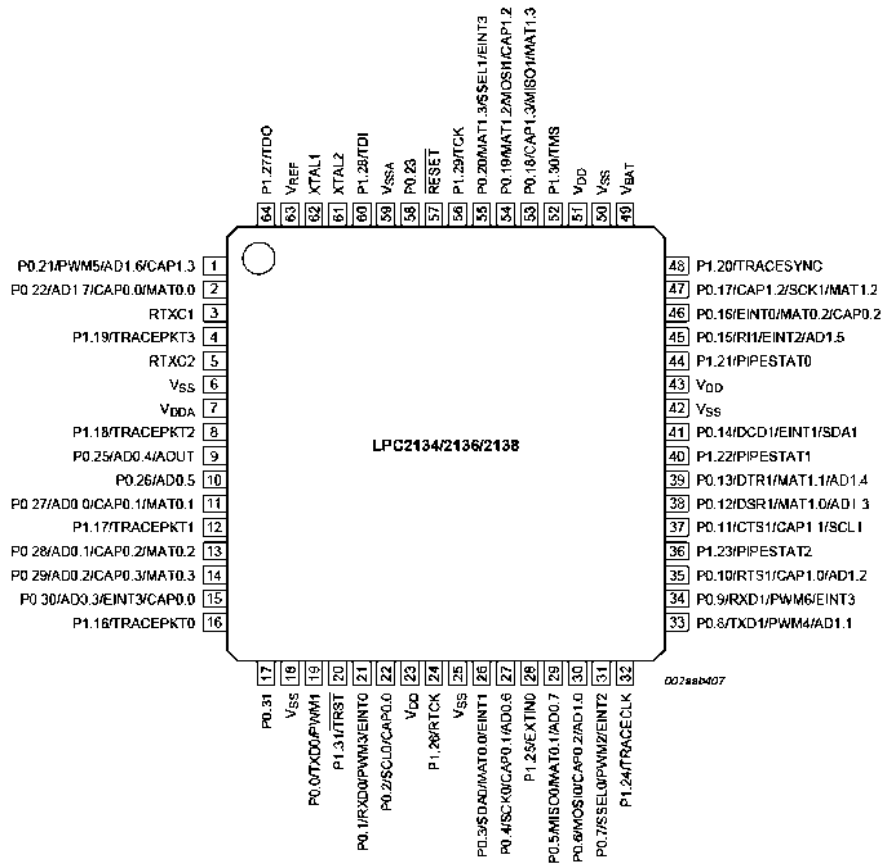


Figura 4.1. Pinagem do microcontrolador LPC2138 [45].

4.3.2.13.2. Descrição do circuito eletrônico do sistema de supervisão da rede elétrica e seu princípio de funcionamento

A partir da utilização de um microcontrolador com canal ADC (*Conversor Analógico/Digital*) incorporado e alta velocidade de processamento, foi possível fazer o acompanhamento da variação dos valores instantâneos da tensão na rede elétrica. A amostra de tensão a ser monitorada é conseguida através de um conjunto constituído por uma ponte retificadora mais um sensor HALL de tensão, que proporcionará, além de um sinal equivalente a 1/100 da tensão da rede, uma isolação segura do circuito eletrônico em relação à entrada de energia. Sendo assim, o sinal amostrado será composto por semiciclos (0,5 ciclo) da tensão senoidal de 60 Hz. A saída do sensor HALL está conectada ao canal ADC do microcontrolador para que seja feita a aquisição do sinal e a atuação no PORT de saída, de acordo com a seguinte convenção:

- Se a **amostra de tensão** for **menor** que o sinal de **referência** (*operação em SAG*) **ou igual a este**, determinado pino do PORT será forçado para nível lógico 1 – (*led de sinalização de SAG acende e a chave analógica CH1 fecha*);
- Se a **amostra de tensão** for **maior** que o sinal de **referência** (*operação como PFC*), determinado pino do PORT será forçado para nível 0 – (*led de sinalização de PFC acende e a chave analógica CH1 abre*);
- Na ausência do sinal de amostragem, o pino do PORT permanece em nível zero – (*led de sinalização de PFC “pisca”, indicando ausência de sinal*).

Os sinais de referência e de amostragem devem ser sincronizados para que se possa realizar a comparação de forma efetiva. Para isso, foi adicionado um circuito de detecção de zero da senóide. Um segundo sensor HALL de tensão envia para a entrada de um amplificador operacional (AO) uma amostra da tensão não retificada.

Como o AO está operando como um comparador de tensão, este gerará uma transição na tensão de saída (*borda de subida e descida*) toda vez que o valor da senóide for igual a zero. Sendo assim, na saída do comparador, teremos uma forma de onda retangular sincronizada com a tensão da rede.

A cada borda de descida da forma de onda retangular, será gerada uma interrupção externa no microcontrolador (**EINT_1**). No LPC2138, a interrupção externa é gerada apenas em um sentido da borda (*neste caso foi configurado borda de descida*). No entanto, neste componente é possível configurar 2 (dois) pinos diferentes para serem sensibilizados à mesma interrupção externa (**EINT_1**) [46]. Diante desta possibilidade de configuração, foi utilizada uma porta lógica inversora CD4049 na saída do AO comparador, com a finalidade de gerar uma segunda forma de onda retangular defasada 180º em relação à primeira. Sendo assim, a partir dos dois sinais defasados, obtém-se uma borda de descida a cada semiciclo. Ambas as saídas do circuito integrado CD4049 estão conectadas nos pinos 26 (P0.3) e 41 (P0.14) do LPC2138, os quais estão configurados como entradas de atendimento à mesma interrupção externa.

A referência senoidal, gerada pelo microcontrolador, está disponibilizada para medição em seu pino 9, ou seja, na saída do Conversor Digital/Analógico DAC. Este procedimento, realizado via software, tem o objetivo de possibilitar a comprovação do sincronismo da tensão de referência com a rede. Esta comprovação foi realizada com o osciloscópio através da medição de suas formas de onda.

A Figura 4.2 mostra o diagrama completo do sistema de supervisão da rede. As Figuras 4.3, 4.4 e 4.5 ilustram os testes iniciais realizados com o sistema de supervisão. Já as Figuras 4.6, 4.7 e 4.8, mostram as formas de onda do sinal amostrado, bem como dos sinais referentes à detecção de passagem pelo zero, sendo estes últimos, os responsáveis pelo sincronismo com a rede e pela geração das interrupções externas no microcontrolador.

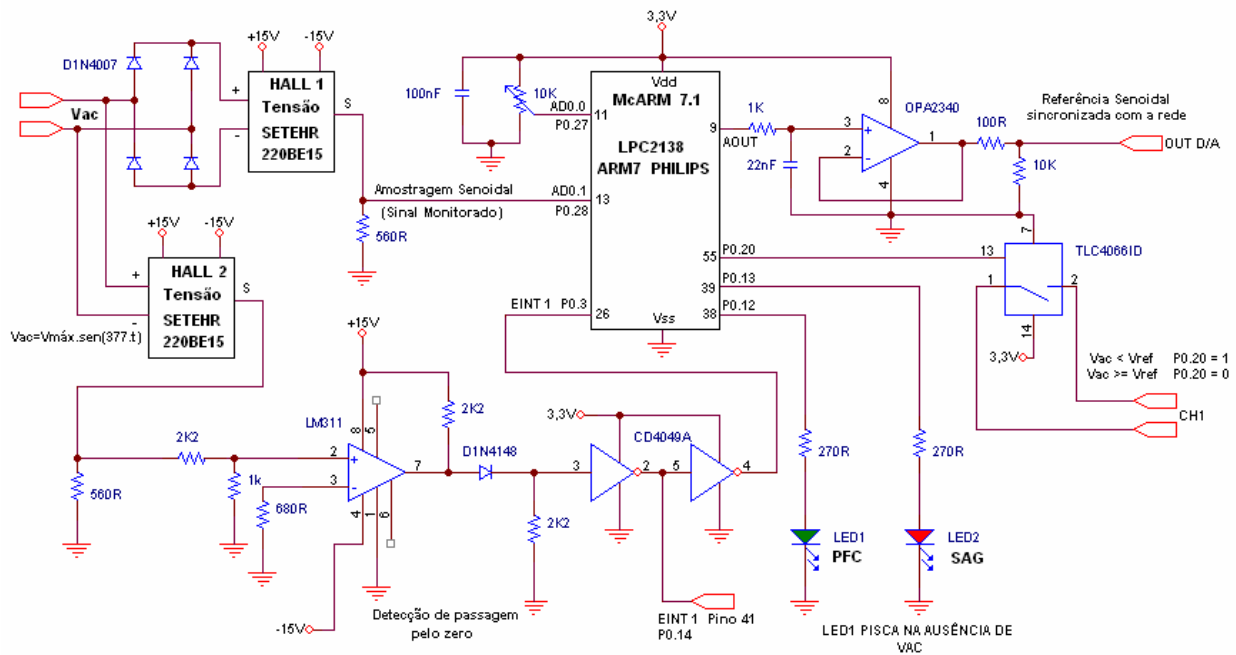


Figura 4.2. Sistema de Supervisão da Rede Elétrica com o LPC2138.



Figura 4.3. Testes Iniciais com o Sistema de Supervisão da Rede Elétrica com o LPC2138.



Figura 4.4. Circuito de Detecção de Zero.

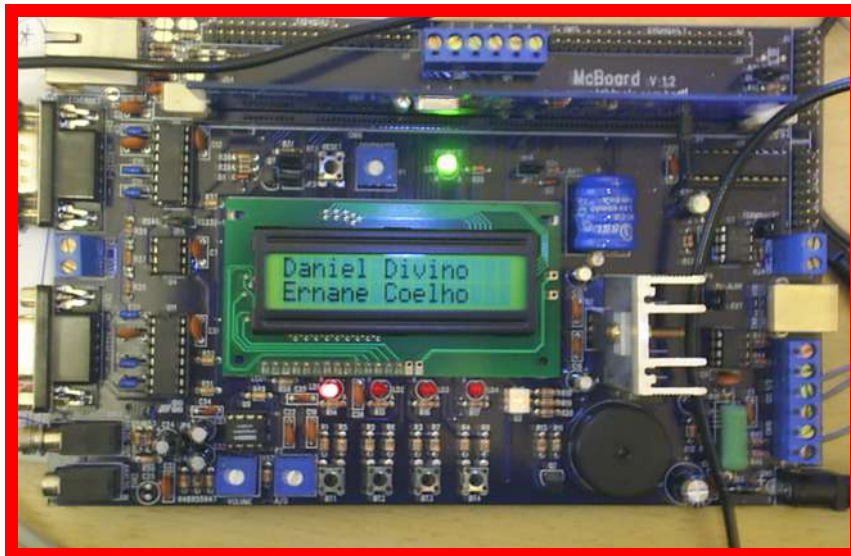


Figura 4.5. MC-BOARD – Plataforma de ensaios para o LPC2138.

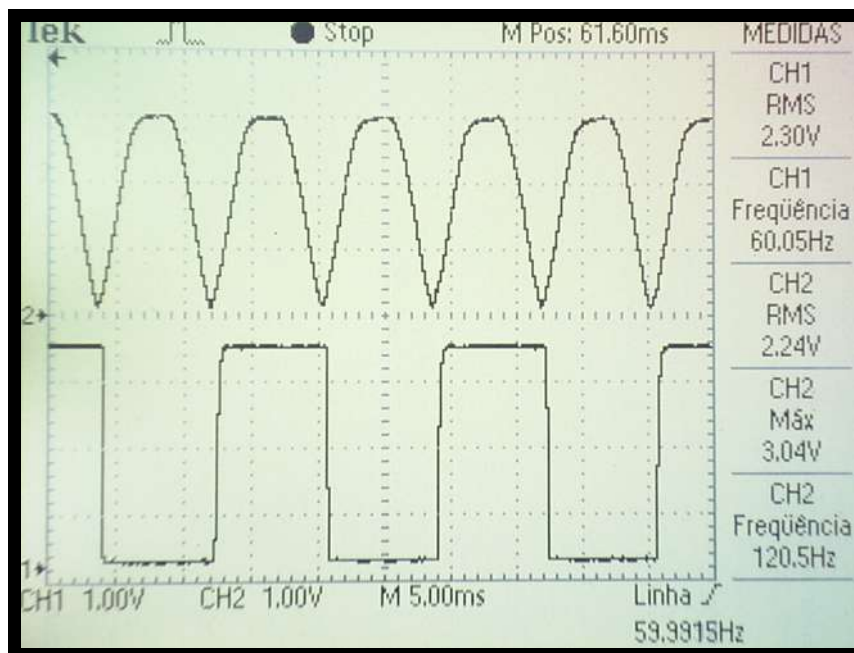


Figura 4.6. CH2 = Amostra de tensão da rede CH1 = Detecção do Zero.

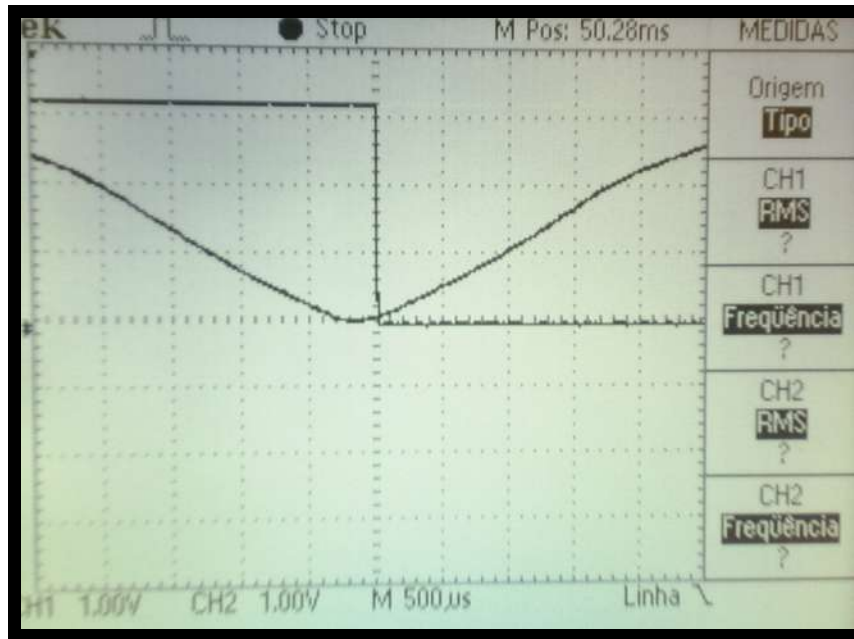


Figura 4.7. **ZOOM** CH2 = Amostra de tensão da rede CH1 = Detecção do Zero.

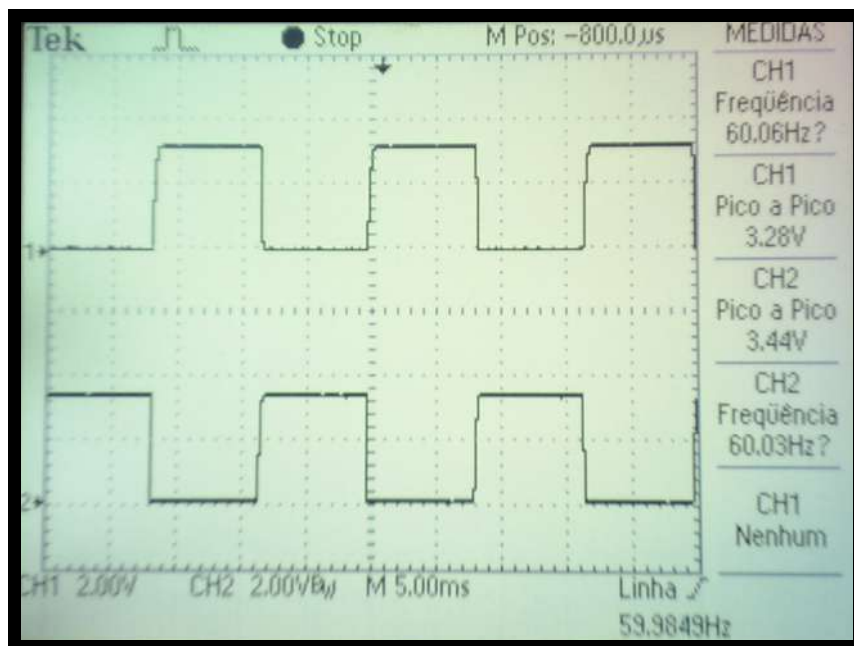


Figura 4.8. CH1 = Detecção do Zero CH2 = Detecção do Zero Defasada.
Bordas de descida a cada 180° para geração da interrupção.

O tempo de atraso mostrado na Figura 4.7 (ZOOM) é imposto pelo conjunto de componentes eletrônicos utilizados no circuito de detecção de zero da rede (sensores e amplificador operacional).

4.3.2.13.3. Software de programação do sistema de supervisão - Firmware

Na rotina de tratamento da interrupção, o processador deverá fazer a aquisição do sinal amostrado, gerar a referência e comparar ambos os sinais. Com os dois sinais sincronizados, é possível compará-los e fazer com que os PORT'S de saída sejam ativos conforme convenção já estabelecida. Caso a amostra de tensão seja maior ou igual à referência, o microcontrolador definirá o estado de saída do PORT de forma a comandar a chave analógica, presente na malha de realimentação do UC3854, para a priorização do controle do conversor em PFC (prioridade é a correção do fator de potência). Caso o sinal amostrado esteja abaixo da referência, o microcontrolador mudará o nível lógico do PORT, o qual comutará a chave analógica e alterará a prioridade de controle do conversor para operação em SAG (prioridade é a regulação da tensão de saída).

Na inicialização, o sistema habilitará a interrupção externa, configurará os respectivos pinos de I/O (Input /Output) e ficará aguardando a amostra de tensão a ser medida. Caso esteja tudo normal, o sistema começa a monitorar a rede. Se não tiver sinal de amostragem, o led verde ficará piscando, sinalizando ausência de sinal. Na presença de sinal, este gerará interrupções a cada final de semiciclo do sinal amostrado. Cada interrupção gerada fará com que o microcontrolador leia o canal ADC e atualize os PORT's de saída com base na comparação do sinal medido com o sinal de referência. Enquanto o sinal da rede estiver presente e em condições adequadas, o led verde ficará aceso e o P0.20 permanecerá com nível lógico 0 (zero) (operação como PFC). Caso ocorra um afundamento de tensão na rede elétrica, o led verde apagará, o led vermelho acenderá e o P0.20 irá para nível lógico 1 (um), ativando a chave analógica e alterando a respectiva prioridade de controle do conversor (o controle prioriza a regulação da tensão de saída).

O software de programação foi desenvolvido em linguagem C. Para o tratamento dos valores de tensão adquiridos no canal ADC, foi utilizado o sistema de ponto fixo. No LPC2138, as variáveis inteiras são definidas em 32 bits. Desta forma, para cada valor utilizado, deve-se escolher a melhor representação possível, levando-se em consideração os valores máximos, mínimos e a precisão desejada. No software desenvolvido, os valores correspondentes à amostra da tensão de entrada e ao seno dos respectivos ângulos, serão trabalhados com 3 (três) casas decimais, ou seja, para

a faixa de tensão de 0 a 300V, será utilizada a convenção (0 a 300.000). Já para os valores na faixa de 0 a 1, equivalentes aos respectivos senos dos ângulos, será utilizada a convenção (0 a 1000).

O LPC2138 possui dois conversores ADC's com 8 canais cada (AD0 e AD1). Este programa realiza a leitura do canal 7 do AD0 (PORT P0.5). A tensão de trabalho destes canais é de 0 a 3V e o respectivo tempo de conversão é de 2,44µs. O sensor HALL de tensão SETHER220BE15 trabalha com uma faixa de tensão de +/- 350Vcc em sua entrada. Na saída deste, a tensão é 100 (cem) vezes menor em relação à entrada, estando assim, com o nível seguro e adequado para conexão deste ponto à entrada do conversor ADC do microcontrolador.

Para a geração da tensão de referência, foi desenvolvida uma tabela em ponto fixo baseada na estrutura LUT – “*LOOK UP TABLE*”, a qual contém o valor do seno em função de cada ângulo compreendido na faixa de 0 a 180°. Esta tabela foi obtida experimentalmente, ou seja, a partir da adequação do número máximo de pontos que o sistema pode gerar para construir uma referência (1/2 ciclo senoidal) com frequência de 120Hz, considerando a velocidade máxima de processamento igual a 54MIPS (60MHz de clock). Sendo assim, a tabela foi construída com 154 pontos. Estes constituem o conjunto de valores dos senos que definirão os 154 pontos da tensão de referência para cada intervalo de 8,3ms.

O LPC2138 possui um conversor digital-analógico DAC. Este foi utilizado com o objetivo de monitorar a referência senoidal gerada pelo microcontrolador e comprovar o seu sincronismo com a rede elétrica.

A interrupção externa **EINT_1** garante o sincronismo com a rede. Após a ocorrência de cada interrupção, dá-se início ao processo de aquisição, geração dos pontos e supervisão. A taxa de amostragem correspondente a 154 pontos por semiciclo foi gerada por “*loop de programa*” (aquisição, geração da referência, comparação e atuação no PORT). Sabe-se que o ideal é colocar um timer para gerar interrupções periódicas, cuja subrotina de atendimento faça a geração dos pontos e a supervisão, pois dentro do loop fechado, pode existir diferença entre as aquisições caso, na **etapa de comparação**, o sinal amostrado seja maior ou menor que a referência. Porém, a diferença entre um caminho ou outro é de apenas uma instrução assembler, conforme demonstrado na Figura 4.10, ou seja, 1 ciclo de instrução o qual é equivalente a 18,5ns para uma frequência de clock igual a 60MHz. Considerando esta diferença mínima, foi optado por não fazer as aquisições por interrupções periódicas, as quais implicariam

ainda em um acréscimo de tempo (416ns) para atendimento de cada interrupção gerada dentro de um semiciclo.

O número de aquisições durante um semiciclo define que o sistema detecta distúrbios com tempos superiores a $(8300\mu\text{s}/154) = 54\mu\text{s}$. Desta forma, o sistema impõe uma taxa de amostragem de 18,5kHz para as funções de supervisão da rede e atuação no controle do conversor. Tal fato garante que o sistema proposto, após a ocorrência de um afundamento de tensão, tenha um tempo de resposta equivalente a $54\mu\text{s}$ para definição da prioridade de controle.

A Figura 4.9 mostra o fluxograma geral do software de programação concebido para o sistema de supervisão da rede elétrica.

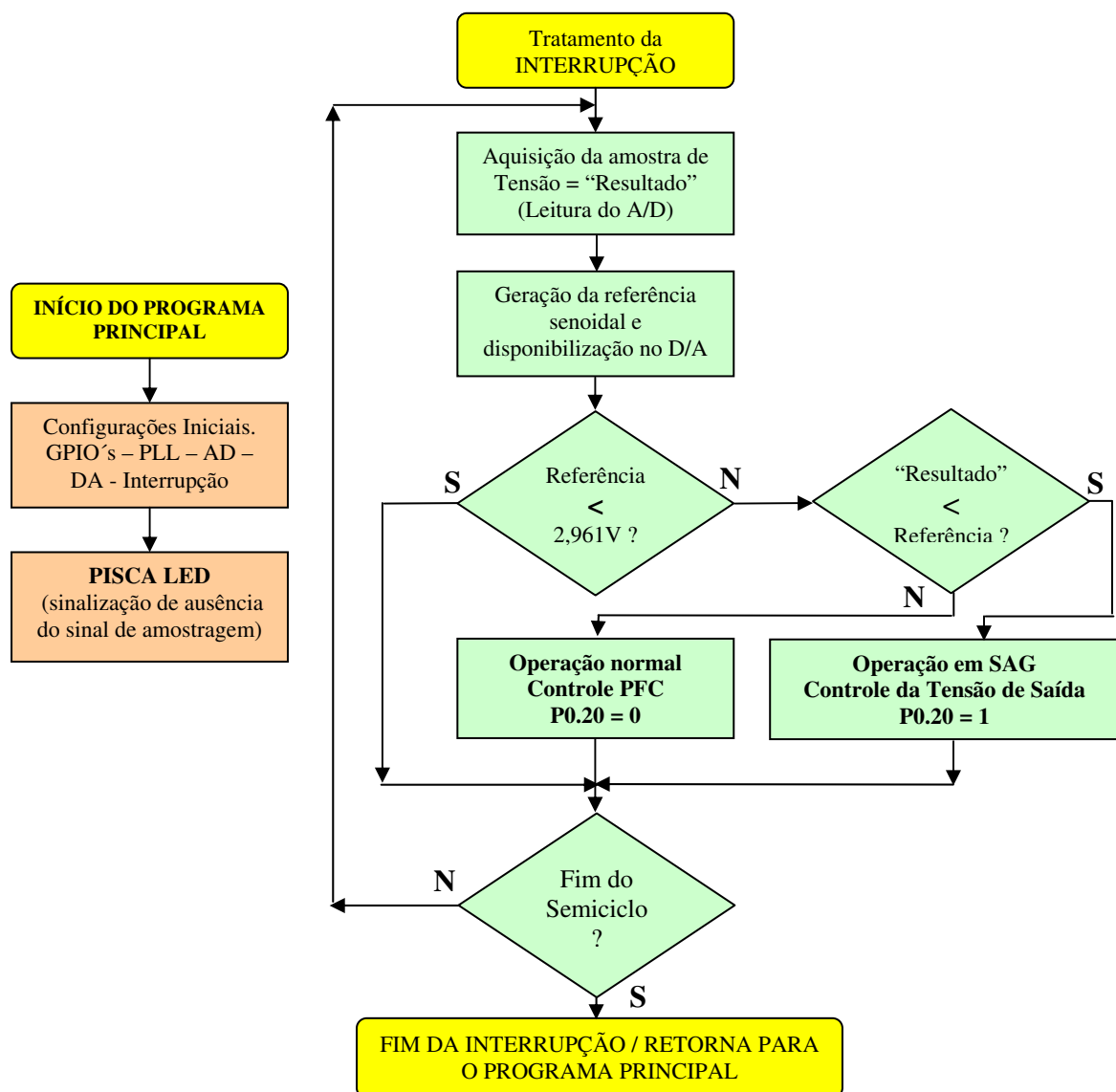


Figura 4.9. Fluxograma geral do software de programação.

Conforme descrito anteriormente, a Figura 4.10 demonstra a mínima diferença de tempo existente no processo de aquisição por loop de programa, caso haja diferença no resultado da comparação do sinal amostrado com o sinal de referência senoidal.

```

EQUIVALENTE ASSEMBLER – ETAPA DE COMPARAÇÃO
11      if(Resultado < Referencia)
\ 0000007E ....      LDR    R0,??DataTable9  ;; Resultado
\ 00000080 0068      LDR    R0,[R0, #+0]
\ 00000082 1F49      LDR    R1,??IRQ_interrupt_1+0x14 ;; Referencia
\ 00000084 0968      LDR    R1,[R1, #+0]
\ 00000086 8842      CMP    R0,R1
\ 00000088 06DA      BGE  ??IRQ_interrupt_4 (Desvia para interrupt_4 se resultado for >ou =)

412      {
413
414      MA_WritePort_GPIO(0,0x00102000,0x00103000);// aciona LD2,3
\ 0000008A ....      LDR    R2,??DataTable11  ;; 0x103000
\ 0000008C 8121      MOV    R1,#+0x81
\ 0000008E 4903      LSL    R1,R1,#+0xD      ;; #+0x102000
\ 00000090 0020      MOV    R0,#+0
\ 00000092 .....      _BLF  MA_WritePort_GPIO,MA_WritePort_GPIO??rT
\ 00000096 05E0      B    ??IRQ_interrupt_3 (Instrução a mais caso resultado seja <)
415
416      }
417      else
418      {
419      MA_WritePort_GPIO(0,0x00001000,0x00103000);// aciona LD1 PFC
\      ??IRQ_interrupt_4:
\ 00000098 ....      LDR    R2,??DataTable11  ;; 0x103000
\ 0000009A 8021      MOV    R1,#+0x80
\ 0000009C 4901      LSL    R1,R1,#+0x5      ;; #+0x1000
\ 0000009E 0020      MOV    R0,#+0
\ 000000A0 .....      _BLF  MA_WritePort_GPIO,MA_WritePort_GPIO??rT
420
421      }
422
423
424      loop2: if (p1 != final)
\      ??IRQ_interrupt_3:
\ 000000A4 1148      LDR    R0,??IRQ_interrupt_1 ;; `p1`
\ 000000A6 0068      LDR    R0,[R0, #+0]
\ 000000A8 1149      LDR    R1,??IRQ_interrupt_1+0x4 ;; final
\ 000000AA 0968      LDR    R1,[R1, #+0]
\ 000000AC 8842      CMP    R0,R1
\ 000000AE 05D0      BEQ    ??IRQ_interrupt_5
425      {
426      p1++;
\ 000000B0 0E48      LDR    R0,??IRQ_interrupt_1 ;; `p1`
\ 000000B2 0E49      LDR    R1,??IRQ_interrupt_1 ;; `p1`
\ 000000B4 0968      LDR    R1,[R1, #+0]
\ 000000B6 091D      ADD    R1,#+0x4
\ 000000B8 0160      STR    R1,[R0, #+0]
427      goto loop;

```

Figura 4.10. Equivalente assembler da etapa de comparação.

As Figuras 4.11 e 4.12 ilustram as principais partes do software de programação em Linguagem C, concebido para o sistema de supervisão.

```
Partes do programa para o LPC2138  
ROTINA DE INTERRUPTÃO  
  
void IRQ_interrupt(void)  
{  
    p1=&valor[0]; // inicializa ponteiro p1 com o endereço da variável valor[0]  
    final=&valor[153]; // carrega ponteiro final com o endereço da variável valor[153]  
  
Loop de Programa  
  
loop: ponto=~ponto; // gera complemento_borda de subida ou descida a cada inicio de nova aquisição  
MA_WritePort_GPIO(0,ponto,0x00800000); //seta e reseta bit a cada aquisição  
(Linhas de comando acima para demonstração da taxa de amostragem via osciloscópio)  
Resultado = leia_adc(); //CHAMA FUNÇÃO DE LEITURA DO A/D  
Resultado = (300000 * Resultado)/1023; // converte 0 a 3V(entrada do AD) para 0 a 300000  
seno=*p1; // variável seno igual ao conteúdo do endereço apontado pelo ponteiro p1  
Referencia = (141 * seno); // senóide interna de referência igual a Vmáx*seno  
Res = (1023 * Referencia) /330000; // CONVERTE REFERÊNCIA EM UM VALOR DE 0 A 1023 PARA O DA  
MA_SetValue_DAC(Res); // Carrega o DA para monitoramento da referência interna via osciloscópio  
  
Inibição de atuação para valores próximos de zero  
  
    if(Referencia < 2961)  
    {  
        goto loop2; // pula comparação e atuação do port para valores de tensão menores que 2,961V  
    }  
  
Comparação e atuação do port  
  
    if(Resultado < Referencia)  
    {  
        MA_WritePort_GPIO(0,0x00102000,0x00103000); // aciona LD2,3 (Led SAG + CH1)  
    }  
    else  
    {  
        MA_WritePort_GPIO(0,0x00001000,0x00103000); // aciona LD1 PFC  
    }  
  
loop2: if (p1 != final)  
    {  
        p1++;  
        goto loop;  
    }  
    else  
    {  
        EXTINT = 0X00000007;  
        VICVectAddr0 = 0; // finaliza interrupção  
    }  
  
    VICVectAddr0 = (unsigned) IRQ_interrupt; // atualiza endereço do vetor de interrupção  
  
}
```

Figura 4.11. Rotina de Interrupção – Aquisição, Comparação e Atuação no PORT.

```
Partes do programa para o LPC2138  
Tabela do seno (0 a 180°) com a variável valor[153]  
-----  
valor[0]=0;  
valor[1]=21;  
valor[2]=41;  
valor[3]=62;  
.....  
valor[73]=997;  
valor[74]=999;  
valor[75]=1000;  
valor[76]=1000;  
valor[77]=1000;  
valor[78]=1000;  
valor[79]=999;  
valor[80]=997;  
valor[81]=996;  
valor[82]=994;  
valor[83]=991;  
.....  
valor[150]=62;  
valor[151]=41;  
valor[152]=21;  
valor[153]=0;  
-----
```

Figura 4.12. Tabela do seno em ponto fixo para geração da tensão de referência.

Para demonstrar a taxa de amostragem do sistema de supervisão, foi utilizado o recurso de “setar” e “resetar” um bit a cada aquisição gerada pelo “loop” de programa. A Figura 4.13 mostra os respectivos níveis zeros e uns, além do sinal de tensão amostrado. A aquisição da amostra de tensão ocorre a cada transição do sinal presente no pino 58 – PORT P0.23.

Na tabela construída para a estrutura LUT – “LOOK UP TABLE”, poderia ser utilizado o valor da tensão de forma direta ($141 \cdot \text{seno}$), não necessitando da linha de comando “Referência = $141 \cdot \text{seno}$ ”. Essa possibilidade foi testada, porém, não aumentou significativamente a velocidade de processamento. Sendo assim, optou-se por manter a referida linha no “loop de programa”. Desta forma, pode-se mudar o valor da tensão de referência através da simples alteração do $V_{\text{máx}}$ na expressão.

Na etapa de comparação do sinal amostrado com o sinal de referência, o sistema pode ficar muito sensível próximo à passagem por zero. Isto ocorre pelo fato da relação sinal/ruído ser muito baixa nestes momentos, o que pode ocasionar em atuação do sistema para mudança na prioridade de controle sem que haja “sag”. Sendo assim, foi estabelecida uma faixa de valores próximos à passagem por zero onde não

haverá atuação do sistema. No restante do ciclo, foi programado para que ocorra atuação a partir de um determinado nível de afundamento (abaixo da referência). Nas Figuras 4.9 e 4.11, as quais mostram o fluxograma e partes do software de programação respectivamente, percebe-se que a atuação do sistema foi inibida para valores abaixo de 2,916V.

77 bordas em 1/4 ciclo ou 154 em 1/2 ciclo, comprovando as 154 aquisições

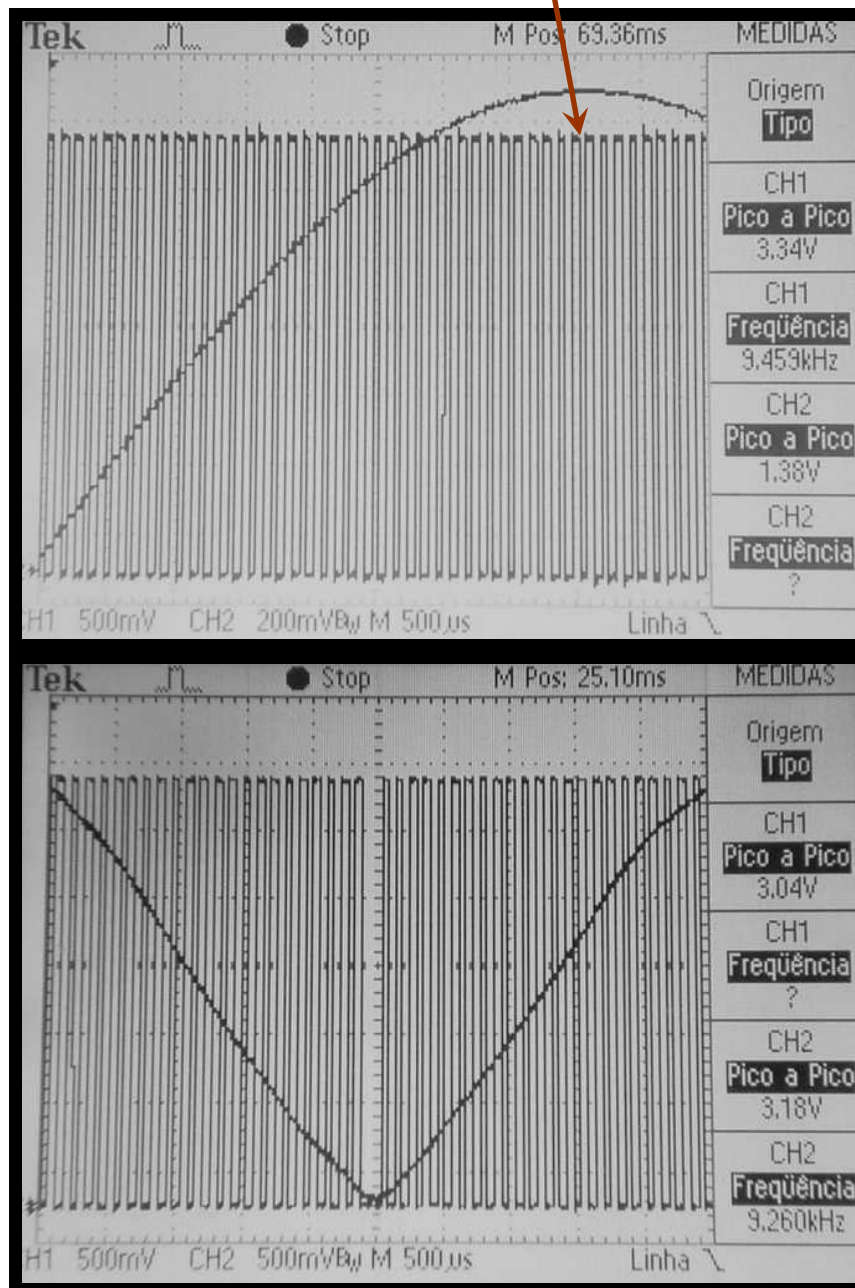


Figura 4.13. Taxa de amostragem gerada pelo Loop de Programa após a detecção da passagem por zero.

A Figura 4.14 mostra o sinal de detecção do zero e a tensão de referência gerada pelo microcontrolador. Já a Figura 4.15 mostra o sinal amostrado e o de referência, ambos sincronizados para a realização da comparação e atuação no PORT.

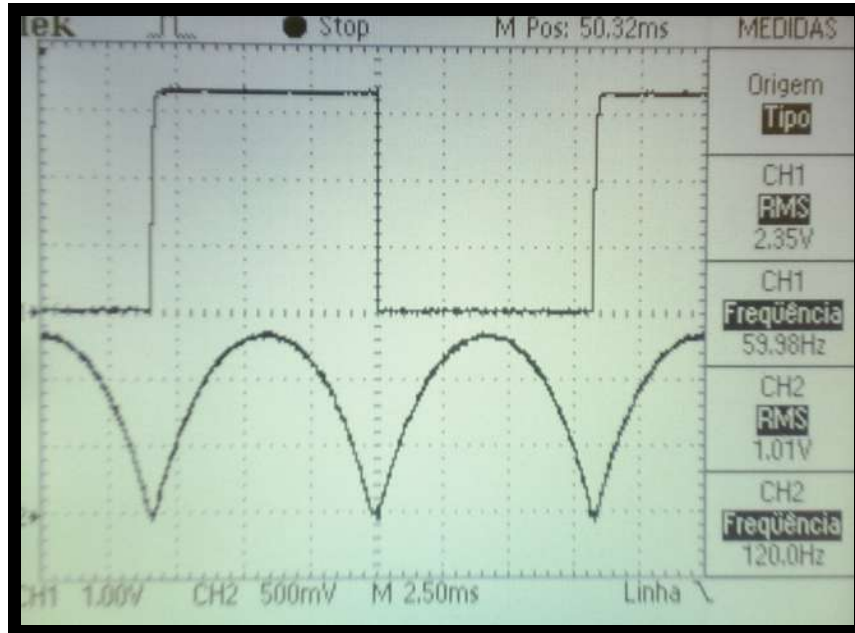


Figura 4.14. CH1 = Detecção do Zero CH2 = Tensão de referência.

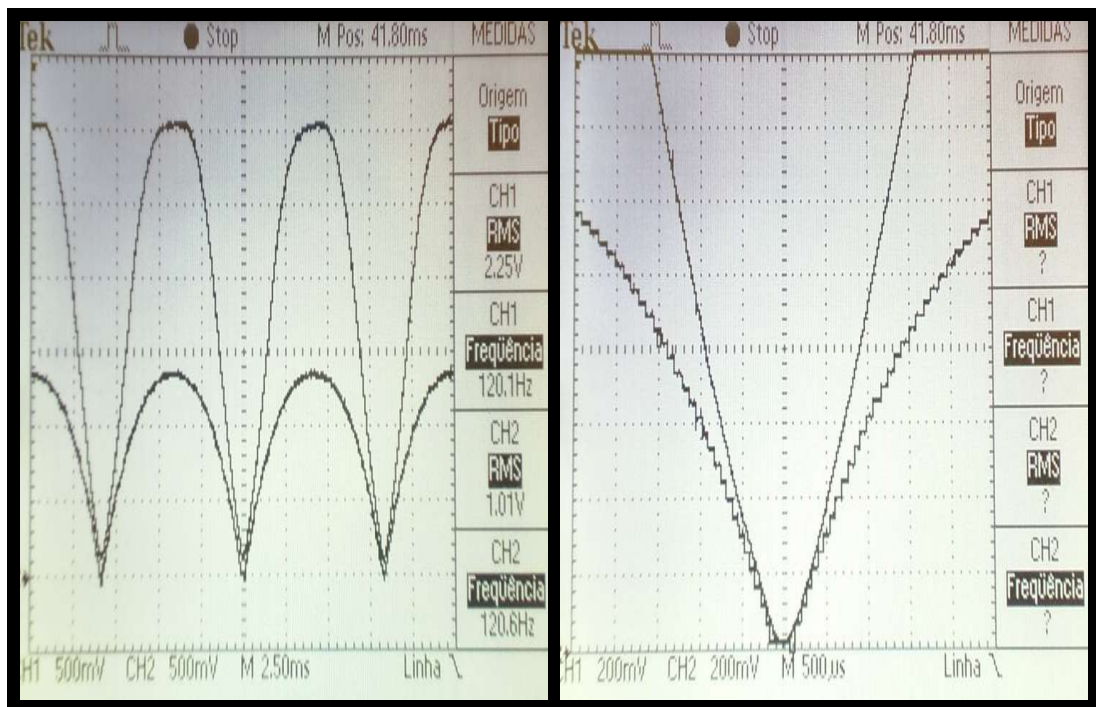


Figura 4.15. CH1 = Amostra de tensão da rede CH2 = Tensão de referência. (NORMAL e ZOOM)

Com a finalidade de se comprovar a **velocidade de atuação** do microcontrolador após a comparação dos dois sinais, foi colocado um sinal CC em um dos canais ADC (AD0.0), o qual pode ser variado a partir de um trimpot. Desta forma, em vez do microcontrolador ler a amostra da rede no canal AD0.1, ele lerá o sinal CC presente no canal AD0.0 e fará a comparação com a referência senoidal. Assim sendo, com o sinal CC cruzando a referência senoidal, percebe-se a partir da Figura 4.16, a mudança de estado lógico no PORT de saída nos instantes em que a tensão CC amostrada é maior e menor que a referência gerada pelo LPC2138. Tal ensaio teve como objetivo a verificação da velocidade de atuação do PORT, mediante a presença de valores amostrados maiores e menores que a referência gerada internamente pelo microcontrolador.

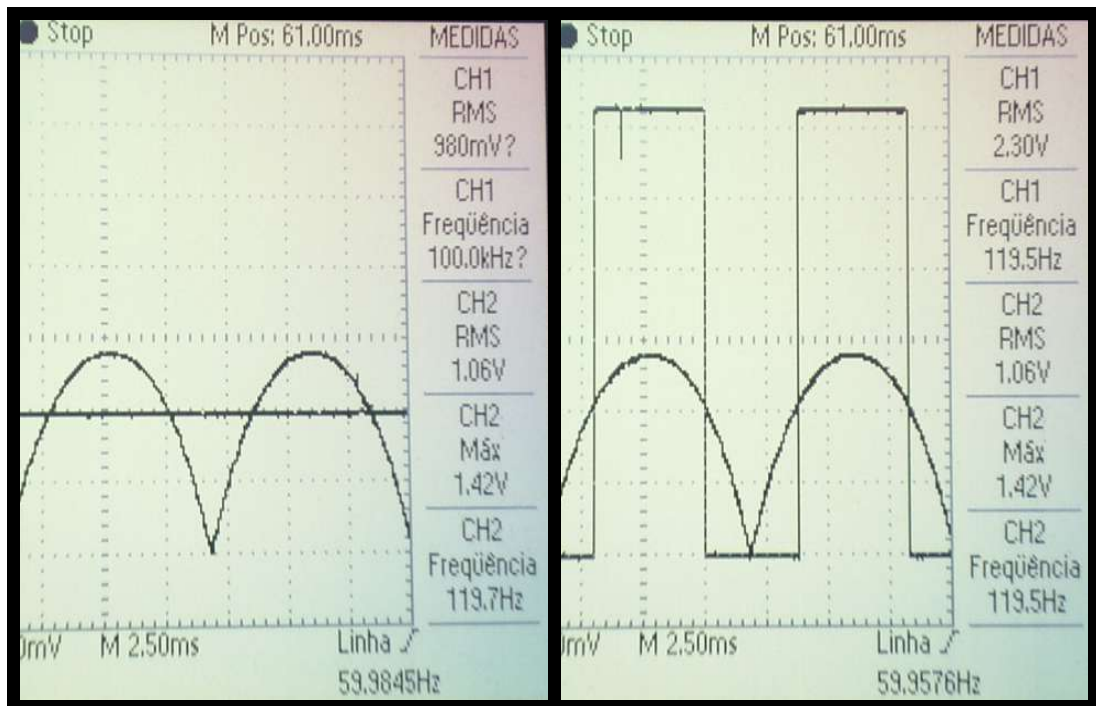


Figura 4.16. Atuação do PORT após a comparação de um sinal CC com a referência senoidal

Ressalta-se que a técnica utilizada neste sistema de supervisão para a realização do sincronismo da referência interna com a amostra da rede elétrica é susceptível a problemas ocasionados por distúrbios nesta tensão, os quais podem deslocar a sua passagem por zero.

4.3.2.14. Especificação das proteções contra sobrecorrente no IGBT e contra sobretensão na saída do conversor

Para evitar eventuais problemas no circuito durante os ensaios experimentais, serão adicionados ao mesmo, proteções contra sobrecorrente no IGBT e contra sobretensão na saída do conversor. Como o protótipo constitui uma estrutura modificada onde a faixa de operação está sendo ampliada, faz-se necessário a instalação de proteções adicionais. A função destas será de desabilitar o “gate” do IGBT caso a corrente ultrapasse certo limite ou caso a tensão de saída supere o valor de 450Vcc. Ambos os sinais já são monitorados, tanto a corrente de entrada como a tensão de saída.

Para efetuar a proteção contra sobrecorrente no IGBT, será utilizado o driver SKHI-10 da SEMIKRON [42]. O driver contém uma proteção automática contra curto-circuito. Caso haja uma sobrecorrente, o driver atuará, desligando o IGBT mesmo que o UC3854 continue comandando, sendo necessário um “reset” para retornar à operação normal. Desta forma, o sinal de saída do UC3854, presente no pino 16_GT DRV, será conectado à entrada **V_{in}** do driver e a saída deste, será conectada ao gate do IGBT. A Figura 4.17 mostra o diagrama de blocos do driver utilizado no protótipo e a Figura 4.18 mostra a disposição dos componentes.

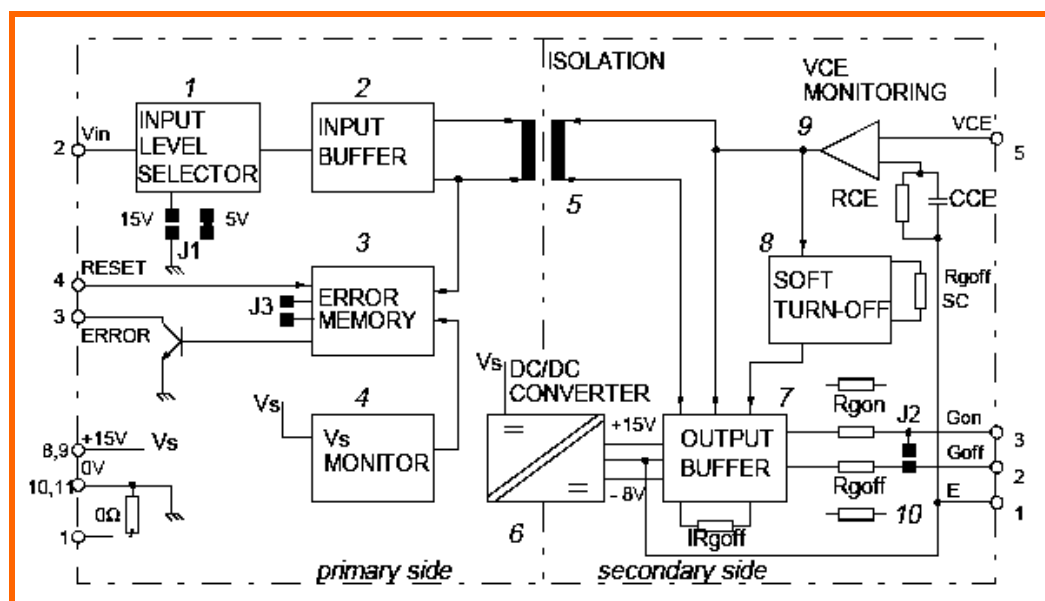


Figura 4.17. Diagrama de blocos do driver SKHI-10 [42].

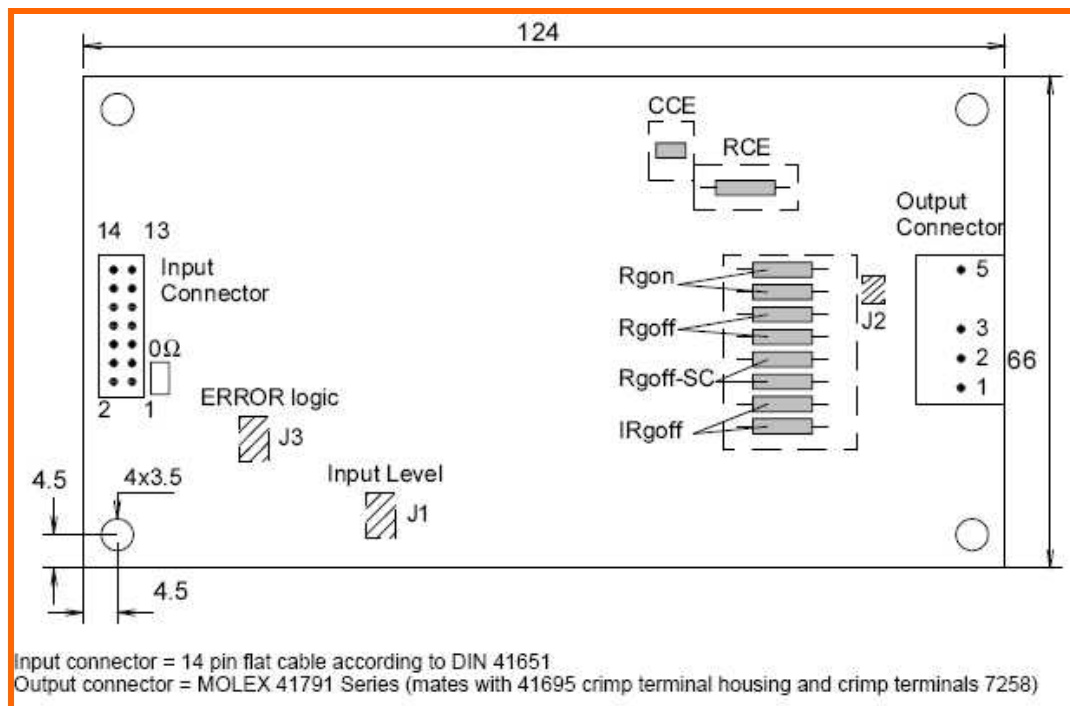


Figura 4.18. Disposição dos componentes e conectores do driver [42].

A proteção contra sobretensão na saída do retificador irá desabilitar o funcionamento do UC3854 caso a tensão de saída ultrapasse 450Vcc, fazendo com que o transistor IGBT pare de operar. Dessa forma, a tensão de saída será reduzida a um valor próximo do pico de tensão da rede, como se fosse um simples retificador com filtro, evitando assim, a queima de componentes por sobretensão na saída do conversor.

Esta proteção tem como base a comparação da amostra da tensão de saída, presente no pino 11_Vsense do UC3854, com uma tensão de referência igual a 8,5Vcc (equivalente a 450Vcc na saída do conversor). Caso a tensão Vsense ultrapasse a referência de 8,5Vcc, o sistema atuará no pino 10_ENABLE do circuito integrado UC3854, através de uma chave analógica CH0, de forma a desabilitar a operação do mesmo. Assim como acontece na proteção de sobrecorrente, faz-se necessário um "reset" para retornar à operação normal.

Para sinalização de atuação das proteções, serão utilizados led's vermelhos. Estes serão acionados caso a proteção atue, indicando por qual motivo o conversor deixou de operar. Para sinalizar condições adequadas de operação, tanto para a corrente no transistor IGBT como para a tensão de saída

do conversor, será utilizado um led na cor verde. Um led de cor amarela sinalizará o acionamento do botão de "reset".

Objetivando garantir imunidade a ruído para o circuito de proteção contra sobretensão, será colocado entre a amostragem V_{sense} e a entrada do comparador (AO), um filtro RC passa baixa com frequência de corte em 3KHz e um seguidor de tensão para garantir o desacoplamento. Ou seja, o sinal V_{sense} entrará no filtro e a saída deste será conectada ao comparador.

A Figura 4.19 mostra o diagrama do circuito de proteção contra sobretensão, bem como as sinalizações de atuação das duas proteções (sobrecorrente e sobretensão).

A proteção de sobrecorrente será contemplada pelo driver e a proteção de sobretensão será contemplada pelo circuito acima projetado.

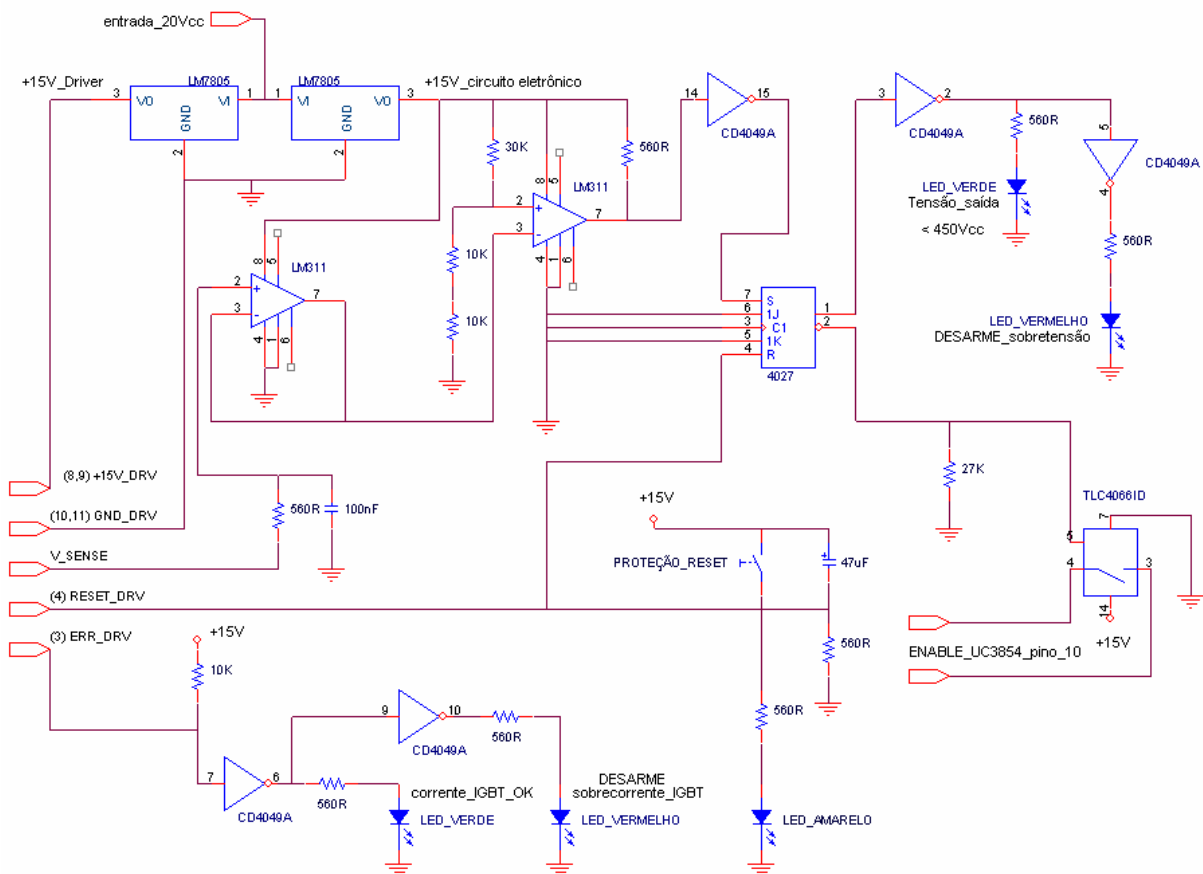


Figura 4.19. Diagrama do circuito de proteção contra sobretensão e sinalizações de atuação

4.3.2.15- Implementação do “soft-start” manual

Para promover a variação de tensão na entrada do conversor, será utilizado um "varivolt" de 127V de tensão de entrada e com capacidade para até 11A de corrente de saída. Em função disso, a faixa de tensão de alimentação utilizada nos ensaios experimentais será restrita ao valor máximo de 140Vac, valor este conseguido na saída do "varivolt".

Na energização do conversor, a tensão de saída, especificada para 400Vcc, estará com valor muito abaixo do desejado, o que resultaria em uma amostra desta tensão com um erro muito grande em relação à referência de 7,5Vcc presente na entrada não inversora do amplificador (AO interno do UC3854). Com isso, promove-se uma intensa ação de correção na razão cíclica, provocando assim, a imposição de uma elevada corrente na partida do conversor. Para eliminar este problema, o circuito integrado UC3854 tem uma função chamada "soft-start", implementada no pino **13_SS**, com o objetivo de promover a partida suave do sistema através de uma suavização do crescimento da razão cíclica do sinal de controle "PWM". Isto ocorre, através da imposição de uma rampa de tensão de 0 a 7,5Vcc na entrada não inversora do amplificador (referência), durante a energização. O período da rampa de tensão é definido pelo valor do capacitor conectado entre o pino **13_SS** e o terra. Como o UC3854 possui uma fonte de corrente de 14 μ A conectada ao pino 13, o capacitor se carregará com uma determinada constante de tempo, fazendo com que o potencial na entrada não inversora do amplificador de erro não atinja 7,5Vcc instantaneamente e, conseqüentemente, proporcione uma ação de correção da tensão de saída sem imposição de picos na corrente de entrada.

No entanto, a ação do "soft-start" acontece somente na energização do circuito de controle. Depois disso, o capacitor estará carregado e a tensão de referência estará estabilizada em 7,5Vcc, necessitando assim, que a tensão de alimentação já esteja na faixa especificada para correta operação do conversor. Para que se tenha uma maior liberdade em variar a tensão de entrada, estando com o circuito de controle já em operação, ou ainda, energizar o circuito de controle e, após isso, aumentar gradativamente a tensão de alimentação do conversor, sem implicar em picos de corrente na entrada, será implementado um "soft-start" manual. Isso fará com que se

possa liberar ou não a operação do conversor em qualquer instante, facilitando o manuseio do mesmo durante os ensaios experimentais.

Para implementação do “soft-start” manual, deve-se considerar alguns pontos. De acordo com o catálogo do UC3854 [25], o pino **13_SS** permanecerá em GND enquanto o circuito integrado estiver desabilitado (pino **10_ENA**) ou sua tensão de alimentação (pino **15_Vcc**) estiver abaixo do valor mínimo especificado. Caso estes estejam em condições adequadas, o potencial do pino **13_SS** será elevado a 8V por uma fonte de corrente interna de 14 μ A. Este pino atuará como referência da entrada do amplificador de tensão caso seu potencial seja menor que a tensão da fonte de referência interna (REF=7,5V).

Como a fonte interna de corrente, em operação, drena 14 μ A do pino **13_SS** para o GND, colocando um potenciômetro com valor adequado, é possível alterar o potencial de tensão no pino SS, passando este a ser a referência do amplificador quando seu valor for menor que REF=7,5V. No entanto, pelo que pôde ser observado nos ensaios experimentais, não é permitido curto-circuitar este pino para o terra. Ao fazer isto, o potencial cai a zero e não se consegue aumentar mais. É como se houvesse uma proteção do mesmo. O curto-circuito imposto pelo capacitor na energização é muito rápido. Já o imposto pelo transistor interno, no instante em que este está saturado pelo fato de ter ocorrido subtensão ou desabilitação do chip, este também desarma o oscilador interno e a fonte de referência do integrado. Quando é imposto um curto-circuito externo com a fonte de referência habilitada, ocorre desarme desta, fazendo com que a tensão em SS permaneça em aproximadamente zero (300mV). Só é possível o rearme da fonte interna, desligando e ligando novamente o circuito. Sendo assim, foi colocado um potenciômetro **560K Ω** e, em série com este, um resistor de **220K Ω** . Quando o potenciômetro está em zero, a resistência de **220K Ω** impõe uma tensão de **2,2V**. Ao variar a resistência através do potenciômetro, a tensão aumenta até **7,9V**.

Com isso, dependendo da posição do potenciômetro, torna-se possível obter diferentes valores de tensão de referência para o amplificador de erro, dentro da faixa de **2,2V** a **7,9V**, além do que, pode-se impor esta referência em qualquer instante de operação do conversor.

4.3.2.16- Diagrama do conversor PFC proposto

A Figura 4.20 mostra o diagrama completo do conversor PFC proposto nesta dissertação, conforme especificação feita nos itens 4.3.2, cuja implementação em protótipo será utilizada para coleta dos resultados experimentais.

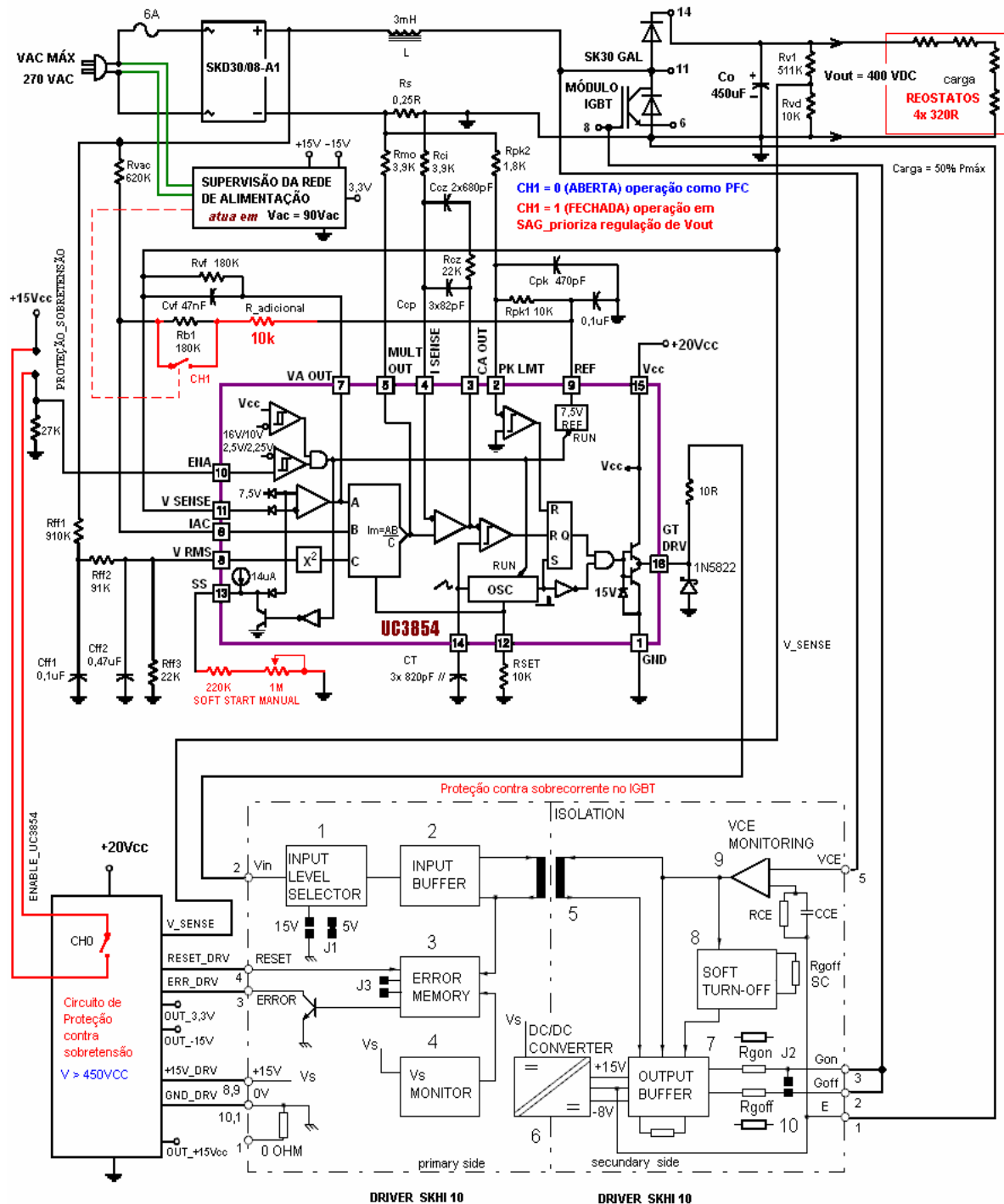


Figura 4.20. Diagrama completo do conversor PFC com suportabilidade a “voltage sag”.

4.3.3 – Construção do protótipo e testes iniciais

4.3.3.1 – Fases de construção

O protótipo utilizado neste trabalho, foi implementado conforme projeto descrito no item 4.3.2 deste capítulo. Como estrutura para montagem do circuito, foi utilizada uma carcaça de um inversor de frequência inoperante. Esta, já contém o dissipador e a ventoinha (“cooler”) para compor o sistema de refrigeração dos dispositivos de potência.

As figuras a seguir ilustram as fases de construção de toda a estrutura para a realização dos ensaios experimentais.

A Figura 4.21 mostra a estrutura utilizada para montagem do protótipo, contendo dissipador de calor, a ventoinha, a ponte retificadora e o transistor IGBT.

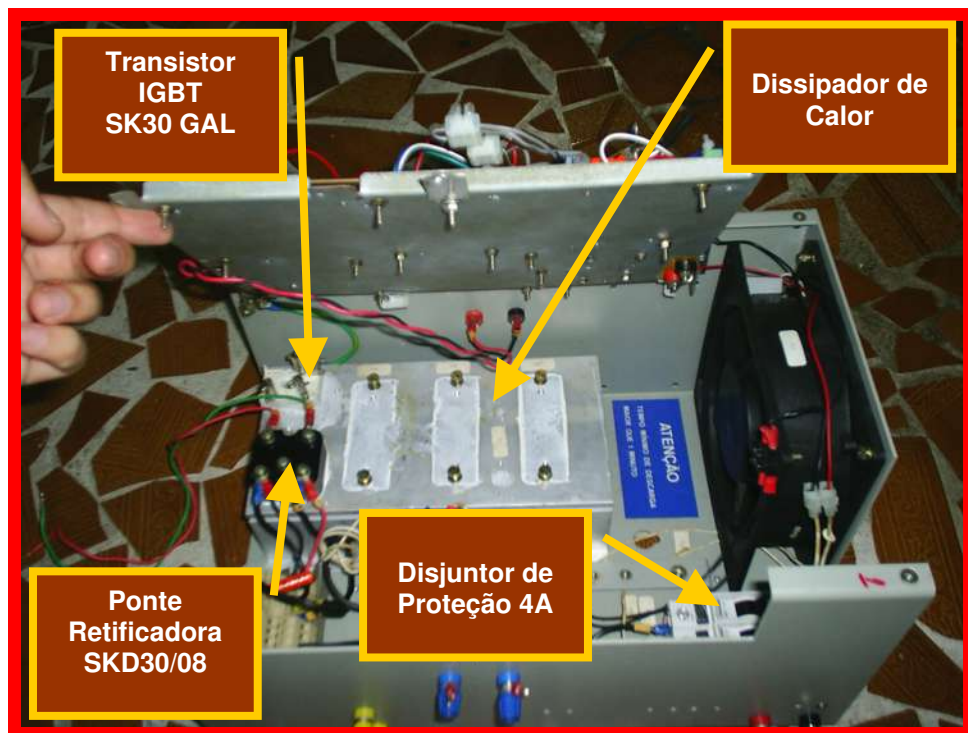


Figura 4.21. Estrutura com o dissipador e a ventoinha para refrigeração dos dispositivos de potência

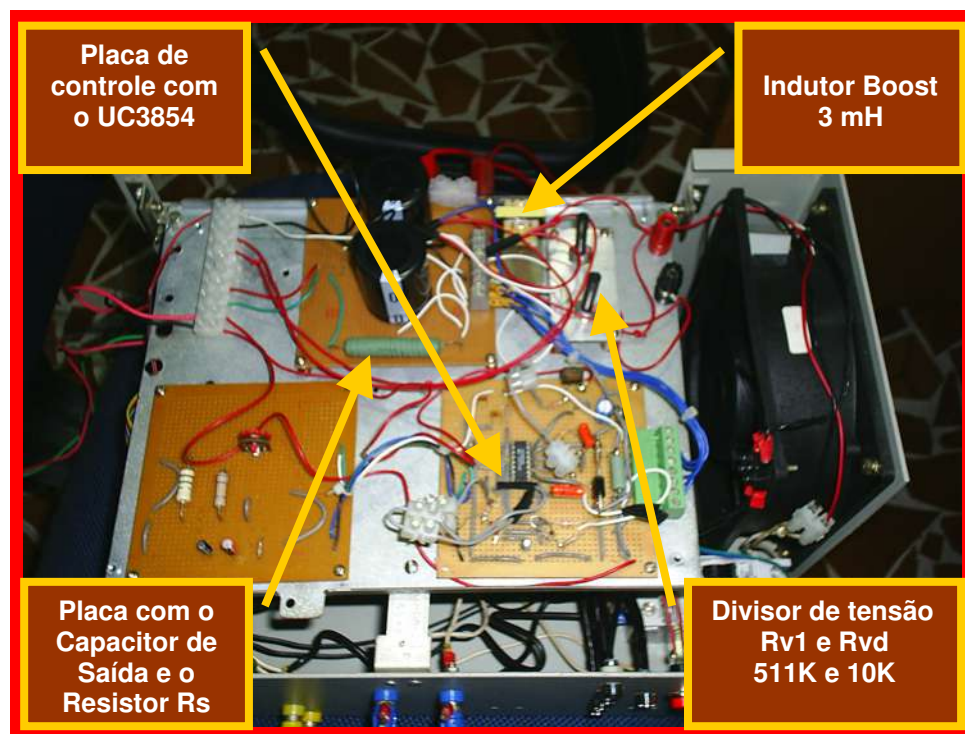


Figura 4.22. Estrutura com o circuito de potência e com a placa de controle utilizando o UC3854

Através da Figura 4.22, pode-se visualizar a placa de controle contendo o circuito integrado UC3854, bem como os elementos que constituem o circuito de potência, ou seja, o resistor R_s , o capacitor de saída C_o e o indutor boost L . Já a Figura 4.23, mostra a montagem da placa de proteção contra sobretensão, bem como as sinalizações de atuação.

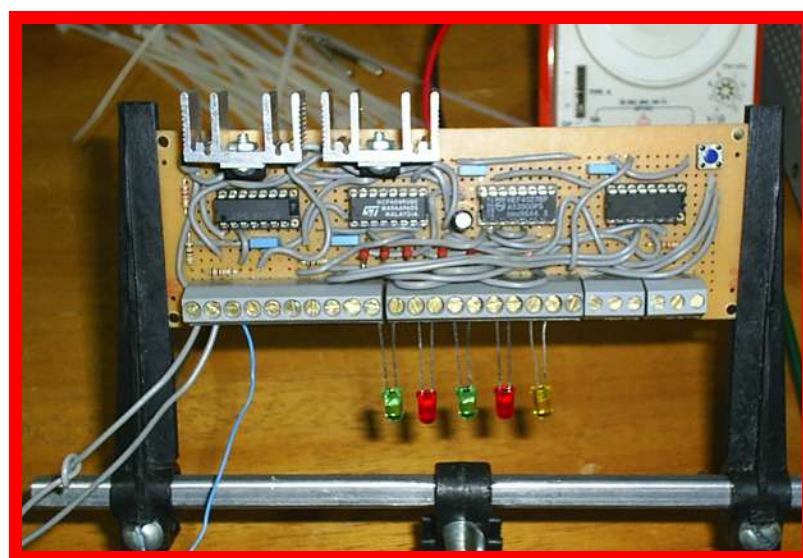


Figura 4.23. Circuito de proteção contra sobretensão e sinalização de atuação por sobretensão ou sobrecorrente

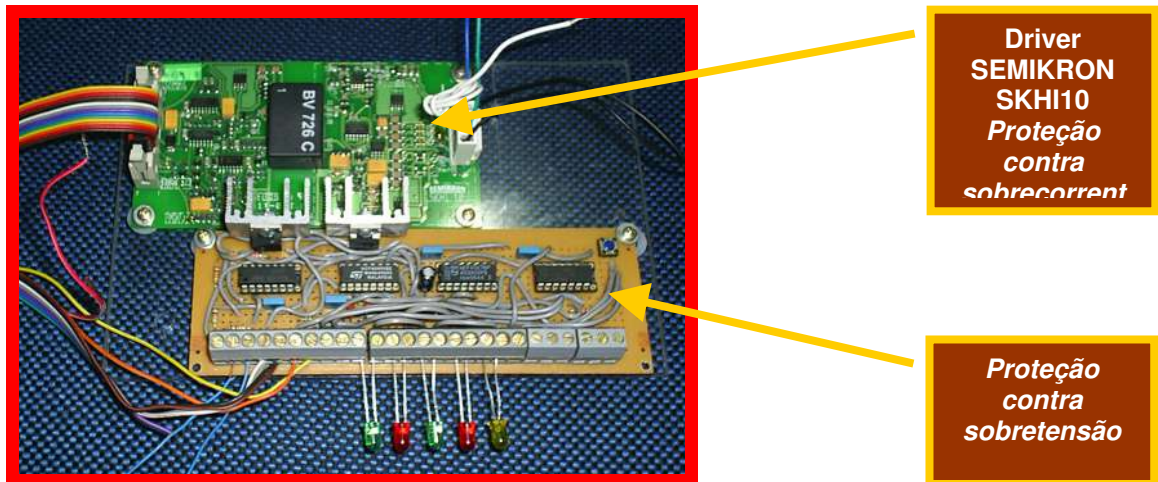


Figura 4.24. Driver de acionamento do IGBT com proteção automática contra sobrecorrente e circuito de proteção contra sobretensão

A Figura 4.24, mostra o driver SKH10 e o circuito de proteção contra sobretensão montados em uma base de acrílico. Já a Figura 4.25, apresenta ambas as proteções montadas na estrutura do protótipo.



Figura 4.25. Driver SKH10 + Proteção Contra Sobretensão + Semicondutores de Potência

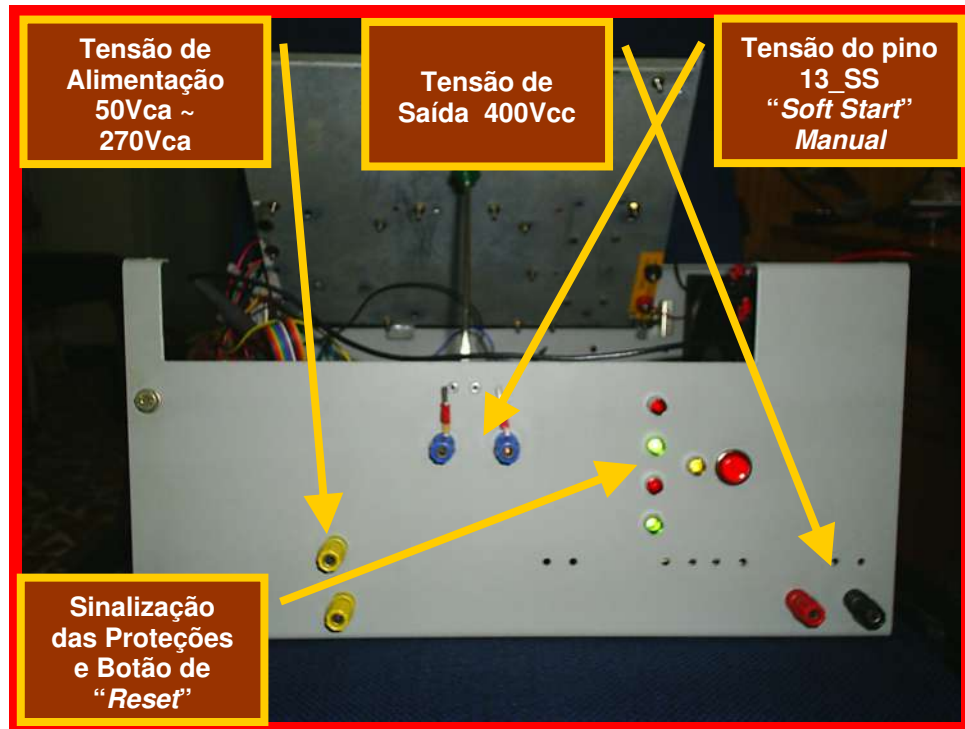


Figura 4.26a. Vista frontal da estrutura montada contendo bornes e leds de sinalização.

A Figura 4.26a mostra a vista frontal do protótipo montado, contendo bornes para alimentação do conversor, para a saída do conversor e para acesso ao "soft-start" manual. A figura também mostra os leds de sinalização de atuação das proteções, bem como o botão de "reset" para rearme do sistema. Já a Figura 4.26b, mostra a vista traseira, contendo os bornes de alimentação do circuito de controle.



Figura 4.26b. Vista traseira do protótipo montado contendo bornes para alimentação do circuito de controle

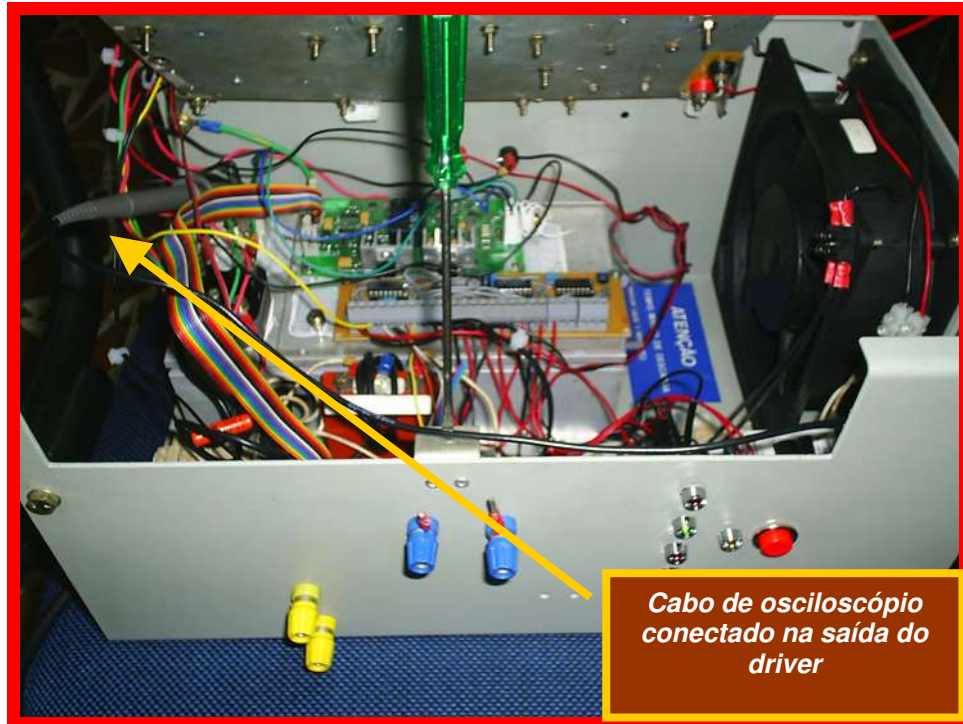


Figura 4.27. Teste do circuito de controle na estrutura montada

A Figura 4.27 apresenta o protótipo pronto para a realização dos ensaios, onde, como teste inicial, foi alimentado o circuito eletrônico de controle e coletado a forma de onda da saída do driver SKH10. A figura acima mostra a conexão do cabo do osciloscópio no terminal de “gate” do transistor IGBT. Através Figura 4.28, pode-se visualizar a forma de onda da saída do driver, conectada ao “gate” do IGBT.

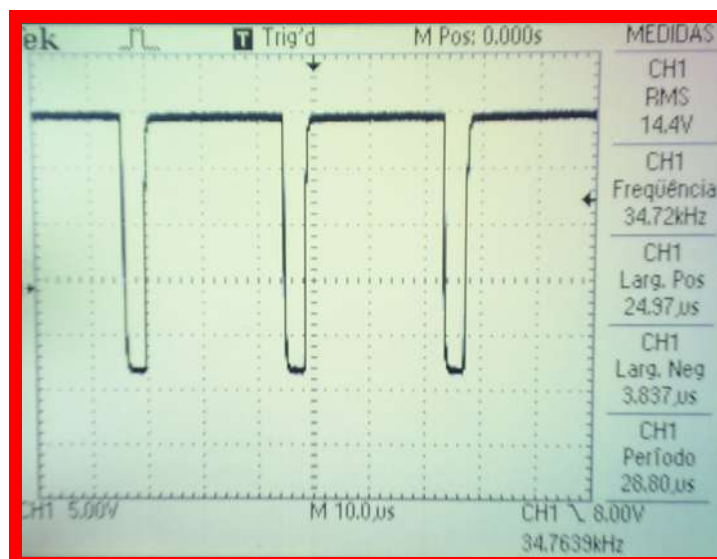


Figura 4.28. Forma de onda do sinal de saída do driver SKH10

De acordo com a Figura 4.28, percebe-se o valor da frequência de chaveamento em 34,72kHz, além do sinal de saída do driver que apresenta uma tensão de 15V para nível lógico 1 (um) e de -8V para nível lógico 0 (zero).

Com o objetivo de se fazer a aquisição, na mesma base de tempo, das formas de onda da tensão e da corrente na entrada do conversor, será implementada uma pequena estrutura contendo sensores HALL para tensão e para corrente. O sensor de corrente elétrica por efeito Hall realimentado será o SECOHR 50 CI – 15, da SECON, que pode ser usado para medir corrente contínua e alternada de valor nominal igual a 50A, com isolamento galvânica e sinal de saída em corrente [43]. Já o sensor de tensão será o SETEHR 220 BE15, também da SECON, de 220Vrms ou +/- 350Vcc [44]. As Figuras 4.29 e 4.30 mostram o diagrama de conexões dos sensores de corrente e tensão respectivamente.

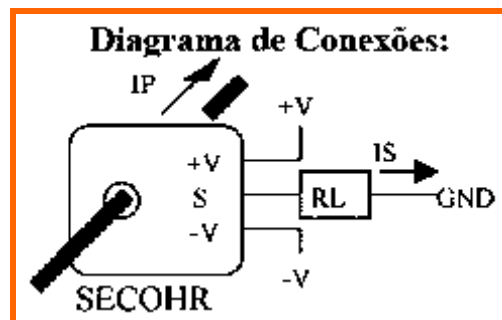


Figura 4.29. Diagrama de conexões do sensor SECOHR 50CI-15 50A [43].

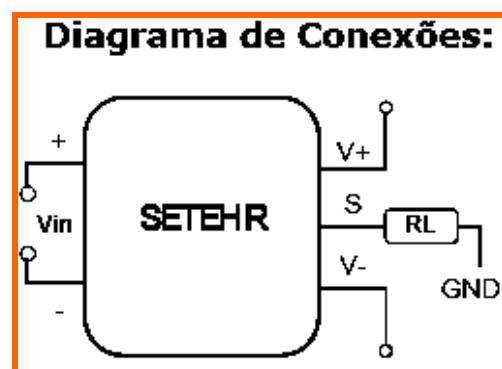


Figura 4.30. Diagrama de conexões do sensor SETEHR 220BE15 [44].

Na Figura 4.31 pode-se visualizar a placa contendo os dois sensores HALL para aquisição dos sinais de tensão e corrente na entrada do conversor.



Figura 4.31. Placa com os sensores SECOHR 50CI-15 50A, SETEHR 220BE15 220Vrms e Fonte Simétrica +15V / -15V

4.3.3.2 – Testes iniciais realizados

Para a realização dos testes iniciais, objetivando a verificação do funcionamento do protótipo conforme especificação do projeto, todos os equipamentos, materiais e instrumentos foram colocados em bancada para possibilitar o ensaio experimental do conversor.

A fonte de alimentação utilizada foi uma MPS-3003 de 0 a 30V com corrente máxima de saída de 3A. Foram utilizados 3 multímetros digitais Minipa modelo ET-2100 para medição da tensão de entrada, da tensão de saída e do “*soft-start*” manual. Para visualização das formas de onda foi utilizado um osciloscópio digital TEKTRONIX TDS -1002 de 2 canais.

A Figura 4.32 mostra a bancada com o protótipo, o variador de tensão (“*varivolt*”), reostatos, fonte de alimentação, placa com os sensores HALL e os instrumentos para teste e medição.



Figura 4.32. Montagem em bancada para realização de testes iniciais

Para verificação do funcionamento do conversor e da placa para aquisição dos sinais de entrada (tensão e corrente), foi aplicado 127Vca como tensão de alimentação, coletado os sinais de entrada com o osciloscópio e medido a tensão de saída com o multímetro.

No sensor Hall de tensão, com 127Vca na entrada do sensor, seu valor eficaz de tensão de saída é igual a 2,06V. Sendo assim, $127V / 2,06V = 61,6$, onde este é o valor da relação do sensor de tensão.

Na Figura 4.33, pode-se visualizar a tensão de entrada em 127Vca e o potenciômetro do soft-start manual no valor mínimo, impondo uma tensão de 2,3Vcc na entrada não-inversora do amplificador de erro de tensão no UC3854. Assim sendo, tem-se a operação do conversor como um simples retificador com filtro capacitivo, conforme indicam as formas de onda mostradas na figura.

A forma de onda superior no osciloscópio trata-se da tensão de entrada aplicada ao conversor, enquanto que a forma de onda inferior trata-se da corrente na entrada do mesmo.

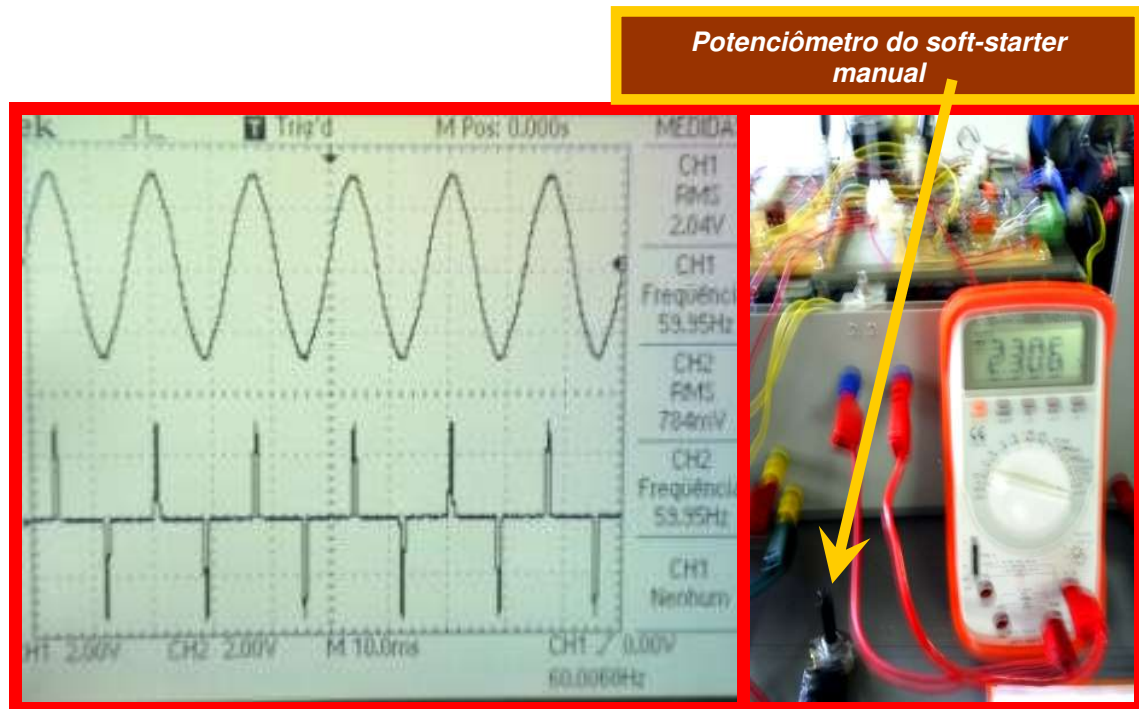


Figura 4.33. Atuação do soft-start manual e operação como retificador convencional



Figura 4.34. Valor da tensão de saída em operação como retificador convencional

Nesta situação, a tensão de saída do conversor apresentou o valor de 180Vcc conforme mostra a Figura 4.34.

Ao partir o conversor através do soft-start manual, percebe-se a elevação da referência do amplificador de erro de tensão para 7,98V, a imposição de uma corrente de entrada senoidal, bem como a correção da tensão de saída para aproximadamente 400Vcc. Através da Figura 4.35, pode-se comprovar esta descrição de operação.

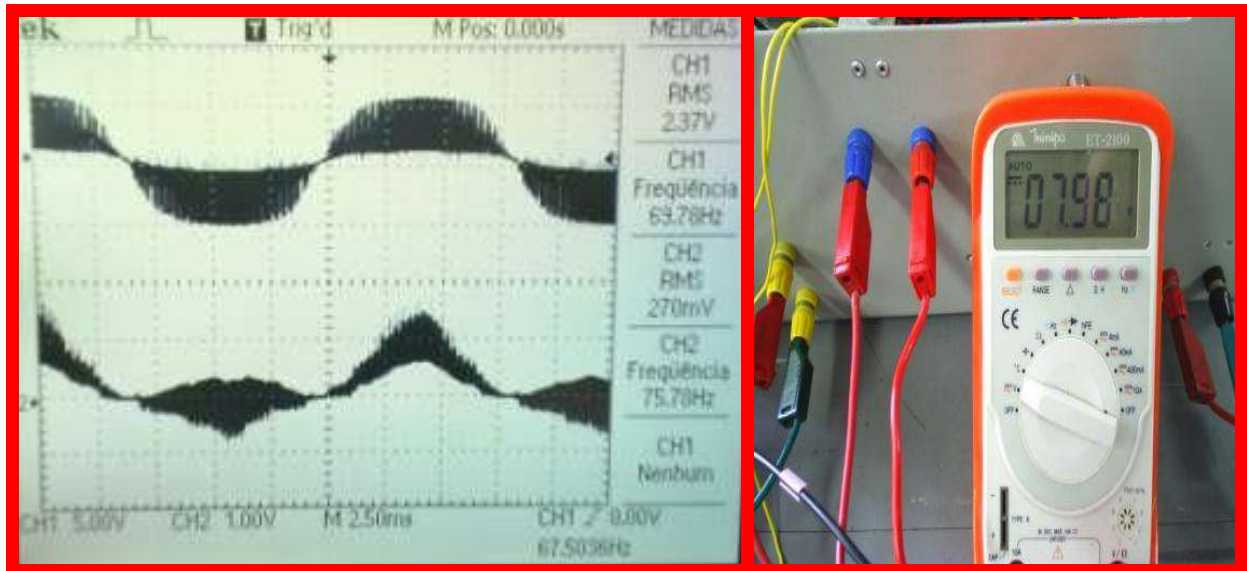


Figura 4.35. **CH1**_Forma de onda da tensão de entrada **CH2**_Forma de onda da corrente de entrada **MULTÍMETRO**_Medição do valor de referência do amplificador de erro de tensão



Figura 4.36. Valor da tensão de saída em operação como retificador PFC pré-regulador para correção do fator de potência

Com relação à forma de onda da tensão durante a operação como PFC, esta estava preenchida com componentes em alta frequência, conforme mostra a Figura 4.35. Isto acontece em função da interferência da impedância imposta pelo varivolt na alimentação. Como desta forma a medição não casa com os aspectos teóricos, foi preciso resolver a influência do varivolt.

Tentou-se colocar um capacitor na saída do varivolt para prover o desacoplamento de sua impedância série, bem como eliminar o preenchimento na tensão e obter a envoltória senoidal. Essa ação não foi bem sucedida, pois interferiu muito no desempenho do conversor como pré-regulador para correção do fator de potência PFC. Sendo assim, foram colocados 5 (cinco) capacitores de $0,022\mu\text{F}$ em paralelo com o resistor de saída do sensor hall de tensão, onde os mesmos atuaram como filtro para as componentes de alta frequência, possibilitando a aquisição da envoltória senoidal. Este procedimento está demonstrado através da Figura 4.37. A Figura 4.38, apresenta a operação do conversor conforme projeto especificado, concluindo assim os testes iniciais do protótipo e da placa de aquisição.

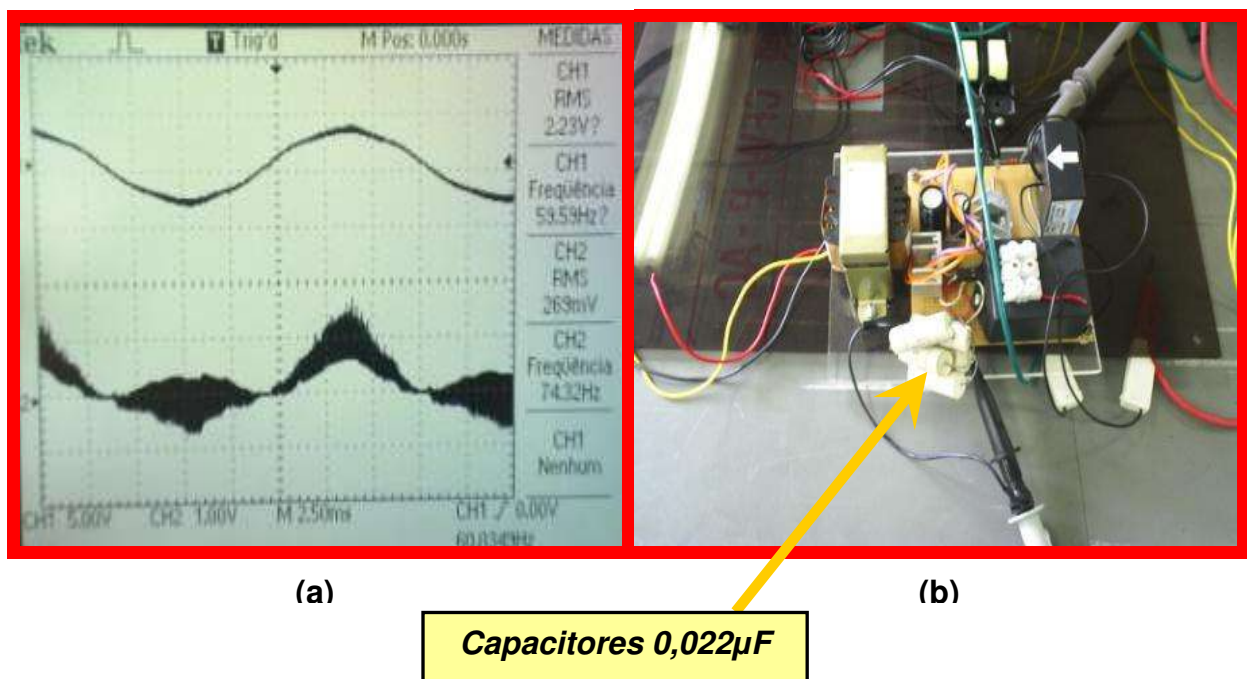


Figura 4.37. (a) CH1_ Forma de onda da tensão filtrada, CH2_ Forma de onda da corrente. (b) Detalhamento dos capacitores de filtro instalados na saída do sensor de tensão.

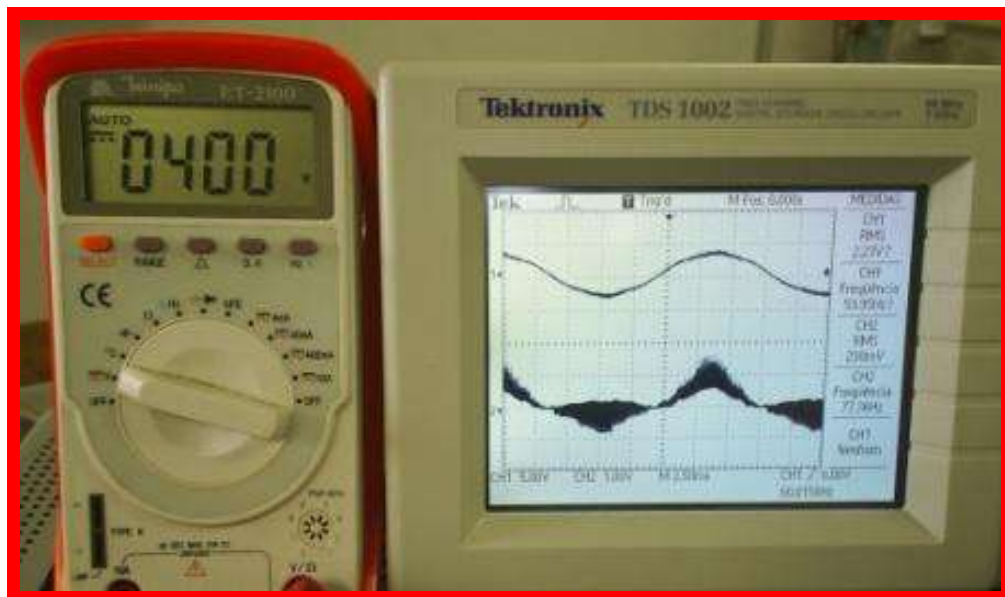


Figura 4.38. Formas de onda na entrada do conversor e medição da tensão de saída

A Figura 4.39 mostra as formas de onda da tensão e da corrente na entrada do conversor para sua operação com 127Vca, porém, sem a utilização do VARIVOLT. Através desta figura, percebe-se que a tensão de entrada não apresenta componentes em alta frequência (THDv=4,2% e THDi=4,1% obtidos a partir de um analisador de redes), comprovando assim, a influência deste equipamento na referida tensão de entrada, conforme indicado na Figura 4.35.

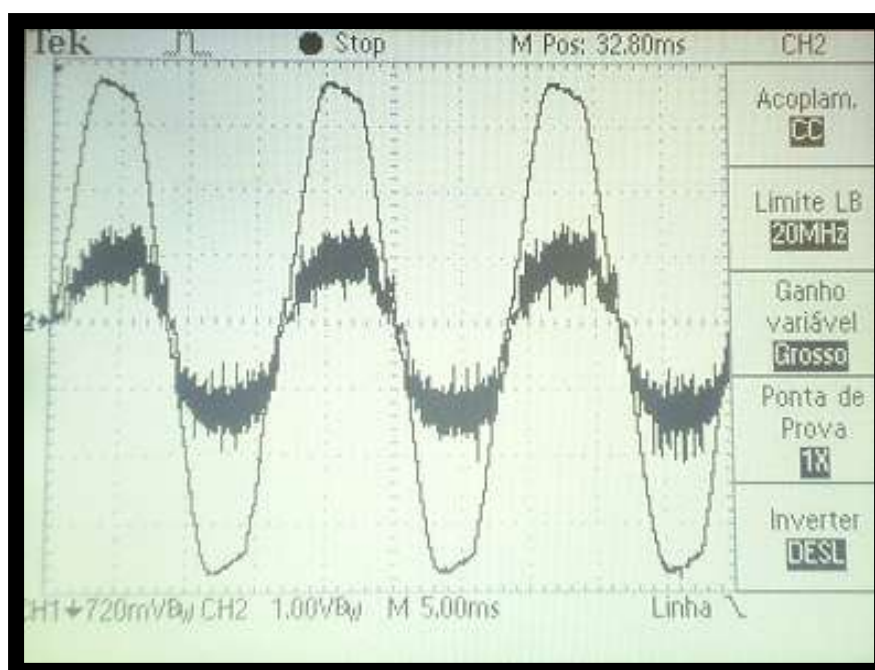


Figura 4.39. Formas de onda da tensão e da corrente na entrada do conversor sem VARIVOLT

4.4 – Resultados Experimentais

Findo os testes iniciais, foram realizados os ensaios necessários para aquisição dos resultados experimentais do conversor PFC proposto, objetivando assim, a validação dos objetivos propostos nesta dissertação.

Os resultados experimentais serão apresentados da seguinte forma:

- No item 4.4.1, será apresentada a situação da corrente de entrada e da tensão de saída, demonstrada através de suas formas de onda para o conversor proposto operando com a rede em condições normais de tensão de alimentação (90Vca ~ 140Vca). Além disso, para o conversor alimentado com 208Vca, serão apresentados os valores de tensão, corrente, potência e THD na entrada do conversor, as respectivas FFT's da tensão e corrente neste mesmo ponto, bem como a tensão, corrente e potência na saída do sistema;

- No item 4.4.2, será apresentada estará a situação da corrente de entrada e da tensão de saída, demonstrada através de suas formas de onda, em um comparativo da operação do conversor proposto em relação à do conversor PFC convencional, quando submetido a afundamentos de tensão “voltage sag” (50Vca ~90Vca). Além disso, para o conversor submetido a um distúrbio equivalente a 0,27pu, serão apresentados os valores de tensão, corrente, potência e THD na entrada do conversor, as respectivas FFT's da tensão e corrente neste mesmo ponto, bem como a tensão, corrente e potência na saída do sistema;

- No item 4.4.3, será feita uma comparação do ripple da tensão de saída para a operação do conversor como PFC e do ripple para a operação como regulador prioritário de tensão, ou seja, com a chave CH1 aberta e com a chave CH1 fechada respectivamente, quando a tensão de entrada estiver em 90Vca e 100Vca. O objetivo desta comparação é mostrar que durante a

operação em condições normais da rede, caso o controle de SAG seja acionado, este minimizará o ripple da tensão de saída em função desta opção priorizar a regulação da mesma;

- No item 4.4.4, estará a situação da tensão de entrada e da tensão de saída, demonstrada através de um gráfico sincronizado de seus valores RMS, promovendo assim, uma visualização do transitório da tensão de entrada e os respectivos efeitos na tensão de saída.

4.4.1 – Conversor proposto submetido às condições normais de operação

Os resultados experimentais da operação do conversor como PFC – pré-regulador para correção do fator de potência, durante o período em que a rede permanece em condições normais de alimentação, serão apresentados através das figuras a seguir. Da Figura 4.40 até a 4.49, pode-se visualizar o comportamento da tensão e da corrente na entrada, bem como a tensão de saída para uma faixa de operação entre 136Vca e 90Vca. Embora a faixa de operação prevista seja de até 270Vca para o conversor, o varivolt utilizado pode operar no máximo em 127Vca, limitando assim, a máxima tensão de alimentação no sistema.

Para os valores de entrada, a forma de onda **superior é a da tensão** e a **inferior é a da corrente**. Para a tensão de saída, o osciloscópio estará na escala de 50V por divisão, além de apresentar o valor da tensão média ao lado direito da tela.

A Figura 4.40 mostra as formas de onda na entrada para uma alimentação de **136Vca**, enquanto que a Figura 4.41 mostra a forma de onda da tensão de saída com valor médio igual a **399Vcc**.

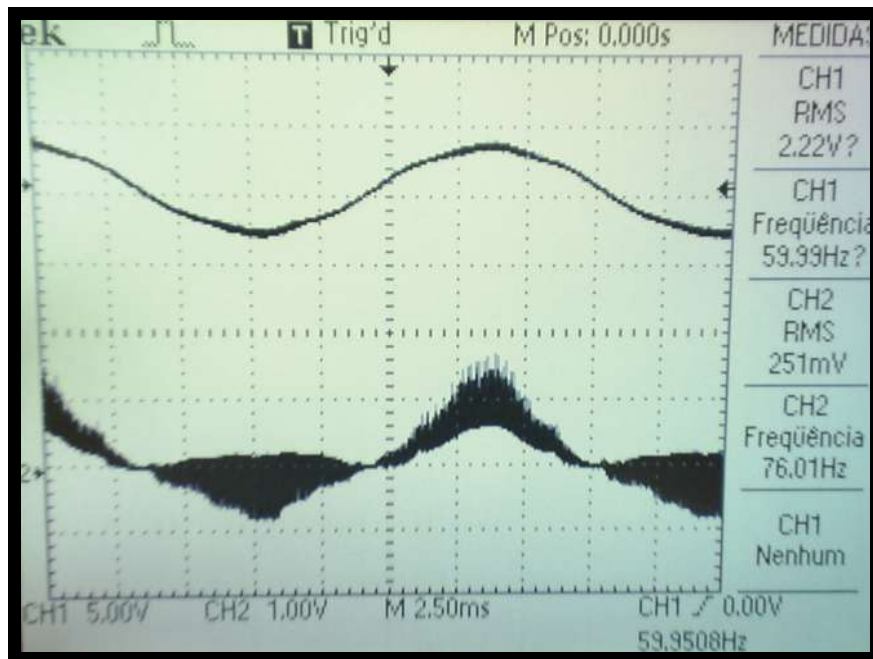


Figura 4.40 Formas de onda da tensão e corrente na entrada_136Vca

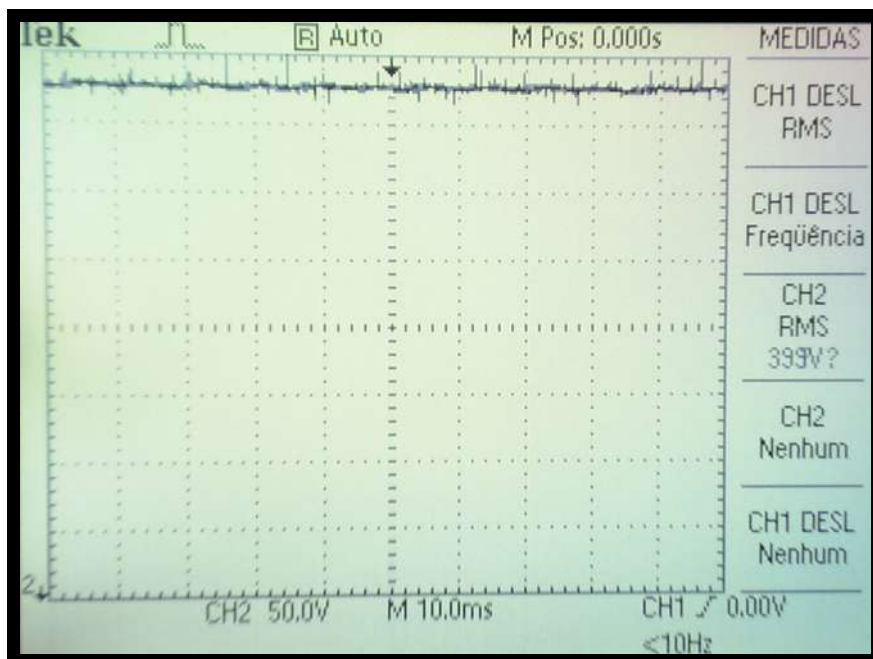


Figura 4.41 Forma de onda da tensão de saída_399Vcc

A Figura 4.42 mostra as formas de onda na entrada para uma alimentação de 122Vca, enquanto que a Figura 4.43 mostra a forma de onda da tensão de saída com valor médio igual a 402Vcc.

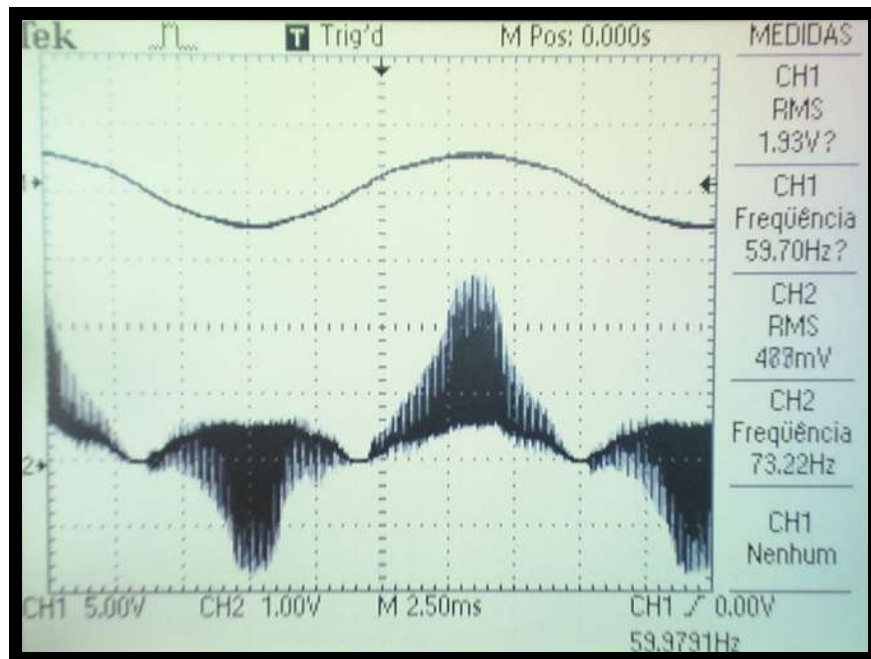


Figura 4.42 Formas de onda da tensão e corrente na entrada_122Vca

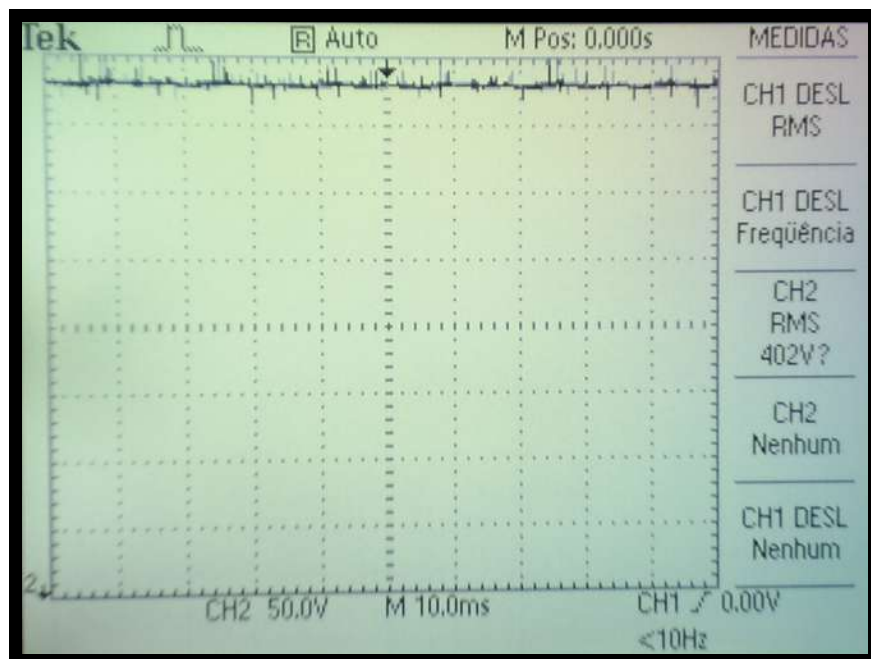


Figura 4.43 Forma de onda da tensão de saída_402Vcc

A Figura 4.44 mostra as formas de onda na entrada para uma alimentação de 110Vca, enquanto que a Figura 4.45 mostra a forma de onda da tensão de saída com valor médio igual a 403Vcc.

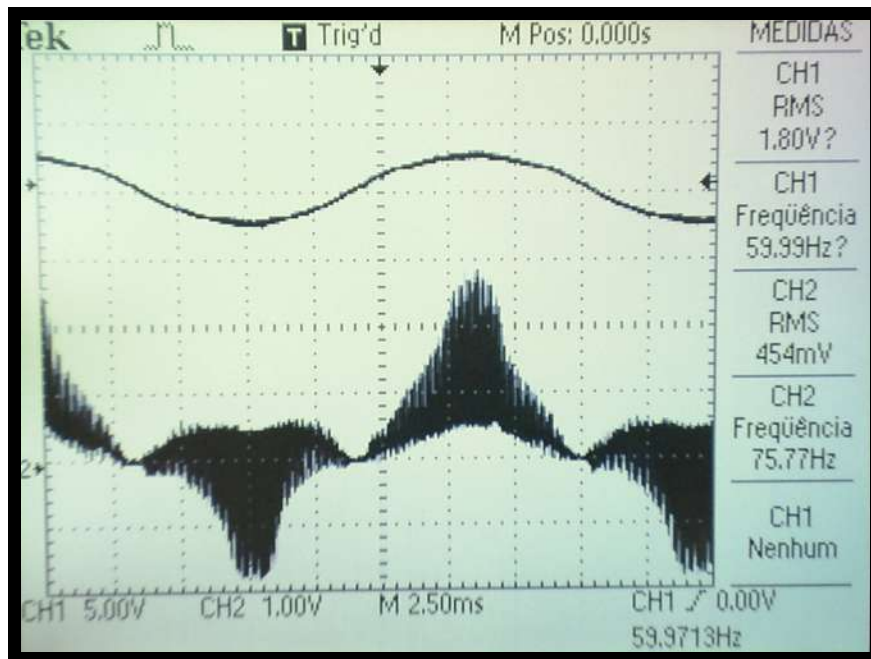


Figura 4.44 Formas de onda da tensão e corrente na entrada_110Vca

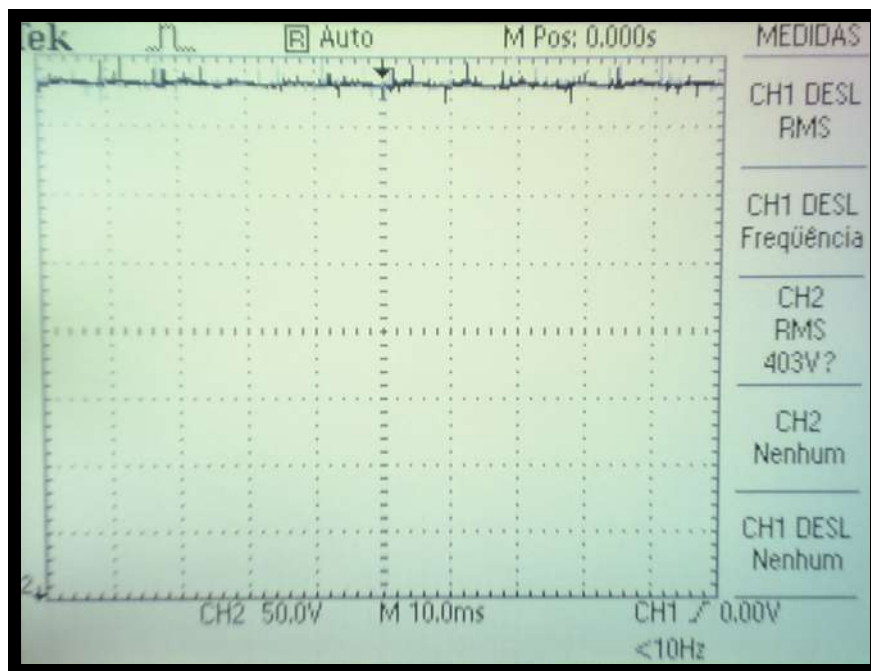


Figura 4.45 Forma de onda da tensão de saída_403Vcc

A Figura 4.46 mostra as formas de onda na entrada para uma alimentação de 100Vca, enquanto que a Figura 4.47 mostra a forma de onda da tensão de saída com valor médio igual a 395Vcc.

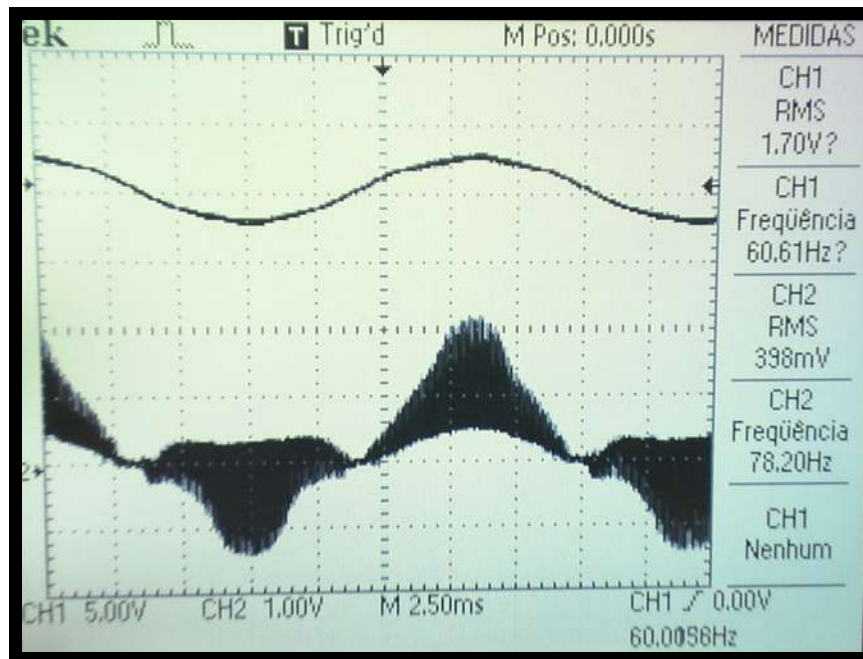


Figura 4.46 Formas de onda da tensão e corrente na entrada_100Vca

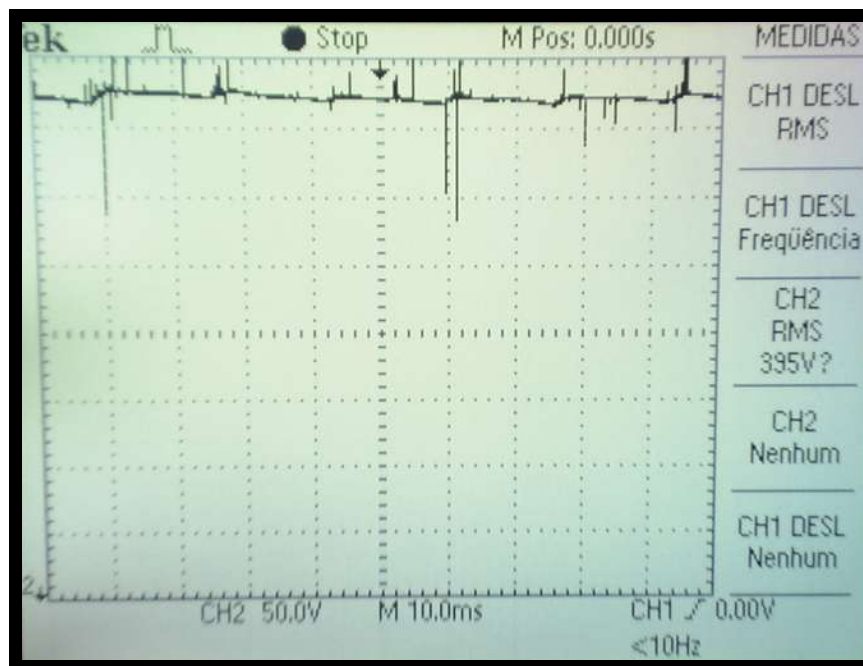


Figura 4.47 Forma de onda da tensão de saída_395Vcc

A Figura 4.48 mostra as formas de onda na entrada para uma alimentação de **90Vca**, enquanto que a Figura 4.49 mostra a forma de onda da tensão de saída com valor médio igual a **382Vcc**.

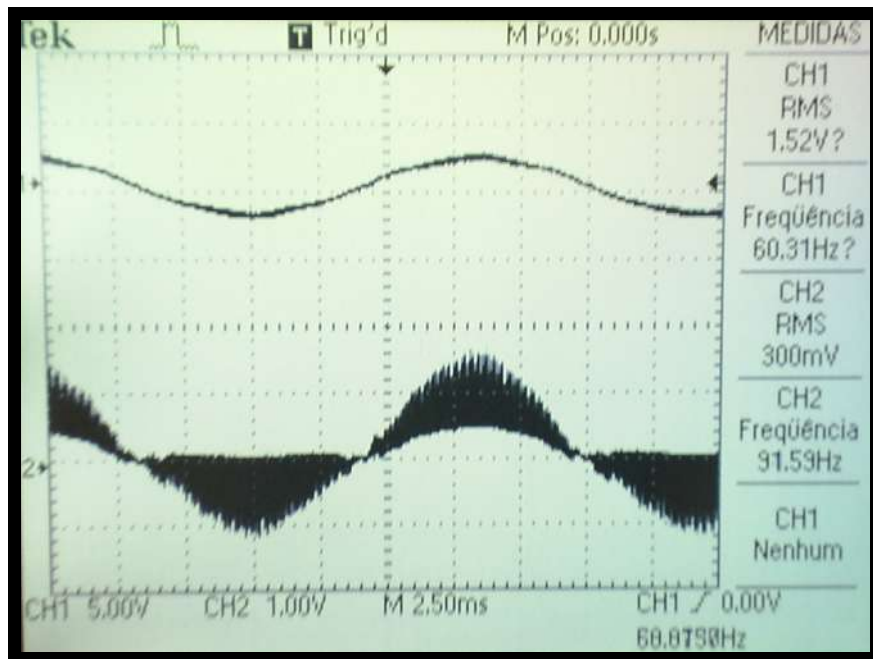


Figura 4.48 Formas de onda da tensão e corrente na entrada_90Vca

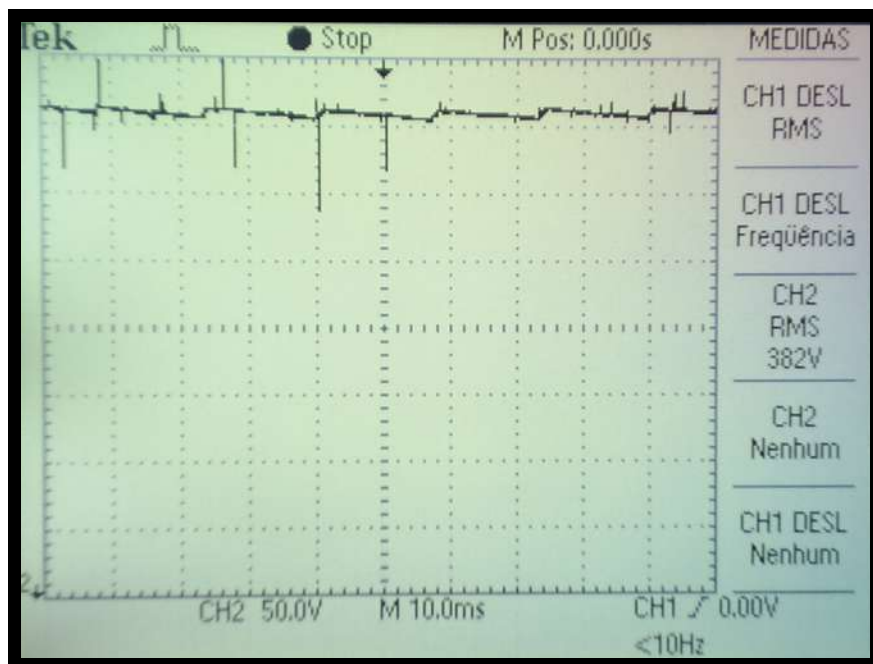


Figura 4.49 Forma de onda da tensão de saída_382Vcc

Através dos resultados apresentados acima, pode-se visualizar que a forma de onda da corrente na entrada é senoidal e em fase com a tensão de alimentação, caracterizando assim, a atuação do conversor em correção de fator de potência e minimização da distorção harmônica.

A Figura 4.50 apresenta o comportamento do sistema proposto operando com tensão de alimentação igual a 208Vca. Os valores apresentados confirmam que na faixa especificada para operação como PFC, o **fator de potência** visto pela rede é de **0,99**, o **THD da tensão e corrente de entrada** são respectivamente **4,243%** e **4,112%** e o seu **rendimento** é de aproximadamente **94%**.

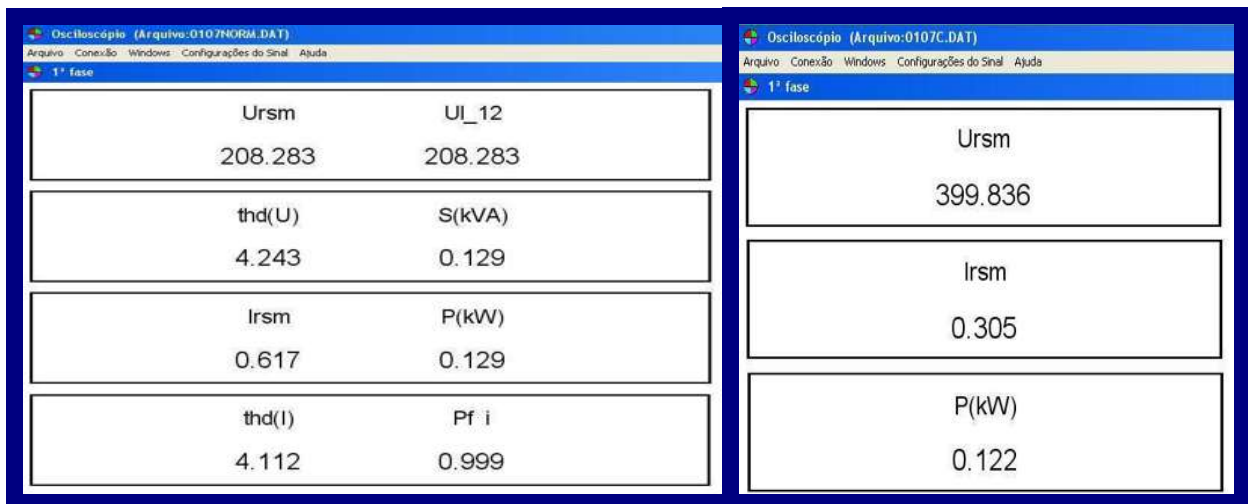


Figura 4.50 Grandezas medidas na entrada e na saída do conversor operando como PFC_ Vin=208Vca e Vout=399Vcc

A Figura 4.51 mostra as FFT's da corrente e da tensão de entrada para o conversor operando como PFC.

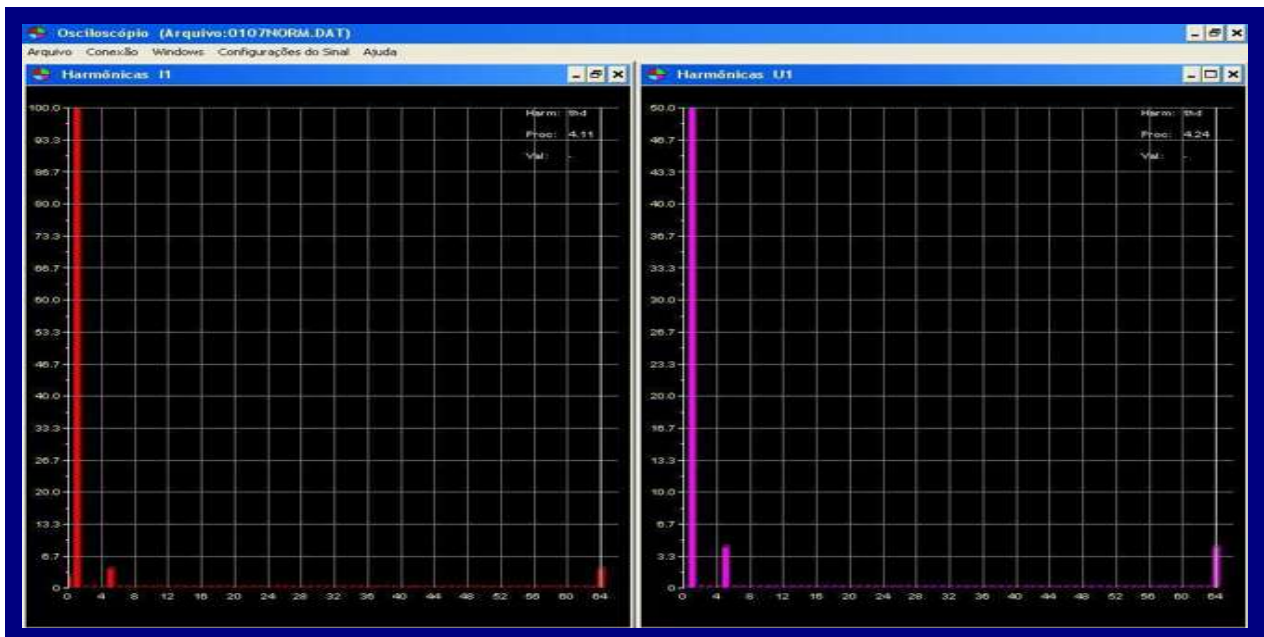


Figura 4.51 Espectro Harmônico da corrente e da tensão de entrada do conversor operando como PFC

4.4.2 – Comparativo entre a operação do conversor PFC convencional e a operação do conversor proposto quando submetidos a afundamentos de tensão

Neste ensaio, as formas de onda da tensão e da corrente na entrada, bem como a da tensão de saída, serão coletadas com o conversor operando sob condições de afundamento de tensão, ou seja, trabalhando em uma faixa menor ou igual a 90Vac. O sistema de supervisão acionará o controle para priorizar a regulação da tensão de saída quando a entrada for igual a 90Vac, ou seja, a chave CH1 será acionada a partir desse valor de tensão.

O afundamento de tensão será gerado a partir de um variador de tensão (“*VARIVOLT*”) conectado entre a rede de alimentação e a entrada do conversor sob teste. O menor valor de tensão gerado na entrada será de 50Vac, representando para um sistema de 220Vac, uma intensidade de afundamento igual a 0,22 pu.

Como o objetivo deste ensaio é o de comparar a operação do conversor proposto em relação à operação do pré-regulador de fator de potência convencional quando submetidos a afundamentos de tensão, para coletar os resultados para o sistema convencional, será bloqueado o sistema de supervisão, ou seja, não será acionada a chave CH1 durante o afundamento. Já para a aquisição dos resultados do comportamento do sistema idealizado, será liberada a atuação do sistema de supervisão, ou seja, a chave CH1 será acionada nestas condições de operação.

As figuras a seguir, apresentarão os resultados da comparação entre os dois sistemas, possibilitando a verificação da maior suportabilidade do conversor proposto em relação ao conversor convencional.

Sendo assim, a Figura 4.52 mostra as formas de onda na entrada do ***conversor PFC convencional*** quando o mesmo está submetido a uma tensão de alimentação igual a **90Vca**. Nestas condições, a Figura 4.53 mostra a forma de onda da tensão de saída, apresentando um valor médio de **382Vcc**.

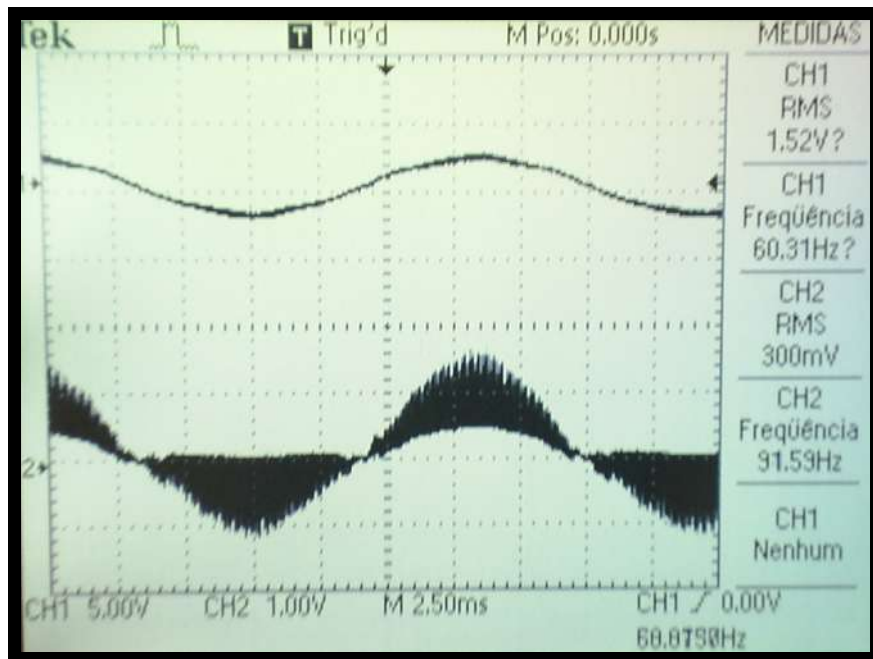


Figura 4.52 Formas de onda da tensão e corrente na entrada **sistema convencional_90Vca**

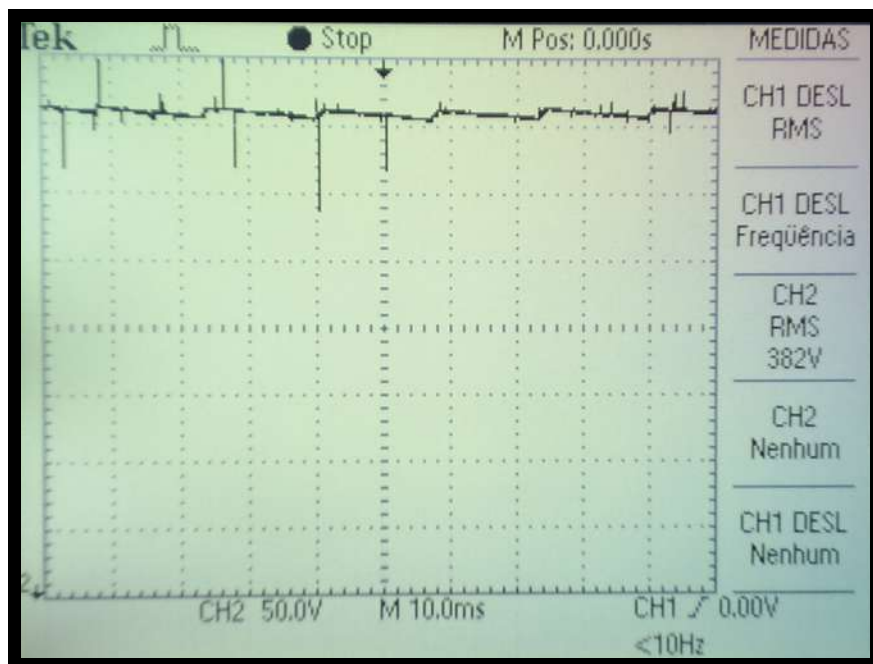


Figura 4.53 Forma de onda da tensão de saída **sistema convencional_382Vcc**

A Figura 4.54 mostra as formas de onda na entrada do **conversor PFC proposto** quando o mesmo está submetido a uma tensão de alimentação igual a **90Vca**. Nestas condições, a Figura 4.55 mostra a forma de onda da tensão de saída, apresentando um valor médio de **405Vcc**.

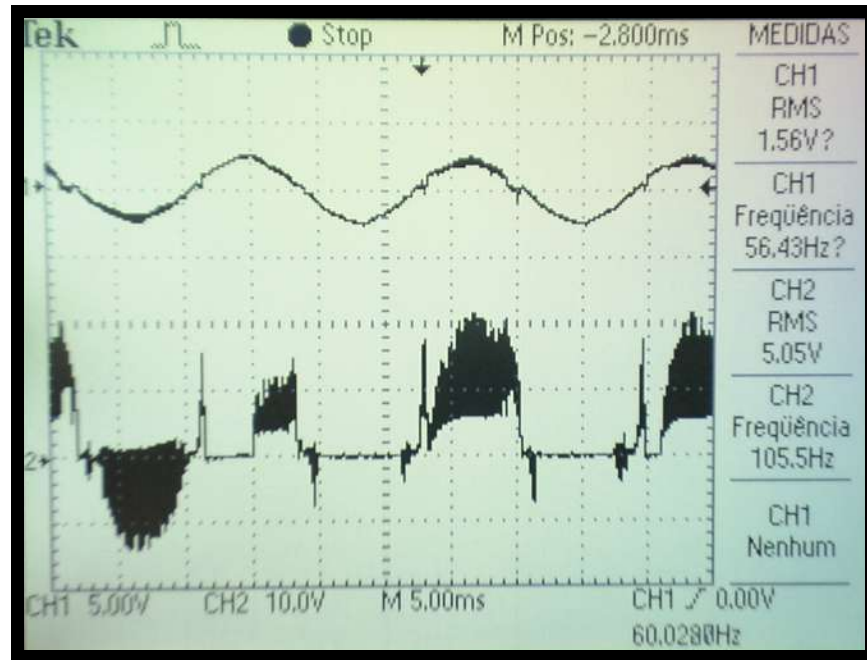


Figura 4.54 Formas de onda da tensão e corrente na entrada **_sistema proposto_ 90Vca**

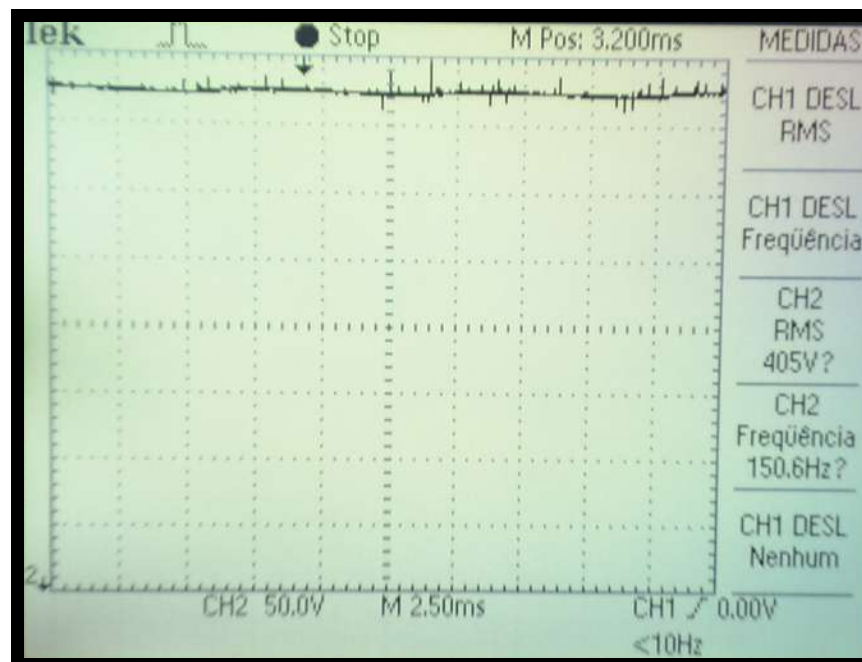


Figura 4.55. Forma de onda da tensão de saída **_sistema proposto_ 405Vcc**

A Figura 4.56 mostra as formas de onda na entrada do **conversor PFC convencional** quando o mesmo está submetido a uma tensão de alimentação igual a **80Vca**. Nestas condições, a Figura 4.57 mostra a forma de onda da tensão de saída, apresentando um valor médio de **350Vcc**.

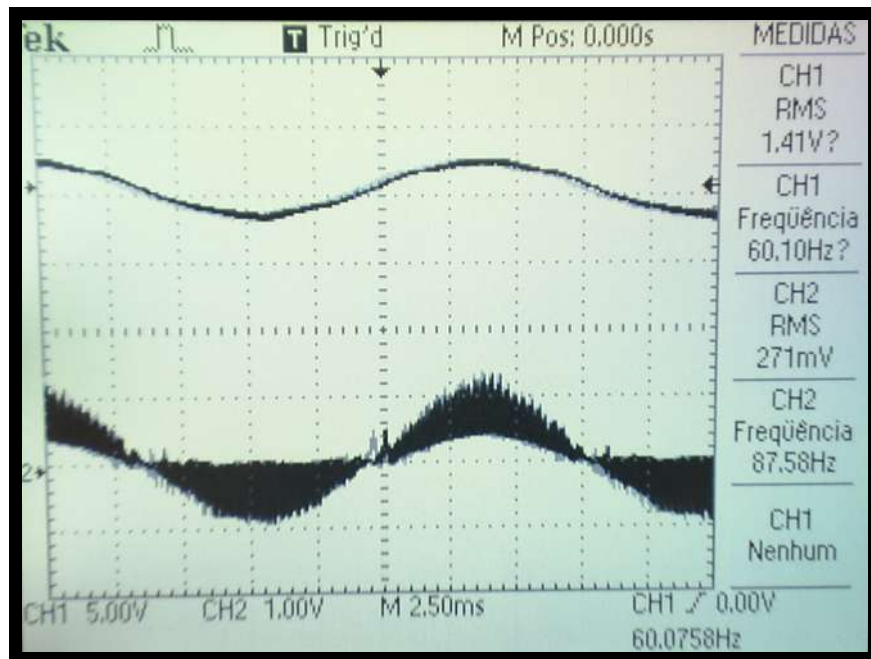


Figura 4.56 Formas de onda da tensão e corrente na entrada_ **sistema convencional_80Vca**

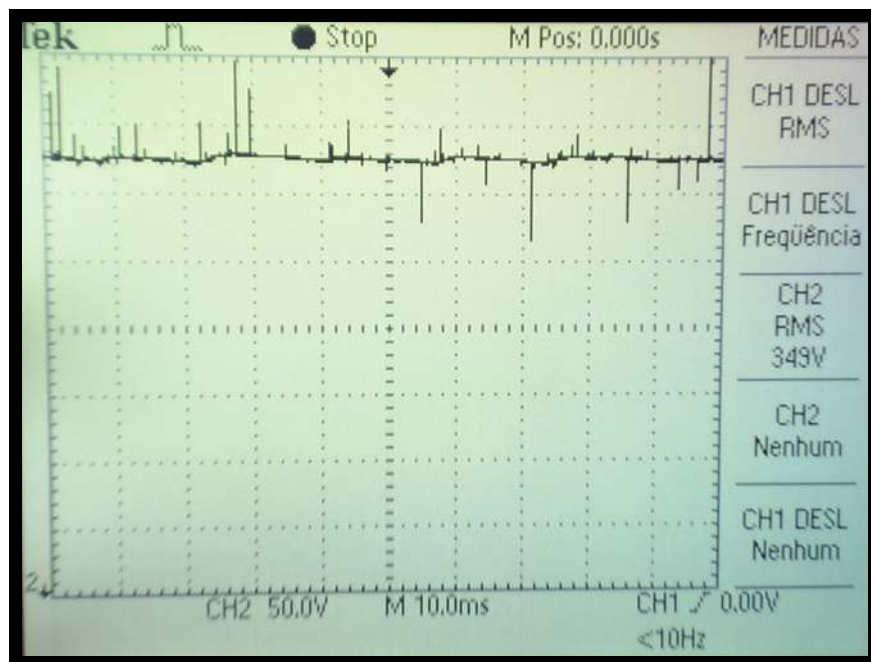


Figura 4.57 Forma de onda da tensão de saída_ **sistema convencional_350Vcc**

A Figura 4.58 mostra as formas de onda na entrada do **conversor PFC proposto** quando o mesmo está submetido a uma tensão de alimentação igual a **80Vca**. Nestas condições, a Figura 4.59 mostra a forma de onda da tensão de saída, apresentando um valor médio de **403Vcc**.

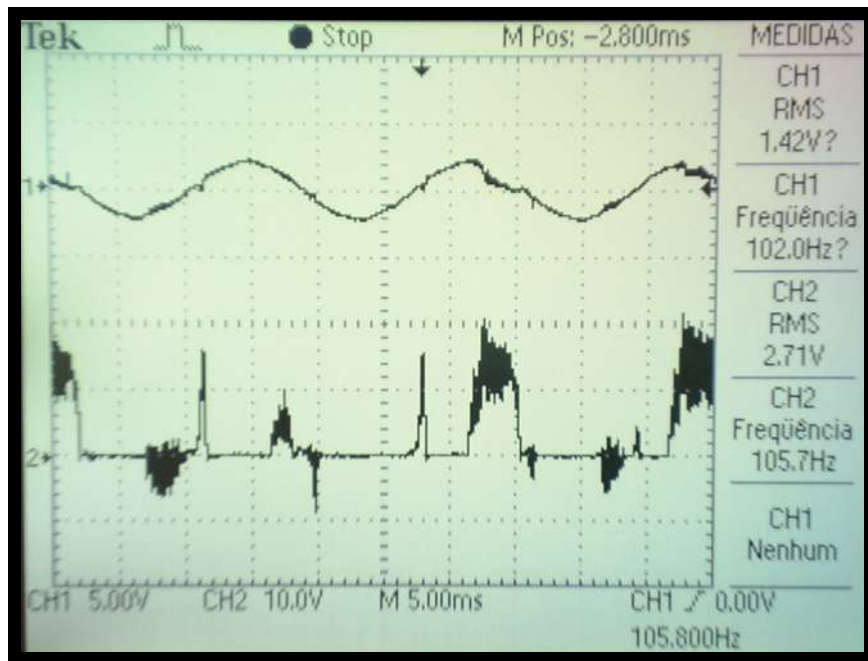


Figura 4.58. Formas de onda da tensão e corrente na entrada **sistema proposto_80Vca**

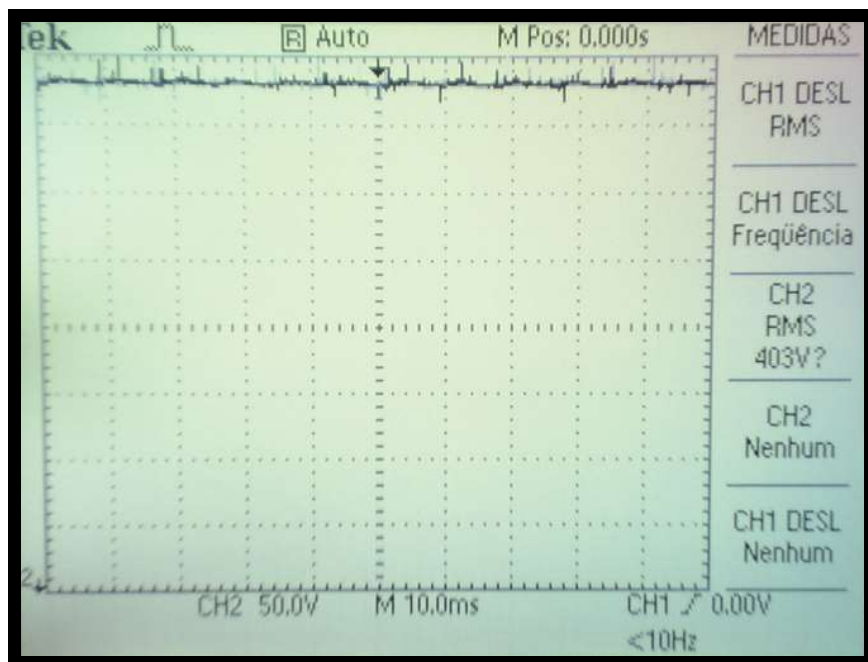


Figura 4.59. Forma de onda da tensão de saída **sistema proposto_403Vcc**

A Figura 4.60 mostra as formas de onda na entrada do **conversor PFC convencional** quando o mesmo está submetido a uma tensão de alimentação igual a **70Vca**. Nestas condições, a Figura 4.61 mostra a forma de onda da tensão de saída, apresentando um valor médio de **314Vcc**.

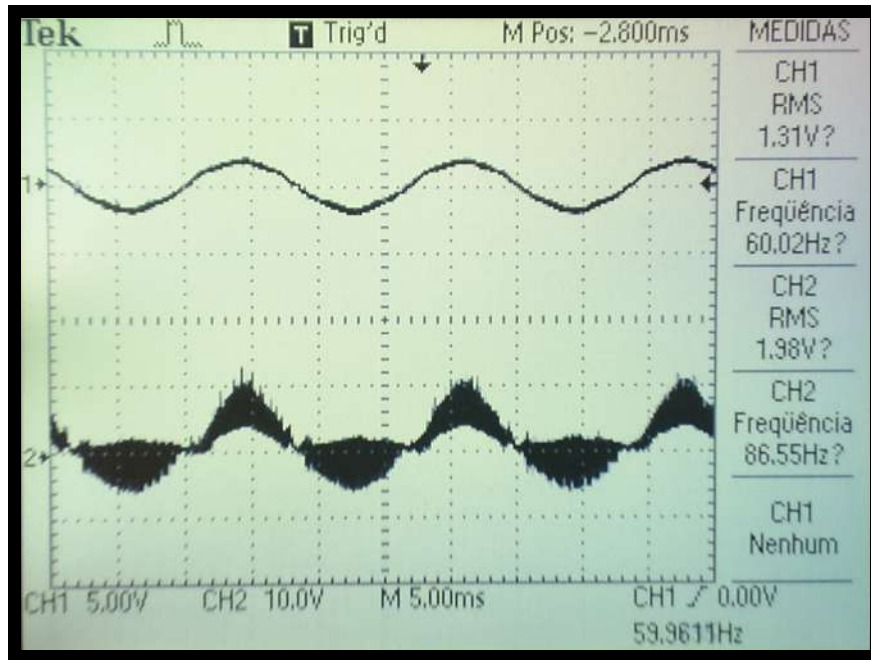


Figura 4.60. Formas de onda da tensão e corrente na entrada **_sistema convencional_70Vca**

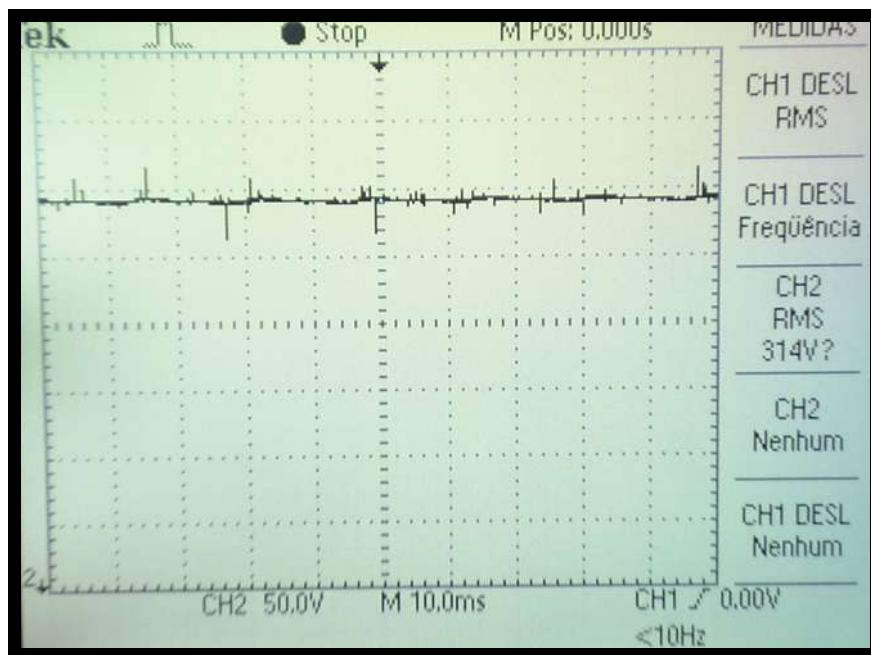


Figura 4.61. Forma de onda da tensão de saída **_sistema convencional_314Vcc**

A Figura 4.62 mostra as formas de onda na entrada do **conversor PFC proposto** quando o mesmo está submetido a uma tensão de alimentação igual a **70Vca**. Nestas condições, a Figura 4.63 mostra a forma de onda da tensão de saída, apresentando um valor médio de **390Vcc**.

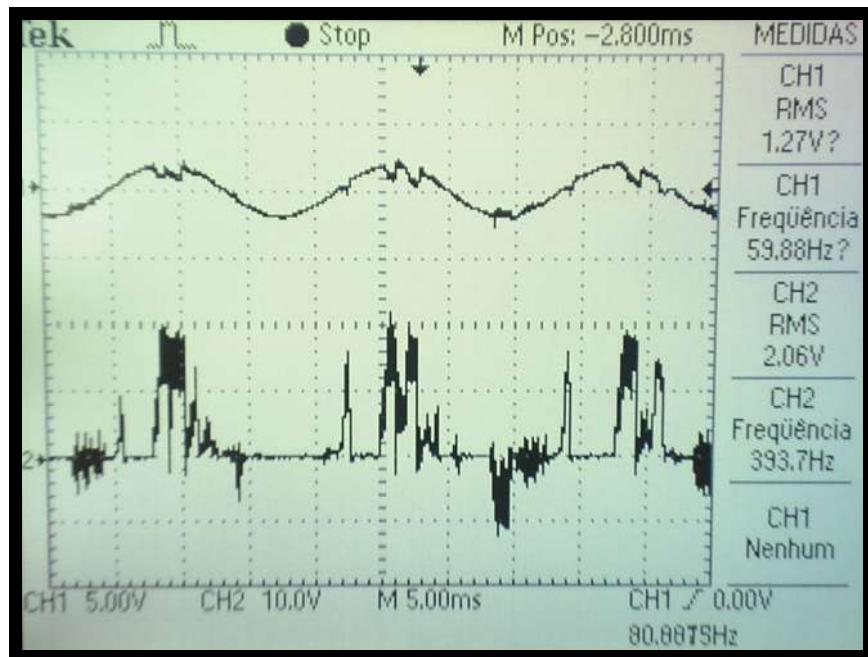


Figura 4.62 Formas de onda da tensão e corrente na entrada_ **sistema proposto_70Vca**

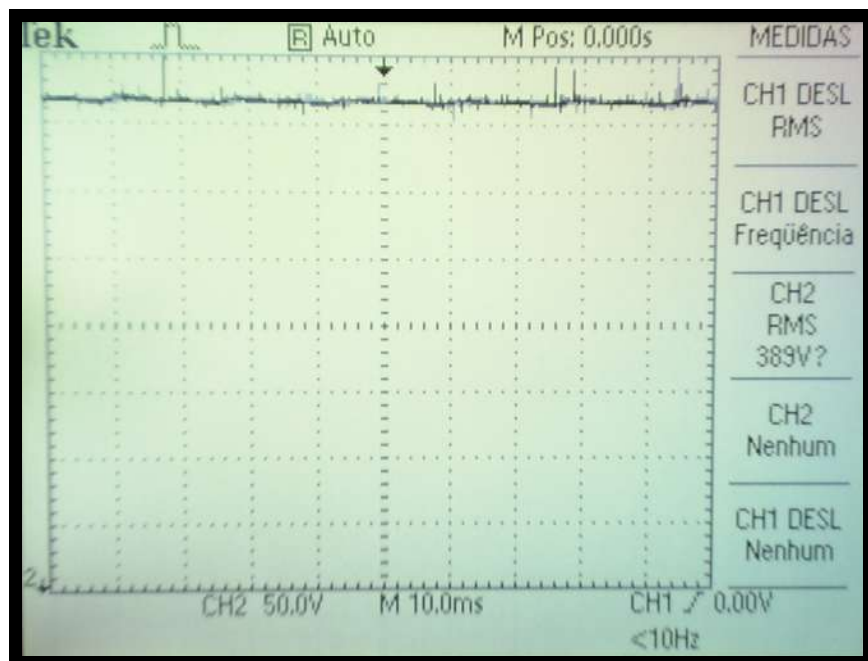


Figura 4.63. Forma de onda da tensão de saída_ **sistema proposto_ 390Vcc**

A Figura 4.64 mostra as formas de onda na entrada do **conversor PFC convencional** quando o mesmo está submetido a uma tensão de alimentação igual a **60Vca**. Nestas condições, a Figura 4.65 mostra a forma de onda da tensão de saída, apresentando um valor médio de **271Vcc**.

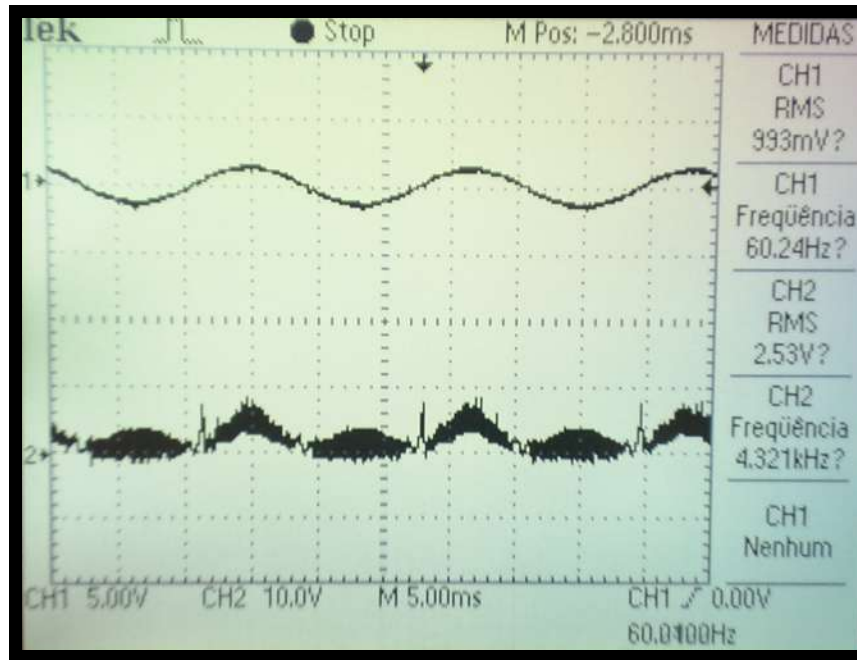


Figura 4.64. Formas de onda da tensão e corrente na entrada_**sistema convencional_60Vca**

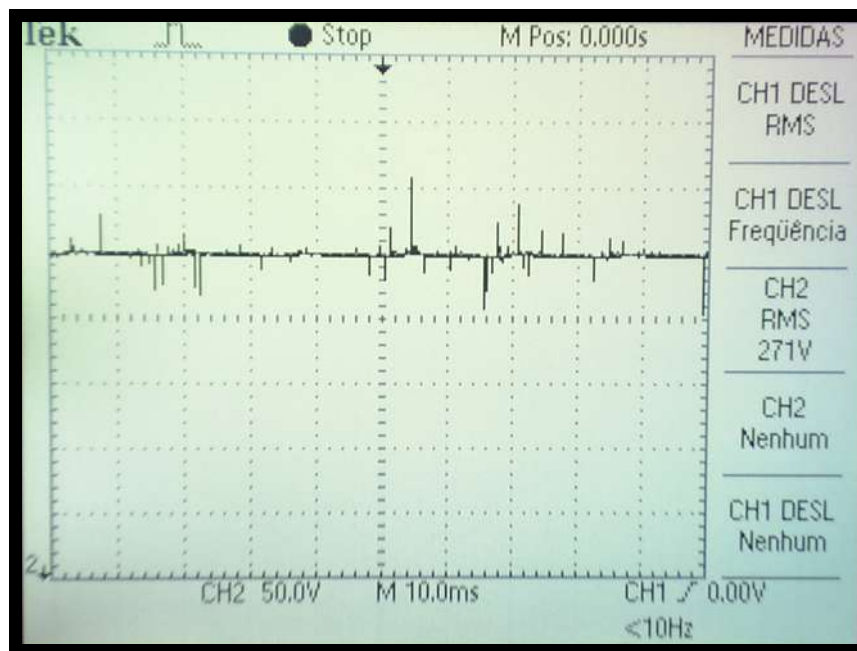


Figura 4.65. Forma de onda da tensão de saída_**sistema convencional_271Vcc**

A Figura 4.66 mostra as formas de onda na entrada do **conversor PFC proposto** quando o mesmo está submetido a uma tensão de alimentação igual a **60Vca**. Nestas condições, a Figura 4.67 mostra a forma de onda da tensão de saída, apresentando um valor médio de **371Vcc**.

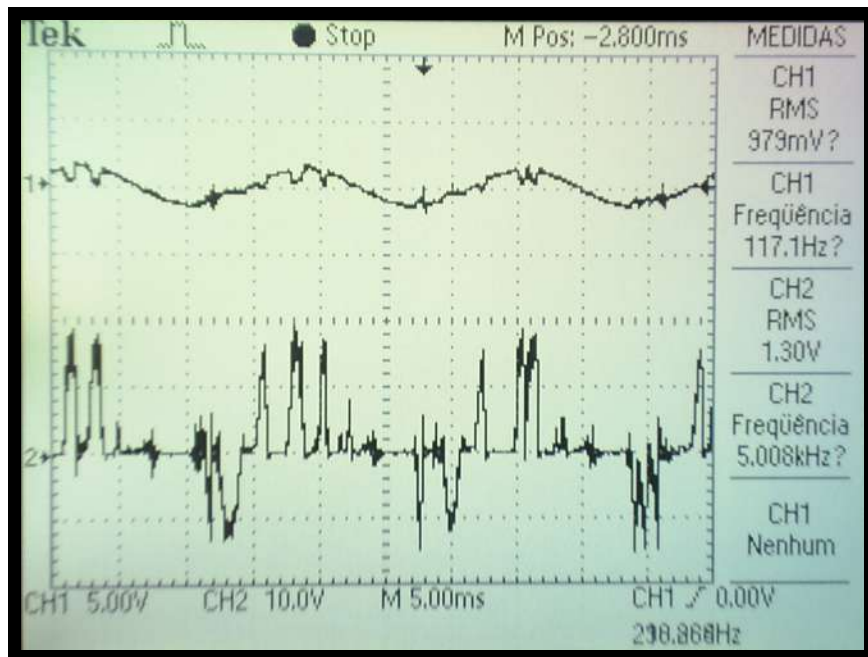


Figura 4.66. Formas de onda da tensão e corrente na entrada_ **sistema proposto_60Vca**

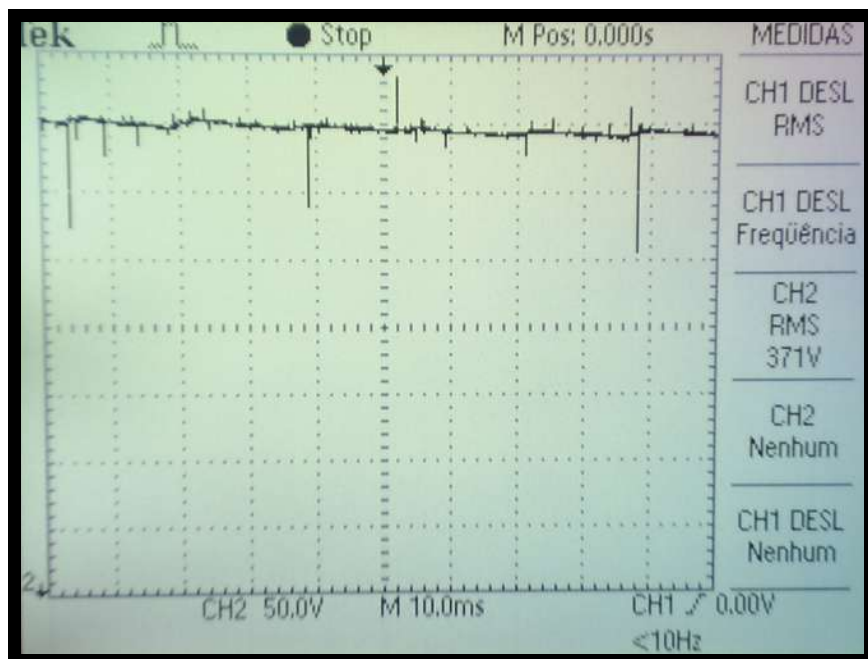


Figura 4.67. Forma de onda da tensão de saída_ **sistema proposto_ 371Vcc**

A Figura 4.68 mostra as formas de onda na entrada do **conversor PFC convencional** quando o mesmo está submetido a uma tensão de alimentação igual a **50Vca**. Nestas condições, a Figura 4.69 mostra a forma de onda da tensão de saída, apresentando um valor médio de **236Vcc**.

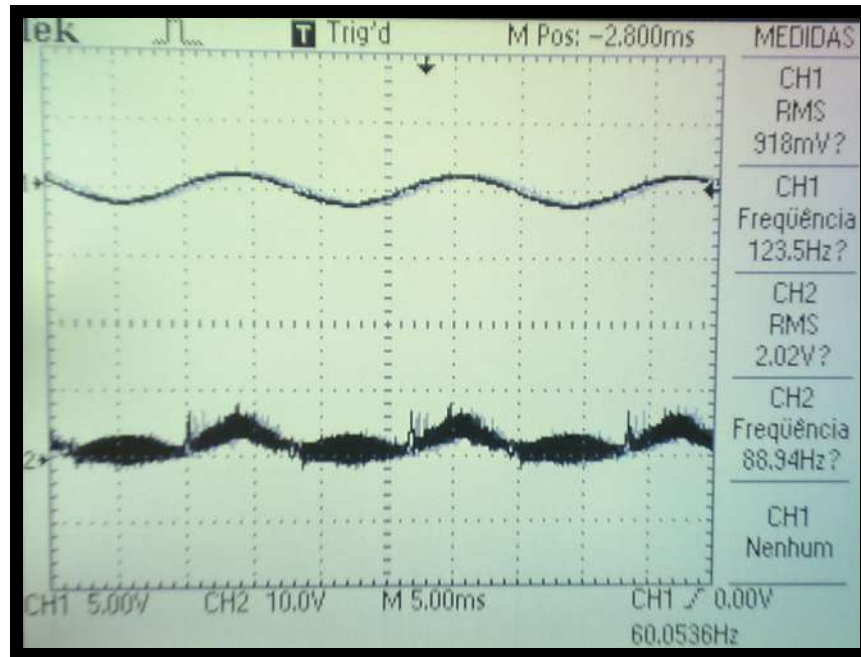


Figura 4.68 Formas de onda da tensão e corrente na entrada_ **sistema convencional_ 50Vca**

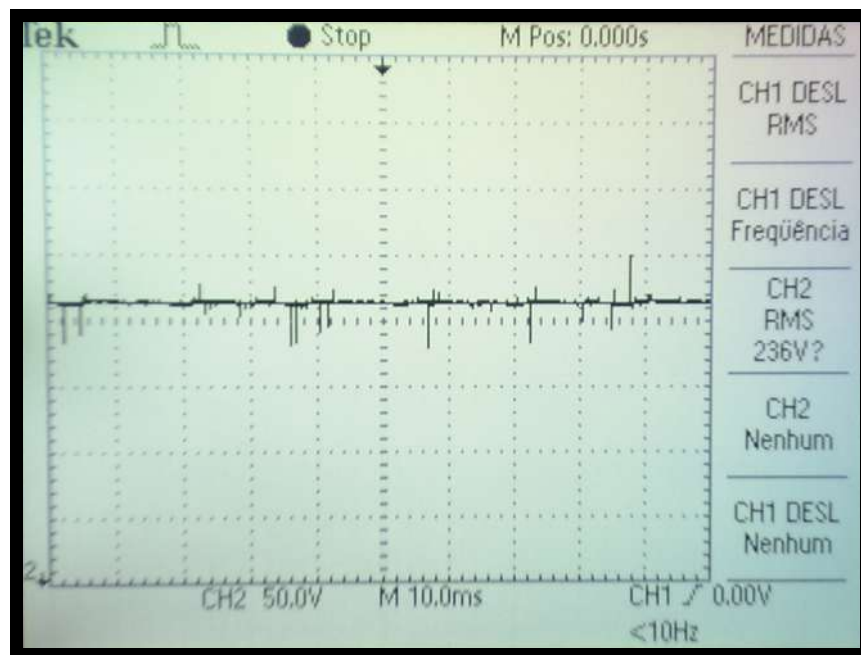


Figura 4.69 Forma de onda da tensão de saída_ **sistema convencional_ 236Vcc**

A Figura 4.70 mostra as formas de onda na entrada do **conversor PFC proposto** quando o mesmo está submetido a uma tensão de alimentação igual a **50Vca**. Nestas condições, a Figura 4.71 mostra a forma de onda da tensão de saída, apresentando um valor médio de **363Vcc**.

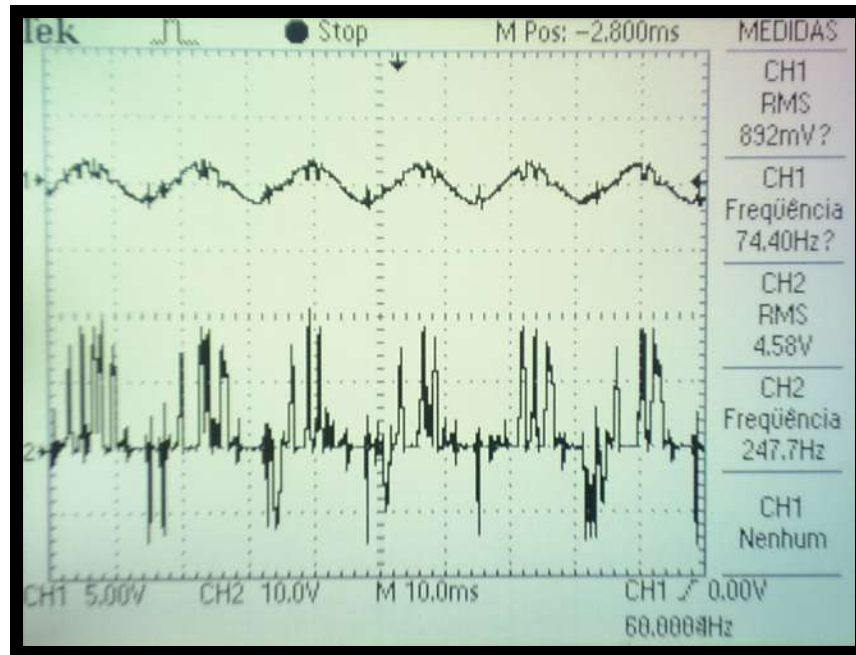


Figura 4.70. Formas de onda da tensão e corrente na entrada_**sistema proposto_50Vca**

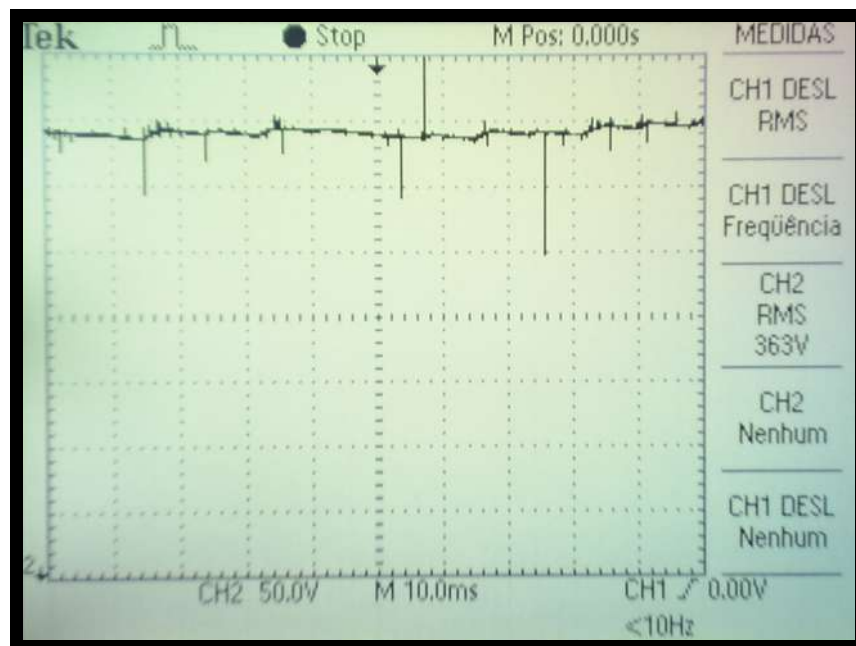


Figura 4.71. Forma de onda da tensão de saída_**sistema proposto_363Vcc**

Através dos resultados apresentados acima, durante o afundamento de tensão, pode-se visualizar que a tensão de saída possui uma melhor qualidade com relação ao seu valor médio quando o conversor proposto ativa o controle de regulação prioritária da tensão de saída. No conversor proposto, a corrente de entrada fica distorcida durante o afundamento, caracterizando a prioridade de controle estabelecida no mesmo.

A Figura 4.72 mostra as medidas das grandezas de entrada e saída do sistema proposto submetido a um afundamento de tensão igual a 0,27 pu (60Vca), objetivando a comparação destas com as apresentadas na Figura 4.50, a qual ilustrou a operação do conversor proposto sob condições normais da rede de alimentação.



Figura 4.72. Grandezas medidas na entrada e na saída do conversor_ operação em SAG_ Vin=**60Vca** e Vout=**371Vcc**

A Figura 4.73 apresenta as respectivas FFT's da corrente e da tensão de entrada para o sistema proposto operando em situação de afundamento. Nesta situação, o THD da corrente de entrada é ruim mesmo, pois a correção da tensão de saída é o fator prioritário.

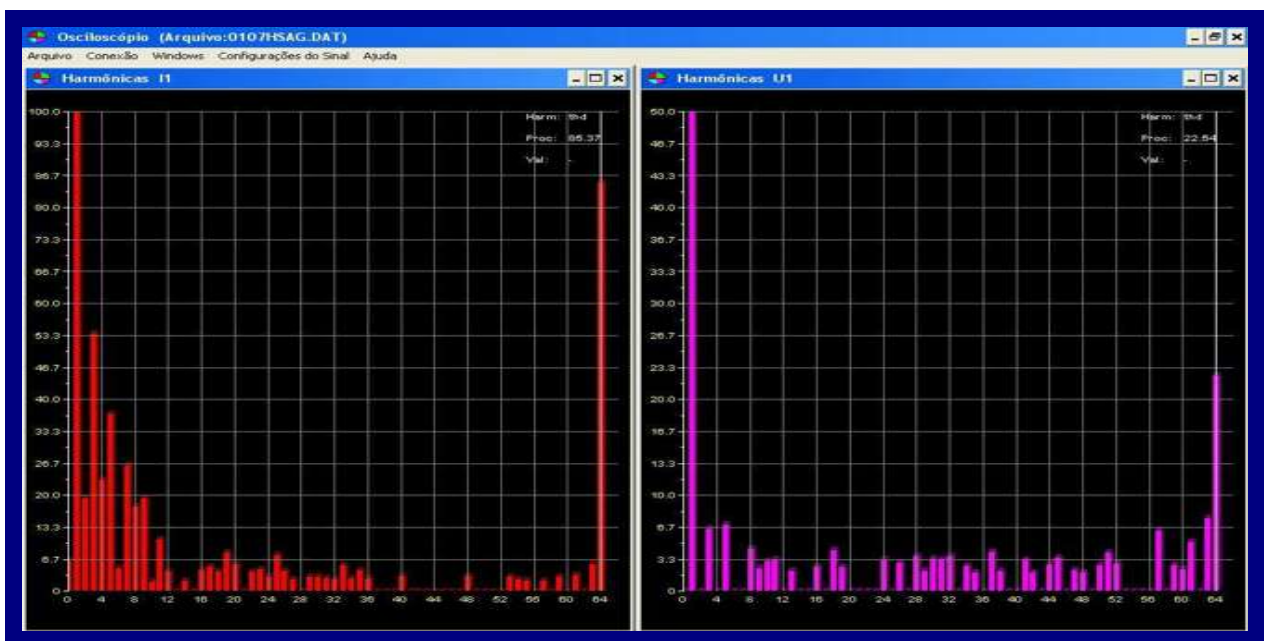


Figura 4.73. Espectro Harmônico da corrente e da tensão de entrada do conversor operando em situação de SAG

É importante ressaltar que a distorção da tensão de entrada ocorre devido à utilização de um VARIVOLT para a geração dos afundamentos durante os ensaios experimentais. Na entrada do VARIVOLT, para a mesma condição de operação, não ocorre distorção da tensão.

4.4.3 – Comparativo do “ripple” de saída entre a operação do conversor PFC convencional e a operação do conversor proposto

A situação a ser considerada neste item não diz respeito ao nível de afundamento de tensão, mas sim, em como se comportaria a tensão de saída caso o controle para situação de “voltage sag” atuasse para valores de tensão de alimentação enquadrados na faixa especificada para operação como pré-regulador para correção do fator de potência.

Como no controle em situação de afundamento é priorizada a regulação da tensão de saída, este promoverá uma melhor regulação em relação ao controle PFC, o que implicará em uma menor ondulação e melhor qualidade desta tensão, possibilitando, também, a utilização desta técnica para prover a alimentação de cargas mais sensíveis.

Sendo assim, será realizada a comparação da forma de onda da tensão de saída do conversor para as duas formas de controle, PFC e “voltage sag”, quando submetido a uma alimentação de 100Vca e 90Vca respectivamente.

A Figura 4.74 mostra a forma de onda da tensão de saída do **conversor PFC proposto** quando o mesmo está submetido a uma tensão de alimentação igual a **100Vca** e com controle PFC ativado. Nestas condições de entrada, a Figura 4.75 mostra a forma de onda da tensão de saída, porém, com controle de “voltage sag” ativado.

Já a Figura 4.76, mostra a forma de onda da tensão de saída do **conversor PFC proposto** quando o mesmo está submetido a uma tensão de alimentação igual a **90Vca** e com controle PFC ativado. Nas mesmas condições de entrada, a Figura 4.77 mostra a forma de onda da tensão de saída com controle de “voltage sag” ativado.

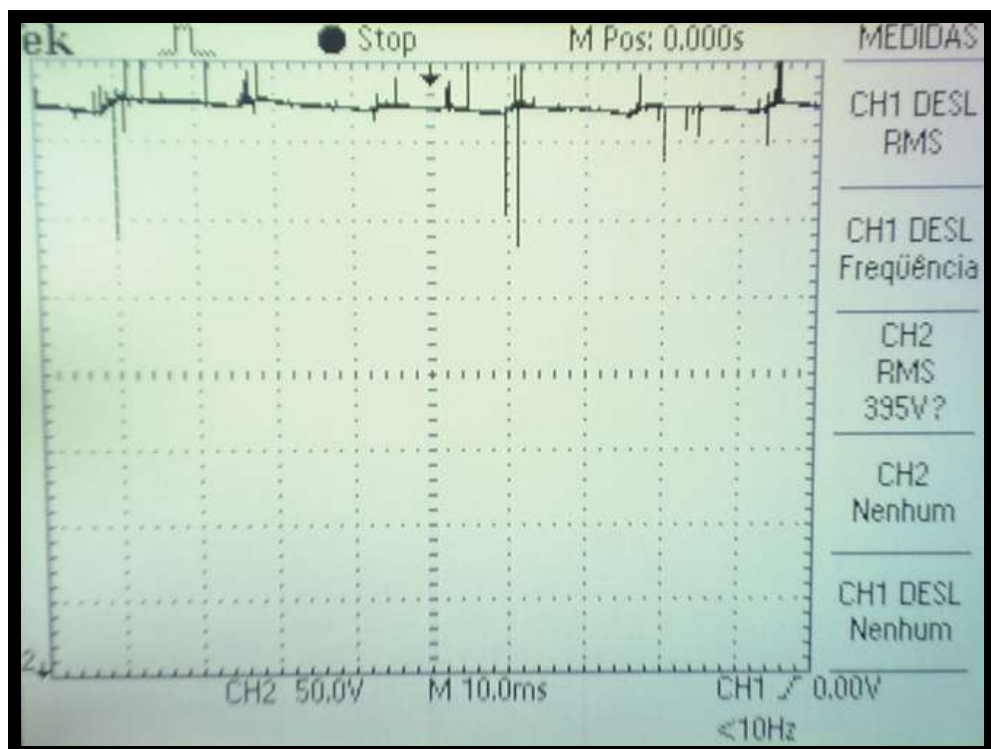


Figura 4.74. Forma de onda da tensão de saída_ **controle PFC_100Vca**

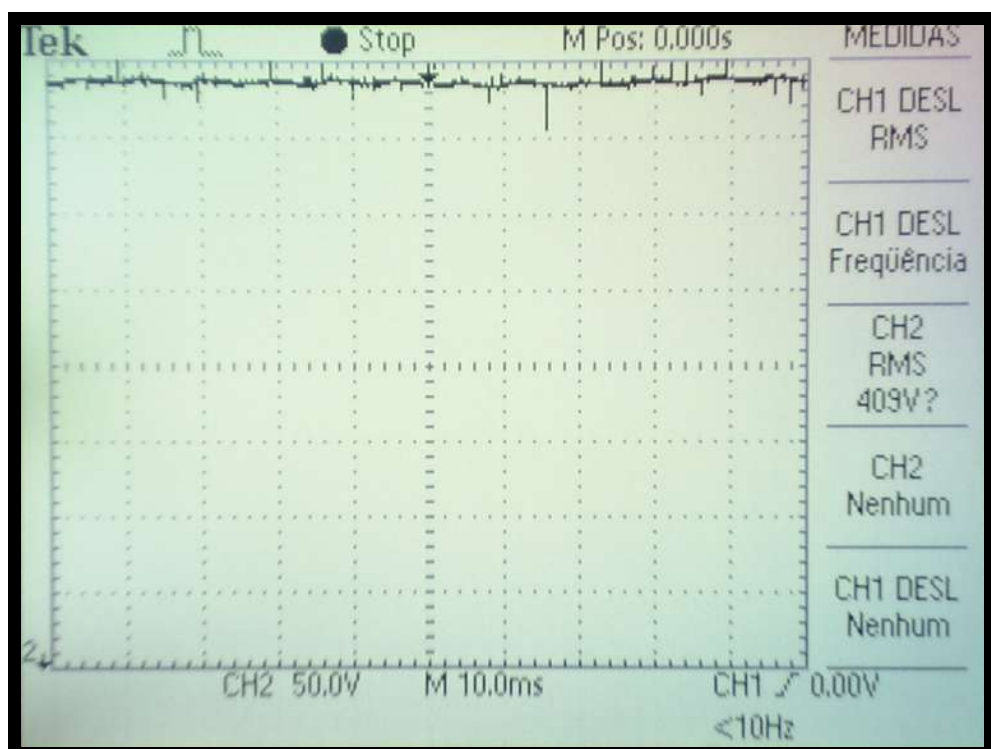


Figura 4.75. Forma de onda da tensão de saída_ **controle “voltage sag”_100Vca**

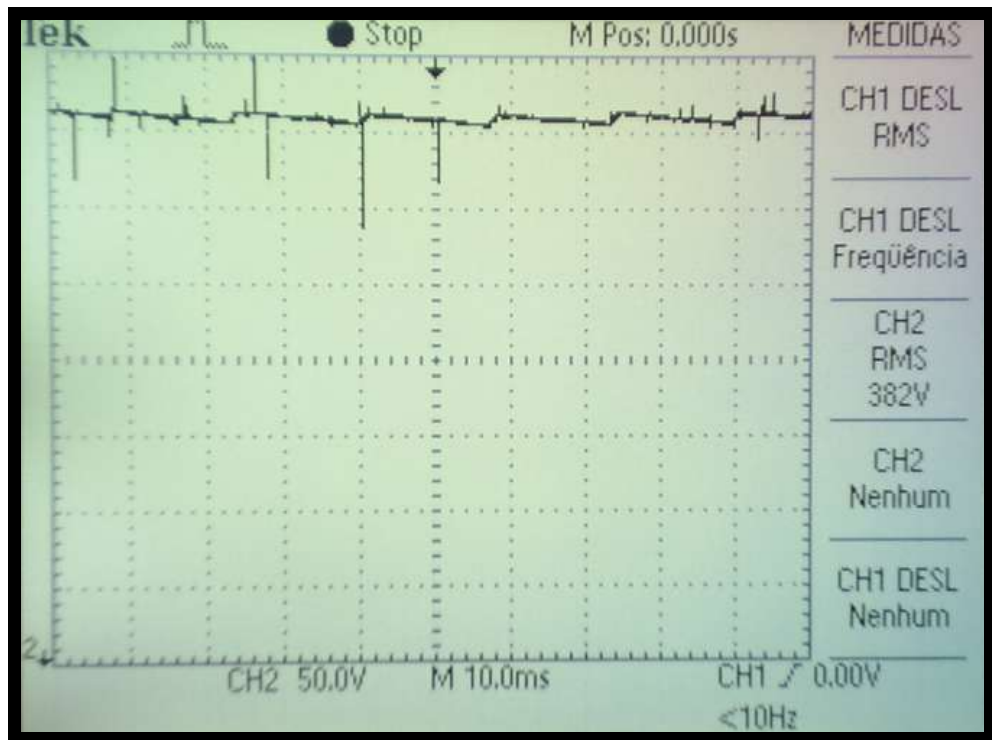


Figura 4.76. Forma de onda da tensão de saída_ **controle PFP_90Vca**

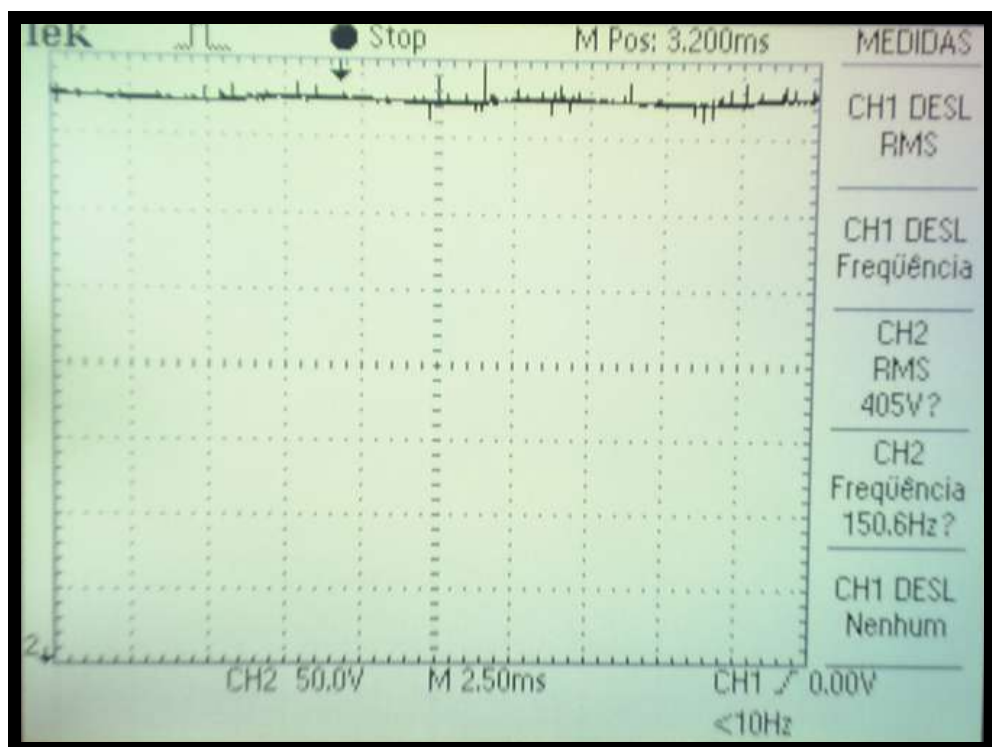


Figura 4.77 Forma de onda da tensão de saída_ **controle “voltage sag”_90Vca**

Percebe-se, com esses resultados, a melhora na qualidade da tensão de saída, a qual apresenta menor ondulação durante a operação como regulador de tensão (controle “voltage sag”).

4.4.4 – Comportamento da tensão de saída em função das variações da tensão de entrada

Este ensaio tem como objetivo mostrar o comportamento do conversor proposto durante um afundamento temporário de tensão.

Para a aquisição dos resultados foi utilizado um registrador HIOKI 8807 de 2 canais. A tensão de entrada “VAC in” foi coletada via canal 1 e a tensão de saída “VDC out” foi coletada via canal 2. A tensão de entrada foi medida de forma indireta utilizando um sensor hall de tensão. Quando aplicado 127V na entrada do sensor, a tensão eficaz de saída é igual a 2,04V. Sendo assim, foi definida a constante de multiplicação dividindo 127V (V_entrada) por 2,04V (V_saída). A tensão de saída foi medida de forma direta com a ponta de prova atenuada em 10 vezes.

O canal 1 foi ajustado para 500mV/div x 61,7 (ponta de prova x1) para visualizarmos na tela o valor real de tensão de entrada. Isto sugere uma escala de **30,85V/div para o canal 1**. O canal 2 foi ajustado para 5V/div x 10 (ponta de prova x10) para visualizarmos o valor real de tensão de saída. Isto sugere uma escala de **50V/div para o canal 2**. Estes ajustes estão demonstrados nas Figuras 4.78 e 4.79. A menor **escala de tempo** do registrador é de **500ms/div**, o que implica em uma janela de 5 segundos para cada figura apresentada.



Figura 4.78. Ajuste do registrador para visualização do valor real de tensão

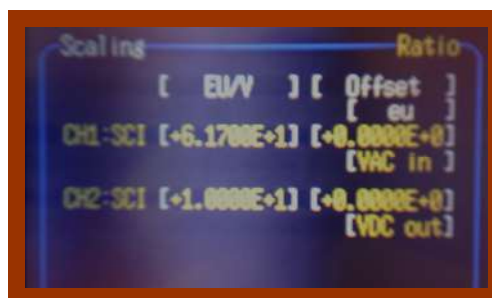


Figura 4.79. Ajuste do registrador para visualização do valor real de tensão

Nas figuras a seguir, pode-se visualizar os valores de tensão de entrada e de saída na mesma base de tempo. Têm-se dois cursores (A e B). O cursor **A** informa a tensão do **canal 1** e o cursor **B** informa a tensão do **canal 2**. Visualiza-se também (B-A), ou seja, a diferença entre a tensão de saída e a tensão de entrada (ch2 - ch1). Embora esta última seja uma medição de pouca relevância, não é possível omiti-la da tela do registrador.

As curvas correspondem aos valores RMS para **VACin (CH1_cor vermelha)** e médios para **VDCout (CH2_cor verde)**, ou seja, a opção de registro no registrador é para valores RMS nos 2 canais, conforme mostrado na Figura 4.78.

As Figuras 4.80 e 4.81 demonstram a tensão de entrada variando de 94,75V a 150,94V e a tensão de saída em 400V.

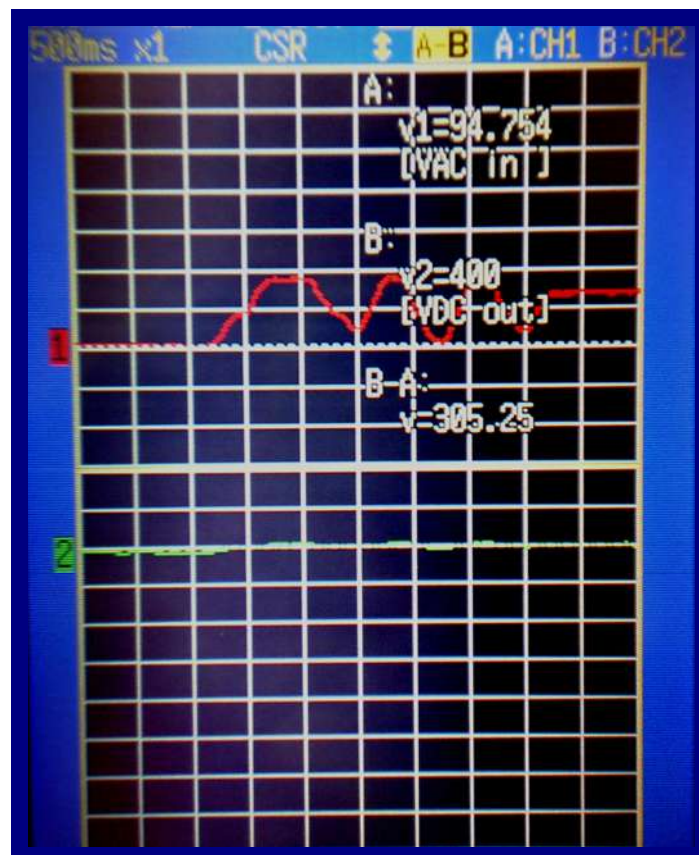


Figura 4.80 **CH1**_Tensão de entrada, **CH2**_Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Pré-afundamento



Figura 4.81 **CH1**_Tensão de entrada, **CH2**_Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Pré-afundamento

Na Figura 4.80, no instante zero segundo, o circuito já estava energizado com uma tensão de entrada igual a 94,7V, conforme indica o cursor no canal 1, ou seja, o circuito já estava em condições normais de operação e deu-se início ao registro. A partir do instante 1,25s, foi efetuada uma variação na tensão da entrada, com o “varivolt”, para valores acima de 90Vca (entre 90V e 150V aproximadamente) para que se percebesse a regulação da tensão de saída frente às variações da tensão de entrada. Sendo assim, a pulsação observada na entrada (Figura 4.80) é devido à variação efetuada com o varivolt, dentro da faixa de operação do conversor como PFC – pré-regulador para correção do fator de potência. A Figura 4.81 mostra a continuação do registro e a indicação do cursor **A** em 150,9Vca aproximadamente. Em ambas as figuras, a tensão de saída permanece regulada em 400Vcc.

A Figura 4.82 mostra a tensão de entrada atingindo o valor de 90Vca. Neste instante, o controle de “voltage sag” foi acionado para priorizar o controle da tensão de saída. Esta permaneceu com o valor aproximado de 400Vcc.

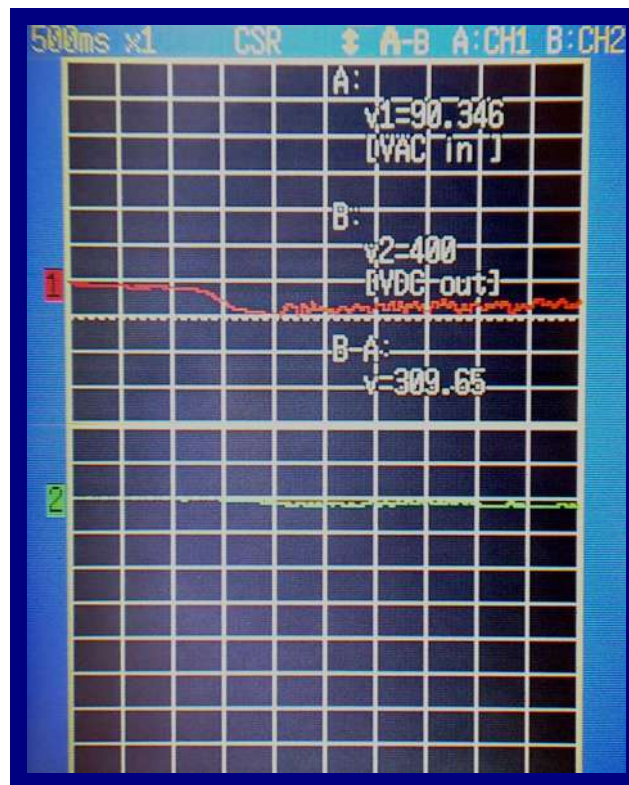


Figura 4.82. **CH1**_Tensão de entrada, **CH2**_Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Instante de acionamento do controle de “voltage-sag” em 90Vca

A Figura 4.83 apresenta o afundamento da tensão de entrada de 90Vca para aproximadamente 50Vca. A tensão de saída caiu de 396Vcc para aproximadamente 360Vcc. Fica demonstrado que para um afundamento de tensão com magnitude de 0,22pu (50Vca - considerando 220Vca como tensão nominal) ou 0,18pu (50Vca – considerando que o conversor opera com até 270Vca), a tensão de saída sofre uma queda de apenas 10%, ou seja, permanece em 0,9pu.

Já a Figura 4.84, mostra a tensão de entrada caindo abaixo de 50Vca e depois retornando para 90Vca. Para uma tensão de entrada de aproximadamente 30Vca, a tensão de saída do conversor chegou a atingir 310Vcc aproximadamente. Quando a tensão de entrada retornou para valores acima de 50Vca, a tensão de saída foi corrigida para a média de 400Vcc.

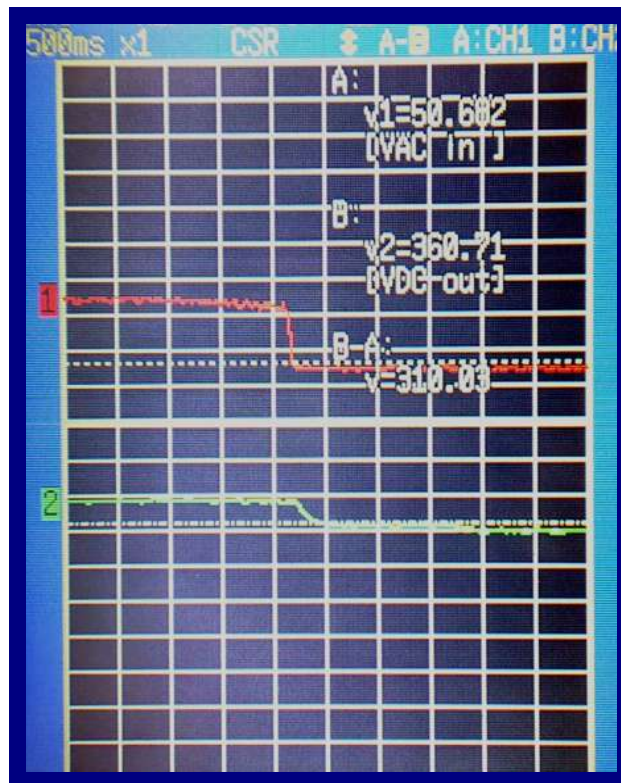


Figura 4.83. **CH1**_Tensão de entrada, **CH2**_Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Afundamento até 50Vca



Figura 4.84. **CH1**_Tensão de entrada, **CH2**_Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Afundamento abaixo de 50Vca

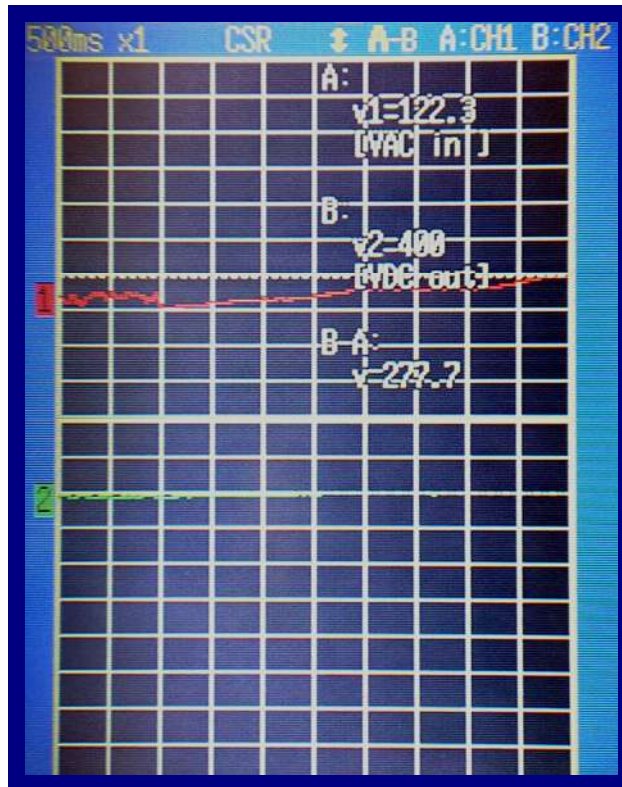


Figura 4.85. **CH1**_Tensão de entrada, **CH2**_Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Pós-Afundamento 90Vca ~ 122Vca

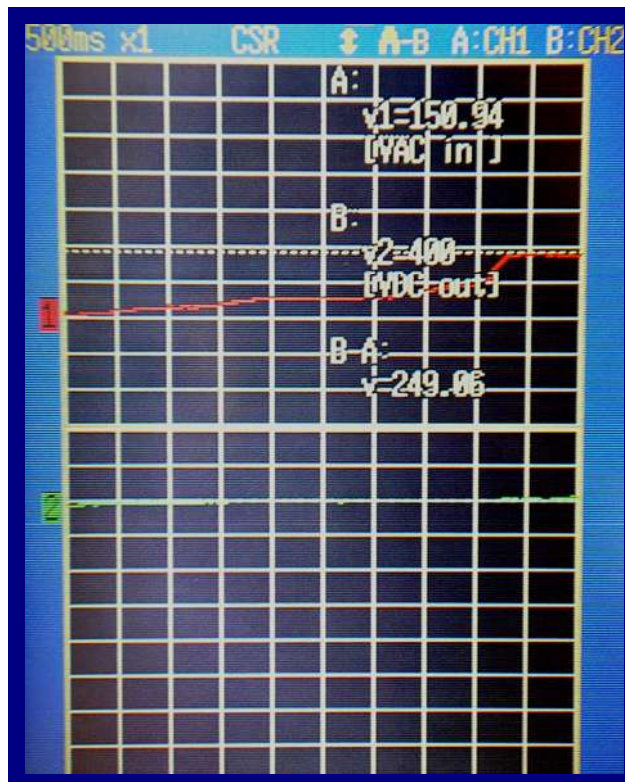


Figura 4.86. **CH1**_Tensão de entrada, **CH2**_Tensão de saída. Comportamento da tensão de entrada e da tensão de saída – Pós-Afundamento 122Vca ~ 150Vca

As Figuras 4.85 e 4.86 mostram a tensão de entrada retornando para valores acima de 90Vca. A partir daí, o controle de “voltage sag” foi desativado, fazendo com que o conversor passasse a operar como pré-regulador para correção do fator de potência. A tensão de saída permaneceu em aproximadamente 400Vcc para uma variação de entrada de 90Vca a 150Vca.

Estes resultados possibilitaram a análise, através de um gráfico sincronizado dos valores RMS de entrada e médio de saída, do comportamento do conversor, possibilitando uma visualização das variações da tensão de entrada e os respectivos efeitos na tensão de saída.

4.5 – Considerações Finais

Neste capítulo, inicialmente, foi apresentado o princípio de operação do conversor PFC proposto, em atendimento à solução dos problemas descritos nos capítulos anteriores, dentre eles, o baixo fator de potência, a alta distorção harmônica e a baixa suportabilidade dos sistemas eletroeletrônicos frente aos afundamentos de tensão.

Em seguida, foi demonstrada toda a metodologia de estudos, partindo do projeto e implementação de um conversor PFC convencional, o qual foi utilizado nos ensaios laboratoriais, até a concepção da técnica de controle para melhoria de sua suportabilidade perante os afundamentos de tensão, constituindo assim, o conversor PFC proposto deste trabalho. Neste ponto, foi enfatizado o sistema de supervisão da rede elétrica, o qual tem o objetivo de identificar distúrbios na tensão de alimentação e atuar, em função das condições desta, nas malhas de realimentação do UC3854 para o estabelecimento da respectiva prioridade de controle.

Todo o desenvolvimento do protótipo, bem como todas as estratégias de estudo para a aquisição dos resultados necessários à validação da proposta desta dissertação, também foram apresentados. Considerando as limitações relacionadas à disponibilidade dos instrumentos de teste e medição indispensáveis à realização dos ensaios, tentou-se explorar ao máximo os

recursos nos momentos em que estavam disponíveis, objetivando a coleta das medições mais importantes em cada etapa de estudo.

Finalmente, foram apresentados todos os resultados experimentais coletados nos ensaios laboratoriais, sendo estes compostos por formas de onda de tensão e corrente, valores de grandezas como tensão, corrente, potência e distorção harmônica total – THD's, espectros harmônicos – FFT's da tensão e corrente na entrada do sistema, além dos gráficos sincronizados dos valores RMS das tensões de entrada e saída do conversor. As medições foram realizadas no conversor funcionando sob três condições de operação, sendo elas:

- Rede elétrica em condições normais;
- Rede elétrica em situação de “voltage sag” com o conversor operando nas duas formas de controle (“PFC” convencional e “PFC” proposto com suportabilidade a “SAG”), objetivando a comparação entre ambos os casos;
- Comparação do “ripple” da tensão de saída para o conversor operando sob condições normais de alimentação e em ambas as prioridades de controle, demonstrando desta forma que ao priorizar a regulação da tensão de saída em detrimento da correção do fator de potência, o ripple torna-se bem menor, constituindo assim, uma característica interessante caso o conversor esteja alimentando cargas sensíveis.

Sendo assim, conclui-se que a partir dos estudos desenvolvidos nos capítulos anteriores, do projeto e da concepção do sistema proposto, além de todos os resultados experimentais apresentados neste capítulo, pode-se analisar e comprovar toda contribuição advinda deste trabalho de pesquisa e, principalmente, fomentar e subsidiar o desenvolvimento de futuros trabalhos para mitigação de problemas ocasionados pelos distúrbios aqui considerados, sendo eles, os afundamentos de tensão.

CAPÍTULO V

CONCLUSÕES GERAIS

Este capítulo tem por objetivo a apresentação de uma síntese das principais constatações feitas nos capítulos anteriores, destacando as contribuições relevantes a respeito dos estudos realizados nesta dissertação.

Os circuitos retificadores são utilizados em grande escala nos sistemas eletroeletrônicos residenciais e industriais, constituindo o estágio de entrada desses equipamentos. Estes, por sua vez, possuem baixo fator de potência e elevada distorção harmônica da corrente de entrada, os quais contribuem para limitação da potência ativa a ser consumida da rede elétrica, para a má operação dos equipamentos sensíveis conectados à mesma rede, além dos prejuízos econômicos, assumidos pelos grandes consumidores, oriundos dos pagamentos de multas ocasionadas pelo consumo excedente de reativos.

Conjugado a estes problemas, cita-se também a susceptibilidade desses circuitos retificadores perante os afundamentos temporários de tensão. A ocorrência desses eventos pode provocar desligamentos indesejados das cargas, os quais implicam em perda de qualidade ou parada de máquinas e equipamentos, interferindo assim, na lucratividade do sistema produtivo e, conseqüentemente, em mais prejuízos econômicos para a empresa. Além do mais, estes circuitos retificadores, caso não estejam preparados com circuitos de “*inrush*”, podem ter seus diodos comprometidos quando a tensão de alimentação retorna ao seu valor nominal.

Em resposta a estes problemas, este trabalho teve como objetivo consubstanciar uma nova proposta de controle para conversor boost operando como retificador de alto fator de potência, a qual permite priorizar o requisito de alto fator de potência, sob condição normal da rede, ou priorizar a regulação da tensão de saída diante de

afundamentos de tensão. O controle implementado consistiu na modificação das malhas de realimentação do circuito UC3854. Nos aspectos de Qualidade de Energia, o conversor proposto deverá corrigir o fator de potência e minimizar o total de distorção harmônica quando a rede estiver em condições normais de operação. Durante a ocorrência de um afundamento, o sistema priorizará o controle da tensão de saída de forma a garantir a continuidade de operação da carga, evitando assim, desligamentos indesejados. Esta última característica consolida a idéia deste trabalho, a qual convergiu para a concepção de uma nova proposta de controle para o conversor boost PFC convencional, findando no aumento de sua imunidade frente aos afundamentos de tensão de elevada ordem.

Visando alcançar os objetivos descritos nesta dissertação, o **capítulo II** apresentou uma breve abordagem do fenômeno afundamento de tensão a partir de suas definições, classificações, origens e impactos nos sistemas eletroeletrônicos industriais, além da apresentação de dados estatísticos relacionados à quantidade de ocorrências deste evento, bem como os respectivos prejuízos financeiros ocasionados por estes distúrbios aos consumidores residenciais, comerciais e industriais. Por conseguinte, foi apresentada a melhoria dos aspectos econômicos de uma empresa, promovida pelas ações concebidas à mitigação do fenômeno afundamento de tensão.

No **capítulo III**, foi estudada a solução para o baixo fator de potência imposto pelos equipamentos constituídos por circuitos retificadores convencionais. Tal solução foi conduzida através da imposição de uma corrente de entrada próxima à senoidal, resultando assim, na redução de sua distorção harmônica e, conseqüentemente, na elevação do fator de potência na entrada destes retificadores. Para tanto, foi utilizado o conversor boost operando como Retificador de Alto Fator de Potência – “*Boost Rectifier PFC - Power Factor Correction*”. Desta forma, inicialmente, este capítulo compôs estudos relacionados ao princípio de funcionamento do conversor boost e aos problemas ocasionados pela operação dos circuitos retificadores convencionais, tais como, baixo fator de potência e elevada taxa de distorção harmônica. Posteriormente, foi mostrada a aplicação do conversor boost em PFC, além do circuito integrado UC3854, uma das opções de controle existentes para o conversor boost nessas aplicações, a qual foi escolhida para a implementação do protótipo utilizado nos ensaios experimentais deste trabalho.

Na seqüência, o **capítulo IV** concentrou-se em apresentar a metodologia para o alcance dos objetivos traçados na introdução deste trabalho, a descrição completa do princípio de operação do sistema proposto, bem como todo o desenvolvimento do projeto e construção do protótipo para coleta dos resultados experimentais. Além disso, ressaltou-se que apesar de a implementação do protótipo ter sido monofásica, o princípio de operação pode ser estendido ao caso de alimentação trifásica. Neste capítulo, inicialmente foi apresentada a **técnica** para correção do fator de potência e aumento da suportabilidade dos circuitos retificadores perante os afundamentos de tensão, a qual consistiu na **modificação da estratégia de controle do conversor boost PFC convencional, objetivando o aumento de sua suportabilidade diante destes distúrbios**. Desta forma, o conversor proposto atua como um **PFC convencional** quando a rede elétrica está em condições normais, porém, durante a ocorrência de um afundamento, o controle prioriza a regulação da tensão de saída em **detrimento da correção do fator de potência**, uma vez que, nesta situação, a prioridade é a garantia do pleno regime de operação da carga de forma a evitar prejuízos econômicos ocasionados pelos desligamentos inesperados dos equipamentos eletroeletrônicos nas linhas de produção.

Por conseguinte, de posse do protótipo, dos equipamentos e dos instrumentos necessários para aquisição dos resultados, foram realizados os ensaios laboratoriais do conversor perante condições normais de alimentação e de afundamento de tensão – “voltage sag”. Os resultados experimentais mostraram a operação do conversor proposto como PFC – (Pré-regulador para Correção do Fator de Potência), a comparação entre o comportamento do conversor proposto e do convencional, ambos submetidos a afundamentos de tensão, além de uma análise, através de curvas sincronizadas, do comportamento da tensão de saída frente às variações da tensão de entrada.

Tendo o conversor proposto duas ações de controle, sendo a primeira para atuação como PFC e segunda para exclusiva regulação da tensão de saída, as quais são selecionadas em função da condição da rede de alimentação, ao operar com a segunda ação acionada, o conversor priorizará a regulação da tensão de saída e não atuará na correção do fator de potência. Sendo assim, tem-se ainda neste capítulo, uma comparação da tensão de saída para operação do sistema proposto com cada uma das opções de controle possíveis de serem selecionadas, mantendo-se a

alimentação dentro da faixa de tensão especificada (80Vca a 270Vca) para que o conversor atue como PFC, ou seja, com valores de tensão iguais a 100Vca e 90Vca respectivamente. O motivo desta comparação foi de demonstrar que na operação dentro da faixa especificada para funcionar como PFC, se for acionado o controle de regulação prioritária da tensão de saída, minimiza-se a ondulação (“*ripple*”) desta, promovendo assim, uma melhoria de sua qualidade em relação à apresentada pelo conversor proposto operando como um PFC convencional.

De uma maneira geral, pode-se dizer que os resultados experimentais aqui apresentados foram concludentes no que concerne à demonstração dos objetivos alcançados nesta dissertação. Para tanto, foi demonstrada a correção do fator de potência e a minimização da distorção harmônica da corrente na entrada do conversor, ambas promovidas pelo sistema operando sob condições normais de alimentação da rede. Demonstrou-se também, o aumento da suportabilidade do sistema proposto quando submetido a afundamentos de até 0,22 pu (50Vca), onde a saída sofreu uma perturbação mínima, se comparada àquela apresentada pelo sistema retificador PFC convencional. Adicionalmente, teve-se ainda a demonstração da minimização do (“*ripple*”) ou da ondulação da tensão de saída quando o controle “*regulador de tensão em sag*” está acionado para condições normais da rede de alimentação, possibilitando assim, a utilização desta técnica na operação do conversor com cargas mais sensíveis, ou seja, cargas que exijam melhor qualidade para a tensão de saída. Além de todos os resultados supracitados, somou-se ainda a apresentação de um gráfico sincronizado das curvas dos valores eficazes da tensão de entrada e dos valores médios da tensão de saída, a qual findou a visualização do comportamento desta última frente às variações ocorridas na tensão de entrada.

Finalmente, recomenda-se que os temas contemplados nesta dissertação possam auxiliar o desenvolvimento de pesquisas direcionadas para os estudos de estruturas trifásicas PFC com imunidade a afundamentos de tensão, ou para a elaboração de um sistema de supervisão e controle implementados em um único microcontrolador, objetivando a simplificação e consolidação de um conversor PFC imune a afundamentos e contendo um circuito eletrônico robusto e de baixo custo.

REFERÊNCIAS BIBLIOGRÁFICAS

1 – Publicações Consultadas

1. SIMONETTE, D. S. L. *Qualidade de Energia: Cargas Eletrônicas e Harmônicas*. In: CONGRESSO BRASILEIRO DE AUTOMÁTICA - CBA, 17., 2008, Juiz de Fora, MG. Tutorial... Juiz de Fora, MG: UFJF, 2008. p. 61-93.
2. MELLO, L. F. P. *Projetos e Desenvolvimento de fontes Chaveadas*. São Paulo: Érica, 1987.
3. LEÃO, P. C. A.; OLIVEIRA, J. C.; RODRIGUES, K.D. *Simulação e Validação Experimental do Desempenho de Conversores de Freqüência VSI Submetidos a Afundamentos Temporários de Tensão ("voltage sags")*. In: SEMINÁRIO BRASILEIRO SOBRE A QUALIDADE DA ENERGIA ELÉTRICA – SBQEE, 4., 2001, Porto Alegre. Anais... Porto Alegre, 2001. p.155-161.
4. LEÃO, P. C. A. *Desempenho de Conversores de Freqüência VSIPWM submetidos a Afundamentos Momentâneos de Tensão*. 2002. 202f. Tese (Doutorado em Engenharia Elétrica) - Universidade Federal de Uberlândia, Uberlândia, 2002.
5. RHEINHEIMER, C., CAPINOS, C., KOTLINSKI, E. *Análise de Paradas em Processos Industriais devido a distúrbios na Qualidade da Energia Elétrica: Estudo de Caso*. In: CONFERÊNCIA INTERNACIONAL DE APLICAÇÕES INDUSTRIAIS – INDUSCON, 8., 2008, Poços de Caldas, MG. Anais... Poços de Caldas, MG, 2008. [CD-ROM].
6. LEBORGNE, R. C. *Uma contribuição à caracterização da sensibilidade de processos industriais frente a afundamentos de tensão*. 2003. 163f. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Itajubá, Itajubá, 2003.

7. IEEE Std 1159-1995. *IEEE Recommended Practice for Monitoring Electric Power Quality*. Institute of Electrical and Electronics Engineers, 1995.
8. IEC 61000-2-1:1990. *Electromagnetic Compatibility (EMC) – Part 2: Environment – Section 1: Description of the environment – Electromagnetic environment for low-frequency conducted disturbances and signalling in public power supply systems*.
9. ONS. *Procedimentos de Rede – Padrões de Desempenho da Rede Básica – Submódulo 2.2 – 2000*.
10. BOLLEN, M. H. J.; SABIN, D. *Voltage Sag Índices – Draft 2: Working Document for IEEE P1564*. Nov. 2001.
Disponível em: <<http://grouper.ieee.org/groups/sag/documents.html>>.
Acesso em: 26 nov. 2005.
11. BOLLEN, M. H. J. *Understanding Power Quality Problems: Voltage Sags and Interruptions*. IEEE PRESS, New York, 2000.
12. BRASIL, F. S. et al. *Impactos de Afundamentos de Tensão em Equipamentos Médicos Hospitalares – Um Estudo de Caso*. In: CONFERÊNCIA INTERNACIONAL DE APLICAÇÕES INDUSTRIAIS – INDUSCON, 8., 2008, Poços de Caldas, MG. Anais... Poços de Caldas, MG, 2008. [CD-ROM].
13. IEC Std.61000 4-11. *Electromagnetic Compatibility (EMC), part 4-11: Testing and Measurements Techniques – Voltage dips, short interruptions and voltage variations immunity test*, ed.1.1, 2002.
14. SABIN, D.; GREBE, T. E.; SUNDARAM, A. *RMS Voltage Variation Statistical Analysis for a Survey of Distribution System Power Quality Performance*. Electrotek Concepts, Inc. Knoxville, Tennessee, USA and EPRI, Palo Alto, Califórnia, USA, 2000.
15. BRUMSICKLE, W. E. et al. *Dynamic Sag Correctors: Cost Effective Industrial Power Line Conditioning*. IEEE Transactions on Industry Applications, 2001. p. 212-217.
16. ALVES, M. F.; COSTA, J. G.; FONSECA, V. R. C. *Impacto Econômico do Afundamento de Tensão na Indústria: uma Metodologia Aplicada a grandes Redes Elétricas*. In: SEMINÁRIO BRASILEIRO SOBRE A QUALIDADE DA ENERGIA ELÉTRICA – SBQEE, 5., 2003, Aracaju. Anais... Aracaju, 2003. p. 483-488.

17. MOTOKI, E. M.; KAGAN, N.; OLIVEIRA, J. C. *Procedimentos Aplicados à Indústria para a Melhoria da Suportabilidade de Conversores de Freqüência VSI-PWM Frente a Afundamentos de Tensão*. In: CONFERÊNCIA INTERNACIONAL DE APLICAÇÕES INDUSTRIAIS – INDUSCON, 8., 2008, Poços de Caldas, MG. Anais... Poços de Caldas, MG, 2008. [CD-ROM].
18. POMÍLIO, J. A. *Eletrônica de Potência: Topologias Básicas de Fontes Chaveadas*. Apostila do curso de Engenharia Elétrica. Campinas: UNICAMP, 2001.
19. CANALES, F. *Power Factor Correction*. Center for Power Electronics Systems, Virginia Polytechnic Institute and State University Blacksburg, Virginia, May 2003.
20. TODD, P. C. *UC3854 Controlled Power Factor Correction Circuit Design, Application Note AN -U-134* - Texas Instruments Incorporated, 1999.
21. ANEEL. *Condições Gerais de Fornecimento de Energia Elétrica*. Resolução nº456, 2000. p. 029-032.
22. ELETROPAULO. *Exemplo de Conta de Energia Elétrica – Consumidor Classe Industrial*. Nov. 2008.
23. OLIVEIRA, J. C. *Qualidade de Energia Elétrica: Uma Visão da Área*. VII Semana da Engenharia Elétrica – Universidade de Brasília, Brasília, 2004.
24. IEC 61000-3-2. *Electromagnetic Compatibility (EMC) – Part 3-2: Limits for Harmonic Current Emissions (Equipment Input Current \leq 16A per phase)*. Edition 2.1, 2001-10.
25. POMÍLIO, J. A. *Conversor Boost como Pré-Regulador de Fator de Potência*. Fev. 2004. Disponível em:
<<http://www.dsce.fee.unicamp.br/~antenor/pdf/files/pfp/Cap3.pdf>>.
Acesso em: 27 nov. 2005.
26. BELTRAME, F.; SARTORI, H.; PINHEIRO, J.R. *Estudo Comparativo de Pré-Reguladores para Correção de Fator de Potência da Família Boost*. In: CONGRESSO BRASILEIRO DE AUTOMÁTICA - CBA, 17., 2008, Juiz de Fora, MG. Anais... Juiz de Fora, MG: UFJF, 2008. [CD-ROM].

27. POMÍLIO, J. A. *Circuitos Integrados dedicados ao Acionamento e Controle de Fontes Chaveadas com Correção de Fator de Potência*. Fev. 2004. Disponível em:
<<http://www.dsce.fee.unicamp.br/~antenor/pdf/antenor/pfp/pfpcap10.pdf>>.
Acesso em: 30 nov. 2005.
28. TEXAS INSTRUMENTS. *Power Management Selection Guide*. USA, 2005. Disponível em: <<http://focus.ti.com/lit/ml/slv145f/slv145f.pdf>>. Acesso em: 22 fev. 2006.
29. ALBERKRACK, J. H.; BARROW, S. M. *Power Factor Controller IC Minimizes External Components*. PCIM, Feb. 1993.
30. *Linear/Switchmode Voltage Regulator Handbook*. Motorola Inc. 4.ed., USA, 1989.
31. FAIRCHILD SEMICONDUCTOR. *500W PFC Converter Design with FAN4810. Application Note 6004*. Fairchild Semiconductor, 2003.
32. STMicroelectronics. *PFC - Power Factor Corrector*. L6561 Data Sheet. June, 2004. Disponível em: <<http://www.st.com/stonline/books/pdf/docs/5109.pdf>>. Acesso em: 23 fev. 2005
33. ANDREYCAK, B. *UC3854A and UC3854B Advanced Power Factor Correction Control IC's. Design Note - DN-44* - Unitrode, 1999.
34. TEXAS INSTRUMENTS. *Advanced High-power Factor Preregulator*. Data Sheet UC3854A/B. Feb. 2005. Disponível em:
<<http://focus.ti.com/lit/ds/symlink/uc2854a.pdf>>. Acesso em: 15 out. 2005.
35. UNITRODE. *High Power Factor Pre-Regulator. Data Sheet UC3854*. Mar. 2006. Disponível em: <<http://focus.ti.com/lit/ds/slus336/slus336.pdf>>. Acesso em: 22 nov. 2006
36. BALOGH, L. *UC3854A/B and UC3855A/B Provide Power Limiting With Sinusoidal Input Current for PFC Front Ends. Design Note - DN-66*, Unitrode, 2001.
37. FAIRCHILD SEMICONDUCTOR CORPORATION. *Power Factor Correction (PFC). Application Note AN – 42047* - Basics Fairchild Semiconductor, 2004.

38. ANDREYCAK, B. *Optimizing Performance In UC3854 Power Factor Correction Applications. Design Note - DN- 39E*, Unitrode Corporation [1999].
39. BOTTRILL, J. *AC Requirements for Power Correction Circuits*, slua 263, Texas Instruments, 2002.
40. SEMIKRON. *Ponte Retificadora Trifásica SK30/08*: Data Sheet. Germany: SEMIKRON, 2004.
41. SEMIKRON. *Transistor IGBT SK30GAL*: Data Sheet. Germany: SEMIKRON, 2005.
42. SEMIKRON. *Driver SKHI-10*: Data Sheet. Germany: SEMIKRON, 2002.
43. SECON. *Sensor Hall de Corrente SECOHR 50 CI – 15*: Data Sheet. Brasil: SECON, 2005.
44. SECON. *Sensor Hall de Tensão SETEHR 220 BE15*: Data Sheet. Brasil: SECON, 2005.
45. PHILIPS. *LPC2131/2132/2134/2136/2138: Single-chip 16/32-bit microcontrollers; 32/64/128/256/512 kB ISP/IAP Flash with 10-bit ADC and DAC*. Netherlands: Philips, 2005.
46. SOUSA, D. R. *Microcontroladores ARM7 (Philips, Família LPC213X): o poder dos 32 bits: teoria e prática*. São Paulo: Érica, 2006. 278p.

2 – Artigos Publicados

SILVA, D. D. R.; COELHO, E. A. A. *Correção de Fator de Potência e Aumento da Suportabilidade dos Circuitos Retificadores a Afundamentos Temporários de Tensão*. In: CONFERÊNCIA INTERNACIONAL DE APLICAÇÕES INDUSTRIAIS – INDUSCON, 8., 2008, Poços de Caldas, MG. Anais... Poços de Caldas, MG, 2008. [CD-ROM].

SILVA, D.D.R., COELHO, E.A.A. *Correção de Fator de Potência e Aumento da Suportabilidade dos Circuitos Retificadores a Afundamentos Temporários de Tensão*. In: CONGRESSO BRASILEIRO DE AUTOMÁTICA - CBA, 17., 2008, Juiz de Fora, MG. Anais... Juiz de Fora, MG: UFJF, 2008. [CD-ROM].

APÊNDICE 01

***ALGORITMO DO SISTEMA DE SUPERVISÃO DA REDE ELÉTRICA
DESENVOLVIDO EM LINGUAGEM C PARA O MICROCONTROLADOR
LPC2138***

```

#include "usercode.h"    /* Usercode macros (see <template.h>) */
#include "ma_tgt.h"      /* Target specific header file */
#include "ma_sfr.h"      /* Special function register bitfield macros */
#include "iolpc2138.h"   /* Defines Special function registers */
#include "stdio.h"
#include "math.h"

/*
**-----
**  IAR MakeApp peripheral modules header files
**  Include the header files used by the application
**-----
*/
#include "ma_scb.h"
#include "ma_vic.h"
#include "ma_pcb.h"
#include "ma_gpio.h"
#include "ma_uart0.h"
#include "ma_uart1.h"
#include "ma_i2c.h"
#include "ma_spi.h"
#include "ma_tmr.h"
#include "ma_pwm0.h"
#include "ma_adc.h"
#include "ma_dac.h"
#include "ma_rtc.h"
#include "ma_wdt.h"
#include "LCD_MCBOARD_ARM_01.h"    //BIBLIOTECA PADRÃO PARA O MÓDULO LCD

/*
**=====
**  3.      DECLARATIONS
**  3.1     Internal constants
**=====
*/

/*
**=====
**  3.2     Internal macros
**=====
*/

/*
**=====
**  3.3     Internal type definitions
**=====
*/

/*
**=====
**  3.4     Global variables (declared as 'extern' in some header file)
**=====
*/

/*
**=====
**  3.5     Internal function prototypes (defined in Section 5)
**=====

```



```
*/

void IRQ_interrupt(void);
void Delay(void);
unsigned short leia_adc(void);    //FUNÇÃO QUE LÊ UM CANAL ANALÓGICO

/*
**=====
** 3.6      Internal variables
**=====
*/
char TranBuff[3];
int  Resultado;
int  Referencia;
int  Res;
int  seno;
int  ponto= 0x00000000;
int  ciclo;
int  vez=0;
int  *pl;
int  *final;
int  valor[200];

/*
**=====
** 4.      GLOBAL FUNCTIONS (declared as 'extern' in some header file)
**=====
*/

void main( void )
/*
**-----
**
** Abstract:
**      User application
**
** Parameters:
**      None
**
** Returns:
**      None
**
**-----
*/
{
    /*
    **-----
    ** System init
    **-----
    */
    MA_Init_SCB();

    /*
    **-----
    ** Initialise used peripherals
    **-----
    */
}
```

```

MA_Init_DAC();
MA_Init_PCB();
MA_Init_GPIO();
MA_Init_ADC();
MA_Reset_DAC();

/*
**-----
** Initialise used interrupt service routines
**-----
*/

/* MA_SetISRAddress_VIC((U8 *)&MA_IntHandler_UART1, 5); */

/*
**-----
** Your application code goes here
**-----
*/
inicializa_LCD(); //INICIALIZAÇÃO DO LCD
comando_LCD(0x80); //POSICIONA CURSOR NA LINHA 0 COLUNA 0
escreve_frase_LCD("Daniel Divino"); // aluno
comando_LCD(0xC0); //POSICIONA CURSOR NA LINHA 0 COLUNA 0
escreve_frase_LCD("Ernane Coelho"); // orientador
seno=0;
ciclo=0;
Resultado=0;
Res=0;

valor[0]=0;
valor[1]=21;
valor[2]=41;
valor[3]=62;
valor[4]=82;
valor[5]=102;
valor[6]=123;
valor[7]=143;
valor[8]=164;
valor[9]=184;
valor[10]=204;
valor[11]=224;
valor[12]=244;
valor[13]=264;
valor[14]=284;
valor[15]=303;
valor[16]=323;
valor[17]=342;
valor[18]=361;
valor[19]=380;
valor[20]=399;
valor[21]=418;
valor[22]=437;
valor[23]=455;
valor[24]=473;
valor[25]=491;
valor[26]=509;
valor[27]=526;
valor[28]=544;
valor[29]=561;
valor[30]=578;

```

```
valor[31]=594;
valor[32]=611;
valor[33]=627;
valor[34]=643;
valor[35]=658;
valor[36]=674;
valor[37]=689;
valor[38]=703;
valor[39]=718;
valor[40]=732;
valor[41]=746;
valor[42]=759;
valor[43]=773;
valor[44]=785;
valor[45]=798;
valor[46]=810;
valor[47]=822;
valor[48]=834;
valor[49]=845;
valor[50]=856;
valor[51]=866;
valor[52]=876;
valor[53]=886;
valor[54]=895;
valor[55]=904;
valor[56]=913;
valor[57]=921;
valor[58]=929;
valor[59]=936;
valor[60]=943;
valor[61]=950;
valor[62]=956;
valor[63]=962;
valor[64]=967;
valor[65]=972;
valor[66]=977;
valor[67]=981;
valor[68]=985;
valor[69]=988;
valor[70]=991;
valor[71]=994;
valor[72]=996;
valor[73]=997;
valor[74]=999;
valor[75]=1000;
valor[76]=1000;
valor[77]=1000;
valor[78]=1000;
valor[79]=999;
valor[80]=997;
valor[81]=996;
valor[82]=994;
valor[83]=991;
valor[84]=988;
valor[85]=985;
valor[86]=981;
valor[87]=977;
valor[88]=972;
valor[89]=967;
valor[90]=962;
valor[91]=956;
```

```
valor[92]=950;
valor[93]=943;
valor[94]=936;
valor[95]=929;
valor[96]=921;
valor[97]=913;
valor[98]=904;
valor[99]=895;
valor[100]=886;
valor[101]=876;
valor[102]=866;
valor[103]=856;
valor[104]=845;
valor[105]=834;
valor[106]=822;
valor[107]=810;
valor[108]=798;
valor[109]=785;
valor[110]=773;
valor[111]=759;
valor[112]=746;
valor[113]=732;
valor[114]=718;
valor[115]=703;
valor[116]=689;
valor[117]=674;
valor[118]=658;
valor[119]=643;
valor[120]=627;
valor[121]=611;
valor[122]=594;
valor[123]=578;
valor[124]=561;
valor[125]=544;
valor[126]=526;
valor[127]=509;
valor[128]=491;
valor[129]=473;
valor[130]=455;
valor[131]=437;
valor[132]=418;
valor[133]=399;
valor[134]=380;
valor[135]=361;
valor[136]=342;
valor[137]=323;
valor[138]=303;
valor[139]=284;
valor[140]=264;
valor[141]=244;
valor[142]=224;
valor[143]=204;
valor[144]=184;
valor[145]=164;
valor[146]=143;
valor[147]=123;
valor[148]=102;
valor[149]=82;
valor[150]=62;
valor[151]=41;
valor[152]=21;
```

```

valor[153]=0;

VICVectAddr0 = (unsigned) IRQ_interrupt;
MA_Init_VIC();

while( 1 )
{
    VICVectAddr0 = (unsigned) IRQ_interrupt;

    VICVectCnt10 = 0x0000002F;
    MA_SetValue_DAC(0);
    MA_WritePort_GPIO(0,0x00000000,0x00103000);
    Delay();
    Delay();
    MA_WritePort_GPIO(0,0x00001000,0x00103000);
    Delay();
    Delay();
}

} /* main */

void IRQ_interrupt(void)
{
loop1:  p1=&valor[0];
        final=&valor[153];

loop:   ponto=~ponto;
        MA_WritePort_GPIO(0,ponto,0x00800000); //seta e reseta bit a cada
aquisição
        Resultado = leia_adc(); //CHAMA FUNÇÃO DE LEITURA DO A/D
        Resultado = (300000 * Resultado)/1023;
        seno=*p1;
        Referencia = (141 * seno);

        Res = (1023 * Referencia)/330000; // CONVERTE REFERÊNCIA EM UM VALOR
DE DE 0 A 1023 PARA O DA
        MA_SetValue_DAC(Res);

        if(Referencia < 2961)
        {
            goto loop2;
        }

        if(Resultado < Referencia)
        {
            MA_WritePort_GPIO(0,0x00102000,0x00103000); // aciona LD2,3
        }
        else

```

```

        {
            MA_WritePort_GPIO(0,0x00001000,0x00103000); // aciona LD1 PFC
        }

loop2:  if (p1 != final)
        {
            p1++;
            goto loop;
        }
        else
        {
            EXTINT = 0X00000007;
            VICVectAddr0 = 0;
        }

        VICVectAddr0 = (unsigned) IRQ_interrupt;
    }

/*
**=====
** 5.      INTERNAL FUNCTIONS (declared in Section 3.5)
**=====
*/
unsigned short leia_adc(void)
{
    unsigned int    AdcResult;
    unsigned char   ADChannel;
    unsigned short  ADValue;
    signed char     RetCode;
    //ADChannel = 0;
    ADChannel = 7;

    // INICIA CONVERSÃO
    MA_Start_ADC(MA_AD_CONVERTER_0, MA_AD_SOFTWARE_MODE,
AD0CR_START_START_NOW, MA_AD_CHANNEL_7);

    // LER O RESULTADO DA CONVERSÃO
    RetCode = MA_EMPTY;
    while(RetCode == MA_EMPTY) RetCode = MA_Read_ADC(MA_AD_CONVERTER_0,
&ADChannel, &ADValue);
    if(RetCode == MA_OK) AdcResult = ADValue;
    else AdcResult = 0;
    // PARAR CONVERSÃO
    RetCode = MA_Stop_ADC(MA_AD_CONVERTER_0);
    return(AdcResult);
}

void Delay(void)
{
    unsigned int tmp;
    tmp = 95000;
    while(tmp--);
}
/*
**=====
** END OF FILE
**=====
*/

```

APÊNDICE 02

Artigo Publicado em Congresso

XVII Congresso Brasileiro de Automática – CBA2008

***“CORREÇÃO DE FATOR DE POTÊNCIA E AUMENTO DA
SUPPORTABILIDADE DOS CIRCUITOS RETIFICADORES A
AFUNDAMENTOS TEMPORÁRIOS DE TENSÃO”***

CORREÇÃO DE FATOR DE POTÊNCIA E AUMENTO DA SUPORTABILIDADE DOS CIRCUITOS RETIFICADORES A AFUNDAMENTOS TEMPORÁRIOS DE TENSÃO

DANIEL DIVINO RODRIGUES DA SILVA

ERNANE ANTÔNIO ALVES COELHO

ELETROELETRÔNICA

ESCOLA SENAI "CONDE JOSÉ VICENTE DE AZEVEDO"

Rua Moreira de Godoi, 226, Ipiranga.

04266-060 São Paulo SP, Fax: +55 11 6160-0219

danieldivino@uol.com.br

FACULDADE DE ENGENHARIA ELÉTRICA

UNIVERSIDADE FEDERAL DE UBERLÂNDIA

Av. João Neves de Ávila, 2160, Santa Mônica,

384000-902 Uberlândia MG, Fax: +55 34 32365099

ernane@ufu.br

Abstract— This paper presents a new approach for PFC boost converter controller, which set the priority of the controller to high power factor, under normal utility condition, or output voltage regulation, under sag condition. The new controller is based on modification of chip 3854 feedback loop. Experimental results under normal and sag conditions are shown.

Keywords— Boost converter, power factor, voltage sag

Resumo— Este artigo apresenta uma nova proposta de controle para conversor boost operando como retificador de alto fator de potência, a qual permite priorizar o requisito de alto fator de potência, sob condição normal da rede, ou priorizar a regulação da tensão de saída diante de afundamentos de tensão. O controle implementado consiste na modificação das malhas de realimentação do circuito 3854. São apresentados resultados experimentais de um protótipo submetido a afundamentos de tensão.

Palavras-chave— Conversor Boost, fator de potência, afundamento temporário de tensão

1 Introdução

Os circuitos retificadores são de grande aplicação para os equipamentos eletroeletrônicos industriais, comerciais e residenciais, constituindo o estágio de entrada destes sistemas. Como exemplo, pode-se citar os Conversores de Frequência, os quais utilizam circuitos retificadores para promover a tensão contínua imposta no barramento CC destes equipamentos. O fato desses circuitos retificadores possuírem um filtro capacitivo para prover uma tensão contínua de baixo "ripple" na saída, faz com que a corrente de entrada seja distorcida, impondo assim, uma elevada Taxa de Distorção Harmônica (THD "Total Harmonic Distortion") e, conseqüentemente, um fator de potência em torno de 0,6. Dentre as desvantagens do baixo fator de potência e da alta distorção harmônica, podemos citar as limitações de potência ativa a ser absorvida pela rede, sobre-dimensionamento das instalações elétricas, aumento das perdas nos transformadores, mau funcionamento de outros equipamentos conectados à mesma rede de alimentação e a excitação de ressonâncias nos sistemas de potência provocando picos de tensão e de corrente, podendo danificar dispositivos conectados à linha (Pomílio, 2001; Canales, 2003).

Além da elevada distorção harmônica de corrente e do baixo fator de potência, esses circuitos retificadores podem apresentar problemas em sua operação quando submetidos a Afundamentos Temporários de Tensão ("voltage sag's"), os quais podem ser definidos como uma redução do valor eficaz da componente fundamental da tensão, causada por curtos-circuitos, sobrecargas ou fenômenos naturais.

Estudos já realizados (Bellen, 2000; Leão, 2002; Brito e Leão, 2005) citam que a presença de um afundamento de tensão na entrada de um conversor de frequência, por exemplo, pode restringir a faixa de vetores de tensão possíveis de serem sintetizadas pelo controle, afetando o desempenho dinâmico do sistema para determinadas

condições de carga. Mesmo que tal restrição não afete a condição de operação vigente do sistema de acionamento, a compensação da redução de tensão no "link DC", realizada pela malha de controle de tensão na saída do inversor, implica em elevação dos níveis de corrente de entrada, podendo provocar a atuação do sistema de proteção, gerando assim, desligamentos e parada de produção.

A continuidade da operação de um sistema eletroeletrônico durante o afundamento de tensão depende da capacidade de corrente dos dispositivos eletrônicos envolvidos e do respectivo limite de proteção imposto. Caso a proteção não atue, a tensão de entrada ao retornar o seu valor nominal implicará elevados picos de corrente, os quais, dependendo da suportabilidade dos semicondutores, podem vir a danificar os diodos da ponte, gerando custos de manutenção e, mais uma vez, parada de produção.

Conforme indica estudo realizado nos Estados Unidos em um período de 27 meses (1993 e 1995), com a utilização de 300 registradores instalados em diferentes regiões do país, dos 6 milhões de eventos relacionados à má qualidade de energia e coletados pelos respectivos instrumentos, 92% foram os classificados como afundamentos de tensão (Brumsickle et al., 2001).

Outro trabalho desenvolvido em uma indústria do setor de laticínios, a qual pela característica de seu processo e produto envolvido mostrou-se prejudicada pelos distúrbios de afundamento de tensão, apresenta os resultados da simulação realizada pelo software SCEAT "Sistema de Cálculo Estocástico de Afundamento de Tensão", demonstrados na Tabela 1, objetivando a verificação da estimativa de ocorrências anuais, na barra do consumidor, de afundamentos classificados nas faixas de tensão e tempo de duração (Alves et al., 2003).

Este trabalho também apresenta o número estimativo médio de interrupções, definido como a soma dos números médios de ocorrência de afundamento para todas as faixas compreendidas abaixo da curva de sensibilidade dos equipamentos.

Tabela 1. Média de ocorrência (afundamentos) por ano para uma amostra de 120 sorteios (120 anos) – Monitoração barra do consumidor – (Alves et al., 2003).

V (pu)	200 (ms)	300 (ms)	700 (ms)	800 (ms)
0,9	13,88	0,24	19,36	0,76
0,8	21,34	0	14,30	0
0,7	6,61	0	9,28	0
0,6	5,44	0	3,60	0
0,5	2,61	0	1,10	0
0,4	1,37	0	1,36	0
0,3	0,47	0	0,23	0
0,2	0	0	0,05	0
0,1	0	0	0	0
0,0	0	0,21	0	0,79

Para definição dessa estimativa de interrupções, foram cruzados os dados da Tabela 1 (média de afundamentos anuais) com a estimativa da faixa de sensibilidade dos equipamentos utilizados no processo de produção, a qual está apresentada na Tabela 2. O cruzamento desses dados deu resultado à curva estimativa da sensibilidade equivalente do consumidor, conforme mostra a Figura 1, subsidiando desta forma a definição do número estimativo médio de **interrupções por ocorrência de afundamentos no ano**, ou seja, **30,71 eventos/ano**. (Alves et al., 2003).

Tabela 2. Estimativa da faixa de sensibilidade dos equipamentos do processo – (Alves et al., 2003).

Equipamento	Duração (ms)	Intensidade (pu)
Esterilização	~600	0,90
Envase	~700	0,80
Empacotamento	~800	0,70

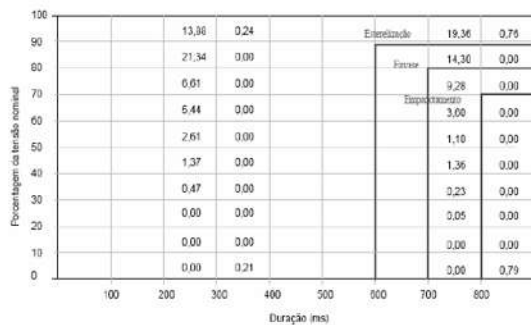


Figura 1. Curva estimativa da sensibilidade equivalente do consumidor. (Alves et al., 2003).

Para a empresa estudada, esta quantidade de eventos acarreta em uma perda financeira equivalente a R\$18.600,00. Este valor, representa o prejuízo anual desta indústria de Laticínios com os afundamentos temporários de tensão. (Alves et al., 2003).

Diante deste quadro de problemas relacionados ao baixo fator de potência, às elevadas distorções harmônicas nos sistemas de alimentação, e aos grandes impactos econômicos advindos dos desligamentos inesperados dos equipamentos eletroeletrônicos, torna-se necessário adotar estratégias que permitam minimizar a injeção de componentes harmônicos no sistema elétrico, além de aumentar a suportabilidade dos equipamentos frente aos distúrbios caracterizados como afundamentos de tensão.

2 Sistema Proposto

A proposta deste artigo é de apresentar um sistema retificador de alto fator de potência que não seja vulnerável a afundamentos temporários de tensão. Sendo assim, será concebido um conversor boost operando como PFC – “Power Factor Correction”, que tenha, além da função de correção do fator de potência, maior suportabilidade a afundamentos temporários de tensão quando comparado aos sistemas retificadores convencionais.

Para que se tenha a correção do fator de potência, faz-se necessário o controle da corrente de entrada do conversor, enquanto que, para garantir o adequado funcionamento da carga, este deve também promover a regulação da tensão de saída.

A Figura 2 mostra o diagrama simplificado do conversor boost com seu respectivo bloco de controle.

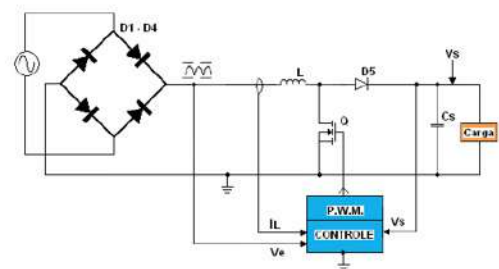


Figura 2. Diagrama Simplificado.

Neste trabalho, o circuito integrado utilizado para o controle do conversor boost é o UC3854. Este, contém os elementos necessários para a correção do fator de potência e para a regulação da tensão de saída do conversor.

2.1 Características do UC3854

O diagrama de blocos mostrado na Figura 3 é o do circuito integrado UC3854 “standard”, pois este, foi o componente utilizado na montagem do protótipo.

O UC3854 possui 3 entradas principais para a realização do controle do conversor boost. São elas: 11_Vsense (“Output DC Voltage Sense”); 6_IAC (“Line Waveform”) e 8_Vrms (“RMS Line Voltage”).

A entrada 11_Vsense recebe uma amostra da tensão de saída e envia para o amplificador de erro para promover a correção da razão cíclica do sinal PWM e proporcionar o controle da tensão de saída do conversor.

A entrada 6_IAC tem a função de forçar a corrente de entrada a seguir a mesma forma de onda da tensão de alimentação.

A entrada 8_Vrms permite a operação do pré-regulador com um range de tensão de três para um, ou seja, promove a correção do fator de potência para qualquer valor de tensão de entrada na faixa de 85Vac a 255Vac, sendo que isto é feito mantendo-se a potência de entrada constante, mesmo com a variação da tensão de entrada (considerando a potência da carga constante). O valor de tensão presente no pino 8_Vrms é proporcional ao valor eficaz da tensão de entrada. Esta, é elevada ao quadrado no UC3854 e usada como divisor no bloco

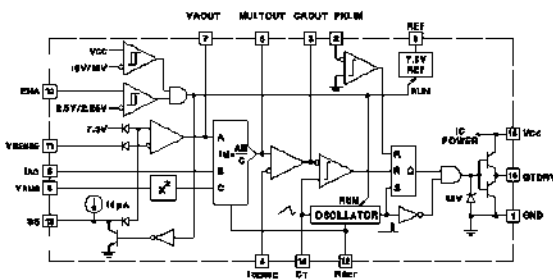


Figura 3. Arquitetura interna do circuito integrado UC3854 – (Todd, P.C., 1999).

multiplicador. A saída do multiplicador, pino 5_MULT_OUT, é um sinal de corrente que aumenta com o valor presente no pino 6_IAC e com a tensão no pino 7_VAOUT, e decresce com o quadrado da tensão no pino 8_Vrms.

Se a tensão de saída do conversor diminuir, a amostra do sinal no pino 11_Vsense também diminuirá, proporcionando o aumento da tensão que é comparada com o sinal de rampa do oscilador. O aumento desta tensão, fará com que, o cruzamento desta com o sinal de rampa do oscilador demore mais para acontecer, aumentando assim, a razão cíclica do PWM objetivando a correção da tensão de saída do conversor para o valor desejado.

O sinal do oscilador comparado com o sinal de saída do amplificador de erro de corrente, comanda o set e reset do flip-flop que, por sua vez, comanda a alta corrente de saída no pino 16_GT_DRV do circuito integrado UC3854. A saída é chaveada internamente em 15Vcc, onde esta tensão, irá comandar as chaves eletrônicas de potência, constituídas por transistores MOSFET's ou IGBT's do conversor boost.

Já a entrada 6_IAC, possui um sinal de corrente que é proporcional à tensão de alimentação. Este, interfere na razão cíclica do PWM de forma a forçar a corrente a seguir a forma de onda da tensão da rede.

Segundo Bill Andreycak, a performance do circuito integrado UC3854 no controle de um conversor de 250W tem sido avaliada utilizando instrumentos de precisão para a medição do fator de potência e do total de distorção harmônica. O resultado do fator de potência foi de 0,999 e do total de distorção harmônica THD, foi de 3,81% em carga nominal (Andreycak, 1999).

2.2 Conversor Boost e o Sistema de Controle Proposto

O conversor boost é mono-chaveado, o que implica em um único grau de liberdade na ação de controle, sendo impossível controlar simultaneamente a corrente de entrada e a tensão de saída. O boost operando como pré-regulador de fator de potência PFC é um meio termo entre a imposição de uma corrente senoidal na entrada e a regulação da tensão de saída do conversor. Como o grau de liberdade da ação de controle é reduzido, ou seja, pode-se atuar em apenas uma chave eletrônica, fica impossível controlar a tensão de saída e, ao mesmo tempo, impor uma corrente de entrada senoidal com efetividade.

Sendo o fenômeno afundamento temporário de tensão, dos distúrbios relacionados à Qualidade de Energia, o que mais

causa problemas aos consumidores, sob a forma de interrupção parcial ou total dos processos produtivos, bem como, a queima dos dispositivos que compõem os circuitos internos dos sistemas retificadores, será implementado um novo controlador para o conversor boost que priorize a correção da tensão de saída quando submetido ao "voltage sag", ao invés de controlar a forma de onda da corrente de entrada.

De acordo com a Resolução nº456 da ANEEL – Agência Nacional de Energia Elétrica (ANEEL, 2000), o faturamento do consumo de energia reativa excedente é calculado conforme a seguinte expressão:

$$FER(p) = \sum_{T=1}^n \left[CAT \cdot \left(\frac{fr}{ft} - 1 \right) \right] \cdot (TCA(p)) \quad (1)$$

onde:

FER(p) = faturamento, por posto horário "p", correspondente à energia reativa excedente à quantidade permitida pelo fator de potência de referência "fr", no período de faturamento;

CAT = fornecimento de energia ativa, verificada por medição apropriada em cada intervalo de 1 (uma) hora "t", durante o período de faturamento;

fr = fator de potência de referência igual a 0,92;

ft = fator de potência da unidade consumidora, calculado em cada intervalo "t" de 1 (uma) hora, durante o período de faturamento;

TCA(p) = tarifa de energia ativa, aplicável ao fornecimento em cada posto horário "p".

Sendo assim, para a tarifação do consumo de reativo excedente, a concessionária efetua a medição do **fator de potência** e o define através do **valor médio** calculado nos intervalos de integralização correspondentes a **períodos de 1 (uma) hora**, ou seja, para que o consumidor não seja penalizado com pagamento de multas, o que importa é a média no respectivo intervalo de tempo. Porém, **no caso de um afundamento de tensão, o instante em que o evento ocorre é importantíssimo**. Conforme estudo citado anteriormente (Alves et al., 2003), basta um simples desligamento para que se tenha prejuízo financeiro por ocorrência de parada dos equipamentos da linha de produção.

Baseado nesses princípios, a contribuição deste trabalho trata da implementação de um retificador de alto fator de potência - PFC, com sistema de monitoramento capaz de selecionar a ação de controle a ser priorizada pelo circuito eletrônico, ação esta selecionada em função das condições de operação da rede de alimentação.

Em condições normais de operação da rede, será feito o controle da corrente de entrada, promovendo a eliminação das distorções harmônicas e a elevação do fator de potência na entrada do conversor.

O UC3854 já é concebido para promover uma razoável regulação da tensão de saída. No entanto, sabe-se que a referência IAC (pino 6) permite a imposição de uma corrente de entrada senoidal, sendo que, esta, trabalha na contramão de uma boa regulação da tensão de saída, ou seja, quando a tensão de saída está aquém da referência, é preciso aumentar a corrente de entrada, mas se a rede estiver entre 90° e 180° ou 270° e 360°, a referência IAC

estará na descendência e não há o que fazer pois corrente de entrada não aumentará para que se tenha, assim, a correção de fator de potência.

Considerando que a referência IAC prejudica a regulação da tensão de saída para que se tenha uma corrente senoidal na entrada do conversor, pode-se liberar o controle da corrente para que seja priorizado o controle da tensão durante a ocorrência de um afundamento. Neste caso, o controle de fator de potência fica em segundo plano pois passa a ser mais importante, a garantia da funcionalidade da carga alimentada pelo conversor.

De acordo com o exposto acima, a liberação da corrente, ou seja, a não necessidade de imposição de uma corrente senoidal na entrada dará ao conversor maior capacidade para controlar a tensão de saída. É isso que se quer em uma situação de afundamento da tensão de alimentação.

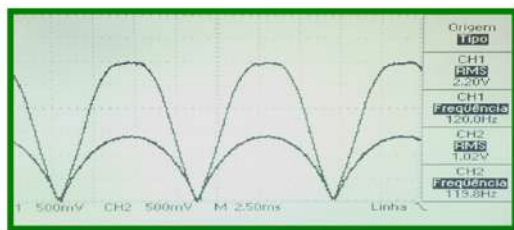
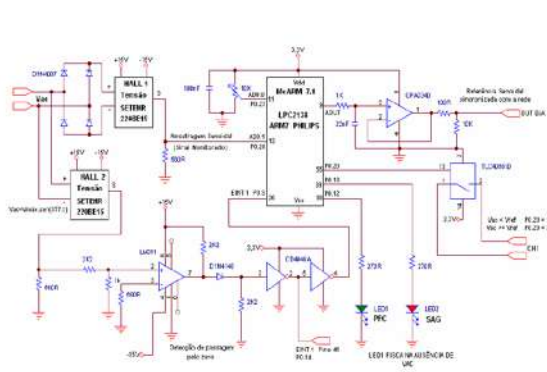
Portanto, se em uma situação de “sag” for promovido um sinal de referência IAC constante e elevado, tal fato poderá permitir, ao conversor, a regulagem da tensão de saída para baixos valores de tensão de entrada.

Desta forma, o conversor proposto priorizará, ou a correção de fator de potência quando a rede elétrica estiver em condições normais, mantendo a referência IAC conforme proposta original, ou a regulação da tensão de saída quando a rede estiver em condição de “sag”, através da imposição de uma referência IAC constante no pino 6 do UC3854.

É importante ressaltar que a priorização do controle da tensão de saída, prejudica a correção do fator de potência e o espectro harmônico da corrente de entrada. Se esta solução fosse implementada na indústria de laticínios, a qual foi objeto de estudo para o levantamento do impacto econômico gerado pela ocorrência dos afundamentos, tal fato implicaria tanto em prejuízo da correção do fator de potência como em distorção da corrente de entrada nos intervalos de 900ms, apresentados como duração máxima dos afundamentos que geraram desligamentos na fábrica. Porém, o prejuízo da correção do fator de potência nesse intervalo de tempo não geraria tarifação adicional para empresa, além de contribuir com uma economia de R\$18.600,00 aos quais foram estimados como prejuízo anual com a ocorrência dos afundamentos de tensão.

Para a verificação experimental do controle proposto, foi construído um protótipo com características similares ao apresentado por Todd (Todd, P. C., 1999). Os requerimentos de operação para o sistema proposto são:

- a) Potência máxima de saída - $P_{out} (máx) = 250W$;
- b) Faixa de tensão de entrada (*operando como PFC*) - $V_{in} = 80Vca \sim 270Vca$;
- c) Tensão de saída - $V_{out} = 400Vcc$;
- d) Frequência de chaveamento - $f_{ch} = 30kHz$;
- e) Total de distorção harmônica - $\% THD = 3\%$;
- f) Carga - Resistiva (4 reostatos de 320Ω em série = $1280\Omega = 50\% P_{out} (máx)$).



CH1 = amostragem da rede CH2 = referência interna

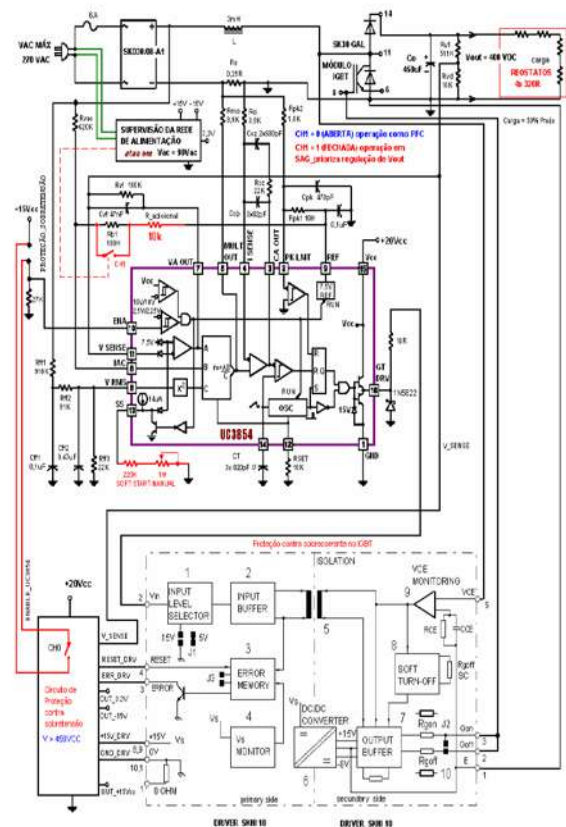


Figura 4. Diagrama completo do conversor PFC com suportabilidade a “voltage sag”

A Figura 4 mostra o diagrama completo do sistema utilizado em laboratório para a realização dos ensaios experimentais. Em escala industrial, para aplicação do conversor em cargas mais potentes, faz-se necessário a adequação do estágio de potência conforme a exigência da carga. Além disso, pode-se aplicar esta proposta para o controle de sistemas trifásicos.

2.2.1 Técnica para operação como “PFC” ou como regulador de tensão em “SAG”

Com o objetivo de promover a operação do conversor durante o afundamento de tensão, será colocado um resistor adicional de 10kΩ em série com o resistor Rvf de 180kΩ conectado entre o pino 9_REF e a entrada de corrente no pino 6_IAC. Além disso, será colocada uma chave CHI em paralelo com o resistor de 180kΩ. A comutação dessa chave será controlada pelo sistema de supervisão das condições de operação da rede de alimentação.

Conforme descrito anteriormente, a razão cíclica do sinal “PWM” varia em função do erro da tensão de saída do conversor e do valor instantâneo da tensão de entrada, onde esta última, objetiva a correção de fator de potência.

Sendo assim, quando a tensão de alimentação estiver em condições normais de operação, o sistema de supervisão manterá a chave CHI aberta, fazendo com que o sinal de amostragem do valor instantâneo da tensão de entrada do conversor, presente no pino 6_IAC, comande a razão cíclica do sinal “PWM” de forma a programar a onda da corrente de entrada e promover a correção do fator de potência no sistema retificador.

No entanto, durante o afundamento de tensão (Vin < 90Vca), o sistema de supervisão comutará a chave CHI, curto-circuitando o resistor de Rvf_180kΩ. Com isso, aumenta-se a contribuição de corrente contínua no pino 6_IAC, minimizando a interferência da amostra da tensão de entrada do conversor na razão cíclica do sinal “PWM”. Portanto, pode-se concluir que a razão cíclica será corrigida, exclusivamente, pelo sinal de saída do amplificador de erro de tensão, proporcionando uma melhor regulação na saída do conversor durante o fenômeno “voltage sag”.

2.2.2 Sistema de supervisão da rede elétrica

A supervisão da rede elétrica consiste em um sistema microprocessado para o monitoramento da tensão instantânea, implementado com um microcontrolador da família LPC213X baseada no núcleo ARM7.

A Figura 4 mostra o diagrama do sistema de supervisão da rede elétrica.

O LPC2138 tem canal AD incorporado e alta velocidade de processamento de forma a acompanhar a variação da tensão da rede ao longo do tempo. Como o sistema de supervisão trabalha com uma taxa de amostragem de 18,5kHz, pode-se definir que o sistema proposto terá um tempo de resposta aproximado de 54μs para definição da prioridade de controle, após a ocorrência de um afundamento de tensão.

3 Resultados Experimentais

Para os resultados apresentados a seguir, a forma de onda superior é a da tensão e a inferior é a da corrente, onde ambos os sinais são provenientes de sensores HALL. No sensor de tensão, com 127V na entrada, seu valor eficaz de saída é igual a 2,06V, constituindo assim, uma relação de transformação igual a 61,6. Já para a tensão de saída, o osciloscópio foi ajustado na escala de 50V por divisão, além de apresentar o respectivo valor médio ao lado direito da tela.

3.1 Condição normal de operação da rede

A Figura 5 mostra a situação da tensão e da corrente de entrada, demonstrada através de suas formas de onda para o retificador proposto operando com a rede em condições normais (90Vca). A mesma Figura também mostra a tensão de saída nesta condição.

A Figura 6 mostra o comportamento do sistema proposto operando com tensão de alimentação igual a 208Vca. Os valores apresentados confirmam que na faixa de operação especificada para o conversor operar como PFC, o fator de potência visto pela rede é de 0,99, o THD da tensão e corrente de entrada são respectivamente 4,243% e 4,112% e o seu rendimento é de aproximadamente 94%.

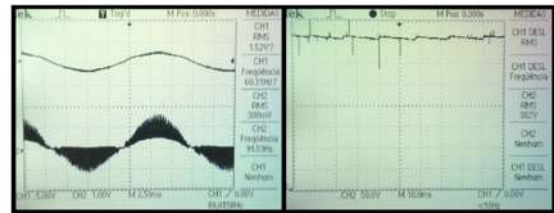


Figura 5. Formas de onda da tensão e corrente na entrada_90Vca e Forma de onda da tensão de saída_382Vcc

U _{rms}	U _{L12}	U _{rms}
208.283	208.283	399.836
thd(U)	Sp(KVA)	I _{rms}
4.243	0.129	0.305
I _{rms}	P(W)	P(W)
0.617	0.129	0.122
thd(I)	PF	
4.112	0.999	

Figura 6. Grandezas medidas na entrada e na saída do conversor operando como PFC_ Vin=208Vca e Vout=399Vcc

A Figura 7 mostra a FFT da corrente e da tensão de entrada para o conversor operando como PFC.

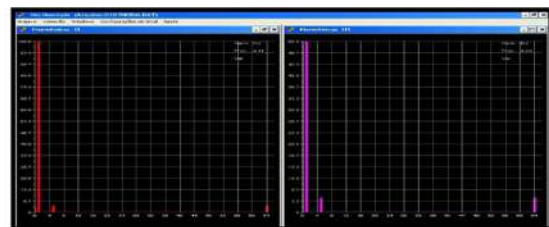


Figura 7. Espectro Harmônico da corrente e da tensão de entrada do conversor operando como PFC

3.2 Comparativo do conversor proposto em relação ao convencional

As Figuras 8, 9,10 e 11 mostram as situações da tensão e corrente na entrada e da tensão de saída, demonstrada através de suas formas de onda, e as medições das grandezas da entrada e saída do sistema, objetivando a comparação do controle proposto em relação ao do conversor PFC convencional, quando submetido a um afundamento temporário de tensão "voltage sag" (60Vca). Entende-se por conversor PFC convencional a operação do protótipo com a atuação do sistema de supervisão bloqueada. A Figura 12 apresenta as respectivas FFT's da corrente e da tensão de entrada para o sistema proposto operando em situação de afundamento. Nesta situação, o THD da corrente de entrada é ruim mesmo pois a correção da tensão de saída é o fator prioritário.

É importante ressaltar que a distorção da tensão de entrada ocorre devido à utilização de um VARIVOLT para a geração dos afundamentos durante os ensaios experimentais. Na entrada do VARIVOLT, para a mesma condição de operação, não ocorre distorção da tensão.

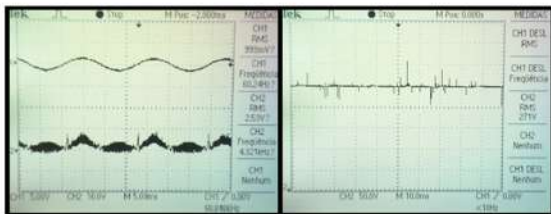


Figura 8. Sistema Convencional_Formas de onda da tensão e corrente na entrada_60Vca e Forma de onda da tensão de saída_271Vcc

U _{rms}	U _{L12}	U _{rms}
60.106	60.106	271.088
I _{nd(U)}	S(KVA)	I _{rms}
4.247	0.057	0.207
I _{rm}	P _{ik(W)}	P _{ik(W)}
0.950	0.056	0.054
I _{nd(I)}	PF i	
4.114	0.983	

Figura 9. Grandezas medidas na entrada e na saída do conversor operando como PFC_ Vin=60Vca e Vout=271Vcc

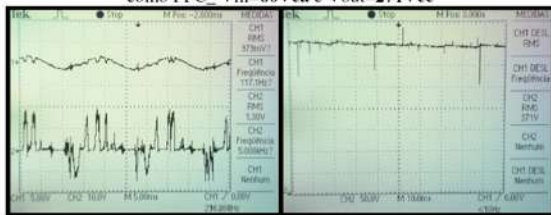


Figura 10. Sistema Proposto_Formas de onda da tensão e corrente na entrada_60Vca e Forma de onda da tensão de saída_371Vcc

U _{rms}	U _{L12}	U _{rms}
59.858	59.858	371.284
I _{nd(U)}	S(KVA)	I _{rms}
22.640	0.167	0.286
I _{rm}	P _{ik(W)}	P _{ik(W)}
2.790	0.112	0.105
I _{nd(I)}	PF c	
85.371	0.672	

Figura 11. Grandezas medidas na entrada e na saída do conversor_ operação em SAG_ Vin=60Vca e Vout=371Vcc

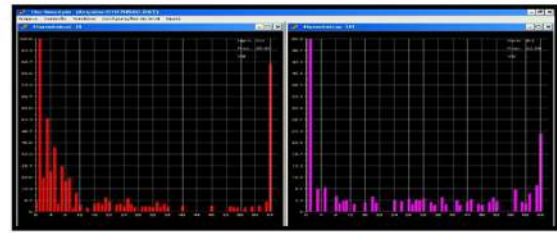


Figura 12. Espectro Harmônico da corrente e da tensão de entrada do conversor operando em situação de SAG

4 Conclusão

Pode-se concluir que, nos resultados experimentais, foi demonstrada a correção do fator de potência e a minimização da distorção harmônica da corrente na entrada do conversor, ambas promovidas pelo sistema operando sob condições normais de alimentação da rede. Demonstrou-se também, o aumento da suportabilidade do sistema proposto quando submetido a um afundamento de tensão equivalente a 0,27pu (60Vca), onde a saída sofreu uma perturbação mínima, se comparada àquela apresentada pelo sistema retificador PFC convencional.

Referências Bibliográficas

Andreycak, B. (1999) "Optimizing Performance In UC3854 Power Factor Correction" Design Note -DN-39E, Unitrode Corporation, pp. 001-005.

ANEEL. (2000) "Condições Gerais de Fornecimento de Energia Elétrica" Resolução nº456, pp. 029-032.

Alves, M.F., Costa, J.G., Fonseca, V.R.C. (2003) "Impacto Econômico do Afundamento de Tensão na Indústria: uma Metodologia Aplicada a grandes Redes Elétricas" V SBQEE, Aracaju, pp. 483-488.

Bollen, M.H.J. (2000) "Understanding Power Quality Problems: Voltage Sag and Interruptions". IEEE PRESS, New York, pp. 253-322.

Brito,C.M.C., Leão, R.P.S. (2005) "Avaliação de Técnicas para Aumento de Suportabilidade de um Sistema de Acionamento à Velocidade Variável de um Motor de Indução Trifásico sob Afundamentos de Tensão". VI SBQE, Belém, 2005, pp. 513-519.

Brumsickle, W.E., Schneider, R.S., Luckjiff, G.A., Divan, D.M., McGranaghan, M.F. (2001) "Dynamic Sag Correctors: Cost Effective Industrial Power Line Conditioning" IEEE Transactions on Industry Applications, pp. 212-217.

Canales, F. (2003) "Power Factor Correction". Center for Power Electronics Systems, Polytechnic and State University Blacksburg, Virginia, pp. 002-006.

Leão, P.C.A. (2002) "Desempenho de Conversores de Freqüência VSI-PWM submetidos a Afundamentos Momentâneos de Tensão", Tese de Doutorado, UFU,Uberlândia, Março, pp. 001-151.

Pomílio, J.A. (2001) "Conversores CA-CC", UNICAMP, Campinas, pp. 004-011.

Todd, P.C. (1999) "UC3854 Controlled Power Factor Correction Circuit Design", Application Note AN-U-134-Texas Instruments Incorporated, pp. 269-288.

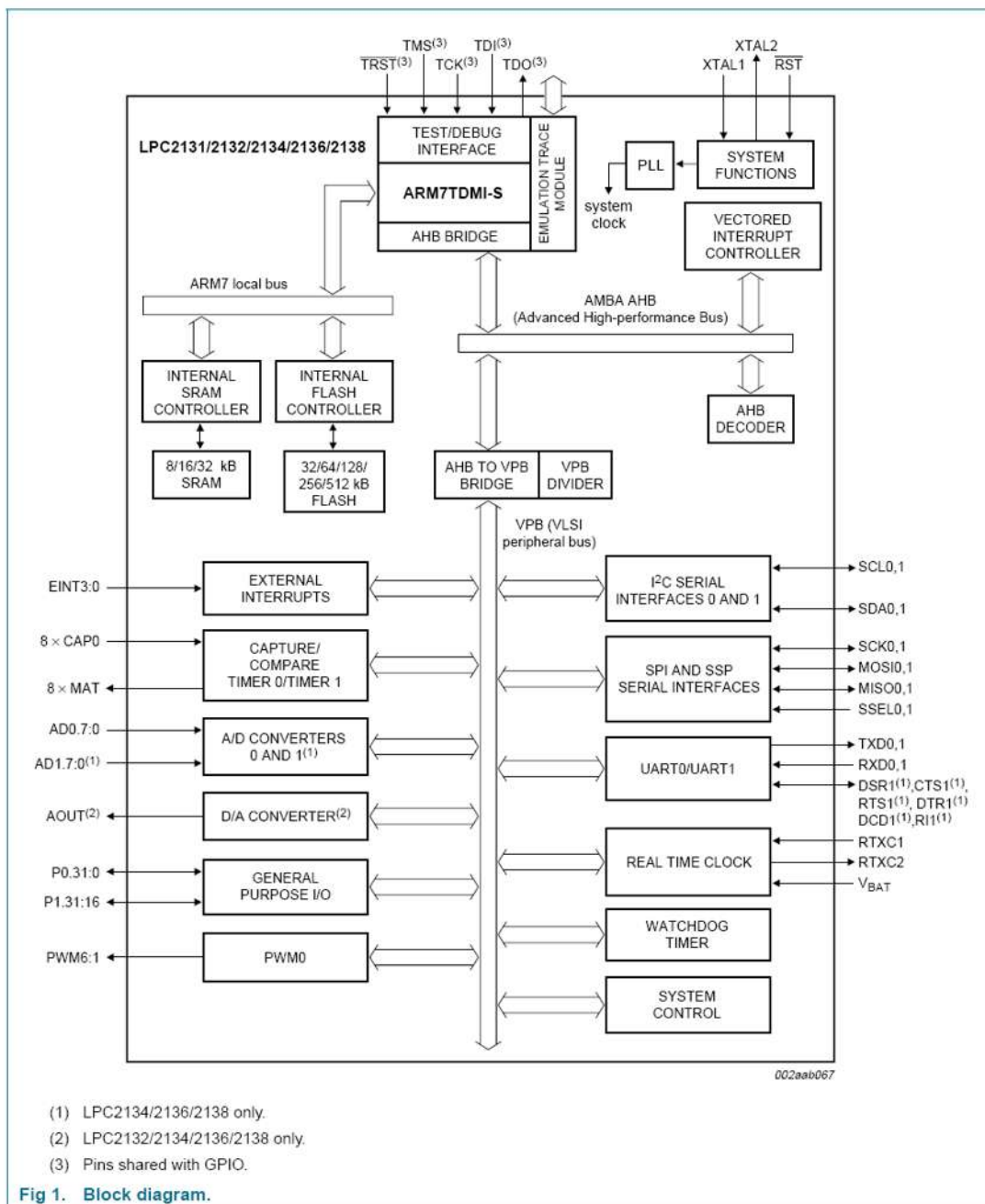
AN.1 Estrutura do Microcontrolador LPC2138

Philips Semiconductors

LPC2131/2132/2134/2136/2138

Single-chip 16/32-bit microcontrollers

4. Block diagram



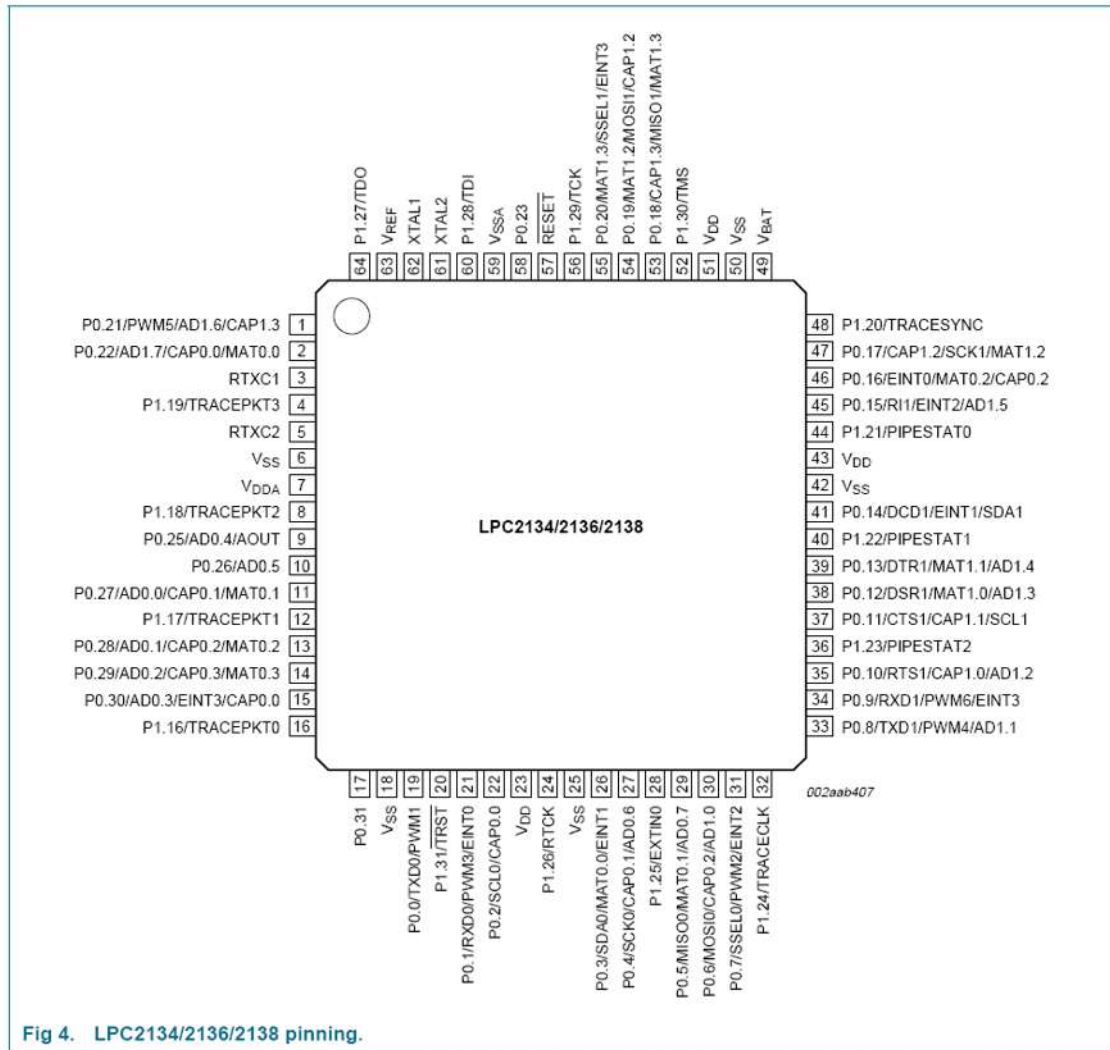


Fig 4. LPC2134/2136/2138 pinning.

AN.2 Data Sheet SEMIKRON High Power IGBT Driver SKHI10

SEMIKRON

Absolute Maximum Ratings (Ta=25 °C)			
Symbol	Term	Values	Unit
V _S	Supply voltage primary	18	V
V _{IH}	Input signal voltage (HIGH) (for 15 V and 5 V input level)	V _S + 0,3	V
I _{OUTPEAK}	Output peak current	± 8	A
I _{OUTAVmax}	Output average current (max.)	± 100	mA
V _{CE}	Collector-emitter voltage sense	1200 ⁵⁾ / 1700 ⁶⁾	V
dv/dt	Rate of rise and fall of voltage (secondary to primary side)	75	kV/μs
V _{isol IO}	Isolation test volt. IN-OUT (2 sec. AC)	4000	V
R _{gon min}	minimal R _{gon}	2,7	Ω
R _{goff min}	minimal R _{goff}	2,7	Ω
Q _{out/pulse}	charge per pulse	9,6	μC
T _{op}	Operating temperature	- 25 ... + 85	°C
T _{stg}	Storage temperature	- 25 ... + 85	°C

SEMIDRIVER®
High Power IGBT Driver
SKHI 10⁵⁾
SKHI 10/17⁶⁾



Electrical Characteristics (Ta=25 °C)					
Symbol	Term	Values			Unit
		min	typ	max	
V _S	Supply voltage primary	14,4	15,0	15,6	V
I _S	Supply current (max.)		0,3 ¹⁾		A
I _{SO}	Supply current primary side (no load)		90		mA
V _{IT+}	Input threshold voltage (HIGH) for 15 V input level	12,5			V
	for 5 V input level	2,4			V
V _{IT-}	Input threshold voltage (LOW) for 15 V input level			3,6	V
	for 5 V input level			0,50	V
V _{G(on)}	Turn-on output gate voltage		+ 15		V
V _{G(off)}	Turn-off output gate voltage		- 8		V
f	Maximum operating frequency		see fig. 15		
t _{d(on)IO}	Input-output turn-on propagation time		1,4 ²⁾		μs
t _{d(off)IO}	Input-output turn-off propagation time		1,4 ²⁾		μs
t _{d(err)}	Error input-output propagation time		1,0 ³⁾		μs
V _{CEstat}	Reference voltage for V _{CE} monitoring		5,2 ⁵⁾ / 6,3 ⁶⁾		V
R _{IN}	Input resistance		10		kΩ
R _{gon}	Internal gate resistor for ON signal		22 ⁴⁾		Ω
R _{goff}	Internal gate resistor for OFF signal		22 ⁴⁾		Ω
C _{ps}	Primary to secondary capacitance		12		pF

Features

- Single driver circuit for high power IGBTs
- SKHI 10 drives all SEMIKRON IGBTs with V_{CEs} up to 1200 V (factory adjustment of V_{CEs}-monitoring for 1200 V-IGBT)
- SKHI 10/17 drives all SEMIKRON IGBTs with V_{CE} up to 1700 V (factory adjustment of V_{CE}-monitoring for 1700 V-IGBT)
- CMOS/TTL (HCMOS) compatible input buffers
- Short circuit protection by V_{CE} monitoring
- Soft short circuit turn-off
- Isolation due to transformers (no opto couplers)
- Supply undervoltage monitoring (< 13 V)
- Error memory / output signal (LOW or HIGH logic)
- Internal isolated power supply

Typical Applications

- High frequency SMPS
- Braking choppers
- Asymmetrical bridges
- High power UPS

¹⁾ This current value is a function of the output load condition

²⁾ Typical value

³⁾ This value does not consider I_{ON} of IGBT and t_{MIN} adjusted by R_{CE} and C_{CE}

⁴⁾ Matched to be used with IGBTs < 100 A; for higher currents, see table 2

⁵⁾ With R_{CE} = 18 kΩ, C_{CE} = 330 pF; see fig. 6 (SKHI 10; for IGBT up to 1200 V)

⁶⁾ With R_{CE} = 36 kΩ, C_{CE} = 470 pF; (SKHI 10/17; for IGBT up to 1700 V)

Block diagram SKHI10

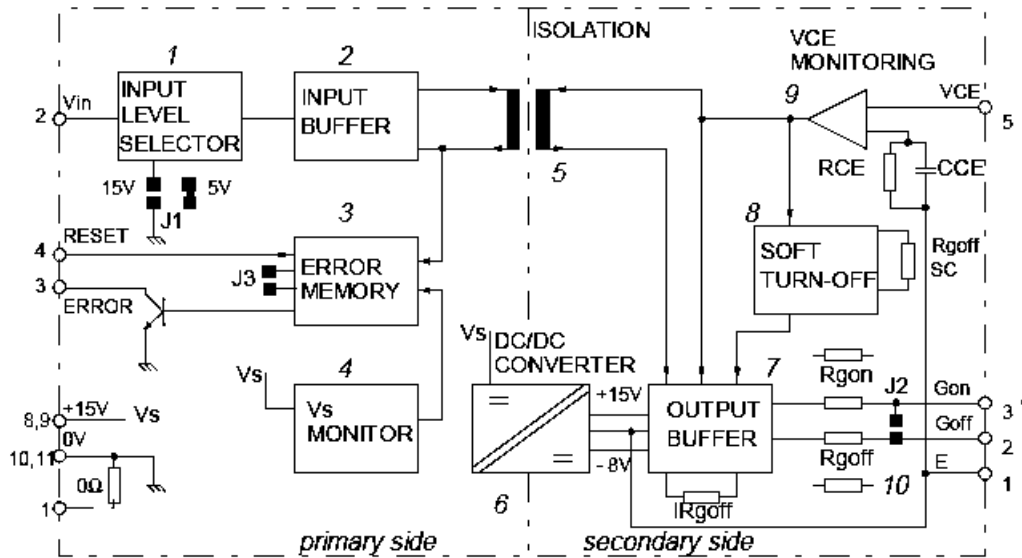
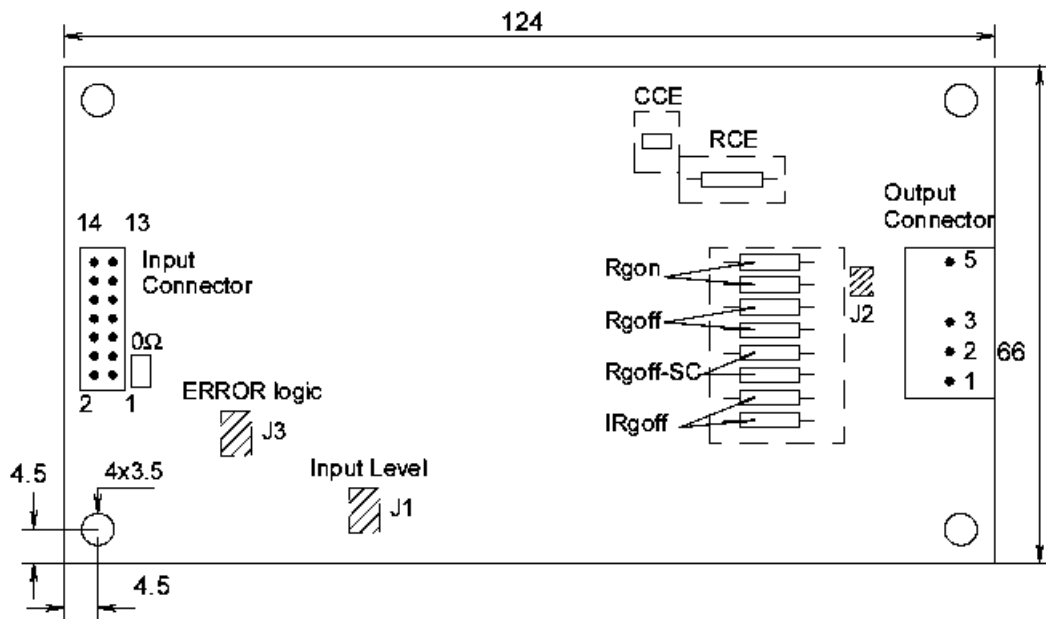


Fig.1 The numbers refer to the description on page 4, section B.



Input connector = 14 pin flat cable according to DIN 41651
 Output connector = MOLEX 41791 Series (mates with 41695 crimp terminal housing and crimp terminals 7258)

Fig.2 Dimensions (in mm) and connections of the SKHI 10

SEMIDRIVER[®] SKHI 10

SEMIDRIVER[®] SKHI 10/17

High Power Single IGBT Driver

General

The intelligent single IGBT driver, SKHI10 respectively SKHI 10/17 is a standard driver for all power IGBTs on the market.

The high power output capability was designed to switch high current modules or several paralleled IGBTs even for high frequency applications. The output buffer has been improved to make it possible to switch up to 400A IGBT modules at frequencies up to 20kHz.

A new function has been added to the short circuit protection circuitry (Soft Turn Off), this automatically increases the IGBT turn off time and hence reduces the DC voltage overvoltage spikes, enabling the use of higher DC-bus voltages. This means an increase in the final output power. An integrated DC/DC converter with high galvanic isolation (4 kV) ensures that the user is protected from the high voltage (secondary side).

The power supplies for the driver may be the same as used in the control board (0/+15V) without the requirement of isolation. All information that is transmitted between input and output uses ferrite transformers, resulting in high dv/dt immunity (75kV/μs).

The driver input stage is connected directly to the control board output and due to different control board operating voltages the SKHI10's input circuit includes a user voltage level selector (+15V or +5V).

In the following only the designation SKHI 10 is used. This is valid for both driver versions. If something is to be explained special to SKHI 10/17 it will be described by marking SKHI 10/17.

A. Features and Configuration of the Driver

A short description is given below. For detailed information, please refer to section B.

- The SKHI10 has an INPUT LEVEL SELECTOR circuit which is adjusted by J1 for two different levels. It is present for CMOS (15V) level, but can be changed by the user to HCMOS (5V) level by solder bridging the pads marked J1 together. For long input cables, we do not recommend the 5V level due to possible disturbances emitted by the power side.
- The ERROR MEMORY blocks the transmission of all turn-on signals to the IGBT if either a short circuit or malfunction of V_S is detected, and sends a signal to the external control board through an open collector transistor.
- With a FERRITE TRANSFORMER the information between primary and secondary may flow in both directions and high levels of dv/dt and isolation are obtained.
- A high frequency DC/DC CONVERTER avoids the requirement of external isolated power supplies to obtain the necessary gate voltage. An isolated ferrite transformer in half-bridge configuration supplies the

necessary power to the gate of the IGBT. With this feature, we can use the same power supply used in the external control circuit, even if we are using more than one SKHI10, e.g. in H-bridge configurations.

- Short circuit protection is provided by measuring the collector-emitter voltage with a V_{CE} MONITORING circuit. An additional circuit detects the short circuit after a delay (determined by R_{CE}, C_{CE}) and decreases the turn off speed (adjusted by $R_{goff-SC}$) of the IGBT. SOFT TURN-OFF under fault conditions is necessary as it reduces the voltage overshoot and allows for a faster turn off during normal operation.
- The OUTPUT BUFFER is responsible for providing the correct current to the gate of the IGBT. If these signals do not have sufficient power, the IGBT will not switch properly, and additional losses or even the destruction of the IGBT may occur. According to the application (switching frequency and gate charge of the IGBT) the equivalent value of R_{gon} and the R_{goff} must be matched to the optimum value. This can be done by putting additional parallel resistors R_{gon}, R_{goff} with those already on the board. If only one IGBT is to be used, (instead of parallel connection) only one cable could be connected between driver and gate by soldering the two J2 areas together.

Fig.1 shows a simplified block diagram of the SKHI10 driver. Some preliminary remarks will help the understanding:

- Regulated +15V must be present between pins 8,9 (V_S) and 10,11 (\perp); an input signal (ON or OFF command to the IGBTs) from the control system is supplied to pin 2 (V_{in}) where HIGH=ON and LOW=OFF.
- Pin 5 (V_{CE}) at secondary side is normally connected to the collector of the IGBT to monitor V_{CE} , but for initial tests without connecting the IGBT it must be connected to pin 1 (E) to avoid ERROR signal and enable the output signals to be measured.
- The RESET input must be connected to 0V to enable the V_{in} signal. If it is left opened, the driver will be blocked.
- To monitor the error signal, a pull-up resistor must be provided between pin 3 (ERROR) and V_S .

B. Description of the Circuit Block Diagram (Fig. 1)

The circuit in Fig. 1 shows the input on the left and output on the right (primary/secondary).

1. Input level circuit

This circuit was designed to accept two different logic voltage levels. The standard level is +15V (factory adjusted) intended for noisy environments or when long connections ($l > 50$ cm) between the external control circuit and SKHI10 are used, where noise immunity must be considerable. For

lower power, and short connections between control and driver, the TTL-HCMOS level (+5V) can be selected by carefully soldering the small areas of J1 together, specially useful for signals coming from μ P based controllers.



Fig.3 Selecting J1 for 5V level (TTL)

When connecting the SKH110 to a control board using short connections no special attention needs to be taken (Fig. 4a).

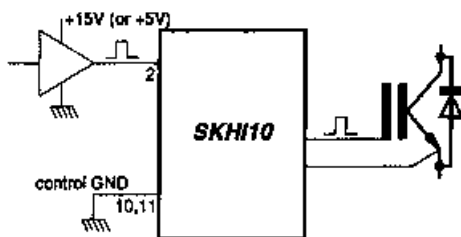


Fig.4a Connecting the SKH110 with short cable

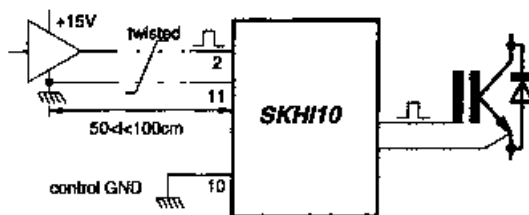


Fig.4b Connecting the SKH110 with long cable

Otherwise, if the length is 50cm or more (we suggest to limit the cable length to about 1 meter), some care must be taken. The TTL level should be avoided and CMOS/15V is to be used instead; flat cable must have the pairs of conductors twisted or be shielded to reduce EMI/RFI susceptibility (Fig. 4b). If a shielded cable is used, it can be connected to pin 1. It is coupled to 0V through a resistor (0Ω).

As the input impedance of the INPUT LEVEL SELECTOR circuit is very high, an internal pull-down resistor keeps the IGBT in OFF state in case the V_{in} connection is interrupted or left non connected.

2. Input buffer

This circuit enables and amplifies the input signal V_{in} to be transferred to the pulse transformer when RESET (pin 4) is LOW and also prevents spurious signals being transmitted to the secondary side.

The following overview is showing the input threshold voltages

V_{IT+} (High)	min	typ	max
15 V	9,5 V	11,0 V	12,5 V
5 V	1,8 V	2,0 V	2,4 V

V_{IT-} (Low)	min	typ	max
15 V	3,6 V	4,2 V	4,8 V
5 V	0,50 V	0,65 V	0,80 V

3. Error memory and reset signal

The ERROR memory is triggered only by following events:

- short circuit of IGBTs
- V_{S} -undervoltage

In case of short circuit, the V_{CE} monitor sends a trigger signal (fault signal) through the impulse transformer to a FLIP-FLOP on the primary side giving the information to an open-collector transistor (pin 3), which may be connected to the external control circuit as ERROR message in HIGH logic (or LOW if J3 is short-circuited). If V_{S} power supply falls below 13V for more than 0,5ms, the same FLIP-FLOP is set and pin 3 is activated. For HIGH logic (default), an external R_C must be connected preferentially in the control main board. In this way the connection between main board and driver is also checked.

If low-logic version is used (J3 short-circuited), an internal pull-up resistor (internally connected to V_S) is provided, and the signal from more SKH110s can be connected together to perform an wired-or-circuit.

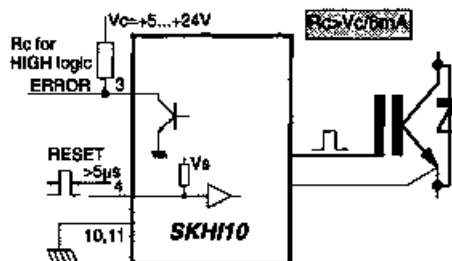


Fig.5 Driver status information ERROR, and RESET

The ERROR signal may be disabled either by RESET=HIGH (pin4) or by switching the power supply (V_S) off. The width of the RESET pulse must be more than 5 μ s, and in case of interrupted connection an internal pull-up resistor will act.

FAULT	RESET	ERROR ¹⁾	V_{in}
no	0	0	enable
no	1	0	disable
yes	0	1	disable
yes	1	0	disable

1) default logic (HIGH); for LOW logic the signals are complementary

Table 1 ERROR signal truth table

The open-collector transistor (pin 3) may be connected through a pull-up resistor to an external (internal V_S for the "low-logic" version) voltage supply +5V...+24V, limiting the current to $I_{sink} \leq 6mA$.

4. Power supply (V_S) monitor

The supply voltage V_S is monitored. If it falls below 13V an ERROR signal is generated and the turn-on pulses for the IGBT's gate are blocked.

5. Pulse transformer

It transmits the turn-on and turn-off signals to the IGBT. In the reverse direction the ERROR signal from the V_{CE} monitoring is transmitted via the same transformer. The isolation is 4 kV.

6. DC/DC converter

In the primary side of the converter, a half-bridge inverter transfers the necessary energy from V_s to the secondary of a ferrite transformer. In the secondary side, a full bridge and filters convert the high frequency signal coming from the primary to DC levels (+15V/- 8V) that are stabilised by a voltage regulator circuit.

7. Output buffer

The output buffer is supplied by the +15V/- 8V from the DC/DC converter. If the operation proceeds normally (no fault), the on- and off-signal is transmitted to the gate of an IGBT through R_{gon} and R_{goff} . The output stage has a MOSFET pair that is able to source/sink up to 8A peak current to/from the gate improving the turn-on/off time of the IGBT. Additionally, we can select I_{Rgoff} (see Fig. 2) either to discharge the gate capacitance with a voltage source (standard) or with a current source, specially design for the 1700V IGBT series (it speeds up the turn-off time of the IGBT). The present factory setting is voltage source ($I_{Rgoff} = 0\Omega$). Using the current source I_{Rgoff} , R_{goff} must be 0 Ω .

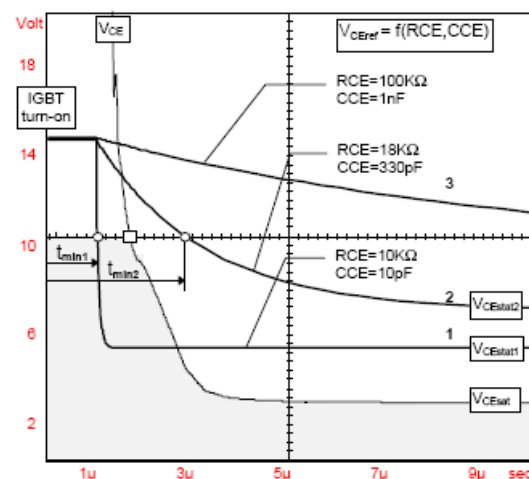


Fig.6 V_{Cref} waveform with parameters R_{CE} , C_{CE}

8. Soft turn-off

In case of short-circuit, a further circuit (SOFT TURN-OFF) increases the resistance in series with R_{goff} and turns-off the IGBT at a lower speed. This produces a smaller voltage spike (due $LSTRAY \times di/dt$) above the DC link by reducing the di/dt value. Because in short-circuit conditions the Homogeneous IGBT's peak current increases up to 8 times the nominal current (up to 10 times with Epitaxial IGBT structures), and some stray inductance is ever present in power circuits, it must fall to zero in a longer time than at normal operation. This "soft turn-off time" can be reduced by connecting a parallel resistor $R_{goff-SC}$ (see Fig. 2) with those already on the printed circuit board.

9. V_{CE} monitoring

This circuit is responsible for short-circuit sensing. Due to the direct measurement of V_{CEstat} on the IGBT's collector, it blocks the output buffer (through the soft turn-off circuit) in case of short-circuit and sends a signal to the ERROR memory on the primary side. The recognition of which V_{CE} level must be considered as a short circuit event, is adjusted by R_{CE} and C_{CE} (see Fig. 2), and it depends of the IGBT used. Typical values $R_{CE} = 18k\Omega$ and $C_{CE} = 330 pF$ for SKH1 10 are delivered from factory (Fig. 6, curve 2). Using SKH1 10/17 the driver will be delivered with $R_{CE} = 36 k\Omega$ and $C_{CE} = 470 pF$ from factory.

The V_{Cref} is not static but a dynamic reference which has an exponential shape starting at about 15V and decreases to V_{CEstat} ($5V \leq V_{CEstat} \leq 10V$ determined by R_{CE}), with a time constant τ ($0,5 \mu s \leq \tau \leq 1ms$ controlled by C_{CE}). The V_{CEstat} must be adjusted to remain above V_{CEsat} in normal operation (the IGBT is already in full saturation).

To avoid a false failure indication when the IGBT just starts to conduct (V_{CEsat} value is still too high) some decay time must be provided for the V_{Cref} . As the V_{CE} signal is internally limited at 10V, the decay time of V_{Cref} must reach this level after V_{CE} or a failure indication will occur (see Fig.6, curve 1). A t_{min} is defined as function of V_{CEstat} and τ to find out the best choice for R_{CE} and V_{CE} (see Fig.6, curve 2). The time the IGBT come to the 10V (represented by a „□“ in Fig. 6) depends on the IGBT itself and R_{gon} used.

The R_{CE} and C_{CE} values can be found from Fig. 7 by taking the V_{CEstat} and t_{min} as input values with following remarks:

- $R_{CE} > 10K\Omega$
- $C_{CE} < 2,7nF$

Attention! If this function is not used, for example during the experimental phase, the V_{CE} MONITORING must be connected with the EMITTER output to avoid possible fault indication and consequent gate signal blocking.

10. R_{gon} , R_{goff}

These two resistors are responsible for the switching speed of each IGBT. As an IGBT has input capacitance (varying during the switching time) which must be charged and discharged, both resistors will dictate what time must be taken to do this. The final value of resistance is difficult to predict, because it depends on many parameters, as follows:

- DC-link voltage
- stray inductance of the circuit
- switching frequency
- type of IGBT

C. Operating Procedure

1. One IGBT connection

To realize the correct switching and short-circuit monitoring of one IGBT some additional external components must be used (Fig.8).

The driver is delivered with four R_g resistors (43 Ω). This value can be reduced to use the driver with bigger modules or higher frequencies/lower voltages, by putting additional resistors in parallel to the existing ones.

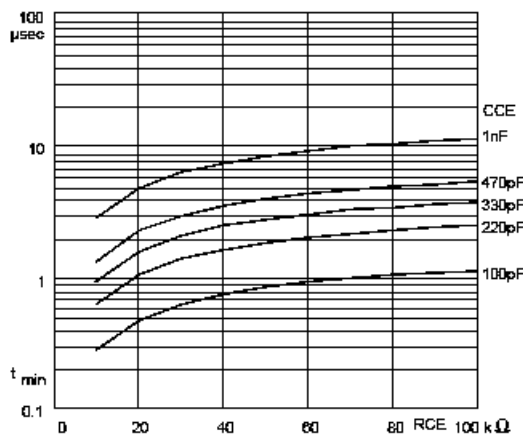


Fig.7a t_{min} as function of R_{CE} and C_{CE}

The outputs G_{on} and G_{off} were previewed to connect the driver with more than one IGBT (paralleling). In that case we need both signals ON/OFF separately to connect additional external resistors R_{gon} and R_{goff} for each IGBT. If only one IGBT is to be used, we suggest to connect both points together through J2 (see Fig. 1 and 2). This can be done by soldering the two small pads together, which saves one external connection.

Typical component values: *)

SK-IGBT-Module	R_{Gon} Ω	R_{Goff} Ω	C_{CE} pF	R_{CE} k Ω	I_{Rgoff} Ω
SKM 75GAL123D	22	22	330	18	0
SKM 100GAL(R)123D	15	15	330	18	0
SKM 150GAL(R)123D	12	12	330	18	0
SKM 200GA(L/R)123D	10	10	330	18	0
SKM 300GA(L/R)123D	8,2	8,2	330	18	0
SKM 400GA123D	6,8	6,8	330	18	0
SKM 500GA123D	5,6	5,6	330	18	0

Table 2a 1200V IGBT@ DC-link< 700V

SK-IGBT-Module	R_{Gon} Ω	R_{Goff} Ω	C_{CE} pF	R_{CE} k Ω	I_{Rgoff} Ω
SKM 200GAL173D	8,2	8,2	470	36	0
SKM 300GA173D	6,8	6,8	470	36	0
SKM 400GA173	5,6	5,6	470	36	0

Table 2b 1700V IGBT@ DC-link< 1000V

*) Only starting values, for final optimization.

The adjustment of R_{goffSC} (factory adjusted $R_{goffSC} = 22 \Omega$) should be done observing the overvoltages at the module in case of short circuit. When having a low inductive DC-link the module can be switched off faster.

The values shown should be considered as standard values for a mechanical/electrical assembly, with ac-

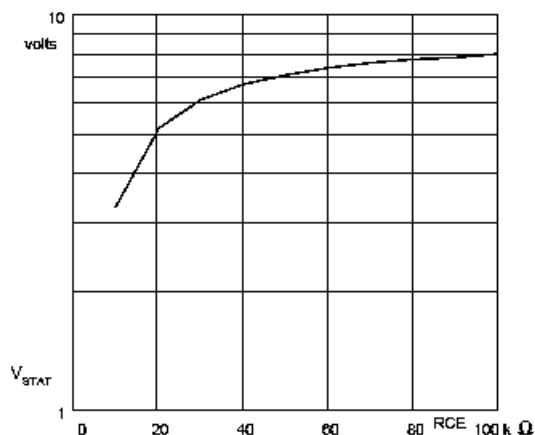


Fig. 7b V_{CEstat} as function of R_{CE}

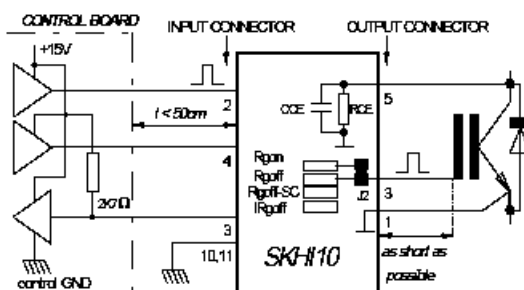


Fig. 8 Preferred standard circuit

ceptable stray inductance level, using only one IGBT per SKM110 driver. The final optimized value can be found only by measuring.

2. Paralleling IGBTs

The parallel connection is recommended only by using IGBTs with homogeneous structure (IGHT), that have a positive temperature coefficient resulting in a perfect current sharing without any external auxiliary element. After all some care must be considered to reach an optimized circuit and to obtain the total performance of the IGBT (Fig. 9). The IGBTs must have independent values of R_{gon} and R_{goff} . An auxiliary emitter resistor R_e as well as an auxiliary collector resistor R_c must also be used.

The external resistors R_{gonx} , R_{goffx} , R_{ex} and R_{cx} should be mounted on an additional circuit board near the paralleled modules, and the R_{gon}/R_{goff} on the driver should be changed to zero ohms.

The R_{ex} assumes a value of $0,5\Omega$ and its function is to compensate the wiring resistance in the auxiliary emitters what could make the emitter voltage against ground unbalanced.

The R_{cx} assumes a value of 47Ω and its function is to create an average value of V_{CEsat} in case of short circuit for V_{CE}

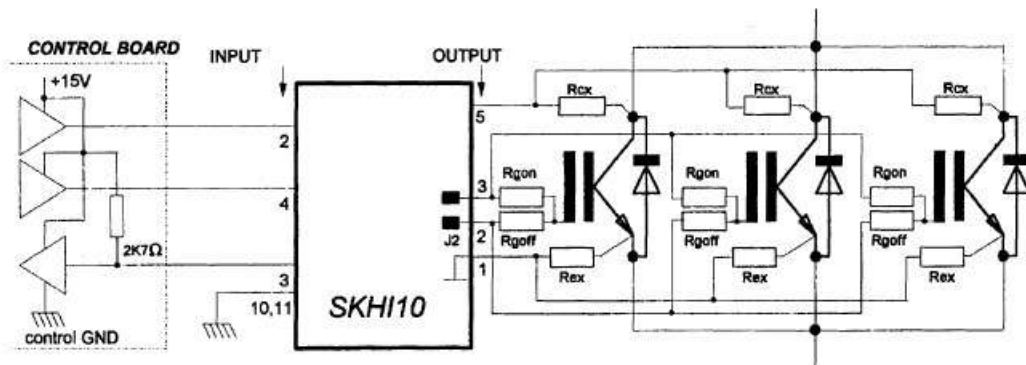


Fig.9 Preferred circuit for paralleled IGBTs

monitoring.
 The mechanical assembly of the power circuit must be symmetrical and low inductive.
 The maximum recommended gate charge is $9,6\mu\text{C}$.
 See also Fig.14.

D. Signal Waveforms

The following signal waveforms were measured under the conditions below:

- $V_S = 15\text{V}$
- $T_{\text{amb}} = 25^\circ\text{C}$
- load = SKM150GAL161D
- $R_{CE} = 18\text{k}\Omega$
- $C_{CE} = 330\text{pF}$
- $U_{DC} = 1200\text{V}$
- $I_C = 100\text{A}$

All results are typical values if not otherwise specified.

The limit frequency of SKHI10 depends on the gate charge connected in its output pins.
 If small IGBT modules are used, the frequency could theo-

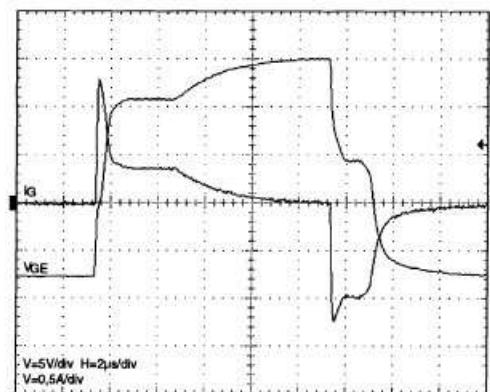


Fig.11 Output voltage (V_{GE}) and output current (I_G)

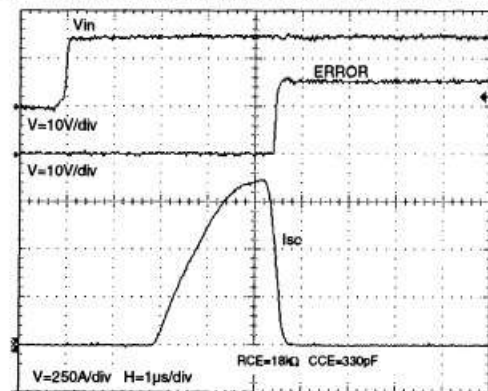


Fig.12 Short-circuit and ERROR propagation time worst-case (V_{in} with SC already present)

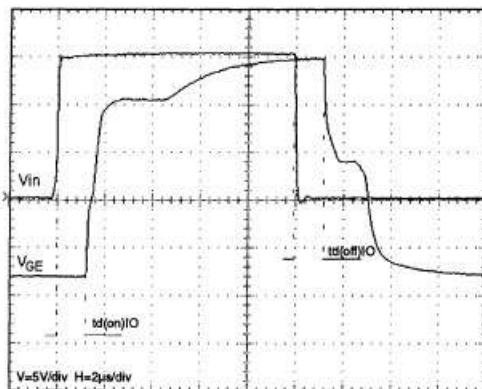


Fig.10 Input and output voltage propagation time

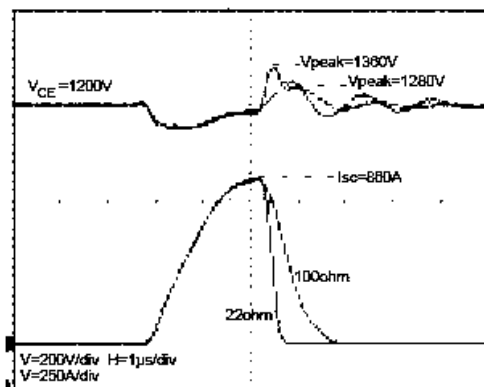


Fig.13 Effect of $R_{goff-SC}$ in short - circuit

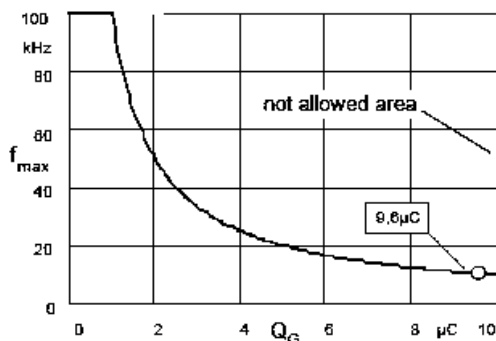


Fig.14 Maximum operating frequency x gate charge

retically reach 100kHz. For bigger modules or even paralleled modules, the maximum frequency must be determine (Fig. 14). Q_G is the total equivalent gate charge connected to the output of the driver. The maximum allowed value is limited (9,6µC), and depends on the output internal capacitance connected to the power supply (energy storage capacitance).

E. Application / Handling

1. The CMOS inputs of the driver are extremely sensitive to overvoltage. Voltages higher than ($V_s + 0,3 V$) or under $-0,3 V$ may destroy these inputs.

Therefore the following safety requirements are to be observed:

- To make sure that the control signals do not comprise overvoltages exceeding the above values.
- Protection against static discharges during handling. As long as the hybrid driver is not completely assembled the input terminals must be short circuited. Persons working with CMOS devices should wear a grounded bracelet. Any floor coverings must not be chargeable. For transportation the input terminals must be short circuited using, for example, conductive rubber. Places of work must be grounded. The same foam requirements apply to the IGBTs.

2. The connecting leads between the driver and the power module must be as short as possible, and should be twisted.
 3. Any parasitic inductance should be minimized. Overvoltages may be damped by C or RCD snubber networks between the main terminals [3] = C1 (+) and [2] = E2 (-) of the power module.

4. When first operating a newly developed circuit, low collector voltage and load current should be used in the beginning. These values should be increased gradually, observing the turn-off behavior of the free-wheeling diodes and the turn-off voltage spikes across the IGBT by means of an oscilloscope. Also the case temperature of the power module should be monitored. When the circuit works correctly, short circuit tests can be made, starting again with low collector voltage.

5. It is important to feed any ERROR back to the control circuit to switch the equipment off immediately in such events. Repeated turn-on of the IGBT into a short circuit, with a frequency of several kHz, may destroy the device.

For further details ask SEMIKRON

Nr.11224040

AN.3 Data Sheet SEMIKRON Ponte Retificadora SKD30

SKD 30



Power Bridge Rectifiers

SKD 30

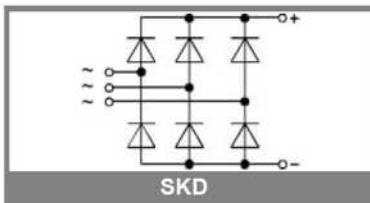
Features

- Isolated metal case with screw terminals
- Blocking voltage up to 1600 V
- High surge currents
- Easy chassis mounting
- UL recognized, file no. E 63 532

Typical Applications

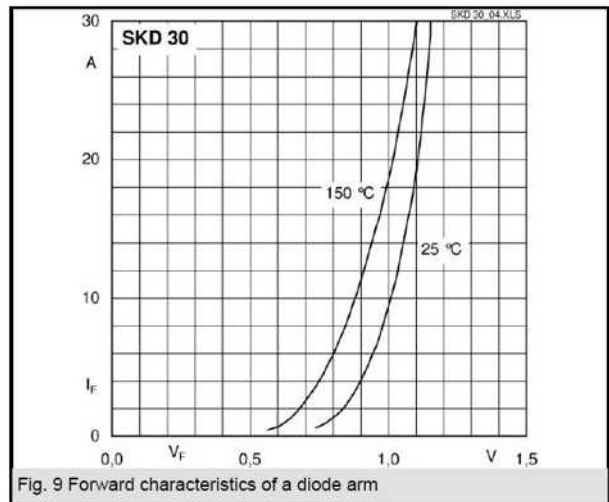
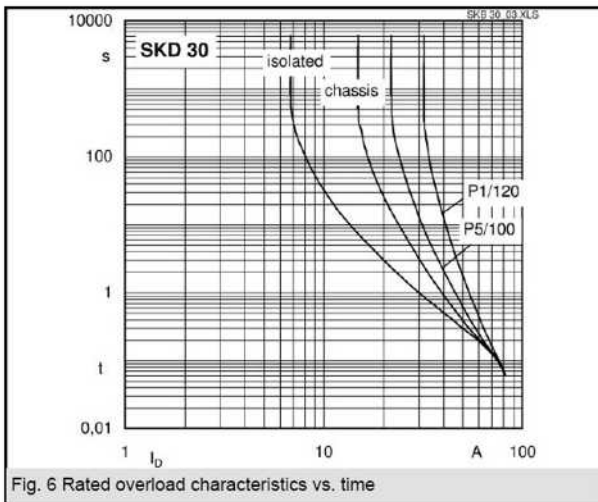
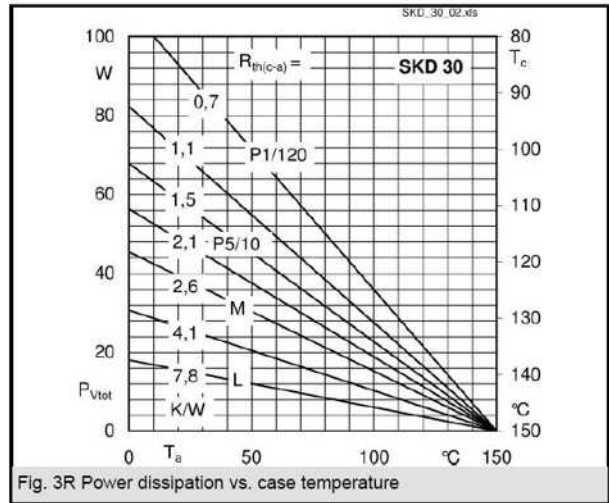
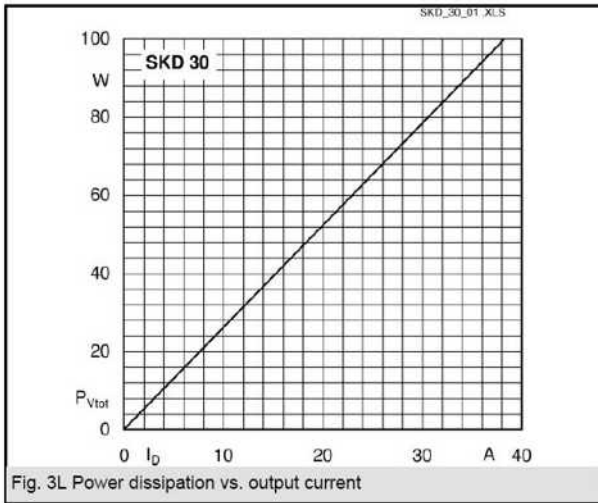
- Three phase rectifiers for power supplies
- Input rectifiers for variable frequency drives
- Rectifiers for DC motor field supplies
- Battery charger rectifiers
- Recommended snubber network:
RC: 0.1 μ F, 50 Ω ($P_R = 1$ W)

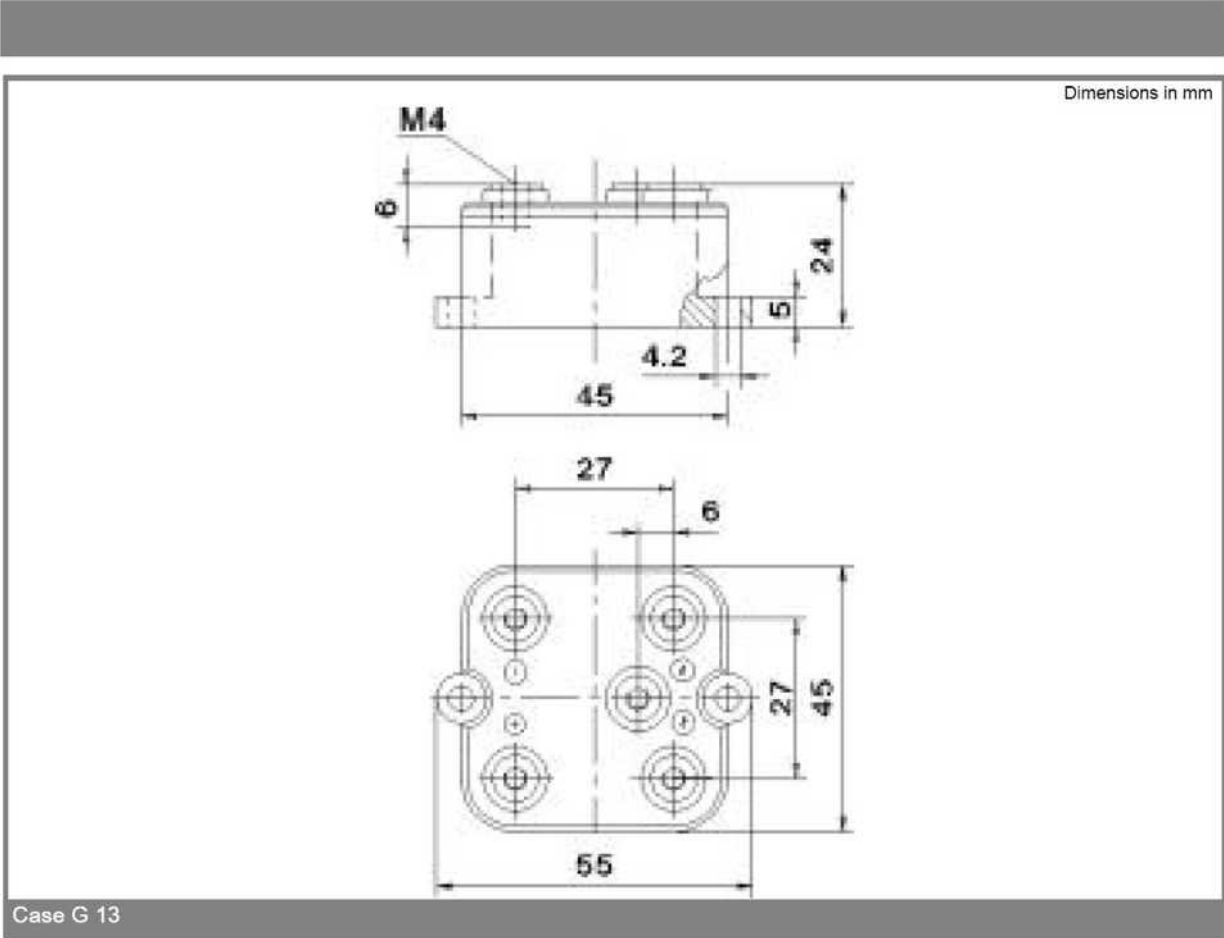
- 1) Freely suspended or mounted on an insulator
- 2) Mounted on a painted metal sheet of min. 250 x 250 x 1 mm



V_{RSM}, V_{RRM} V	V_{VRMS} V	$I_D = 30$ A ($T_c = 98$ °C) Types	C_{max} μ F	R_{min} Ω
200		SKD 30/02A1		0,15
400		SKD 30/04A1		0,3
800		SKD 30/08A1		0,5
1200		SKD 30/12A1		0,75
1400		SKD 30/14A1		0,9
1600		SKD 30/16A1		1

Symbol	Conditions	Values	Units
I_D	$T_a = 45$ °C, isolated ¹⁾	6,5	A
	$T_a = 45$ °C, chassis ²⁾	15	A
I_{DCL}	$T_a = 45$ °C, isolated ¹⁾	6,5	A
	$T_a = 45$ °C, chassis ²⁾	15	A
	$T_a =$ °C,		A
I_{FSM}	$T_{vj} = 25$ °C, 10 ms	370	A
	$T_{vj} = 150$ °C, 10 ms	320	A
$\bar{I}t$	$T_{vj} = 25$ °C, 8,3 ... 10 ms	680	A ² s
	$T_{vj} = 150$ °C, 8,3 ... 10 ms	500	A ² s
V_F	$T_{vj} = 25$ °C, $I_F = 150$ A	max. 2,2	V
$V_{(TO)}$	$T_{vj} = 150$ °C	max. 0,85	V
r_T	$T_{vj} = 150$ °C	max. 12	m Ω
I_{RD}	$T_{vj} = 25$ °C, $V_{RD} = V_{RRM}$	300	μ A
I_{RD}	$T_{vj} =$ °C, $V_{RD} = V_{RRM} \geq V$		μ A
	$T_{vj} = 150$ °C, $V_{RD} = V_{RRM}$	5	mA
t_{tr}	$T_{vj} =$ °C, $V_{RD} = V_{RRM} \geq V$		mA
	$T_{vj} = 25$ °C	25	μ s
f_G		2000	Hz
$R_{th(j-a)}$	isolated ¹⁾	8,5	K/W
	chassis ²⁾	3,3	K/W
$R_{th(j-c)}$	total	0,7	K/W
$R_{th(c-s)}$	total	0,1	K/W
T_{vj}		- 40 ... + 150	°C
T_{stg}		- 55 ... + 150	°C
V_{isol}	a. c. 50 ... 60 Hz; r.m.s.; 1 s / 1 min.	3000 / 2500	V~
M_s	to heatsink	5 \pm 15 %	Nm
M_t	to terminals	1,5 \pm 15 %	Nm
a			m/s ²
w		125	g
F_u		25	A
Case		G 13	

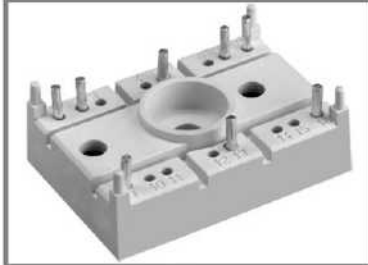




This technical information specifies semiconductor devices but promises no characteristics. No warranty or guarantee expressed or implied is made regarding delivery, performance or suitability.

AN.4 Data Sheet SEMIKRON Transistor IGBT SK30GAL

SK 30 GB 123



SEMITOP® 2

IGBT Module

SK 30 GB 123
 SK 30 GAL 123
 SK 30 GAR 123
 Preliminary Data

Features

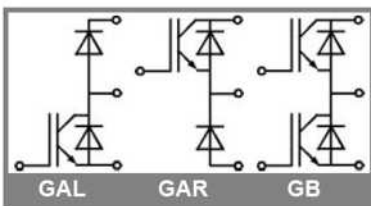
- Compact design
- One screw mounting
- Heat transfer and isolation through direct copper bonding aluminium oxide ceramic (DBC)
- High short circuit capability
- N channel, homogeneous silicon structure (NPT= Non punch-through IGBT)
- Low tail current with low temperature dependance

Typical Applications

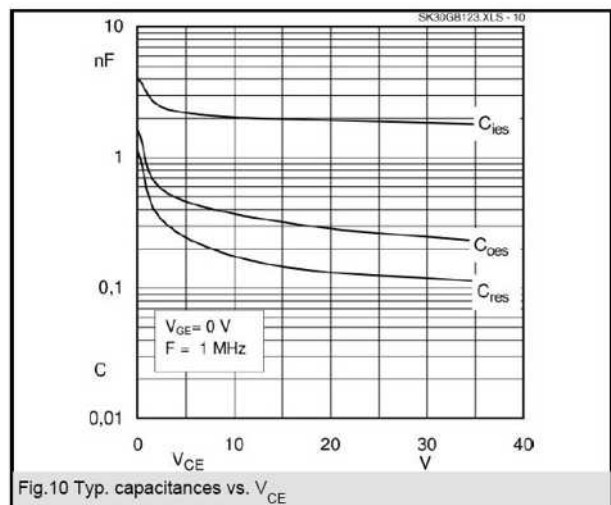
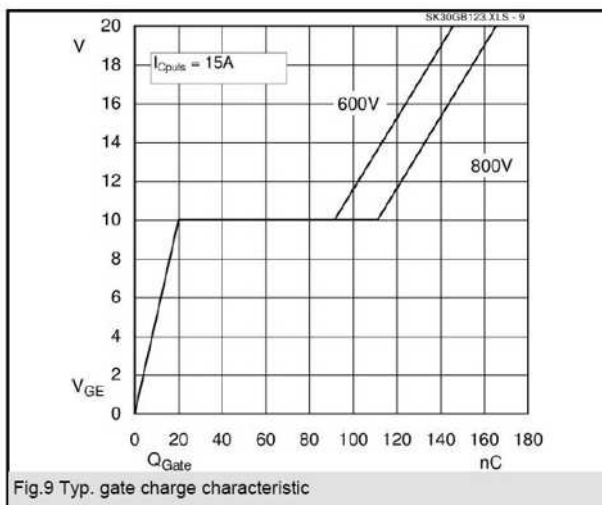
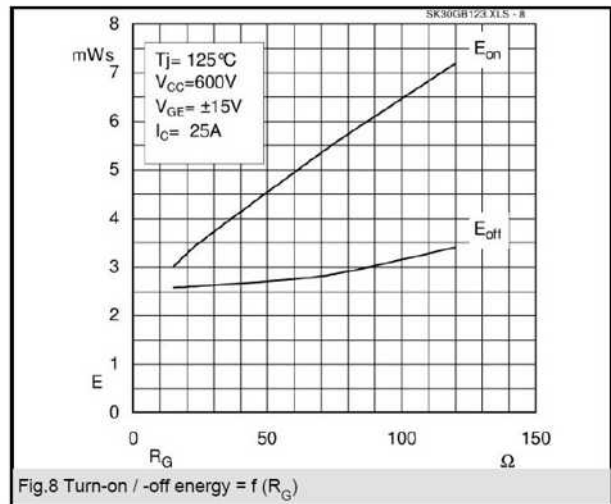
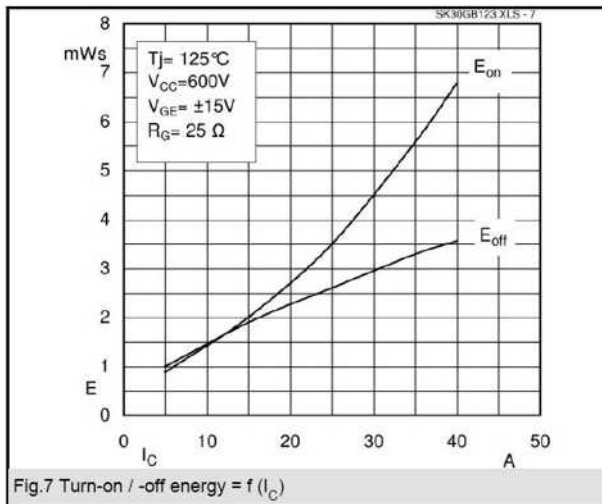
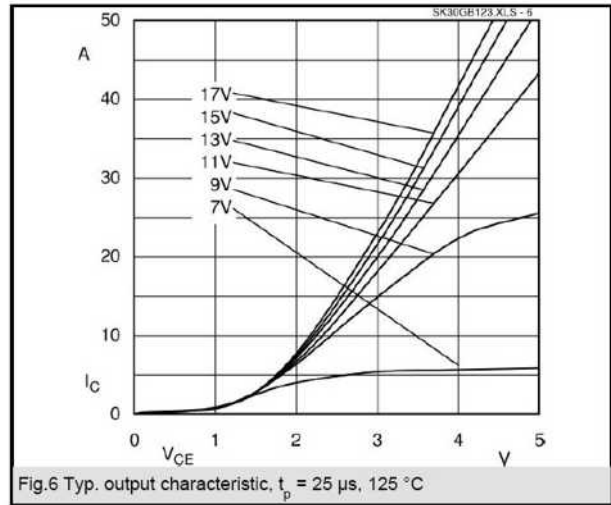
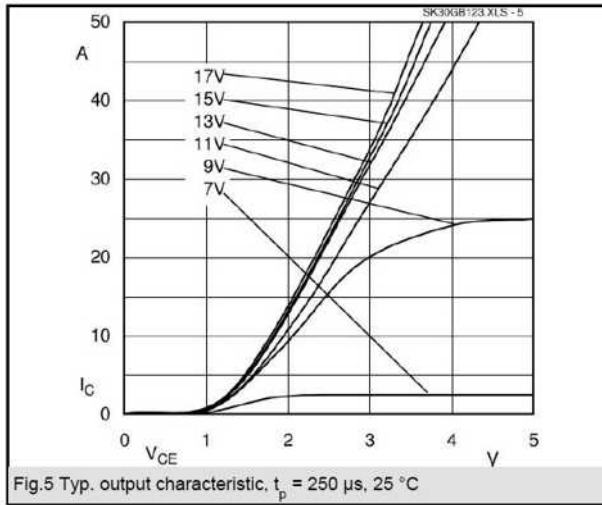
- Switching (not for linear use)
- Inverter
- Switched mode power supplies
- UPS

Absolute Maximum Ratings		$T_s = 25\text{ °C}$, unless otherwise specified	
Symbol	Conditions	Values	Units
IGBT			
V_{CES}		1200	V
V_{GES}		± 20	V
I_C	$T_s = 25\text{ (80) °C}$;	33 (22)	A
I_{CM}	$t_p < 1\text{ ms}$; $T_s = 25\text{ (80) °C}$;	66 (44)	A
T_J		- 40 ... + 150	°C
Inverse / Freewheeling CAL diode			
I_F	$T_s = 25\text{ (80) °C}$;	37 (25)	A
$I_{FM} = -I_{CM}$	$t_p < 1\text{ ms}$; $T_s = 25\text{ (80) °C}$;	74 (50)	A
T_J		- 40 ... + 150	°C
T_{sig}		- 40 ... + 125	°C
T_{sol}	Terminals, 10 s	260	°C
V_{isol}	AC 50 Hz, r.m.s. 1 min. / 1 s	2500 / 3000	V

Characteristics		$T_s = 25\text{ °C}$, unless otherwise specified			
Symbol	Conditions	min.	typ.	max.	Units
IGBT					
$V_{CE(sat)}$	$I_C = 25\text{ A}$, $T_J = 25\text{ (125) °C}$		2,5 (3,1)	3 (3,7)	V
$V_{GE(th)}$	$V_{CE} = V_{GE}$; $I_C = 0,001\text{ A}$	4,5	5,5	6,5	V
C_{ies}	$V_{CE} = 25\text{ V}$; $V_{GE} = 0\text{ V}$; 1 MHz		1,65		nF
$R_{th(j-s)}$	per IGBT per module			1	K/W K/W
under following conditions: $V_{CC} = 600\text{ V}$, $V_{GE} = \pm 15\text{ V}$					
$t_{d(on)}$	$I_C = 25\text{ A}$, $T_J = 125\text{ °C}$		40		ns
t_r	$R_{Gon} = R_{Goff} = 25\ \Omega$		45		ns
$t_{d(off)}$			300		ns
t_f			45		ns
$E_{on} + E_{off}$	Inductive load		6,1		mJ
Inverse / Freewheeling CAL diode					
$V_F = V_{EC}$	$I_F = 25\text{ A}$; $T_J = 25\text{ (125) °C}$		2 (1,8)	2,5 (2,3)	V
$V_{(TO)}$	$T_J = (125)\text{ °C}$		(1)	(1,2)	V
r_T	$T_J = (125)\text{ °C}$		(32)	(44)	mΩ
$R_{th(j-s)}$				1,2	K/W
under following conditions: $I_F = 22\text{ A}$; $V_R = 600\text{ V}$					
I_{RRM}	$di_F/dt = -500\text{ A}/\mu\text{s}$		25		A
Q_{tr}			4,5		μC
E_{off}	$V_{GE} = 0\text{ V}$; $T_J = 125\text{ °C}$		1		mJ
Mechanical data					
M1	mounting torque			2	Nm
w			19		g
Case	SEMITOP® 2		T 8		



SK 30 GB 123



SK 30 GB 123

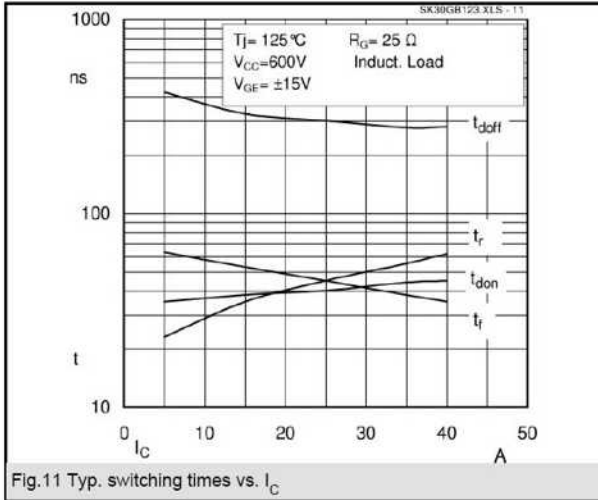


Fig.11 Typ. switching times vs. I_C

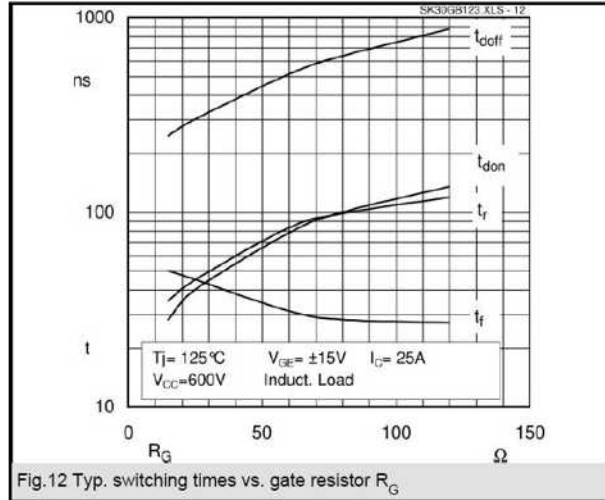


Fig.12 Typ. switching times vs. gate resistor R_G

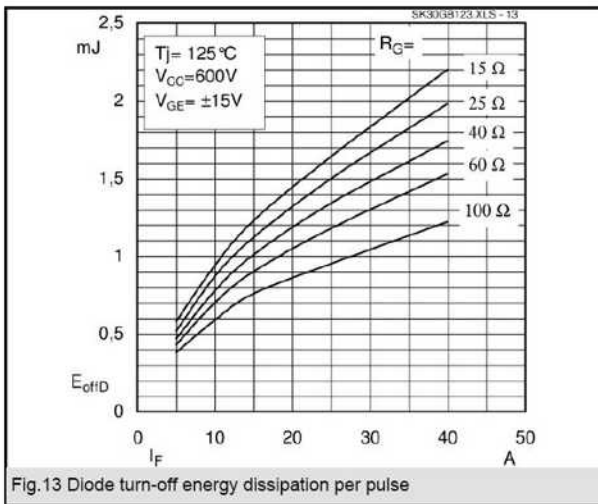
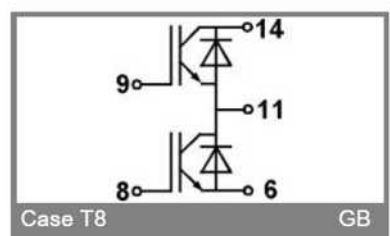
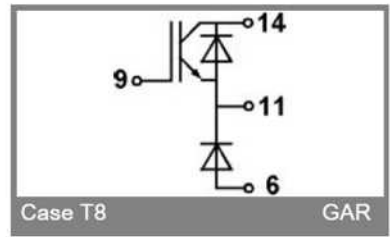
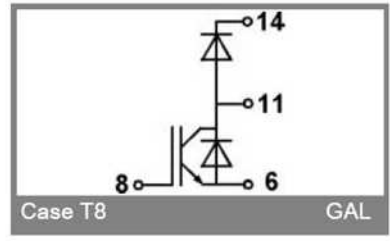
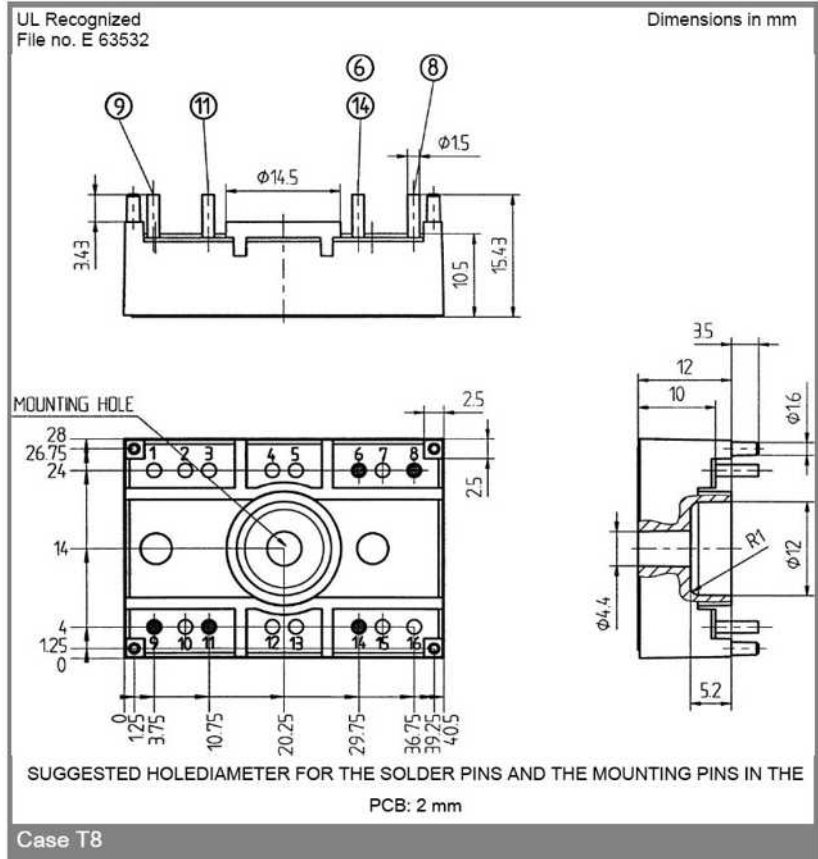


Fig.13 Diode turn-off energy dissipation per pulse

SK 30 GB 123



This is an electrostatic discharge sensitive device (ESDS), international standard IEC 60747-1, Chapter IX.

This technical information specifies semiconductor devices but promises no characteristics. No warranty or guarantee expressed or implied is made regarding delivery, performance or suitability.

AN.5 Catálogo MGSEL Indutor Boost - Núcleo de Ferrite 3mH

ESQUEMA ELÉTRICO

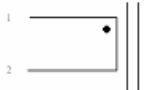


TABELA DE BOBINAMENTO E ISOLAÇÃO

INI	FIM	ESPIRAS	FIO
1	2	30	17

3 x Fita Polyester 12mm

MODO DE TESTE

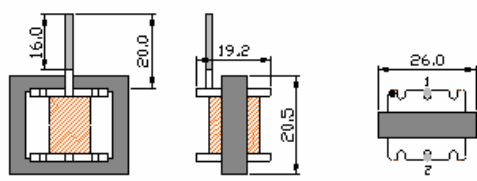
INDUTÂNCIA	MINIMO	NOMINAL	MAXIMO
1-2	2,7mH	3,0mH	3,3mH

CARRETEL: UP09 6,6 x 6,6
NÚCLEO: NEE25/10/6 Al 2800aH
VERNIZ: Elovemizar à vácuo com verniz de secagem ao ar.

CARACTERÍSTICAS ELÉTRICAS DO TRANSFORMADOR:

INDUTOR 3mH x 4A

	RIGIDEZ ELÉTRICA	RESISTÊNCIA DE ISOLAÇÃO
PRI. x SEC.	1500 V _{ac}	/ 100 M Ω
PRI. x NUC.	1500 V _{ac}	/ 100 M Ω
SEC. x NUC.	1500 V _{ac}	/ 100 M Ω



DESENHO CONFECCIONADO EM mm.

TOLERÂNCIA: +/- 0,5mm

CÓPIA CONTROLADA

MGSELETRONICA LTDA.		
código do cliente:	código MGS: 0280	rev: 00
cliente:	aprov. MGS:	rev: 00
aprov. cliente:	data: 16.04.2003	

Livros Grátis

(<http://www.livrosgratis.com.br>)

Milhares de Livros para Download:

[Baixar livros de Administração](#)

[Baixar livros de Agronomia](#)

[Baixar livros de Arquitetura](#)

[Baixar livros de Artes](#)

[Baixar livros de Astronomia](#)

[Baixar livros de Biologia Geral](#)

[Baixar livros de Ciência da Computação](#)

[Baixar livros de Ciência da Informação](#)

[Baixar livros de Ciência Política](#)

[Baixar livros de Ciências da Saúde](#)

[Baixar livros de Comunicação](#)

[Baixar livros do Conselho Nacional de Educação - CNE](#)

[Baixar livros de Defesa civil](#)

[Baixar livros de Direito](#)

[Baixar livros de Direitos humanos](#)

[Baixar livros de Economia](#)

[Baixar livros de Economia Doméstica](#)

[Baixar livros de Educação](#)

[Baixar livros de Educação - Trânsito](#)

[Baixar livros de Educação Física](#)

[Baixar livros de Engenharia Aeroespacial](#)

[Baixar livros de Farmácia](#)

[Baixar livros de Filosofia](#)

[Baixar livros de Física](#)

[Baixar livros de Geociências](#)

[Baixar livros de Geografia](#)

[Baixar livros de História](#)

[Baixar livros de Línguas](#)

[Baixar livros de Literatura](#)
[Baixar livros de Literatura de Cordel](#)
[Baixar livros de Literatura Infantil](#)
[Baixar livros de Matemática](#)
[Baixar livros de Medicina](#)
[Baixar livros de Medicina Veterinária](#)
[Baixar livros de Meio Ambiente](#)
[Baixar livros de Meteorologia](#)
[Baixar Monografias e TCC](#)
[Baixar livros Multidisciplinar](#)
[Baixar livros de Música](#)
[Baixar livros de Psicologia](#)
[Baixar livros de Química](#)
[Baixar livros de Saúde Coletiva](#)
[Baixar livros de Serviço Social](#)
[Baixar livros de Sociologia](#)
[Baixar livros de Teologia](#)
[Baixar livros de Trabalho](#)
[Baixar livros de Turismo](#)