

**IMPLEMENTAÇÃO DE UM FILTRO SINTONIZADO
TIPO LOCK-IN, UTILIZANDO PROCESSADOR
DIGITAL DE SINAIS (DSP) NA AQUISIÇÃO DE SINAIS
FOTOTÉRMICOS PARA ANÁLISE DE PERDA
FOTOQUÍMICA EM PLANTAS**

RENE ALFONSO CAPITANIO

CAMPO GRANDE, MAIO DE 2008.

Livros Grátis

<http://www.livrosgratis.com.br>

Milhares de livros grátis para download.

UNIVERSIDADE FEDERAL DO MATO GROSSO DO SUL
PROGRAMA DE PÓS-GRADUAÇÃO
EM ENGENHARIA ELÉTRICA

Implementação de um Filtro Sintonizado Tipo Lock-in,
Utilizando Processador Digital de Sinais (DSP) na Aquisição
de Sinais Fototérmicos para Análise de Perda Fotoquímica em
Plantas

Dissertação submetida à
Universidade Federal de Mato Grosso do Sul
como parte dos requisitos para a
obtenção do título de Mestre em Engenharia Elétrica.

RENE ALFONSO CAPITANIO

Campo Grande, Maio de 2008

Implementação de um Filtro Sintonizado Tipo Lock-in, Utilizando Processador Digital de Sinais (DSP) na Aquisição de Sinais Fototérmicos para Análise de Perda Fotoquímica em Plantas

Rene Alfonso Capitanio

‘Esta Dissertação foi julgada adequada para obtenção do Título de Mestre em Engenharia Elétrica, Área de Concentração em *Inteligência Artificial – Teoria e Aplicações em Sistemas de Energia*, e aprovada em sua forma final pelo Programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Campo Grande.’

João Onofre Pereira Pinto, Doutor
Orientador
Mauro Henrique de Paula, Doutor
Coorientador

Banca Examinadora:

João Onofre Pereira Pinto, Doutor
Presidente

Mauro Henrique de Paula, Doutor

Josivaldo Godoy da Silva, Doutor

Luiz Eduardo Borges da Silva, Doutor

*Dedico este trabalho a Deus pela saúde e
força, a minha família que sempre me
apoiou e me incentivou e a meus amigos.*

Obrigado.

Agradecimentos

São muitos os agradecimento que tenho a prestar. Primeiramente a Deus, pela oportunidade de estar aqui hoje na busca pelo conhecimento e por ter me cercado de amigos que nas horas felizes e nas horas difíceis nunca deixaram de me acompanhar.

Agradeço também meus pais e meu irmão, pelo apoio e dedicação em prol da minha felicidade, os quais procurei honrar em minhas atitudes e são sem dúvida minha fonte de inspiração pelo exemplo de trabalho e honestidade.

Ao meu orientador, João Onofre, que acreditou em meu trabalho, dando suporte para realizá-lo. A este tenho profundo respeito e apreço.

Ao meu co-orientador, Mauro, que mostrou acima de tudo quão pequenos somos diante da natureza, mostrando que a humildade é a janela que nos leva a enxergar mais longe.

Aos amigos de trabalhos do laboratório BATLAB, André, que muito me ajudou com seus conhecimentos sobre DSP, Márcio, pelo auxílio com seus conhecimentos de *hardware*, Luigi pelo auxílio com o MATLAB e ao Gilberto pelo apoio na aquisição de componentes e pelos churrascos em sua casa, onde se reuniam todos os amigos.

Aos amigos Cristiano pela ajuda com o LATEX, ao Josivaldo pelo contato com pessoas de outras instituições que contribuíram com conhecimentos sobre aquisição de sinais e ao amigo Faete, que por estar nos EUA ajudou na compra de componentes importados.

A amiga Ana, pela ajuda na formatação, Ruben pelas correções e a todos os outros amigos que estiveram presentes, Marcira, José Edison, Ruben, Alexandre e Raymundo.

A Danielle (in memoriam) que sempre torceu pelas minhas conquistas e que não pode estar presente para ver mais um dos meus sonhos realizados.

Um grande abraço, meus amigos. E que Deus continue iluminando a todos.

Resumo da Dissertação apresentada à UFMS como parte dos requisitos necessários para a obtenção do grau de Mestre em Engenharia Elétrica.

Implementação de Um Filtro Sintonizado Tipo Lock-in, Utilizando Processador Digital de Sinais (DSP) na Aquisição de Sinais Fototérmicos para Análise de Perda Fotoquímica em Plantas

Rene Alfonso Capitanio

Maio / 2008

Orientador: João Onofre Pereira Pinto, Ph.D.

Co-orientador: Mauro Henrique de Paula, Dr.

Área de Concentração: Inteligência Artificial

Palavras-chave: Amplificador *Lock-in* Digital, DSP, Detecção Sensível a Fase, Sensor Fototérmico, Perda Fotoquímica em Plantas, MATLAB.

Número de Páginas: 153

Este trabalho descreve o desenvolvimento de um Amplificador *Lock-in* Digital para a aplicação em detecção de sinais oriundos de sensores fototérmicos para monitoramento da perda fotoquímica em plantas. O Amplificador *Lock-in* utiliza uma das técnicas mais conhecidas e eficazes para a medição de sinais muito pequenos em corrente alternada, técnica esta denominada de Detecção Sensível a Fase (PSD). Dentre as vantagens da implementação de um Amplificador *Lock-in* Digital em um Processador Digital de Sinais (DSP), em contraparte ao seu equivalente analógico, estão o menor custo, maior adaptabilidade a ajustes e alterações via software, além das dimensões reduzidas. Este amplificador foi implementado em um kit de desenvolvimento (TMS320C6713 DSK), que realiza operações em 32 bits em ponto flutuante. O sensor fototérmico utilizado é composto por um detector transparente de Tantalato de Lítio (LiTaO_3) e a amostra a ser investigada é acoplada ao sensor por contato físico. Além de atuar como um Amplificador *Lock-in* Digital, o software encarrega-se de realizar todo o controle dos periféricos (teclado, display, laser e aerador) proporcionando total suporte na investigação. Foram feitas análises utilizando modelos implementados no Simulink/MATLAB e no DSP. O circuito de aquisição de alta impedância desenvolvido possibilitou medições do sistema físico, sendo os dados armazenados pelo Simulink e depois analisados no MATLAB e também no DSP. Os resultados apresentados mostram a equivalência do sistema desenvolvido comprado a um equipamento comercial. Algumas sugestões são propostas para outras possíveis aplicações utilizando a técnica do amplificador *Lock-in*.

Abstract of Dissertation presented to UFMS as a partial fulfillment of the requirements for the degree of Master in Electrical Engineering.

Implementation of a Sintonized Filter Lock In, Using Digital Signal Processor (DSP) for Photothermic Signals Acquisition is Photochemical Losses Analyze in Plants

Rene Alfonso Capitanio

May / 2008

Advisor: João Onofre Pereira Pinto, Ph.D.

Co-advisor: Mauro Henrique de Paula, Dr.

Area of Concentration: Artificial Intelligence

Keywords: Digital Lock-in Amplifier, Digital Signal Processing (DSP), Phase Sensitive Detection (PSD), Photothermal Sensor, photochemical loss monitoring, MATLAB.

Number of Pages:153

This work describes a Digital Lock-in Amplifier development for signal detection applications obtained from photo-thermal sensors for photochemical loss monitoring in plants. The Lock-in Amplifier uses one of the best known and effective techniques for measurement of very small signals in alternating current, and this technique is called Phase Sensitive Detection (PSD). Among the advantages of implementing a Lock-in Digital Amplifier in a Digital Signal Processor (DSP), in its equivalent analog counterparts are the lowest cost, greater adaptability to changes and adjustments via software and reduced dimensions. This amplifier was implemented using a Texas Instruments development kit, TMS320C6713 DSK, which operates in 32-bit floating point. The photo-thermal sensor is composed by a transparent detector of Lithium Tantalate (LiTaO_3), the investigated sample is coupled to the sensor by physical contact. In addition to the implementation of a Digital Lock-in Amplifier, the software is responsible to execute the entire control of peripherals drive (keyboards, display, laser and oxygenator), providing full support in the investigation. Analyses were done on the implemented models in Simulink/Matlab and DSP. The high impedance acquisition circuit developed enabled measurements on the physical system, and the data stored by Simulink and then analyzed in MATLAB and also in DSP. The results show the equivalence of the developed system purchased from commercial equipment. Some suggestions are proposals for other possible applications using the technique of lock-in amplifier.

SUMÁRIO

CAPÍTULO 1

INTRODUÇÃO1

- 1.1 OBJETIVO GERAL3
- 1.2 OBJETIVOS ESPECÍFICOS3
- 1.3 ORGANIZAÇÃO DO TRABALHO3

CAPÍTULO 2

REVISÃO DOS CONCEITOS.....5

- 2.1 CONCEITOS DE UM AMPLIFICADOR LOCK-IN.....5
 - 2.1.1 Desempenho da Técnica Utilizada pelo Amplificador Lock-in..... 6
 - 2.1.2 Equipamentos Comerciais..... 8
 - 2.1.3 Descrição de um Amplificador Lock-in Analógico 9
 - 2.1.4 Descrição de um Amplificador Lock-in Digital..... 19
 - 2.1.5 Lock-in Analógico x Lock-in Digital 26
 - 2.1.6 Detector Sensível a Fase (PSD) 28
 - 2.1.7 Gerador de Sinal de Referência (PLL)..... 34
 - 2.1.8 Fase Única ou Dupla Fase..... 35
 - 2.1.9 Exemplo de Aplicação Experimental..... 36
- 2.2 ESPECTROSCOPIA FOTOACÚSTICA.....39
 - 2.2.1 Sensor Fotoacústico 41
 - 2.2.2 Sensor Fototérmico 43
- 2.3 MONITORAMENTO DA PERDA FOTOQUÍMICA EM PLANTAS44
 - 2.3.1 O que é Perda Fotoquímica..... 45
 - 2.3.2 Processo de Medição..... 46
 - 2.3.3 Exemplo de Resultados de Medição 49

CAPÍTULO 3

DESENVOLVIMENTO DO PROJETO.....51

- 3.1 INTRODUÇÃO51
- 3.2 O HARDWARE53
 - 3.2.1 Placa de Processamento de Sinais..... 54
 - 3.2.2 Interface Homem Máquina..... 57
 - 3.2.3 Circuito de Potência para o Laser 59
- 3.3 O SOFTWARE61

| | |
|---|------------|
| 3.3.1 Rotina principal (Main)..... | 62 |
| 3.3.1.1 Configuração do PLL | 63 |
| 3.3.1.2 Configuração do Periférico <i>Timer1</i> | 65 |
| 3.3.1.3 Configuração dos Parâmetros de Monitoramento | 68 |
| 3.3.1.4 Atendimento do Teclado e Display | 69 |
| 3.3.2 Rotina de Atendimento de Interrupção..... | 72 |
| 3.3.2.1 Geração dos Sinais de Temporização | 72 |
| 3.3.2.2 Geração do Sinal de Referência para o Experimento | 73 |
| 3.3.2.3 Geração dos Sinais de Referência para o PSD | 73 |
| 3.3.2.4 Filtro Digital Passa-Faixa | 75 |
| 3.3.2.5 Filtro Digital Passa-Baixa | 78 |
| CAPÍTULO 4 | |
| ANÁLISE E COMPARAÇÃO DOS RESULTADOS DE SIMULAÇÃO | 81 |
| 4.1 INTRODUÇÃO | 81 |
| 4.2 SIMULANDO NO SIMULINK | 81 |
| 4.2.1 Circuito de Aquisição de Sinais..... | 82 |
| 4.2.2 Diagrama de Blocos no Simulink | 84 |
| 4.2.3 Resultados da Simulação..... | 86 |
| 4.3 SIMULAÇÃO DO MODELO NO MATLAB E NO DSP | 91 |
| CAPÍTULO 5 | |
| CONCLUSÕES E PROPOSTAS DE TRABALHOS FUTUROS | 101 |
| REFERÊNCIAS | 104 |
| ANEXO 1..... | 106 |
| ANEXO 2..... | 107 |
| ANEXO 3..... | 109 |
| ANEXO 4..... | 110 |
| ANEXO 5..... | 111 |
| ANEXO 6..... | 113 |
| ANEXO 7..... | 114 |
| ANEXO 8..... | 118 |

Lista de Figuras

| | |
|---|----|
| Figura 2.1- Diagrama em Blocos de um Amplificador <i>Lock-in</i> Analógico. | 10 |
| Figura 2.2- Bloco de entrada de um amplificador Lock-in. | 11 |
| Figura 2.3 - Conexão entre experimento e o <i>Lock-in</i> | 11 |
| Figura 2.4 - Bloco de filtros analógicos de entrada. | 12 |
| Figura 2.5 – Largura de banda e ponto de meia potência. | 13 |
| Figura 2.6 - Atenuação de um filtro real. | 14 |
| Figura 2.7 - Bloco do gerador de referência. | 14 |
| Figura 2.8 - Bloco de processamento analógico. | 16 |
| Figura 2.9 - Reserva dinâmica. | 18 |
| Figura 2.10 – Diagrama de Blocos de um Amplificador <i>Lock-in</i> Digital. | 20 |
| Figura 2.11 – Filtro de entrada e ganho CA. | 20 |
| Figura 2.12 – Gerador de referência no DSP Secundário. | 22 |
| Figura 2.13 – Processador principal. | 24 |
| Figura 2.14 – Processador de Saída. | 25 |
| Figura 2.15 - Sinal de entrada em fase e com a mesma frequência do sinal de referência e saída do demodulador com nível médio CC positivo. | 29 |
| Figura 2.16 - Sinal de entrada de mesma frequência mais defasado de 90° em relação ao sinal de referência e saída do demodulador com nível médio igual a zero. | 30 |
| Figura 2.17 - Multiplicação de duas ondas senoidais com frequências diferentes. | 33 |
| Figura 2.18 - Diagrama de blocos de um PLL. | 34 |
| Figura 2.19 – Componente em fase (Vx), componente em quadratura (Vy) e magnitude de saída (R). | 36 |
| Figura 2.20 - Diagrama de blocos exemplificando uma medição. | 37 |
| Figura 2.21 - Mecanismo de geração do sinal fotoacústico. (a) difusão térmica; (b) expansão térmica; (c) flexão termo-elástica; (d) evolução de gases. | 40 |
| Figura 2.22 - Câmara Fotoacústica Fechada. | 41 |
| Figura 2.23 - Câmara Fotoacústica Aberta. | 42 |
| Figura 2.24 - Câmara Fototérmica de LiTaO ₃ com ITO. | 43 |
| Figura 2.25 – Representação gráfica do ciclo de medição. | 47 |
| Figura 2.26 – Bancada experimental para medição de perda fotoquímica em plantas. | 48 |
| Figura 2.27 – a) Sinal fototérmico monitorado e b) Perda fotoquímica dos ciclos. | 50 |
| Figura 2.28 – a) Sinal fototérmico dos ciclos 6, 7 e 8 e b) Perda fotoquímica dos ciclos 6, 7 e 8. | 50 |
| Figura 3.1 Diagrama em bloco do sistema proposto. | 53 |
| Figura 3.2 - Placa de processamento de sinais (TMS320C6713 DSK) e HMI. | 54 |
| Figura 3.3 - Plataforma de Desenvolvimento TMS320C6713 DSK. | 55 |
| Figura 3.4 - Diagrama de Blocos da Plataforma de Desenvolvimento TMS320C6713 DSK. | 55 |
| Figura 3.5 – Circuito de potência para os lasers e aerador. | 60 |
| Figura 3.6 - Interface de Desenvolvimento, Code Composer Studio. | 61 |
| Figura 3.7 – Fluxograma da Estrutura do Código. | 62 |
| Figura 3.8 – Periférico PLL e geração de Clock. | 63 |
| Figura 3.9 – DSP BIOS, configurando interrupção pelo periférico Timer 1. | 65 |
| Figura 3.10 – Mapa de memória da família C67xx e DSK6713. | 70 |
| Figura 3.11- Conector J4, com barramento de dados (DC_D0 – DC_D31) e barramento de endereços (DC_A2 – DC_A21). | 71 |
| Figura 3.12- Sinais de referência para o PSD gerados no MATLAB. | 75 |

| | |
|---|----|
| Figura 3.13- Interface de projeto de filtro digital (fdatool) para filtro passa-faixa 20 Hz..... | 76 |
| Figura 3.14- a) Resposta ao Degrau, b) Resposta ao Impulso, para o filtro passa-faixa..... | 77 |
| Figura 3.15- Interface de projeto de filtro digital (fdatool) para filtro passa-baixa 0,1 Hz..... | 79 |
| Figura 3.16- a) Resposta ao Degrau, b) Resposta ao Impluso para o filtro passa-baixa com frequência de corte em 0.1Hz. | 80 |
| Figura 4.1 – Equipamentos para aquisição de sinais. | 82 |
| Figura 4.2 – Circuito de aquisição de sinais. | 83 |
| Figura 4.3 – Diagrama de Blocos no Simulink. | 84 |
| Figura 4.4 – Bloco do Amplificador Lock-in. | 85 |
| Figura 4.5 – Bloco de Controle dos Periféricos. | 86 |
| Figura 4.6 – a) Sinal real do sensor, amplificado e pré-filtrado pelo circuito de aquisição (acima) e sinal filtrado pelo Passa-Faixa (abaixo); (b) Visualização mais detalhada dos sinais em “a”..... | 87 |
| Figura 4.7 – Espectro de frequência para o sinal amplificado e pré-filtrado pelo circuito de aquisição. | 88 |
| Figura 4.8 – Espectro de frequência para o sinal após o filtro passa-faixa. | 89 |
| Figura 4.9 – Comparação da resposta em amplitude entre Lock-in / Simulink e SR530..... | 89 |
| Figura 4.10 – Comparação da resposta em Fase entre Lock-in / Simulink e SR530. | 90 |
| Figura 4.11- Simulação no MATLAB. (a) Sinal ideal e (b) PSD1 - sinal x referência fase , PSD2 - sinal x referência quadratura. | 92 |
| Figura 4.12- Simulação no MATLAB. (a) Componentes fase, quadratura e amplitude CC do sinal de entrada, (b) Diferença de fase entre o sinal de entrada e a referência. | 93 |
| Figura 4.13- Simulação no DSP para sinal simulado, visualizado no CCS. (a) PSD1 - sinal x referência fase (superior), PSD2 - sinal x referência quadratura (inferior); (b) Amplitude CC do sinal de entrada (superior), diferença de fase entre o sinal de entrada e a referência (inferior). | 94 |
| Figura 4.14- Simulação no Matlab para o sinal real. (a) Componetes em fase e em quadratura e amplitude resultante; (b) Diferença de fase. | 95 |
| Figura 4.15- Simulação no DSP para sinal real. (a) PSD1 - sinal x referência fase (superior), PSD2 - sinal x referência quadratura (inferior); (b) Amplitude CC do sinal de entrada (superior), diferença de fase entre o sinal de entrada e a referência seno (inferior). | 97 |
| Figura 4.16- Análise SNR com ruído branco. (a) Tensão média de saída x SNR, (b) Desvio Padrão da Média x SNR. | 98 |
| Figura 4.17- Análise SNR com ruído em frequências específicas. (a) Tensão média de saída x SNR, (b) Desvio Padrão da Média x SNR. | 99 |

Lista de Tabelas

| | |
|---|----|
| Tabela 1.1 - Modelos e características de alguns <i>Lock-ins</i> comerciais. | 8 |
| Tabela 3.1 – Teclas e suas funcionalidades. | 58 |
| Tabela 3.2 – Telas apresentadas no display quando o sistema esta em monitoramento. | 58 |
| Tabela 3.3. Sinais de controle para lasers e bomba de aeração. | 60 |
| Tabela 3.4 - Características dos Lasers | 61 |
| Tabela 3.5 – Configuração dos <i>clock</i> para todo sistema..... | 64 |
| Tabela 3.6 – Parâmetros de configuração do menu “timerCfg0”..... | 67 |
| Tabela 3.7 – Parâmetros de configuração do menu “ <i>Timer Device 1</i> ”..... | 67 |
| Tabela 3.8 – Parâmetros de configuração do menu “HWI INT15”..... | 68 |
| Tabela 3.9 – Telas apresentadas no display para os parâmetros de configuração..... | 69 |
| Tabela 3.10 – Configuração dos registradores antes de depois do monitoramento. | 73 |
| Tabela 3.11 – Coeficientes para o filtro passa-faixa. | 78 |
| Tabela 3.12 – Coeficientes para o filtro passa-baixa..... | 79 |

CAPÍTULO 1

INTRODUÇÃO

Nos últimos anos as técnicas fototérmicas emergiram como ferramentas valiosas para caracterização óptica e térmica de uma grande quantidade de substâncias, podendo estas serem transparentes, opacas, gaseificadas, líquidas, sólidas, pós e géis, com grandes vantagens em sensibilidade e precisão [1].

A espectroscopia não destrutiva consiste na aplicação de um feixe de luz, com intensidade modulada em certa frequência, focando-a sobre a superfície de uma amostra. A interação da radiação modulada com a amostra, na ausência de processo fotoquímico ou fluorescência, leva a processos de excitação não radiativa e ao aumento da temperatura dentro da amostra. A geração periódica de calor, devido à absorção da energia radiante pela matéria, se difunde produzindo uma distribuição de temperatura que é chamada de onda térmica [2].

Tal efeito é detectado por sensores fotoacústicos, sendo que o termo foto está relacionado à luz enquanto acústica refere-se ao som, ou seja, ondas térmicas geradas por influência de um sinal de luz modulado em uma determinada frequência.

Os tipos mais comuns e mais utilizados de sensores fotoacústicos são os microfones ópticos constituídos de um microfone de eletreto.

A técnica fotoacústica compreende também os sensores fototérmicos, podendo citar os transdutores formados por cristais transparentes de Niobato de Lítio (LiNbO_3) e Tantalato de Lítio (LiTaO_3), sendo o segundo utilizado no presente trabalho.

Porém o problema está muitas vezes concentrado em como recuperar este sinal e armazená-lo para futuras análises, já que o sinal é de amplitude muito pequena e muitas vezes acompanhado de ruído.

Diversas técnicas e equipamentos têm sido empregados para minimizar os efeitos dos ruídos, sendo que a mais difundida é a empregada pelo Amplificador *Lock-in*.

O termo *Lock-in* significa fechamento interno, ou seja, este filtro amplificador busca medir somente as componentes do sinal que estão na frequência desejada, tratando as demais

como ruído. São conhecidos também como, “Voltímetros de Frequência Seletiva” e “Analisadores de Espectro de Único Canal” [3].

A técnica empregada pelo *Lock-in* é conhecida como Detecção Sensível a Fase (PSD) ou também como Detecção Síncrona. Técnica esta que separa a componente do sinal em uma frequência e fase de referência conhecidas [4].

A capacidade de medir sinais de magnitude reduzida e, na maioria das vezes, descaracterizados por ruídos, conduziu a sua aceitação por pesquisadores em muitas disciplinas científicas, como uma unidades que podem proporcionar solução ótima à larga faixa de problemas de medição [5]. Por exemplo, o amplificador de *Lock-in* pode funcionar tanto como instrumento de recuperação de sinal CA, como medidor de fase ou ainda unidade de medição de ruído, analisador de espectro entre outras aplicações.

O desenvolvimento dos *Lock-in* digitais não é recente, de fato eles apareceram a mais de 30 anos. A literatura mostra uma divisão dos *Lock-in* em duas categorias: a primeira, o *Lock-in* digital, baseado em *hardware*, é construído com componentes eletrônicos específicos e a segunda, baseada em versões de *software*, constituídas de placas de avaliação comerciais com instrumentos conectados ou não a um Computador Pessoal (PC) [6].

A eletrônica digital foi por muitos anos utilizada dentro dos amplificadores *Lock-in*. O ambiente DSP (Processador Digital de Sinais) representa para o amplificador *Lock-in* um passo adicional em desenvolvimento e se tornou possível devido aos recentes avanços na tecnologia destes dispositivos. O amplificador *Lock-in* em DSP provê várias vantagens de desempenho em contraparte ao analógico, por exemplo, uma grande reserva dinâmica (termo utilizado para descrever o desempenho na recuperação de sinais com ruído de um amplificador *Lock-in*) sem a necessidade de adicionar mais componentes eletrônicos.

A versatilidade e flexibilidade da implementação em DSP conduzem a conclusão: implementar um Amplificador *Lock-in* Digital se trata de uma aplicação de técnicas matemáticas, como multiplicadores digitais e filtros digitais em *software*.

No que se refere à praticidade, os aparelhos comercializados hoje são principalmente empregados em aplicações laboratoriais, não podendo ser levados a campo pelas limitações tanto em sua alimentação (rede elétrica) como no seu peso e baixa robustez, além de terem um grande custo financeiro.

1.1 OBJETIVO GERAL

Desenvolver um filtro sintonizado tipo *Lock-in*, com técnicas digitais aplicadas em DSP, para aquisição de sinais provenientes de sensores fotoacústicos utilizados no monitoramento de perda fotoquímica em plantas.

1.2 OBJETIVOS ESPECÍFICOS

Este amplificador *Lock-in* foi desenvolvido utilizando uma placa de avaliação comercial (DSK320C6713 DSP) que contem o DSP TMS320C6713 da *Texas Instruments*. Este amplificador deve medir um sinal em uma frequência fixa estipulada em 20 Hz e ter incorporado seu próprio gerador de referência.

Este sinal de referência também é fornecido à fonte luminosa (*laser*) como forma de modular o sinal luminoso que é aplicado na superfície da folha da planta. Parte deste sinal luminoso é absorvido para realização de processos fotoquímicos e parte é liberado na forma de calor. O calor liberado pela folha é então transmitido ao sensor fotoacústico a ela acoplado, sendo agora transformado em um sinal elétrico, o qual é aquisitado pelo amplificador *Lock-in*. Vale ressaltar que este monitoramento é feito *invivo*, ou seja, não é necessário a retirada da folha da planta para a investigação.

Pela interface de controle o pesquisador pode configurar todos os parâmetros de medição, controlando o tempo de monitoramento e também o ciclo de acionamento dos *laser's*. Esta interface é composta de um *display* LCD (*Liquid Cristal Display*) e um teclado. Os ajustes são feitos pelo teclado e visualizados no *display*, assim como também o sinal medido, o tempo total de monitoramento, o tempo monitorado, entre outros.

1.3 ORGANIZAÇÃO DO TRABALHO

O trabalho esta dividido em 5 capítulos.

No Capítulo 1 é feita a introdução relatando a relevância do projeto, os objetivos gerais e específicos da pesquisa.

No Capítulo 2 é feita a revisão dos conceitos que englobam um amplificador *Lock-in*, mostrando as características dos primeiros *Lock-in's* (praticamente todo analógico e com poucas funções digitais), e depois uma revisão dos *Lock-in's* digitais, estes já utilizando DSP. Também é feita uma introdução a técnica da espectroscopia fotoacústica, relatando os sensores fotoacústicos e fototérmicos. Encerrando o capítulo, é discutido o processo de monitoramento da perda fotoquímica, e como exemplo, é mostrado um sinal monitorado.

O Capítulo 3 compreende o desenvolvimento do *Lock-in* digital, sendo este tópico separado em *hardware* e *software*. Na parte referente ao *hardware* esta está dividida em: circuito de aquisição de sinais, *interface* (*display* e teclado) de ajuste dos parâmetros de monitoramento com visualização de variáveis do sistema e placa de avaliação com o DSP6713. O software está dividido em duas rotinas, a rotina principal (*main*) onde é feito todos os ajustes dos periféricos internos do DSP e da aplicação de monitoramento, e a rotina secundária, a qual é responsável pelo processo matemático e aplicação de filtros digitais.

No Capítulo 4 estão as análises dos resultados de simulação, onde são feitas duas aplicações para validação do sistema. A primeira aplicação mostra a implementação do um amplificador *Lock-in* digital no *Simulink*/MATLAB, onde foi aquisitado um sinal em tempo real e avaliado seu desempenho com um amplificador lock-in comercial. A segunda aplicação mostra um sistema baseado em linguagem C, também desenvolvido no MATLAB, onde o sinal aquisitado da primeira aplicação foi armazenado e analisado pelo *software* e também uma aplicação em DSP, onde foi desenvolvido um sistema completo para aquisição e tratamento de sinais. Por fim é avaliado o comportamento de cada aplicação e comparado os resultados.

No Capítulo 5 são feitos os comentários finais, trazendo os avanços conseguidos e sugestões para trabalhos futuros.

CAPÍTULO 2

REVISÃO DOS CONCEITOS

Neste capítulo é realizada uma revisão dos principais conceitos que envolvem a técnica utilizada pelo amplificador Lock-in. Serão descritos os principais componentes deste equipamento, assim como a função de cada um no sistema. Estes conceitos servirão de base para o projeto do Lock-in Digital via DSP.

Serão abordados aspectos da técnica da espectroscopia fotoacústica, a qual será utilizada em análise de perda fotoquímica em plantas destacando o sensor fototérmico de LiTaO_3 .

2.1 CONCEITOS DE UM AMPLIFICADOR LOCK-IN

Amplificadores *Lock-in* são usados para detectar e medir sinais CA da ordem de nanoamperes ou nanovolts[7]. Medidas precisas podem ser feitas mesmo quando um pequeno sinal vem acompanhado por ruído centenas de vezes maiores.

Os amplificadores *Lock-in* usam uma técnica conhecida como Detecção Sensível a Fase [8] para separar a componente do sinal em uma fase e frequência específica. Essencialmente, um amplificador *Lock-in* é um filtro com uma largura de banda estreita, que sintonizado na frequência do sinal a ser medido, elimina a maior parte do ruído.

A Detecção Sensível a Fase (PSD) também é referenciada [9] por outras nomenclaturas, tais como Detecção Coerente e Demodulação Coerente.

O amplificador *Lock-in* requer uma frequência de referência. Tipicamente o experimento é excitado com uma frequência fixa (oriunda de um oscilador ou gerador de função) e o *Lock-in* detecta a resposta para o experimento na referida frequência [10].

A aplicabilidade deste equipamento mostra sua importância para qualquer laboratório. A seguir será apresentada uma revisão dos principais conceitos e da técnica empregada pelo amplificador *Lock-in*, tendo como referência, equipamentos comerciais.

2.1.1 Desempenho da Técnica Utilizada pelo Amplificador *Lock-in*

Por meio de um estudo quantitativo, relatado em [5], vê-se a potencialidade da técnica PSD, comparada a técnicas tradicionais de aquisição de sinais.

Em todo amplificador, por melhor que seja, deve-se observar o ruído de entrada, que é especificado em nV / \sqrt{Hz} (nV / \sqrt{Hz} - unidade de amplitude de ruído ou densidade de ruído de entrada). Em um amplificador de baixíssimo ruído esta cifra pode ser de $5 nV / \sqrt{Hz}$.

Suponha que se deseja amplificar um sinal de 10nV em uma frequência de 10 kHz, dando um ganho a este de 1000 vezes. Deve-se, primeiramente, fixar a largura de banda em 100 kHz, uma década (variação de frequência de 10^n vezes, sendo n o número de décadas) da frequência do sinal a amplificar.

As equações (2.1) e (2.2) mostram a amplitude do sinal e do ruído depois do ganho [5].

$$Amp_{saída} = S_{entrada} \cdot G_{ganho} \quad (2.1)$$

$$R_{saída} = (R_{densidade} \cdot \sqrt{BW}) \cdot G_{ganho} \quad (2.2)$$

Sendo:

$Amp_{saída}$: Amplitude do sinal de saída (V);

$S_{entrada}$: Sinal de entrada (V);

G_{ganho} : Ganho do amplificador;

$R_{saída}$: Amplitude do ruído de saída (V);

$R_{densidade}$: Densidade de ruído do amplificador (nV/ \sqrt{Hz});

BW : Largura de banda do sinal medido (Hz).

Portanto, para o sinal aplicado tem-se:

$$Amp_{saída} = 10 \cdot 10^{-9} \cdot 1000 = 10 \text{ } \mu V$$

$$R_{saída} = (5 \cdot 10^{-9}) \cdot \sqrt{100 \cdot 10^3} \cdot 1000 = 1,58 \text{ } mV$$

O ruído é 158 vezes maior que o sinal.

O parâmetro “Q” esta diretamente relacionado a largura de banda conforme equação (2.3) [11].

$$BW = \frac{F}{Q} \quad (2.3)$$

Sendo:

F : frequência de sinal (Hz);

Q : fator de qualidade (adimensional).

Colocando um filtro passa banda com um Q de 100 e cuja frequência central de 10 kHz.

$$BW = \frac{10 \cdot 10^3}{100} = 100 \text{ Hz}$$

Logo na saída do amplificador obteremos:

$$R_{saída} = (5 \cdot 10^{-9}) \cdot \sqrt{100} \cdot 1000 = 50 \text{ } \mu V$$

Todavia o ruído é ainda 5 vezes maior que o sinal.

A solução é utilizar um amplificador que possua um PSD, que possa detectar um sinal de 10 kHz com uma largura de banda muito pequena como 0,01Hz ou menor.

E neste caso a saída será:

$$R_{saída} = (5 \cdot 10^{-9}) \cdot \sqrt{0,01} \cdot 1000 = 0,5 \text{ } \mu V$$

Agora o ruído é 20 vezes menor que o sinal.

Pode-se observar que a largura de banda proporcionada pela técnica PSD obtém um Q de 10^6 , capacidade esta superior a dos filtros eletrônicos passivos, justificando assim o potencial da pesquisa.

2.1.2 Equipamentos Comerciais



Existe atualmente no mercado uma infinidade de fabricantes que oferecem tanto equipamentos com tecnologia analógica como digital, porém nenhum é de tecnologia nacional, o que torna difícil sua aquisição devido aos custos elevados, além de despesas com importação.




Dois tipos de equipamentos são abordados, os que utilizam tecnologia analógica e os que fazem uso da tecnologia digital com o uso de Processadores Digitais de Sinais - DSP.

Alguns destes fabricantes, que por estarem a muito tempo no mercado, possuem tanto equipamentos analógicos como digitais.

A Tabela 1.1 mostra alguns equipamentos e suas características. Tais equipamentos pertencem a dois grandes fabricantes, a *Perkin Elmer Instruments®* e a *Stanford Research Systems®*.

Tabela 1.1 - Modelos e características de alguns *Lock-ins* comerciais.

| Marca / Modelo | Características | Preço | Observações |
|---|--|-----------|---|
| <p>SRS Modelo SR830</p>  | <ul style="list-style-type: none"> · frequência variando de 1 mHz a 102.4 kHz · 256 kHz taxa de amostragem · 100 dB de reserva dinâmica (5 ppm/C estabilizado) · ganho, fase, e <i>offset</i> automático. · 0.01 graus de resolução de fase · constante de tempo de 10us a 30 ks · interfaces de comunicação GPIB e RS-232 | ~ \$4.600 | Amplificador Lock-in em DSP. Potência de 40W 100/120/220/240 VAC, 50/60 |
| <p>SRS Modelo SR850</p>  | <ul style="list-style-type: none"> · frequência variando de 1 mHz to 102.4 kHz · CRT <i>display</i>, possibilitando a análise dos dados · armazena 64.000 pontos · gravação de gráficos e <i>display</i> numérico · suavização, ajuste de curvas, e estatísticas. · 0.001 graus de resolução de fase · reserva dinâmica >100 dB · interfaces de comunicação GPIB e RS-232 | ~ \$8.500 | Amplificador Lock-in em DSP. Potência de 60W 100/120/220/240 VAC, 50/60 |

| | | | |
|--|---|-----------|---|
| <p>SRS Modelo SR844</p>  | <ul style="list-style-type: none"> · frequência variando de 25 kHz a 200 MHz · reserva dinâmica 80 dB (5 ppm estabilizado) · ganho, fase, e <i>offset</i> automático. · referência interna ou externa · constante de tempo de 100us a 30ks · interfaces de comunicação GPIB e RS-232 | ~ \$9.000 | Amplificador Lock-in em DSP. Para aplicações em altas frequências. |
| <p>Perkin Elmer/EG&G Modelo 7265</p>  | <ul style="list-style-type: none"> · frequência variando de 0.001 Hz a 250 kHz · entrada em modo de corrente ou tensão · constante de tempo de 10us a 100ks · oscilador interno de cristal de quartzo estabilizado · modo de dupla referência | ~\$5.000 | Amplificador Lock-in em DSP. |
| <p>Perkin Elmer/EG&G Modelo 7280</p>  | <ul style="list-style-type: none"> · frequência variando de 0.5 Hz a 2 MHz · Entrada em modo de corrente ou tensão · ADC principal com frequência de amostragem de 7.5 MHz · constante de tempo de 1us to 100ks · oscilador interno de cristal de quartzo estabilizado · medição de harmônica a 32F · modo de dupla referência | ~\$10.000 | Amplificador Lock-in em DSP. Potência 200 VA max 100/120/220/240 VAC, 50/60Hz |

2.1.3 Descrição de um Amplificador *Lock-in* Analógico

Durante muitos anos todos os amplificadores *Lock-in* foram instrumentos analógicos [12]. Com o desenvolvimento da tecnologia, a eletrônica digital foi introduzida utilizando microprocessadores, embora sendo estes utilizados somente como suporte para algumas funções. Mais tarde, os filtros de saída foram implementados, usando técnicas digitais, mas o PSD continuou a utilizar circuitos analógicos.

Amplificadores *Lock-in* que usam um canal de processamento analógico são conhecidos como instrumentos analógicos, mesmo incluindo filtros de saída digitais [12]. O termo “amplificador *Lock-in* digital” usualmente se refere às unidades que utilizam um demodulador em *software*.

A Figura 2.1 mostra um diagrama de blocos funcional de um típico amplificador *Lock-in* analógico.

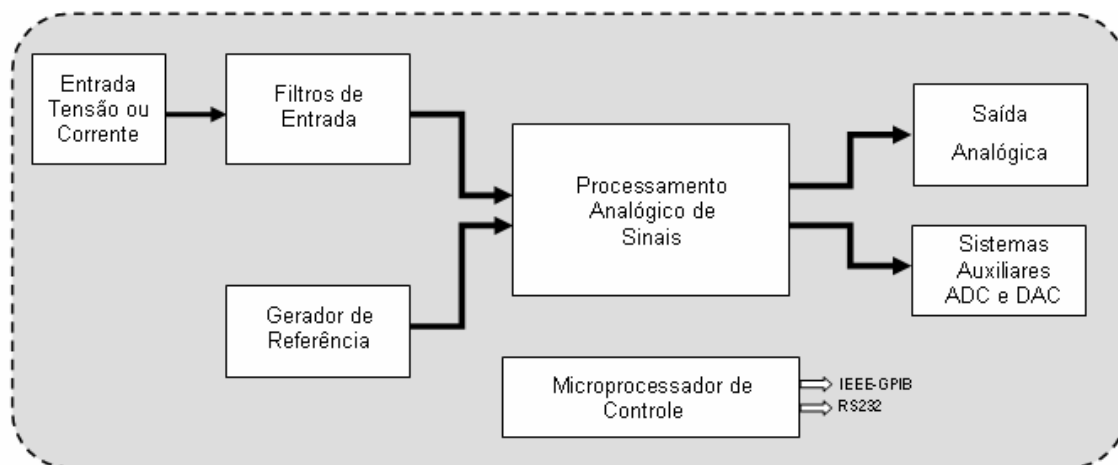


Figura 2.1- Diagrama em Blocos de um Amplificador *Lock-in* Analógico.

Como forma de facilitar a análise dos componentes que fazem parte deste equipamento, as partes que o compõem foram divididas em blocos e explicadas separadamente procurando vinculá-las à medida em que for necessário.

Entrada do Sinal

O canal de entrada pode ser operado de três modos: entrada de tensão em modo simples, modo de tensão diferencial e em modo de corrente. Este canal oferece uma alta impedância de entrada de modo a não afetar o nível de tensão do sinal. Normalmente estes amplificadores diferenciais são de entrada FET (Transistor de Efeito de Campo) ou Bipolar.

A Figura 2.2 mostra o bloco de entrada de um amplificador *Lock-in* e na sua saída o sinal amplificado.

No modo simples (Figura 2.3a), o sinal CA vindo do sensor entra no terminal “A” (positivo do amplificador) e o sinal de terra no terminal “B” (negativo do amplificador). É o modo mais utilizado, onde é amplificada a diferença entre o condutor central e o condutor externo do mesmo cabo. O condutor externo ao invés de ser forçado ao potencial de terra é

conectado a um resistor de 100 a 1000 Ω e depois aterrado, evitando assim a circulação de corrente entre potenciais de terra diferentes.

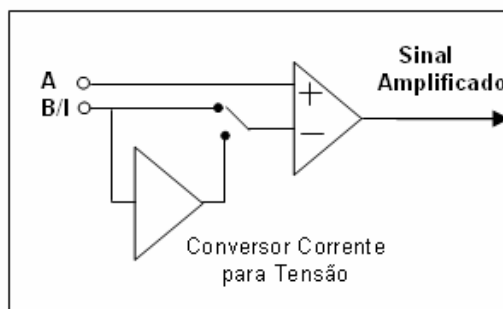


Figura 2.2- Bloco de entrada de um amplificador Lock-in.

Para o modo diferencial Figura 2.3b, é feita a amplificação da diferença entre os dois conectores. Se os dois cabos tiverem as mesmas características, os efeitos do ruído serão os mesmos para os dois cabos e, conseqüentemente, a Capacidade de Rejeição em Modo Comum (CMRR) do amplificador diferencial elimina este sinal indesejável.

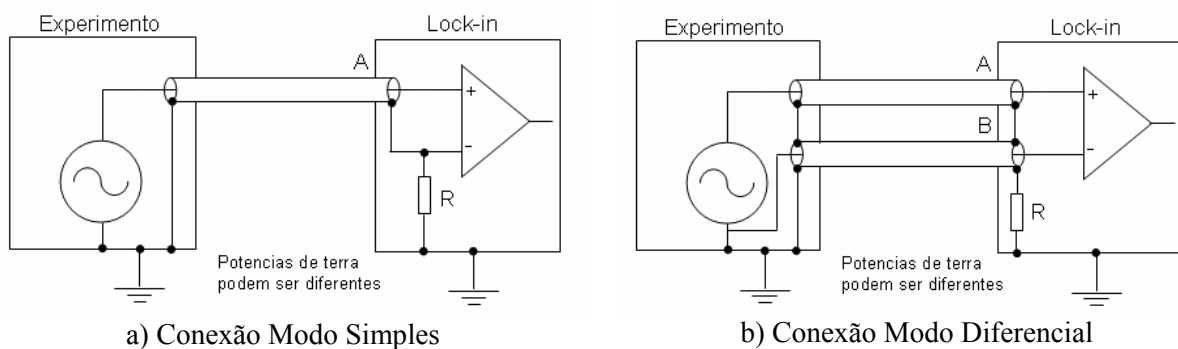


Figura 2.3 - Conexão entre experimento e o *Lock-in*.

Para o modo de corrente, o sinal entra no canal “B” passa por um circuito de conversão corrente/tensão, que geralmente utiliza uma relação de 10^6 V/A ou 10^8 V/A, antes de ser amplificado.

Filtros de Entrada

Estes filtros podem ser selecionados ou não, dependendo da aplicação e do nível de interferência de ruído existente.

O primeiro filtro é um rejeita-faixa sintonizado em 50 ou 60 Hz e para as suas respectivas harmônicas principais 100 Hz e 120 Hz, o qual rejeita frequências entre uma frequência inferior e uma frequência superior a frequência central, sendo utilizados quando o sinal a ser atenuado é bem definido [11]. Estas frequências são configuradas de fábrica de acordo com o país em que estão sendo utilizados.

A Figura 2.4 mostra o bloco de filtros analógicos de entrada, composto pelo sinal de entrada, o filtro rejeita – faixa de linha e pelo filtro principal.

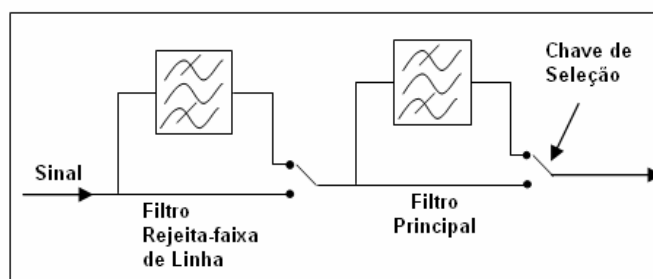


Figura 2.4 - Bloco de filtros analógicos de entrada.

O fator Q é igual a 1, pois um fator mais alto não daria uma atenuação satisfatória para a faixa de possíveis frequências de entrada, tendo a desvantagem de atenuar significativamente o sinal e introduzir uma defasagem.

Um Q alto significa alta seletividade e conseqüentemente uma menor BW (Figura 2.5), sendo esta determinada pelo ponto onde o ganho é 70,7% do ganho máximo (ponto de meia potência), também denominado ponto de atenuação de 3 dB.

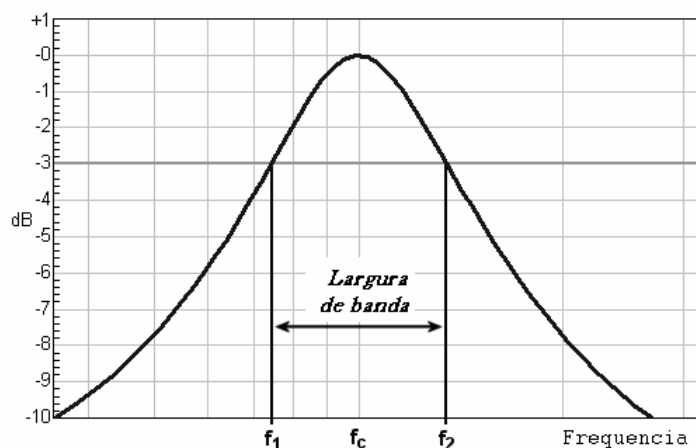


Figura 2.5 – Largura de banda e ponto de meia potência.

Outro parâmetro importante dentro da topologia de filtros é a sua atenuação a qual é medida em dB/oitava ou dB/década. O termo dB é muito utilizado como meio de comparação de valores de potência, tensão ou corrente elétrica (Anexo 1).

Quanto ao conceito de décadas e oitavas [11], uma frequência variou de uma década quando esta teve um aumento ou redução de 10 vezes, enquanto que a variação de uma oitava para mais ou para menos corresponde 2 vezes (Anexo 1).

O segundo filtro é o principal, o qual é ajustado para trabalhar dentro da frequência em que está medindo, podendo este operar em três modos: passa-baixa, passa-faixa e rejeita-faixa.

Quando ajustado como passa-faixa, tem uma atenuação de 12 dB/oitava acima e abaixo da frequência de referência. No modo passa-baixa, as frequências superiores a de referência serão atenuadas em 24 dB/oitava. Este modo é muito utilizado em aplicações onde a frequência de referência é muito baixa, pois a maior parte das interferências está nesta faixa. O modo rejeita-faixa é utilizado em aplicações menos exigentes e quando o sinal de entrada é um sinal de onda quadrada, este filtro eliminará o ruído branco existente.

Um filtro real atenua gradualmente as frequências fora da faixa passante e o gráfico resultante tem uma inclinação medida em dB/oitava ou dB/década. A taxa de atenuação (Figura 2.6) é proporcional à sua ordem, assim, os filtros de 1ª ordem terão uma taxa de 6 dB/oitava, os de 2ª ordem 12 dB/oitava e os de 3ª ordem 18 dB/oitava. De uma forma geral a inclinação dos gráficos será de “6.n” dB/oitava, onde n é a ordem do filtro.

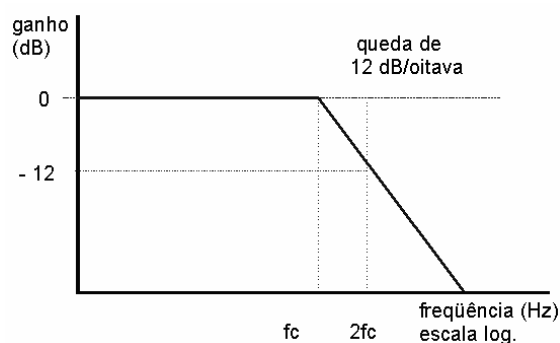


Figura 2.6 - Atenuação de um filtro real.

O filtro não atenua todas as frequências fora da faixa desejada; existe uma região em particular fora da banda desejada em que as frequências são atenuadas, mas não rejeitadas. Este é conhecido como o *roll-off* do filtro e é geralmente expresso em dB de atenuação por oitava de frequência.

Gerador de Referência

O sinal de referência pode ser fornecido externamente ou internamente, sendo neste último gerado a partir do oscilador interno, o qual gera um sinal em fase (e em quadratura quando o *Lock-in* for fase dupla), tendo esta limitação em sua frequência de operação que geralmente não cobre toda a faixa que pode ser medida pelo aparelho e também sua amplitude que varia de 0 V a 2 Vrms.

A Figura 2.7 mostra o bloco do gerador de referência composto pelas entradas de referência, *trigger* de referência, oscilador interno, deslocador de fase e referência em fase e quadratura.

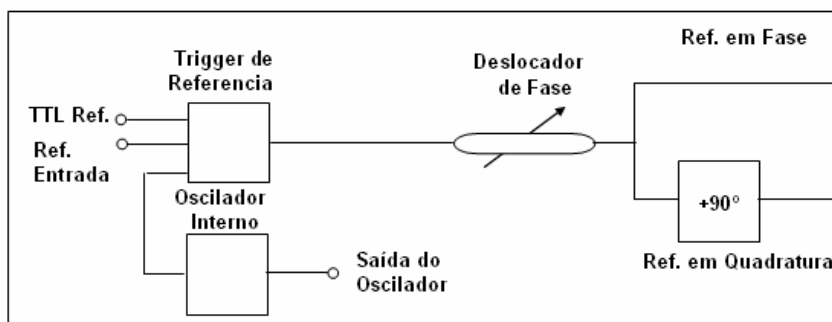


Figura 2.7 - Bloco do gerador de referência.

Este sinal de referência é quem controla o PSD, sendo formado pelos seguintes blocos: oscilador interno, gerador de *trigger* de referência, deslocador de fase e deslocador de fase de 90° . O canal de entrada deste bloco pode operar no modo F (na frequência de referência) e $2F$ (detecção de frequência duas vezes superior a de referência)

O gerador de *trigger* de referência produz um sinal de referência internamente, a partir de um sinal externo, sendo que este pode ser quadrado, triangular ou mesmo senoidal, sendo exigido apenas que estes sinais tenham duas passagens por zero durante um ciclo e amplitude suficiente para excitar o canal.

A saída do circuito de *trigger* passa pelo circuito deslocador de fase, que garante uma diferença de fase nula entre o sinal gerado e o sinal de referência. É muito útil em equipamentos de fase única, onde a fase é ajustada para se ter um sinal nulo de saída e depois se acrescenta 90° ou 270° para maximizar a saída. Estas características serão melhores abordadas nos tópicos seguintes.

No defasador de 90° , disponível somente nos instrumentos de dupla fase, esta seção defasa a fase de saída do defasador em 90° para fornecer uma referência para o demodulador em quadratura.

Multiplicador PSD

Alguns equipamentos são de “fase única” (Figura 2.8, sem a parte tracejada), ou seja, possuem um único PSD. Outros são de “fase dupla” (Figura 2.8, incluindo a área tracejada), com dois PSD’s, sendo que o princípio é o mesmo para ambos os detectores. A diferença entre “fase única” e “fase dupla”, será abordada posteriormente.

Os sinais vindos do gerador de referência e de entrada são multiplicados pelo PSD. O sinal “A” vindo do sensor, passando pelos estágios de amplificação e filtragem e o sinal “B” que é o sinal de referência que guia o PSD.

Quando um sinal de onda quadrada não passa pelo filtro principal, a multiplicação dos elementos consiste simplesmente em comutar as chaves que são controladas pela frequência de referência.

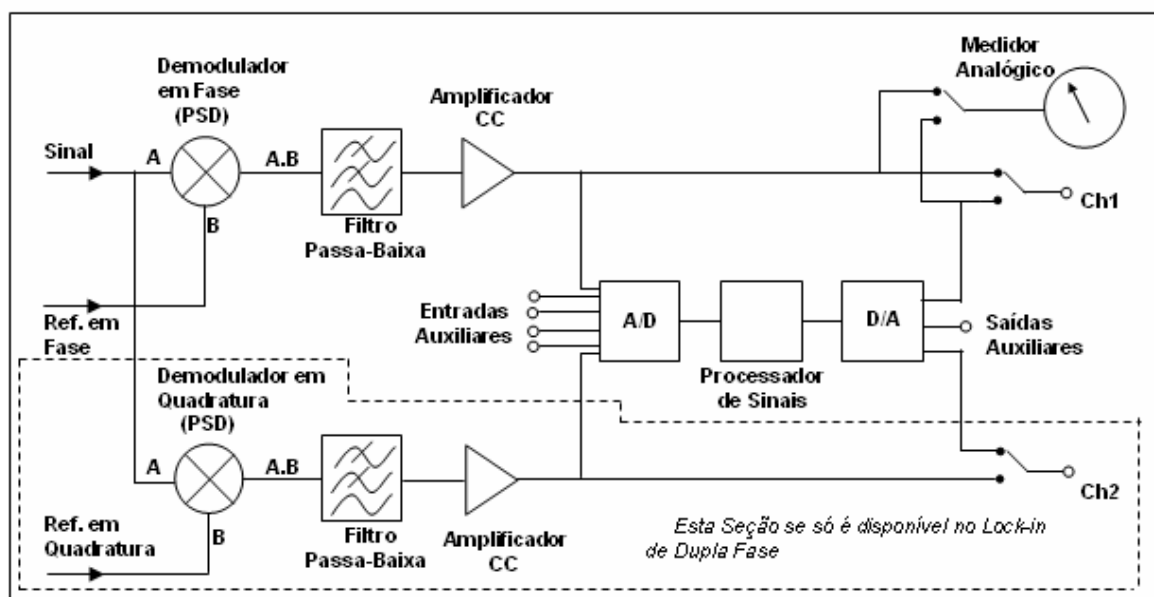


Figura 2.8 - Bloco de processamento analógico.

A análise de Fourier [12] desta operação mostra que este tipo de demodulador resulta em uma saída equilibrada para sinal de entrada na frequência de referência ou em diferentes harmônicas, com um ganho que é reversamente proporcional ao número de harmônicas.

A presença de harmônicas estranhas nas respostas no demodulador de onda quadrada é revertida comutando o demodulador no modo denominado *Walsh*, que consiste em implementar o demodulador usando ajustes de chaves, que pode ser considerado como realizar a multiplicação do sinal de entrada por um sinal com aproximação gradual de uma onda senoidal de referência. Isso resulta em uma resposta na frequência fundamental do sinal de referência e na sua sétima e oitava harmônicas, e nenhuma nas terceira e quinta harmônicas.

Se o filtro principal for utilizado, tem-se uma excelente rejeição nas harmônicas de sétima ordem e inferiores e conseqüentemente junto com o demodulador consegue-se promover uma resposta limitada na frequência de referência, sendo desta maneira a configuração mais utilizada [5].

Filtro Passa – Baixa

Com o resultado da multiplicação, a saída, passa pelo filtro passa - baixa de saída, cuja função consiste em reduzir o nível de espúrios do sinal, que podem ser de natureza aleatória ou determinística sendo referenciados como ruídos de saída.

Estes filtros de saída normalmente tem a mesma resposta que filtros implementados com componentes discretos (filtro RC), podendo ser implementados em primeira ou segunda ordem com função passa - baixa (6 dB/oitava ou 12 dB/oitava respectivamente) pelo uso de uma combinação de técnicas analógicas ou digitais e são normalmente especificados principalmente pela constante de tempo que é inversamente proporcional a atenuação do filtro [5].

Amplificadores de Entrada e Saída

O instrumento é globalmente afetado em toda a sua faixa de sensibilidade pelos ganhos de ambos os amplificadores de entrada e de saída. A entrada dos amplificadores tem acoplamento CA, enquanto que a saída dos amplificadores tem acoplamento CC e conseqüentemente estão sujeitos a variações com o tempo além de um incremento do ganho com a temperatura. Para melhor distribuir o ganho e não degradar o sinal são implementados alguns controles que distribuem o ganho entre os amplificadores de entrada e saída dando uma melhor resposta.

Um termo importante e bastante discutido nos amplificadores *Lock-in* é a reserva dinâmica [13]. Sua definição tradicional é a razão entre o máximo sinal desejado que o sistema admite e o mínimo sinal desejado detectável, expresso em dB. Por exemplo (Figura 2.9), se o fundo de escala é 1 μ V com reserva dinâmica de 60 dB, então um ruído médio de 1 mV pode ser tolerado sem sobrecarga ao equipamento.

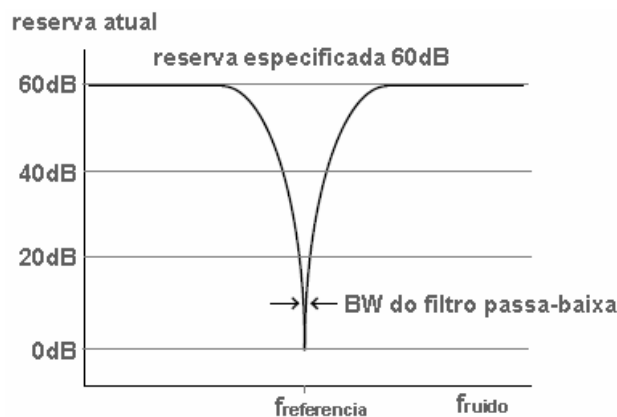


Figura 2.9 - Reserva dinâmica.

Por causa das limitações do PSD analógico [13], os amplificadores *Lock-in* necessitam usar técnicas diferentes para melhorar a reserva dinâmica, sendo a mais comum o uso de pré-filtros analógicos. O filtro é projetado para localizar a frequência de referência automaticamente e atenuar previamente as interferências, resultando em um aumento de até 20 dB na reserva dinâmica. Porém, isto pode introduzir erros de fase e deve ser usados somente quando necessário.

Processador Digital

A saída do PSD pode ser levada diretamente para o conector de saída ou ser processada internamente pelo processador digital. O processador digitaliza os sinais de saída do PSD, podendo executar mais filtrações, e, no caso dos *Lock-in* de dupla fase, calcular o valor de amplitude e fase. Uma vez processadas, as saídas analógicas podem ser geradas usando um Conversor Analógico Digital (ADC) e adquiridas externamente nos conectores BNC, ou via interface computacional, ou ainda, mostradas em um *display*.

Microprocessador de Controle

Podem incorporar ainda um microprocessador de controle, que implementa várias funções, como ajustes dos filtros passa - baixa de saída e estágios do processamento. Eles têm como principal função a interface de comunicação com o computador, podendo ser através de

GPIB (IEEE-488) ou RS232, em que os sinais para ajustes das configurações do *Lock-in* podem ser enviados serialmente e recebem os sinais medidos, podendo estes serem gravados para análises.

Conversor ADC e DAC

Outros recursos também são fornecidos, chamados de entradas e saídas auxiliares. São fornecidos um Conversor Analógico/Digital (ADC) e um Conversor Digital/Analógico (DAC) para aplicações gerais. Oferecem a vantagem de estarem implementados, além da possibilidade de serem controlados via computador. Podem ser utilizados em aquisições de dados de outros sensores para complementar a pesquisa como sensores de temperatura, luminosidade, entre outros, facilitando assim o trabalho de pesquisadores, evitando inclusive que outros equipamentos para estas finalidades sejam adquiridos.

2.1.4 Descrição de um Amplificador *Lock-in* Digital

Estes amplificadores *Lock-in* são normalmente descritos como “digitais” ou instrumentos em DSP, que utilizam Processador Digital de Sinais [12]. Isso porque o PSD é implementado em circuito digital. Porém na etapa de aquisição do sinal, os amplificadores *Lock-in* digitais ainda precisam ser implementados com tecnologia analógica, ou seja, um equipamento “completamente digital” não existe.

A Figura 2.10 mostra um diagrama de blocos funcional de um típico amplificador *Lock-in* Digital.

O circuito de entrada do sinal é o mesmo apresentado para o modelo analógico (Figura 2.2).

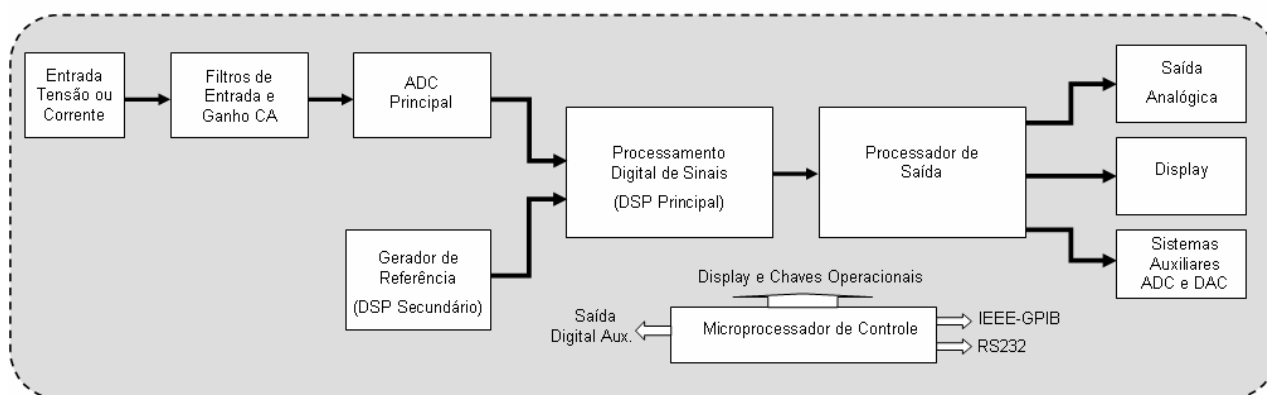


Figura 2.10 – Diagrama de Blocos de um Amplificador *Lock-in* Digital.

Filtros de Entrada e Ganho CA

A Figura 2.11 mostra basicamente o filtro de entrada composto pelo filtro de rejeição da frequência de linha, do filtro *anti-aliasing* e o ganho CA.

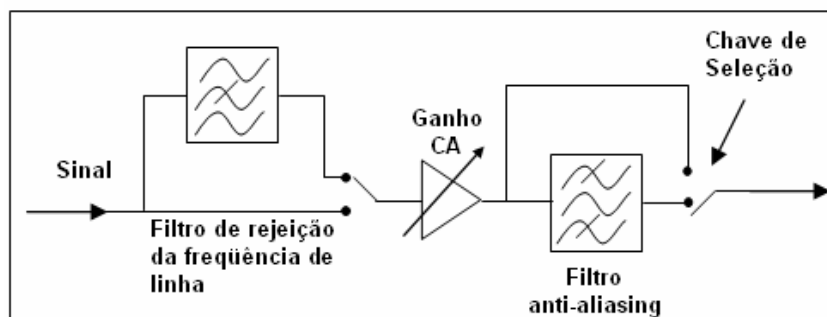


Figura 2.11 – Filtro de entrada e ganho CA.

O sinal vindo do amplificador de entrada passa pelo filtro de linha e o próximo estágio é o ganho CA. Uma série de filtros analógicos e amplificadores têm seu ganho definido pelo bloco de função “Ganho CA”. Para cada ajuste do ganho CA existe um correspondente nível de tensão em que o instrumento estará em sobrecarga, ou seja, cada ajuste do ganho indica para o sistema uma faixa de tensão de operação do ADC.

Nos amplificadores *Lock-in* digitais um melhor desempenho do demodulador PSD é obtido pela presença de um forte sinal fornecido ao ADC principal. Portanto em princípio, o

ajuste do ganho CA é o maior possível desde que não sobrecarregue o ADC. Um ajuste de ganho CA também é dado ao demodulador para que mantenha ajustada a escala de sensibilidade.

Mudanças no ganho CA afetam potencialmente outras especificações como, largura de banda e precisão, mas mudanças no ganho digital não trazem efeitos.

O ganho CA interfere na reserva dinâmica. Se o ganho é baixo e a escala de sensibilidade for alta, o sinal verdadeiro irá somente ocupar alguns bits da faixa dinâmica do ADC, deixando uma margem maior para o sinal de interferência evitando a sobrecarga do equipamento. Logo, a constante de tempo de saída deverá ser ajustada para resultar em uma melhor precisão. Inversamente, aumentando o ganho CA, permitem-se constantes de tempo menores, o que resulta em uma reserva dinâmica menor, correndo-se o risco de sobrecarga do equipamento.

Seguindo a etapa do ganho CA, o sinal passa por um filtro *anti-aliasing*, o qual remove as frequências indesejadas, que causariam uma falsa saída no ADC devido à natureza da amostragem, restringindo a largura de banda do sinal que chega ao ADC.

Conversor ADC Principal

É denominado principal, pois é ele quem faz o elo entre o sistema analógico e o digital, convertendo o sinal analógico de entrada para digital em uma determinada frequência de amostragem. A saída do conversor é uma série de valores digitais representando a amplitude do sinal de entrada, alimentando o processador digital de sinais principal. Satisfazendo o teorema de amostragem de Nyquist, onde a taxa de amostragem tem que ser pelo menos duas vezes a frequência do sinal medido, dentro da frequência superior e inferior a frequência central determinadas pela BW do filtro *anti-aliasing*.

Gerador de Referência

A Figura 2.12 mostra o gerador de referência no DSP Secundário compreendido por *trigger* de referência, tabela *look up*, multiplicador de frequência, deslocador de fase e sintetizador digital direto.

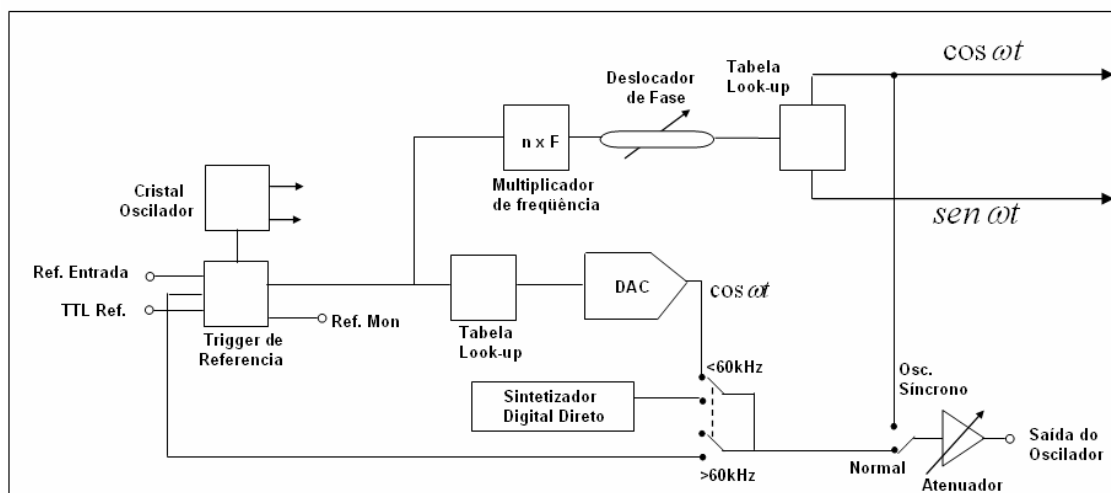


Figura 2.12 – Gerador de referência no DSP Secundário.

Este amplificador *Lock-in* digital possui dois DSP's, tendo estas funcionalidades distintas, sendo denominados de “DSP Principal” e “DSP Secundário”.

Semelhante ao *Lock-in* analógico, um sinal de referência também deve ser fornecido ao demodulador no DSP Principal, sendo este um fluxo de valores digitais em fase com a frequência de referência e com a mesma amostragem do ADC Principal.

O DSP Secundário é o responsável por gerar o sinal de referência que será enviado ao DSP Principal. Podendo operar de dois modos: no modo de referência externa e no modo de referência interna, semelhante ao *Lock-in* analógico.

No modo de referência externa, este DSP opera como um PLL (*Phase-Locked Loop*), sendo usado para medir o período (ou frequência) de um sinal de entrada gerando o valor da variação de fase. As características do PLL são descritas posteriormente.

Quando operando no modo interno, gera um sinal de referência em fase, representando a requerida frequência de referência, dirigida ao DSP Principal. Os valores senoidais na forma de tabelas de *look-up* (valores digitais pré-armazenados em memória) são fornecidos aos DAC e resultam em um sinal analógico, que após filtragem, serão a saída do “oscilador interno” e serão fornecidos ao experimento. A grande vantagem desta técnica é que o travamento é instantâneo, pois não se necessita do PLL e virtualmente não existe ruído de fase quando este é usado.

Este método tem suas limitações, pois não é possível para todas as frequências de referência. No limite da faixa do *trigger*, a entrada para o *trigger* de referência é fornecida por uma ligação interna, vindo da saída de um Sintetizador Digital Direto (DDS), operando agora o canal de referência no modo de referência externa.

Um DDS é um circuito que permite gerar digitalmente um sinal analógico com um controle preciso de frequência, fase e amplitude.

O canal de referência do DSP também pode ser multiplicado por um fator “n”, multiplicando a frequência de referência para realizar medições em frequências harmônicas da referência. A única restrição é a de que o produto “n x F” não pode exceder a frequência máxima de referência do *Lock-in*.

No DSP secundário está implementado um defasador, adicionando ou subtraindo um ângulo de fase para ajustar a referência que será enviada ao demodulador do DSP principal. Geram-se os sinais em “Fase” e em “Quadratura” a partir de um sinal de referência, utilizando para isso uma tabela de *look-up* na qual são armazenados valores pré-calculados correspondentes aos sinais cosseno (em fase com a referência) e seno (defasado de 90° em relação à referência).

O defasador também incorpora a possibilidade de adicionar passos de 90°, sendo muito útil para ajustar a fase através de um sinal de saída nulo no canal X, e em seguida adiciona-se 90° ou 270° para maximizar a saída do canal X. A saída Ref Mon, fornece um sinal TTL na frequência de referência que serve para verificar se o gerador de referência está operando corretamente.

Processador Principal

A Figura 2.13 mostra o processador principal compreendido de demoduladores em fase e em quadratura, filtros passa-baixa de primeiro estágio e segundo estágio e a saída com componentes de fase X e quadratura Y.

O DSP Principal implementa os multiplicadores digitais PSD em fase e em quadratura e o primeiro e segundo estágio de saída dos filtros passa-baixa para cada um dos canais X e Y.

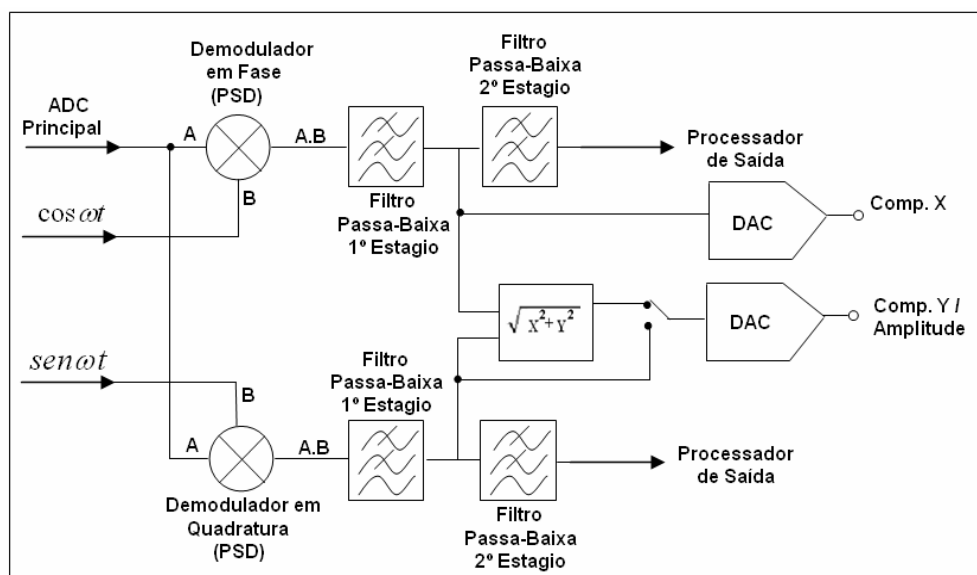


Figura 2.13 – Processador principal.

Os sinais em fase e em quadratura, vindos do DSP Secundário, são fornecidos respectivamente aos demoduladores em fase e em quadratura do DSP Principal, onde são multiplicados pelo sinal de entrada vindo do conversor ADC Principal, gerando a componente de fase X e a componente quadratura Y.

A saída do processo de multiplicação é um fluxo digital que será amostrado nos canais X e Y, na frequência de amostragem.

Estes alimentam o primeiro estágio de filtros passa - baixa, os quais fornecem um sinal para o segundo estágio de filtros passa-baixa e também para o DAC que geram as saídas analógicas correspondentes às componentes X e Y.

O segundo estágio de filtragem do sinal é implementado usando filtros passa-baixa FIR (*Finite Impulse Response*) oferecendo 6, 12, 18 e 24 dB/oitava de *roll-off* (atenuação) com o aumento da frequência. Estes filtros oferecem uma vantagem substancial no tempo de resposta quando comparados aos filtros analógicos e filtros IIR (*Digital Infinite Impulse Response*).

Filtros de 6 dB /oitava não são satisfatórios para a maioria das aplicações porque eles não apresentam uma boa rejeição em sinais de interferência não aleatórios, que podem causar problemas de *aliasing* nos resultados do processo de amostragem do conversor ADC principal. No entanto, filtro de 6 dB/oitava encontram uso quando o *Lock-in* é incorporado em uma malha de controle retro-alimentado e em algumas situações em que a forma da resposta com o

tempo é crítica. Normalmente é escolhido 12 dB/oitava, a menos que por algum motivo o mesmo não possa ser realizado.

Processador de Saída

A Figura 2.14 mostra o processador de saída, com suas entradas de *trigger* e DAC Auxiliar, o filtro passa - baixa de segundo estágio e suas saídas analógicas.

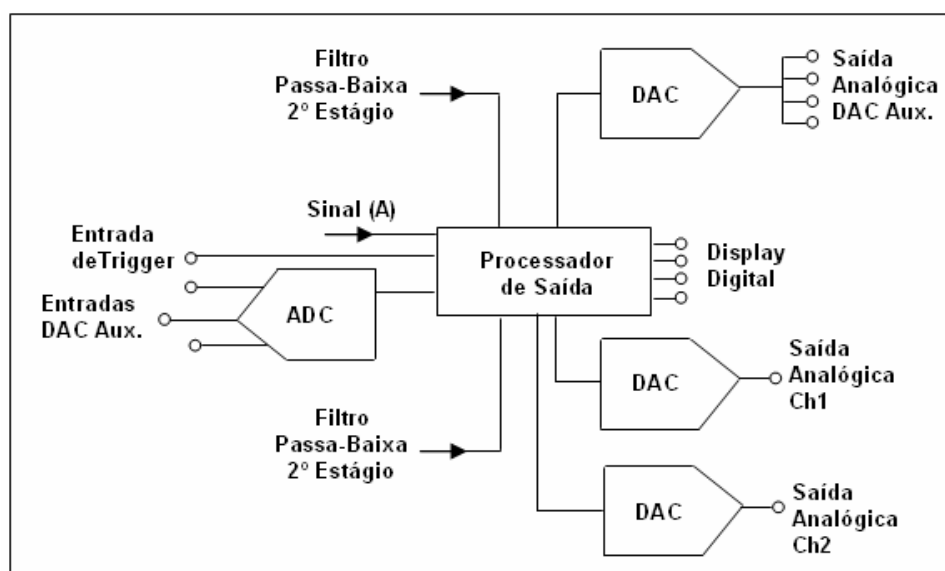


Figura 2.14 – Processador de Saída.

As saídas do segundo estágio também são fornecidas ao processador de saída que realiza mais filtragens, além de mostrar os valores de amplitude e fase em uma interface visual (*Display*).

Se o sinal de entrada for senoidal com amplitude constante, $V_s(t)$, então filtrando a saída do demodulador (PSD), adquire-se os níveis de tensão V_x e V_y . O vetor amplitude do sinal de saída e o ângulo de fase do sinal de entrada em relação ao sinal de referência podem ser determinados pelas seguintes equações [3].

$$V_{saída} = \sqrt{V_x^2 + V_y^2} \quad (V) \quad (2.16)$$

$$\theta_{fase} = \arctan\left(\frac{V_y}{V_x}\right) \quad (rad) \quad (2.17)$$

A medição do ruído é outra das facilidades incorporadas pelo processador. O instrumento mede o ruído dentro da largura de banda medida, mostrando o valor em V / \sqrt{Hz} (quando medindo tensão) ou A / \sqrt{Hz} (quando medindo corrente).

Quaisquer saídas digitais, componente “X” e componente “Y”, podem ser apresentadas analogicamente através dos conectores externos. As saídas analógicas são geradas por dois DAC’s.

Ele também permite que o instrumento possa ser operado através de uma interface padrão com um computador via ligação GPIB (IEEE - 488) ou RS232.

As entradas e saídas auxiliares, tem o mesmo propósito das citadas anteriormente para o *Lock-in* analógico.

2.1.5 *Lock-in* Analógico x *Lock-in* Digital

A arquitetura digital é a que faz possível um elevado desempenho, pois se observa que muitos dos componentes problemáticos como pré-filtros ruidosos, multiplicadores não lineares, filtros analógicos não exatos e variações de *offset* em amplificadores CC são eliminados junto aos inconvenientes que os ocasionavam.

Equivalente os instrumentos que utilizam DSP têm melhor desempenho em relação ao seu analógico, e são na maioria das vezes os preferidos pelos pesquisadores. Abaixo são relacionadas algumas das principais vantagens [11]:

- Saída mais estável. Diferente dos analógicos, não existe acoplamento CC nos estágios de saída dos amplificadores e, portanto as saídas são menos propensas a *drift* (sensibilidade à temperatura).

- Melhor oscilador interno. O oscilador interno é um cristal estabilizado e é muito mais estável em relação ao tempo e a variações de temperatura. No modo de referência interna este oferece um tempo de travamento muito pequeno ou até nulo, ideal para aplicações em medição e rastreamento de frequência.
- Perfeita ortogonalidade entre os demoduladores X e Y. Isso melhora a precisão das medições com fraca componente em fase e na presença de forte componente em quadratura.
- Melhor relação de preço/desempenho devido a ser mais compacto e ter menores custos com testes de calibração, uma vez que boa parte do processamento é todo digital.

Porém, existem ainda algumas aplicações para as quais os instrumentos analógicos oferecem ainda vantagens distintas, vejamos três importantes exemplos:

- Em experiências com “dupla demodulação”, onde um sinal de alta frequência denominado de portadora é modulado em outra frequência inferior, os amplificadores analógicos são preferidos por terem uma resposta mais rápida se comparado ao *Lock-in* baseado em DSP. Neste ultimo o sinal de saída é amostrado em uma taxa fixa, que é em torno de 100 kHz, de modo que há menos amostras por ciclo, condição esta imposta pela taxa de conversão do ADC.
- Instrumentos analógicos fornecem sinal de saída e filtragem de saída reais. Estes recursos são requeridos para estabilidade em *loops* incondicionais onde o amplificador *Lock-in* é usado como um detector sensível à fase em um *loop* de realimentação.
- Operação em alta frequência. Unidades em DSP se restringem a operar em frequências de 2 MHz ou menores, sendo que as unidades analógicas podem operar em vários megahertz.

2.1.6 Detector Sensível a Fase (PSD)

O PSD é extensamente utilizado na instrumentação física para fornecer informação precisa sobre o sinal requerido, “imerso” em ruído que pode ser de caráter aleatório ou determinístico [14].

Conhecido também como demodulador ou misturador é citado [5] como o “coração” do amplificador *Lock-in*, técnica esta também conhecida como [15,16]: detecção síncrona, detecção coerente, autocorrelação, misturador de sinal e deslocamento em frequência.

A técnica utilizada pelo PSD consiste de multiplicar um sinal de entrada por um sinal de referência, podendo ser implementado de três maneiras [5]: Multiplicador Analógico, Multiplicador Chaveado Digitalmente ou Multiplicador Digital.

Na multiplicação analógica o PSD compreende um circuito eletrônico, que multiplica o sinal aplicado com uma onda senoidal de mesma frequência que a aplicada no sinal de referência. Embora a técnica a princípio seja muito simples, na prática é difícil fabricar um multiplicador analógico que seja capaz de operar linearmente na presença de grandes ruídos ou outros sinais de interferência. A operação não linear resulta em pobre rejeição de ruído e assim limita a capacidade de recuperação de sinal.

O multiplicador chaveado digitalmente consiste de uma chave analógica de polaridade reversa controlada pela frequência de referência aplicada. A grande vantagem desta abordagem é que é muito mais fácil de fazer tal demodulador operar linearmente sobre uma faixa muito larga de sinais de entrada. Entretanto, o multiplicador de chaveamento não somente detecta sinais na frequência de referência aplicada, mas também suas harmônicas ímpares.

O uso de um filtro sintonizado ou filtro passa banda no canal do sinal antes do multiplicador modifica a resposta da unidade de forma que ela primeiramente detecta sinais na frequência de referência. Entretanto rejeição total a resposta 3F (terceira harmônica), filtros muito complexos e caros seriam requeridos, sendo impraticáveis para instrumentos comerciais.

No multiplicador digital, o sinal de entrada é amplificado e então imediatamente digitalizado. Esta representação digital é então multiplicada por uma representação digital de

uma onda senoidal na frequência de referência em um DSP, oferecendo várias vantagens como descritas anteriormente.

A seguir é realizada uma análise da operação dentro do *Lock-in* utilizando para isso um sinal de referência senoidal.

Três sinais são mostrados na Figura 2.15. O primeiro é o sinal de entrada, um sinal senoidal livre de ruído. O segundo sinal corresponde ao sinal de referência. O terceiro sinal é o resultado da multiplicação dos sinais anteriores, identificado como “Saída PSD”.

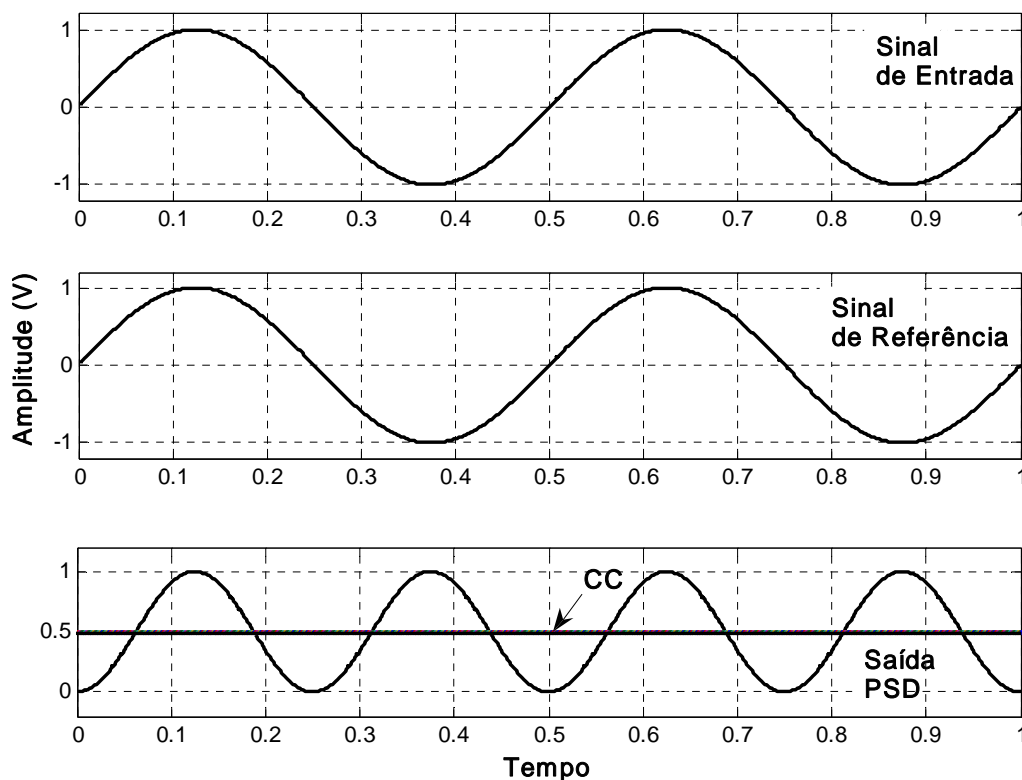


Figura 2.15 - Sinal de entrada em fase e com a mesma frequência do sinal de referência e saída do demodulador com nível médio CC positivo.

Uma vez que não existe nenhum deslocamento de fase relativo entre o sinal de entrada e o de referência, a saída do demodulador toma a forma de uma senóide com o dobro da frequência da referência, mas com um nível médio que é positivo.

A Figura 2.16 mostra a mesma situação, exceto que a fase do sinal de entrada é agora atrasada em 90° com respeito à referência. Pode ser visto que embora a saída ainda contenha um sinal com duas vezes a frequência da referência, o nível médio é agora zero.

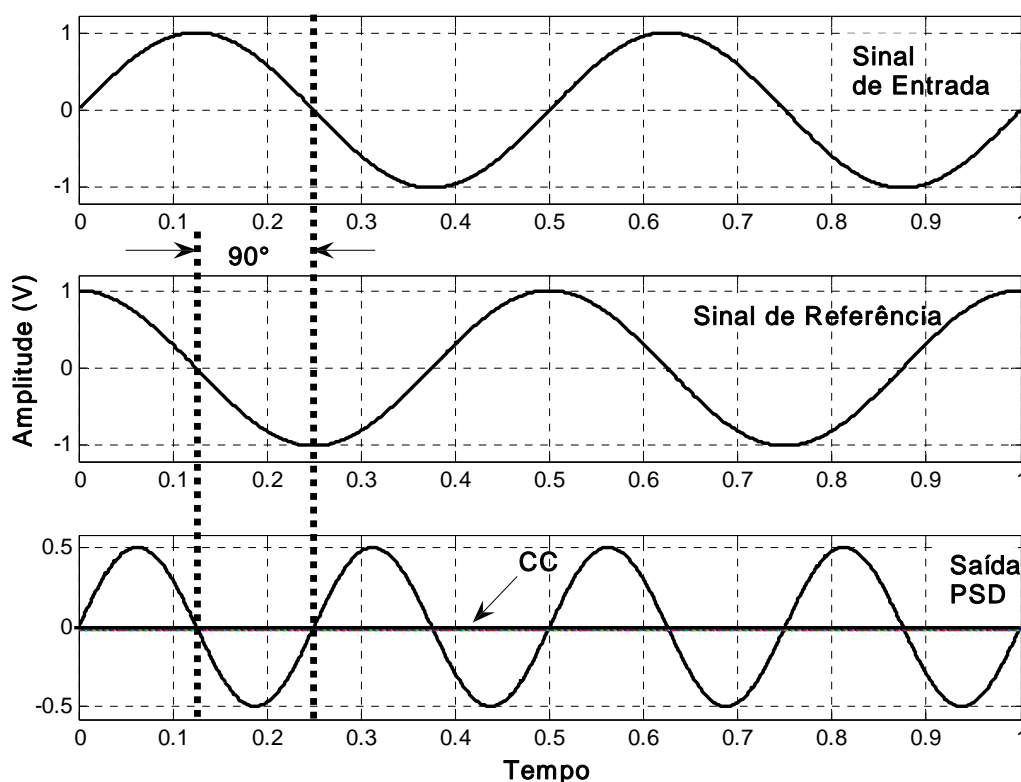


Figura 2.16 - Sinal de entrada de mesma frequência mais defasado de 90° em relação ao sinal de referência e saída do demodulador com nível médio igual a zero.

Portanto pode ser dito que a tensão média é [5]:

- Proporcional ao produto das amplitudes do sinal de referência e do sinal de entrada;
- Relaciona-se com o ângulo de fase entre o sinal de entrada e a referência.

Como se observou, se a amplitude do sinal de referência é mantida em um valor fixo, e a fase de referência é ajustada para assegurar um deslocamento de fase relativo de zero grau entre os dois sinais, então ao medir o nível médio, a amplitude do sinal de entrada pode ser determinada.

O nível CC pode isolado com o uso de filtros passa-baixo. A saída filtrada é diretamente proporcional a amplitude.

Em aplicações reais o sinal será acompanhado por ruído, que por definição não tem nenhuma frequência fixa ou relacionamento de fase com a referência. Os ruídos também são multiplicados pelo sinal de referência no demodulador, contudo isto não resulta em qualquer mudança no nível CC médio. Componentes de ruído com frequências muito próximas da

referência resultam em frequências muito baixas nas saídas do demodulador. Configurar o filtro passa-baixa para uma frequência de corte baixa pode ser a solução para a rejeição destas componentes. Conseqüentemente a combinação de um demodulador e de um filtro de saída passa-baixa permite que sinais sejam medidos mesmo quando acompanhados por ruído significativo.

Uma derivação matemática das mesmas conclusões pode ser analisada a seguir.

Considere o caso anterior, onde um sinal senoidal livre de ruído, de tensão v_{in} está sendo detectado, onde:

$$v_{in} = A \cos(\omega t) \quad (2.18)$$

sendo:

$$\omega = 2\pi F \quad (2.19)$$

O amplificador *Lock-in* é suprido com um sinal de referência v_{ref} na frequência F derivada da mesma fonte que o sinal, e usa esta para gerar um sinal de referência interno.

$$v_{ref} = B \cos(\omega t + \theta) \quad (2.20)$$

Sendo:

A : Amplitude do sinal de entrada (V);

B : Amplitude do sinal de saída (V);

ω : Frequência angular (Hz);

t : Tempo (s);

F : Frequência do sinal (Hz);

θ : deslocamento de fase introduzido no amplificador *Lock-in* (graus).

O processo de detecção consiste de multiplicar estas duas componentes de forma que a tensão de saída do PSD seja dada por [5]:

$$v_{psd} = v_{in} \cdot v_{ref} \quad (2.21)$$

$$v_{psd} = A \cos(\omega t) \cdot B \cos(\omega t + \theta) \quad (2.22)$$

Portanto:

$$v_{psd} = \frac{1}{2} AB \cos \theta + \frac{1}{2} AB \cos(2\omega t + \theta) \quad (2.23)$$

Sendo:

v_{psd} : Tensão do sinal de saída do PSD (V);

v_{in} : Tensão do sinal de entrada (V);

v_{ref} : Tensão de sinal de referência (V).

O desenvolvimento da trigonometria utilizada nas equações acima pode ser visto no Anexo 2.

Se a amplitude (B) do sinal de referência é mantida constante, então a saída do detector sensível à fase é um sinal CC que é:

- Proporcional a amplitude do sinal de entrada A;
- Proporcional ao cosseno do ângulo θ entre ele e o sinal de referência;
- Modulado em $2 \omega t$, isto é, contém componentes com duas vezes a frequência de referência.

A saída do PSD então passa por um filtro passa baixa que remove a componente $2 \omega t$, mostrando na saída do amplificador *Lock-in* o sinal CC requerido.

A Equação (2.23) mostra o caso onde a frequência de referência e do sinal são as mesmas.

A equação seguinte mostra uma situação em que estas frequências são diferentes [6].

$$v_{psd} = A \cos(\omega_{in} t) \cdot B \cos(\omega_{ref} t + \theta)$$

$$v_{psd} = A \cos(\omega_{in} t) \cdot B (\cos \omega_{ref} t \cdot \cos \theta - \sin \omega_{ref} t \cdot \sin \theta) \quad (2.24)$$

$$v_{psd} = \frac{1}{2} AB \cos[(\omega_{in} + \omega_{ref})t + \theta] + \frac{1}{2} AB \cos[(\omega_{in} - \omega_{ref})t + \theta]$$

Sendo:

ω_{in} : Freqüência angular do sinal de entrada (Hz);

ω_{ref} : Freqüência angular do sinal de referência (Hz).

Pode-se observar que se os termos ω_{in} e ω_{ref} forem iguais teremos (2.24) igual a (2.23). Componentes do sinal que não tem exatamente a mesma freqüência que a referência, não resultarão em uma tensão CC positiva, visto que nem a soma e nem a diferença das freqüências são iguais a zero [3].

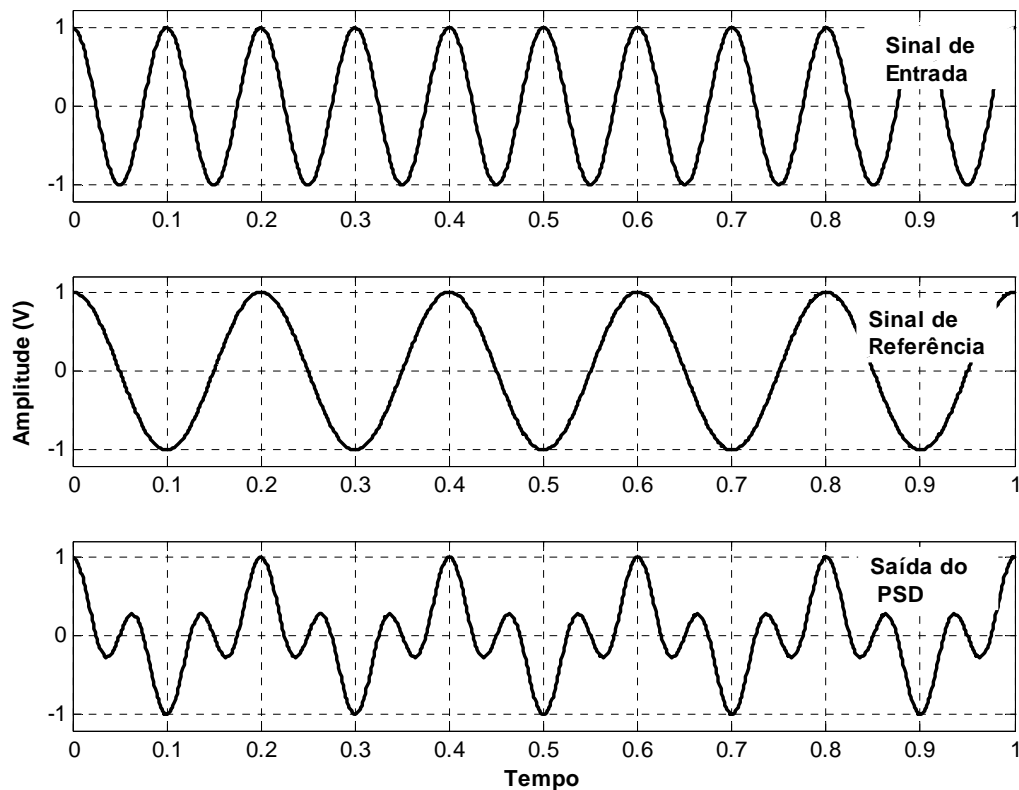


Figura 2.17 - Multiplicação de duas ondas senoidais com freqüências diferentes.

Como visto na Figura 2.17, a resultante para freqüências diferentes é simétrica e com média zero, assim, o filtro passa - baixa seguinte filtrará tais componentes que não aparecerão na saída do amplificador *Lock-in*.

Em caso de um *offset* CC, a componente de saída do amplificador *Lock-in* tem sua freqüência de referência constante no tempo, e o cálculo da média de saída será também zero.

Se o ajuste de *offset* variar lentamente, o que representa uma frequência muito baixa, o cálculo da média também será zero.

A existência de componentes de ruído próximas à frequência de referência resultarão em componentes de saída com baixa frequência. Isto ocorre, como visto na Equação (2.24), devido ao fato que o termo da diferença de frequências na equação é aproximadamente zero. Estas frequências baixas na saída, difíceis de serem filtradas, requerem tempos de integração longos e assim retardam as medidas. Por esta razão, deve-se dispensar atenção no que diz respeito ao uso da frequência de referência, que deve ser o mais estável possível e livre de espúrios.

2.1.7 Gerador de Sinal de Referência (PLL)

Todos os *Lock-in* requerem um sinal de referência, o qual é provido por uma fonte de excitação, podendo esta ser externa (gerador de função) ou interna (oscilador interno). O oscilador interno é ajustado como um gerador de função (com uma saída senoidal ou uma TTL sincronizada) sempre travado na referência do oscilador.

Basicamente o PLL consiste em três componentes principais [15]: um multiplicador, um filtro e um Oscilador Controlado por Tensão (VCO). Ambos estão conectados em conjunto na forma de um sistema de realimentação, como é mostrado na Figura 2.18. O VCO é um gerador senoidal cuja frequência é determinada pela tensão aplicada a ele a partir de uma fonte externa.

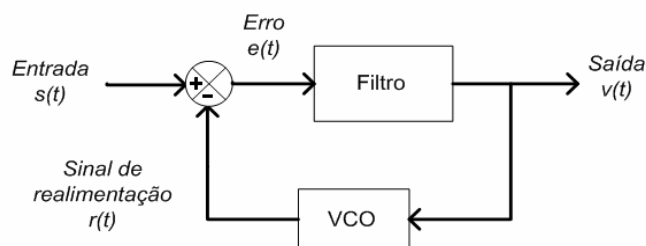


Figura 2.18 - Diagrama de blocos de um PLL.

Quando o PLL é utilizado para detecção coerente (demodulação síncrona) [15], o circuito deve primeiramente travar no sinal de entrada e depois seguir as variações de seu

ângulo de fase com o tempo. O processo de sincronizar a fase do circuito com a entrada é chamado aquisição, e o processo decorrente de seguir variações angulares no sinal de entrada é chamado de rastreamento. Quando a diferença de fase entre o sinal de referência e o sinal gerado pelo PLL é zero, diz-se que o PLL está com fase bloqueada (*phase-lock*).

O PLL do *Lock-in* trava o oscilador de referência interno com a referência externa, resultando em uma referência senoidal e com um defasamento fixo. Desde que o PLL siga ativamente a referência externa, as mudanças na frequência da referência externa não afetam a medição.

2.1.8 Fase Única ou Dupla Fase

Como mencionado anteriormente, a amplitude do sinal medido será máxima quando as fases dos sinais multiplicados coincidem exatamente, caso contrário, este valor será atenuado sendo levado à zero em caso de existir uma diferença de 90 graus.

Para solucionar este inconveniente, outra técnica foi empregada [5], fazendo agora o uso de outro PSD, sendo este *Lock-in* chamado de Fase Dupla, como foi mostrado na Figura 2.8.

O segundo PSD é alimentado com o mesmo sinal de entrada do primeiro, mas com sinal de referência defasado de 90° em relação a referência do primeiro.

Ou seja, é realizado o produto ortogonal, do sinal de entrada pelo sinal de referência em quadratura, o que produzirá a chamada componente em quadratura.

Com o resultado de ambos os produtos filtrados (em fase e em quadratura) obtém-se a componente real e a imaginária do vetor que relaciona a entrada com a referência. A partir destes valores calcula-se a magnitude (Equação 2.16) e a fase (Equação 2.17) sem a necessidade de calibração, o que aumenta a precisão e a rapidez das medições.

Uma das vantagens desta nova configuração [5] é que se a fase do sinal de entrada mudar em relação à referência e sua amplitude for a mesma, então embora a saída de um dos PSD's diminua, a diferença será compensada pela saída do outro PSD.

A Figura 2.19 mostra as componentes em fase e quadratura, respectivamente, (V_x) e (V_y), com magnitude de saída (R).

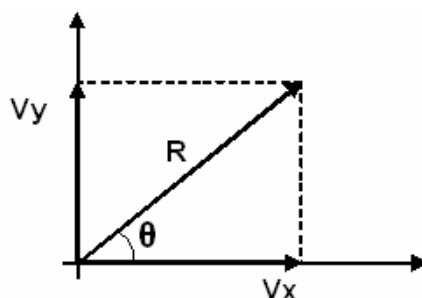


Figura 2.19 – Componente em fase (V_x), componente em quadratura (V_y) e magnitude de saída (R).

2.1.9 Exemplo de Aplicação Experimental

Como o amplificador *Lock-in* mede a amplitude de sinais CA que são de mesma frequência que o de referência, para medir uma magnitude física deve-se modular o sinal de referência com essa magnitude utilizando um transdutor adequado.

Há muitas magnitudes físicas as quais o processo de modulação se pode realizar diretamente (como é o caso de medição de impedância e corrente, modulando a tensão do sinal aplicado, medição de efeito hall etc). Podem existir outros fenômenos físicos que não levam a um processo de multiplicação inerente, e nestes casos deve-se provocá-lo. Por exemplo, para a medição de temperatura usando termopares, se deve “criar” o processo de modulação chaveando o sinal proveniente do mesmo, em forma sincronizada com o sinal de referência, pois, nestes sensores não há uma resposta dinâmica em frequência.

Um exemplo de medição é demonstrado na Figura 2.20, onde é medida a resistência de um material que não pode ser exposto a uma potência alta para não danificá-lo.

Se a resistência for de aproximadamente $0,1 \, \Omega$ e a corrente restrita a $1 \, \mu A$, seria esperado no resistor R1 um valor de $100 \, nV$.

O gerador fornece um sinal senoidal de $1 \, V_{rms}$ com frequência definida ω_r , tendo uma corrente limitada pelo resistor de $1 \, M\Omega$, o que resulta em uma corrente de $1 \, mA$ CA sobre R1.

Um sinal de referência de $1 \, V$ é fornecido ao *Lock-in*, que através do PLL gera duas saídas, $\cos(\omega_r t)$ e $\sin(\omega_r t)$ que serão fornecidas aos PSD1 e PSD2 respectivamente.

O sinal vindo do experimento, $V_s \cos(\omega_s t + \theta)$ é então amplificado pelo amplificador diferencial e depois fornecido ao PSD1 e PSD2.

No PSD a frequência do sinal de entrada ω_s é trocada pela frequência de referência ω_r , resultando nas seguintes saídas:

$$v_{psd1} = V_s \cos(\omega_r t) \cos(\omega_s t + \theta) \quad (2.25)$$

$$v_{psd1} = \frac{1}{2} V_s \cos[(\omega_r + \omega_s)t + \theta] + \frac{1}{2} V_s \cos[(\omega_r - \omega_s)t + \theta]$$

$$v_{psd2} = V_s \sin(\omega_r t) \cos(\omega_s t + \theta) \quad (2.26)$$

$$v_{psd2} = \frac{1}{2} V_s \sin[(\omega_r + \omega_s)t + \theta] + \frac{1}{2} V_s \sin[(\omega_r - \omega_s)t + \theta]$$

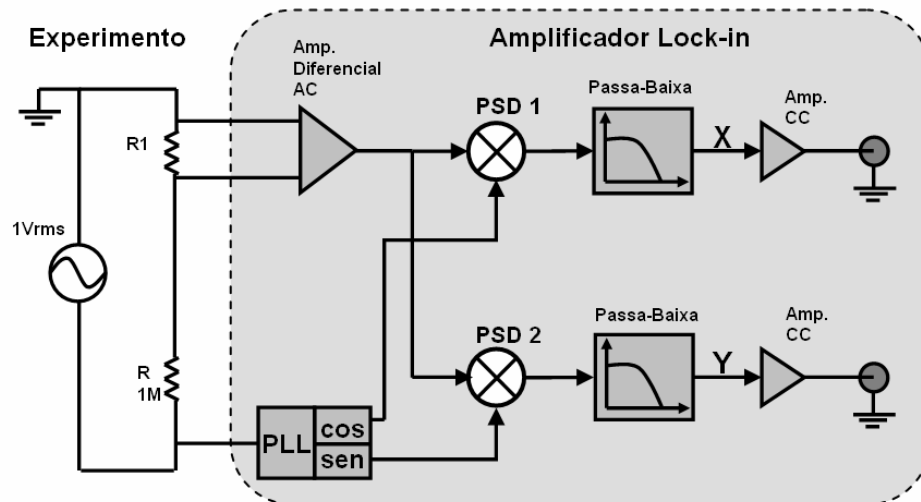


Figura 2.20 - Diagrama de blocos exemplificando uma medição.

O sinal resultante dos PSD's passa pelo filtro passa-baixa que atenua a soma das frequências, deixando passar somente as que estão dentro da largura de banda determinada.

Se o sinal de entrada está em fase com a referência, a saída do PSD1 é máxima e a saída do PSD2 é nula. Sendo que uma saída é proporcional a $\cos\theta$ e a outra proporcional a $\sin\theta$. Podemos chamar a primeira saída de x (componente em fase) e a segunda de y (componente em quadratura).

$$x = V_s \cos\theta \quad (2.27)$$

$$y = V_s \cdot \sin \theta \quad (2.28)$$

A amplitude (A) do sinal não depende da diferença de fase entre o sinal de entrada e a referência, sendo determinada pela Equação 2.16.

Alem disso a fase θ entre o sinal e a referência do *Lock-in*, pode ser medida de acordo com a Equação 2.17.

Suponha agora um outro caso, onde o sinal de entrada é uma onda quadrada [10]. De acordo com o teorema de Fourier a onda quadrada é composta por senos em frequências múltiplas da frequência principal e com amplitudes e fase relacionadas. Uma onda quadrada com 2 Vpp pode ser expressa como:

$$s(t) = 1,273 \sin(\omega t) + 0,4244 \sin(3\omega t) + 0,2546 \sin(5\omega t) + \dots \quad (2.29)$$

sendo: $\omega = 2\pi f$.

O *Lock-in* travado na frequência de entrada mandará para a saída a primeira componente $1,273 \sin(\omega t)$. Para um sinal senoidal temos:

$$V_{rms} = \frac{V_{pico}}{\sqrt{2}} = \frac{V_{pico} \cdot \sqrt{2}}{2} \quad (2.30)$$

Sendo:

V_{rms} : Tensão eficaz (V);

V_{pico} : Tensão de pico (V).

Logo o valor medido será

$$V_{rms} = \frac{1,273}{\sqrt{2}} = 0,9 \text{ V} \quad (2.31)$$

Para fins de medida, as frequências medidas no *Lock-in* estão em hertz e a fase é sempre apresentada em graus.

2.2 ESPECTROSCOPIA FOTOACÚSTICA

A técnica de Espectroscopia Fotoacústica – PAS (*PhotoAcoustic Spectroscopy*) descoberta por Alexander Graham Bell em 1880, vem sendo utilizada nos últimos anos como ferramenta fundamental na caracterização óptica e térmica de sólidos.

Esta técnica estuda a interação da radiação com a matéria através de um fenômeno conhecido como efeito fotoacústico [16]. Sendo aplicada não somente no campo da Física, como também da Química, Biologia, Medicina e Engenharias.

Ela permite a caracterização de substâncias transparentes, opacas, gases, líquidas, sólidas, pós e géis, através dos espectros de absorção ótica [1].

Esta técnica também permite estudar as propriedades térmicas do material, além da capacidade única de analisar o perfil de profundidade dessas amostras, já que o efeito fotoacústico é sensível apenas ao calor gerado dentro de certa espessura da amostra, a qual em princípio pode ser controlada pela frequência de modulação da luz incidente [16].

Outra importante vantagem da espectroscopia fotoacústica é a de esta ser uma técnica não destrutiva e que, sobretudo, permite a realização de estudos em materiais biológicos “in vivo”.

A produção do sinal fotoacústico em uma amostra sólida é descrito em [17]. A absorção da radiação pela amostra é seguida de processos de transferência de energia térmica para todo o material.

Se essa transferência é feita através de difusão, caracteriza o mecanismo de difusão térmica.

Se após receber radiação a amostra apresentar uma expansão térmica, este efeito então é denominado de “termo-elástico”, causando como consequência dois efeitos diferentes na amostra, que dependem da constante de expansão térmica e da velocidade de propagação do som.

Um desses efeitos ocorre devido ao aquecimento periódico, onde todo o material sofre expansão ou contração, e sua superfície passa a funcionar como um pistão vibratório.

O outro efeito é ocasionado pelo aquecimento não homogêneo da amostra. Os gradientes de temperatura fazem com que ondas elásticas sejam geradas e se propaguem em todo o material. Se as bordas da amostra estiverem presas, o gradiente de temperatura, na espessura, provoca uma “flexão termo-elástica” gerando o sinal fotoacústico.

O sinal fotoacústico, também, pode ser gerado pelo mecanismo de liberação de gás, notadamente O_2 , quando introduzimos reações fotoquímicas ou fotossintéticas em folhas vegetais. Apresentando duas contribuições, sendo a primeira componente denominada de “fototérmica” (gerada a partir de parte da radiação absorvida que é utilizada em reações fotoquímicas e convertida em calor) e a segunda, denominada de “fotobárica” (correspondente à parte da radiação absorvida atuante no ciclo fotossintético com liberação de oxigênio).

A ocorrência ou não de um, ou de outro mecanismo, e a predominância de um sobre outro depende das condições experimentais, bem como, do material a ser estudado [17].

A Figura 2.21 mostra os mecanismos de geração do sinal fotoacústico e suas quatro etapas: difusão térmica; expansão térmica; flexão termo-elástica e evolução de gases.

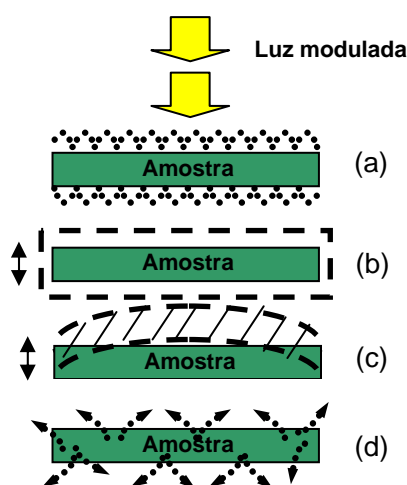


Figura 2.21 - Mecanismo de geração do sinal fotoacústico. (a) difusão térmica; (b) expansão térmica; (c) flexão termo-elástica; (d) evolução de gases.

2.2.1 Sensor Fotoacústico

O efeito fotoacústico é mensurado pelo sensor fotoacústico o qual de acordo com a forma de construção da câmara (ou célula), pode ser definido como: câmara fechada ou câmara aberta.

O sensor com câmara fechada, Figura 2.22, é o mais antigo e, portanto o percussor da técnica. Este é constituído por um recipiente fechado, preenchido por um gás (em geral o ar), no qual existe uma janela de vidro que permite a entrada de luz. Um feixe de luz modulada atravessa a janela, atinge a amostra e por ela é absorvida. Por um processo de “deexcitação” não radiativo, a radiação absorvida é transformada em energia térmica, produzindo o sinal fotoacústico. Isto faz com que o ar dentro da câmara se expanda na frequência da luz modulada, indo até o microfone (através de um canal de ar) o qual detecta estas variações transformando-as em um sinal elétrico. O volume de gás na câmara precisa ser pequeno, para se detectar a expansão e a contração periódica na camada próxima à amostra com maior sensibilidade. Para garantir o isolamento acústico, a cavidade é geralmente vedada com uma janela transparente e anéis de borracha.

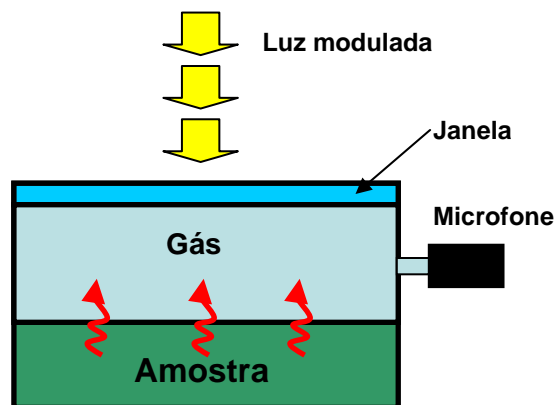


Figura 2.22 - Câmara Fotoacústica Fechada.

A câmara aberta conhecida também como OPC, Figura 2.23, foi utilizada primeiramente na designação de uma técnica fototérmica, a qual detecta a variação de temperatura, devido à excitação luminosa de uma amostra, através de medidas da expansão de uma placa sólida e fina (usualmente uma placa de safira) em contato térmico com a amostra.

Posteriormente esta versão foi modificada, consistindo de um disco de safira sobre um cristal Piezoelétrico - PZT na forma de anel. Atualmente utiliza-se a câmara de ar frontal de um microfone e a câmara fotoacústica da célula convencional. Nesta nova célula a amostra é colocada diretamente sobre um microfone circular de eletreto, como no caso de detecções piezoelétricas e piroelétrica.

Em [16] é descrito uma câmara aberta. O microfone de eletreto é um cilindro que tem no centro de sua face superior uma abertura circular, sendo que sobre esta face há uma camada de ar, sendo adjacente a um diafragma de eletreto metalizado. Entre o diafragma e a placa metálica de fundo existe outra camada de ar. A camada metálica da membrana está ligada à placa de fundo através de um resistor. Quando a luz modulada incide sobre a amostra, a variação periódica da temperatura faz variar a pressão na câmara de ar do microfone, provocando deflexões da membrana que resultam numa tensão V através do resistor R . Esta tensão passa então por um pré-amplificador FET interno ao microfone. Para evitar vazamento de ar (o que comprometeria a precisão das medidas), aplica-se graxa de silicone nas bordas da câmara para prender a amostra, vedando a câmara.

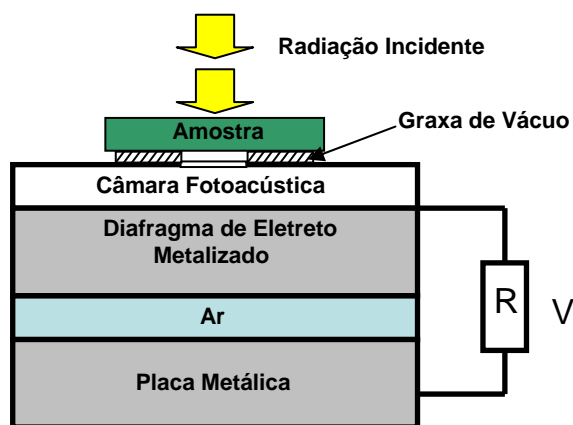


Figura 2.23 - Câmara Fotoacústica Aberta.

Esta câmara tem algumas vantagens sobre a câmara anterior. Uma delas é que a célula fotoacústica é o próprio microfone de eletreto. O volume da câmara fotoacústica é o mínimo possível uma vez que é a própria câmara do microfone, além de ser possível a caracterização de amostras “in vivo”.

2.2.2 Sensor Fototérmico

Em 1983, Hata et al. [18] descreveram pela primeira vez o método utilizando um transdutor transparente. Eles usaram um cristal de LiNbO_3 para estudar a diferença entre o sinal fotoacústico e a fotocondução do cristal de sulfido de cádmio (CdS) obtido pelo método do microfone e do PZT. Independentemente De Paula et al [19] descreveram uma célula fototérmica aberta semelhante a utilizada para medições em plantas “in vivo”. O detector também era um cristal transparente de LiNbO_3 diretamente em contato com a amostra.

Uma outra câmara fototérmica aberta desenvolvida por De Paula et. al.[20], utilizou um cristal detector de LiTaO_3 . Esta pode ser usada para determinação do espectro de substâncias sólidas e líquidas, com possibilidade de medições in vivo, e exibindo diversas vantagens sobre os dispositivos precedentes. Apresenta uma relação sinal/ruído excelente comparável a uma câmara fotoacústica com microfone convencional ainda com a grande vantagem de ser aberta. O dispositivo é composto por um detector transparente de radiação de LiTaO_3 , ao qual é acoplada, por contato físico, á amostra a ser analisada. Os eletrodos do detector são em forma de anel, sendo recobertos por uma camada de ITO. Ao detector deve ser acoplado um amplificador eletrônico com elevada impedância de entrada. Este sensor apresenta resposta linear com a potência de radiação incidente, podendo medir variações de temperatura de até $2,4 \times 10^{-6}^\circ\text{C}$.



Figura 2.24 - Câmara Fototérmica de LiTaO_3 com ITO .

Neste trabalho, será utilizada a câmara fototérmica, Figura 2.24, desenvolvida por De Paula et.al [19,20], no estudo com plantas, como forma de se obter um sinal fototérmico para ser utilizado na validação do protótipo de um filtro amplificador *Lock-in*.

Vantagens em relação à câmara de microfone:

- A câmara de microfone fechada não pode ter monitoramento contínuo, pois a amostra (folha vegetal) deve estar dentro da câmara e por isso um pedaço da amostra deve ser coletado para análise, perdendo, portanto contato com a planta.
- Com a câmara de cristal é possível realizar medições com plantas em frequências baixas [21], o que não é possível com as anteriores. Estas últimas sofrem interferência da evolução de oxigênio liberado pela planta em frequências abaixo de 400 Hz, e as câmaras de cristal podem medir em qualquer frequência.

2.3 MONITORAMENTO DA PERDA FOTOQUÍMICA EM PLANTAS

O estudo da perda fotoquímica em plantas já vem sendo investigado há muito tempo havendo uma grande quantidade de trabalhos publicados.

A importância de caracterizar este processo é de grande impacto, tanto econômico como ambiental, podendo servir como parâmetro para monitoramento em irrigação de precisão.

Devido ao foco do trabalho ser a aquisição de sinais fototérmicos provenientes de plantas para análise da perda fotoquímica, será feita uma breve introdução do termo "perda fotoquímica" trazendo as características mais relevantes.

2.3.1 O que é Perda Fotoquímica

“A perda fotoquímica é a redução da parte térmica do sinal fotoacústico por uma fração igual à parte da energia dos fótons que é armazenada pelo processo fotossintético como energia química” [22].

Parte da energia luminosa que incide em uma folha de planta é armazenada como energia química, necessária ao seu desenvolvimento. Este armazenamento diminui a quantidade da luz absorvida que é transformada em calor.

De acordo com [23], a fase fotoquímica da fotossíntese tem como principal função converter energia luminosa em energia química, ou seja, converter luz em Adenosina Trifosfato - ATP. Para isto, as plantas possuem pigmentos fotossintéticos, que coletam a luz usada na fotossíntese.

Essa energia química armazenada é posteriormente utilizada na síntese de compostos, necessários ao seu desenvolvimento. Este armazenamento diminui a quantidade de luz absorvida eliminando o excedente na forma de calor, sendo este fenômeno caracterizado por perda fotoquímica - PF e pode ser determinado pela seguinte razão, expressa em valores de percentagem (%):

$$PF = \frac{(PA_{+} - PA_{-})}{PA_{+}} \cdot 100 \quad (2.32)$$

Sendo:

PA-: Sinal na ausência da luz de saturação;

PA+: Sinal na presença da luz de saturação.

A diferença relativa entre o sinal térmico máximo (obtido com incidência de luz contínua saturante), e o sinal térmico observado apenas sob incidência de luz modulada, reflete a parcela de energia que a planta armazena como energia química, e que será utilizada nas reações fotossintéticas.

2.3.2 Processo de Medição

A grande diferença entre este trabalho, que é uma continuação de trabalhos publicados já [19,20,21], e outros anteriormente publicados, consiste no fato de que neste utiliza-se o sensor fototérmico com o cristal LiTaO_3 , que permite a monitoração continua de plantas. Anteriormente só eram feitos estudos com o sensor fotoacústico baseado no microfone de eletreto e que possuem algumas desvantagens em relação aos sensores utilizados, como citado anteriormente.

O instrumento para medição utilizado nas pesquisas com perda fotoquímicas é o amplificador *Lock-in*, o qual, pela suas características singulares de precisão e sensibilidade, o faz um aparelho indispensável em muitos laboratórios.

Como mencionado anteriormente, existe uma razão entre a presença ou não de uma luz de saturação que é chamada de componente CC. Porém o sinal a ser medido é um sinal CA, modulado em baixa frequência (20 Hz). Portanto são duas fontes luminosas independentes, tendo o sinal CC, uma potência luminosa em torno de 10 vezes superior a da fonte CA.

As fontes luminosas utilizadas, são lasers com comprimento de onda espectral na faixa de 650nm (espectro visível do vermelho).

O processo se dá da seguinte forma:

1. Primeiramente o sensor é fixado a planta, mais especificamente em uma de suas folhas.

2. Em seguida um sinal luminoso, proveniente do laser de menor potencia (3mW) emitido em uma frequência de 20 Hz, é fornecido a planta, passando antes por um cabo óptico.

A finalidade do cabo óptico bifurcado é proporcionar um feixe luminoso mais homogêneo, já que o sinal do laser é muito concentrado o que saturaria a planta, além de unir o feixe luminoso proveniente dos dois lasers em um único ponto.

Após um tempo, em torno de alguns minutos, o outro laser de maior potencia (40mW) é então acionado (C_CC) ficando este continuamente ligado durante o mesmo tempo decorrido anteriormente sem sua presença.

Ao final do primeiro período (S_CC), um valor médio é obtidos das medições realizadas sendo este chamado de PA- , da mesma forma, no final do segundo período um

valor médio é obtido sendo este chamado de PA+. A perda fotoquímica pode então ser calculada de acordo com a Equação 2.32.

A união destes dois períodos é denominada de ciclo de medição, Figura 2.25.

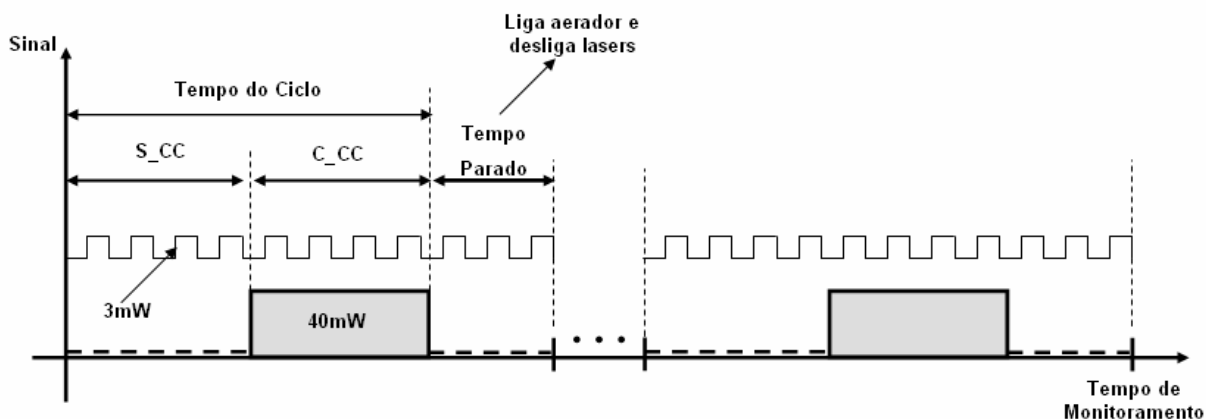


Figura 2.25 – Representação gráfica do ciclo de medição.

Estes ciclos podem ser repetidos continuamente ou podem ser configurados intervalos entre os mesmos. Este último é o mais recomendado para que não ocorra uma saturação da planta, o que poderia prejudicar sua fisiologia. Durante este tempo uma bomba de aeração é ligada fornecendo oxigênio à água onde estão as raízes da planta, já que estas medições são realizadas com a planta viva. Na água é adicionada uma solução nutritiva equilibrada pra manter a planta em condições normais de sobrevivência.

A Figura 2.26 mostra os equipamentos utilizados e a disposição destes em um exemplo de bancada experimental para medição de perda fotoquímica. A seguir é apresentado uma lista dos equipamentos utilizados neste procedimento.

- Mesa Anti-vibração;
- Laser 03 mW e de 40 mW;
- Sensor Fototérmico;
- Cabo Óptico Bifurcado;
- Filtro Cinza com densidade óptica de 0,3;
- Computador e impressora;
- Amplificador *Lock-in* SR530;

- Placa de Aquisição e Controle - DACB (PCI-6024E/CB-68LP, *National Instruments*);
- Placa de potência para acionamento dos lasers e da bomba de aeração;
- Bomba de aeração;
- Planta.

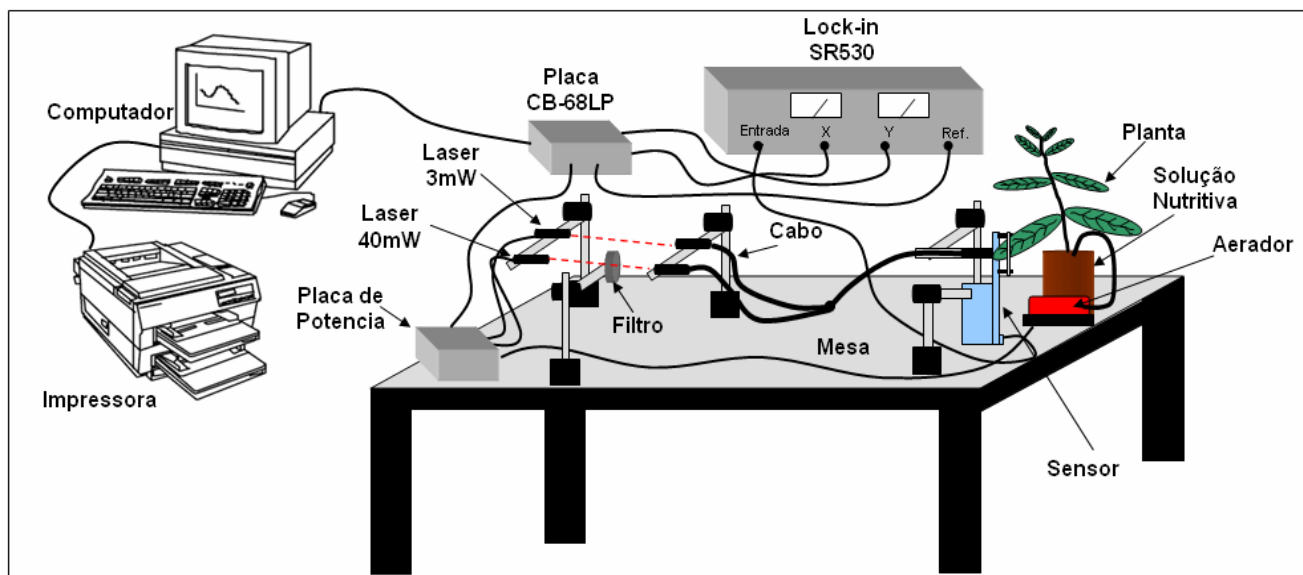


Figura 2.26 – Bancada experimental para medição de perda fotoquímica em plantas.

O PC controla o ciclo de medição, acionando os lasers, o aerador e mandando um sinal de referência para o amplificador *Lock-in* na mesma frequência do sinal pulsado enviado ao laser de menor potência. A interface entre os equipamentos e o PC é feita através da placa DACB.

O *Lock-in* fornece duas saídas analógicas que correspondem às componentes em fase e em quadratura do sinal processado. Estes dois sinais são fornecidos a placa DACB, que os converte em sinais digitais, e o programa desenvolvido no software MATLAB, processa os sinais retornando a perda fotoquímica do intervalo.

Como observado na Figura 2.26, a luz chega até a planta através do cabo óptico. Este cabo bifurcado recebe em uma ponta, o feixe luminoso do laser de 3 mW, e na outra, o laser de 40 mW, sendo que, no final da mesma, estes dois feixes, formam uma única fonte luminosa. Este sinal então passa pela face (eletrodo) positiva do cristal de LiTaO_3 e atinge a planta.

Pelo fato da amostra estar acoplada junto ao cristal, em sua face negativa, o calor emitido da folha passa para o sensor (material piroelétrico), ocasionado uma diferença de potencial entre os dois eletrodos. Este sinal então é fornecido através de um cabo coaxial ao amplificador *Lock-in*.

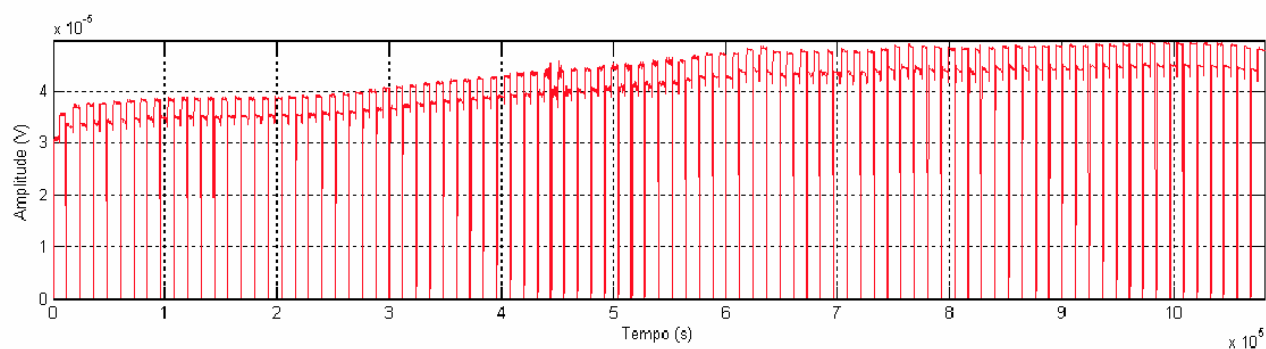
2.3.3 Exemplo de Resultados de Medição

A seguir podem ser observados resultados de medições feitas durante um período de 24 horas com ciclo de 6 minutos e intervalos entre ciclos de 10 minutos. Estas medições foram realizadas utilizando uma aplicação com o software MATLAB em comunicação com o amplificador *Lock-in* RS530.

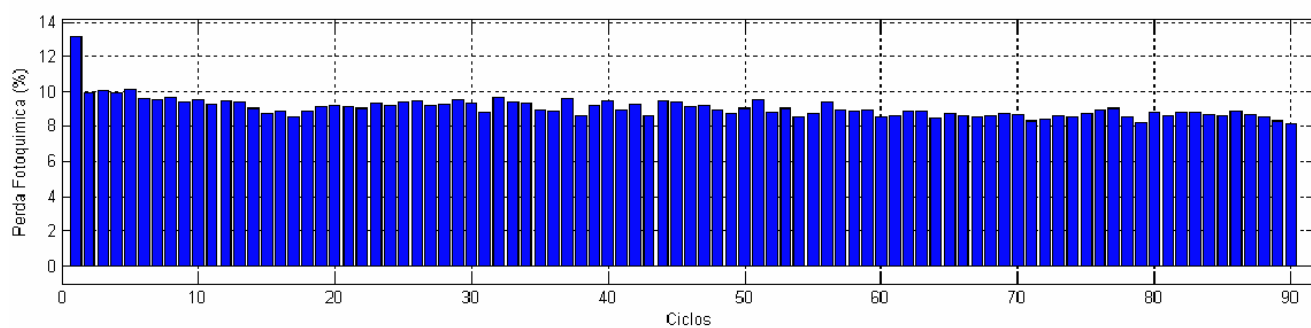
O sinal fototérmico e a perda referente a cada ciclo são mostrados na Figura 2.27 (a) e (b), respectivamente.

O sinal varia de 30 μV até próximo de 50 μV . O gráfico mostra, a cada novo ciclo, o sinal partindo de zero, isso porque o sinal não é monitorado durante o tempo entre um ciclo e outro, estando desligados todos os lasers e só funcionando o aerador.

As Figura 2.28 (a) e (b), mostram respectivamente a amplitude do sinal e a perda fotoquímica nos ciclos 6, 7 e 8. Pode-se observar que estes têm aproximadamente as mesmas características o que resulta em uma perda fotoquímica constante durante estes três ciclos de medição, correspondendo a um intervalo de 38 minutos, ou seja, 3 ciclos de 6 minutos cada, somados à intervalos entre ciclos de 10 minutos.

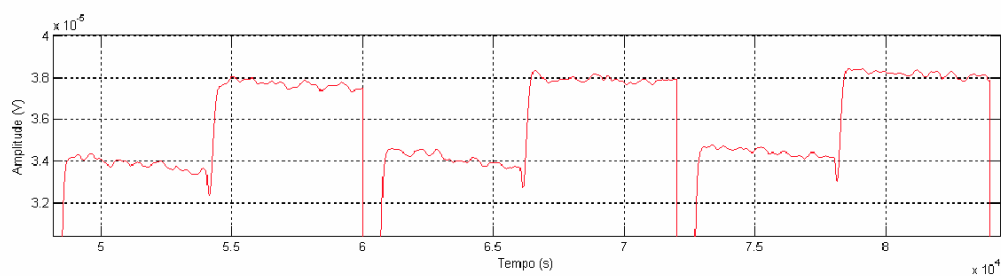


a)

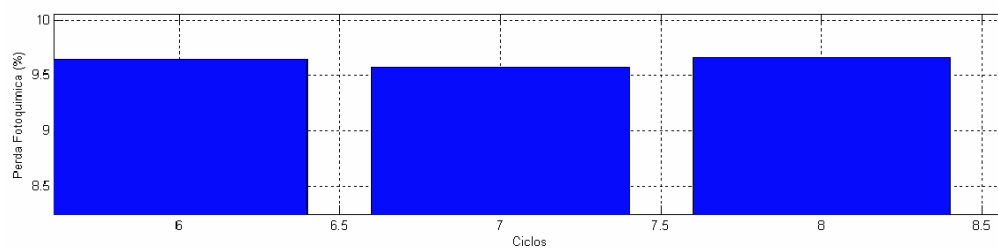


b)

Figura 2.27 – a) Sinal fototérmico monitorado e b) Perda fotoquímica dos ciclos.



a)



b)

Figura 2.28 – a) Sinal fototérmico dos ciclos 6, 7 e 8 e b) Perda fotoquímica dos ciclos 6, 7 e 8.

CAPÍTULO 3

DESENVOLVIMENTO DO PROJETO

O objetivo deste capítulo é mostrar o desenvolvimento do trabalho, o modelo a ser implementado e as técnicas que serão utilizadas.

Este capítulo relata o desenvolvimento do hardware e do software, sendo descritas as características de cada um separadamente.

3.1 INTRODUÇÃO

Nos capítulos anteriores, mostrou-se de uma forma geral, o que seria um amplificador *lock-in* digital, a técnica fototérmica (descrevendo o sensor fototérmico) e uma introdução ao processo de medição de perda fotoquímica.

A proposta é desenvolver um sistema de aquisição de sinais de sensores fototérmicos voltados para aplicação em análise de perda fotoquímica em plantas, capaz de substituir e minimizar alguns dos componentes (amplificador *Lock-in* e placa DACB), mostrados na Figura 2.26.

O sensor fototérmico de LiTaO_3 é um material que apresenta uma impedância interna muito elevada (em torno de $10^{12} \Omega$) e pode detectar sinais com variações de temperatura de até $2,4 \times 10^{-6}^\circ\text{C}$. Este tipo de sinal, com baixa quantidade de energia, resulta em um sinal muito pequeno que chega a algumas dezenas de micro volts.

Aparelhos normais como multímetros, osciloscópios, entre outros, são incapazes de medir sinais desta magnitude e que muitas vezes estão acompanhados por ruídos centenas de vezes superiores.

Os amplificadores *Lock-in*, que por apresentarem uma elevada impedância de entrada, não atenuam o sinal gerado pelo sensor, o que é uma das melhores características deste aparelho. Outra vantagem é que ele amplifica este sinal e aplica filtros que retiram a maior parte do ruído. E por fim estes utilizam da técnica PSD, que somente mede sinais em uma

determinada frequência de referência, tratando as demais como ruído. A saída deste filtro amplificador sintonizado é um sinal CC correspondente ao sinal CA de entrada.

Com mencionado anteriormente, o amplificador Lock-in necessita de um sinal de referência que pode ser fornecido internamente (ele mesmo gera) ou por um gerador externo (chopper, gerador de função, etc.), para que o mesmo possa saber diferenciar o que é sinal e o que é ruído. Este sinal de referência é fornecido aos PSD's e também ao sinal a ser modulado externamente (experimento), neste caso o laser.

No projeto foi então determinado que este amplificador Lock-in deveria gerar sua própria referência e fornecer também este sinal para modular o laser (experimento). A frequência foi ajustada em 20 Hz.

Foi utilizado um kit de desenvolvimento da *Texas Instruments* que consiste de uma plataforma de múltiplas funcionalidades, com aplicações em áudio, vídeo e controle, com uns dos mais recentes DSP desenvolvidos nos últimos anos, o TMS320C6713. Optou-se por utilizar este kit composto de uma placa com respectivos periféricos e um software para edição, depuração e gravação, o qual se comunica diretamente com a placa, trocando informações em tempo real.

O projeto foi dividido em 4 partes, Figura 3.1. A parte principal é a referente ao *hardware* de controle e tratamento dos sinais, tarefa esta desempenhada pela placa DSK TMS320C6713, onde está gravado todo o *software* de controle em linguagem C.

A seguir tem-se o circuito de interface com o sistema de controle, proporcionando a comunicação entre o usuário e o sistema de monitoramento, sendo para isto utilizado um teclado e um *display*.

Posteriormente tem-se a placa de potência para os lasers, com alimentação própria e entrada de controle para o acionamento dos mesmos.

Por fim o PC troca dados em tempo real com a placa de controle, proporcionando a visualização gráfica de variáveis do sistema.

A Figura 3.1 mostra os blocos que dividem o projeto, tendo o DSP como o centro de todo sistema.

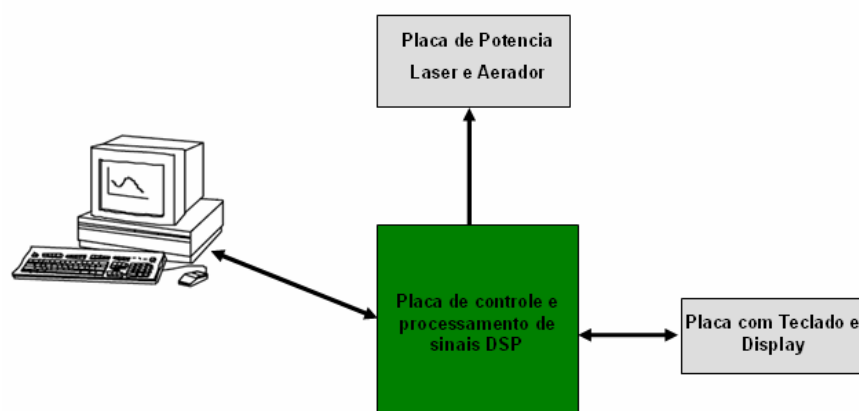


Figura 3.1 Diagrama em bloco do sistema proposto.

A seguir serão discutidos os blocos de *hardware* que compreendem a aquisição e envio de sinais e *software* onde estão implementados os filtros digitais, o PSD digital e toda lógica de controle.

3.2 O HARDWARE

O sistema está baseado no processador DSP. A capacidade de processar grandes quantidades de números em pouco tempo é um dos principais benefícios que os Processadores Digitais de Sinais oferecem ao mundo da eletrônica.

O Hardware está dividido em 3 partes: placa de processamento de sinais, placa de potência para laser e bomba de aeração e Interface Homem Maquina (HMI) com teclado e display.

Na Figura 3.2 estão representados a placa de processamento de sinais (TMS320C6713 DSK) e a HMI. A placa de potência de acionamento dos laser's e bomba de aeração assim como o circuito de aquisição de sinais e também o sensor, estão na Figura 4.1.

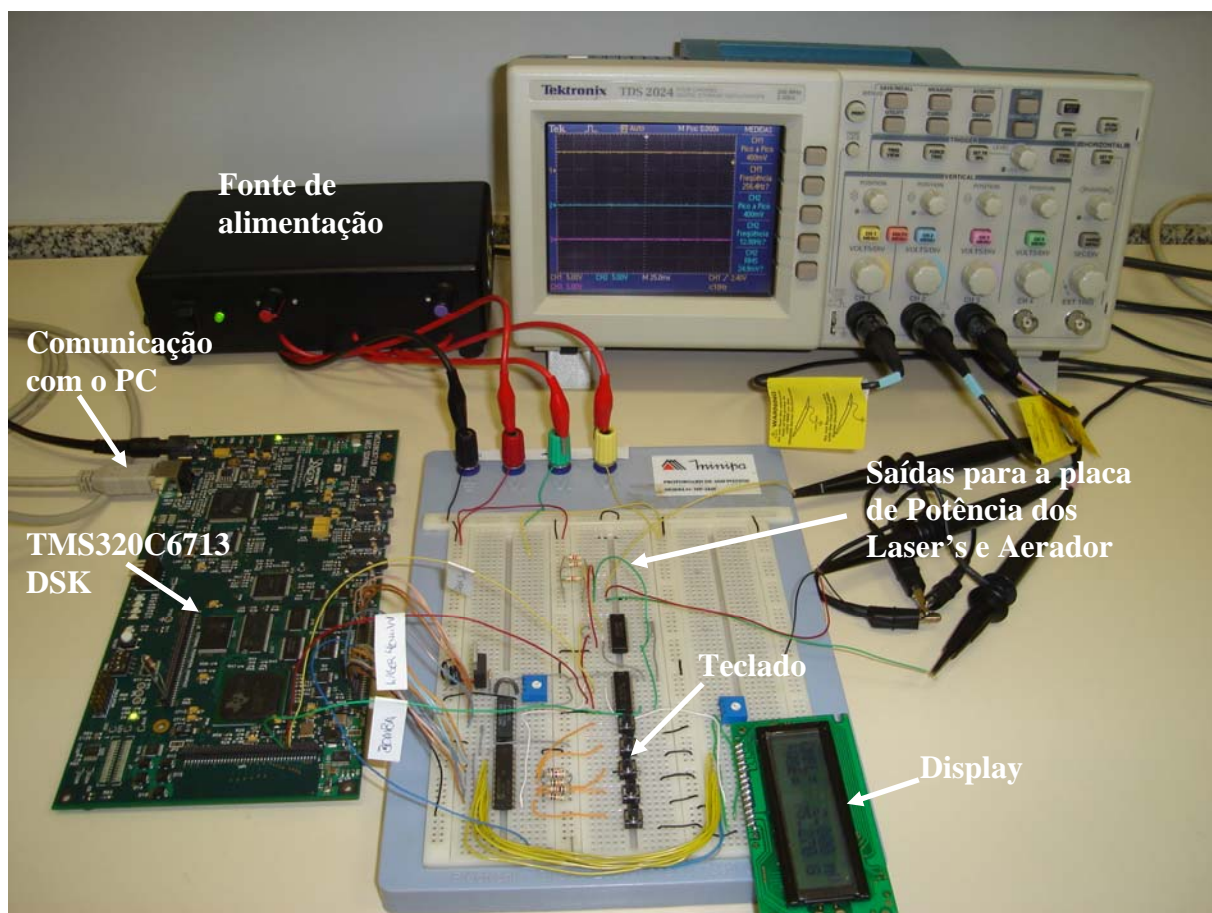


Figura 3.2 - Placa de processamento de sinais (TMS320C6713 DSK) e HMI.

3.2.1 Placa de Processamento de Sinais

A versatilidade e a flexibilidade dos circuitos digitais torna a implementação de um Amplificador *Lock-in* Digital mais flexível, devido ao fato de ser mais fácil alterar o software interno do que modificar os circuitos de um Amplificador *Lock-in* Analógico.

O C6713 DSK (DSP Starter Kit) é uma placa de desenvolvimento, Figura 3.3, criada conjuntamente pela *Texas Instruments*[®] e pela *Spectrum Digital*[®], que contém incorporada o processador digital de sinais TMS320C6713 em ponto flutuante.

A Figura 3.4 mostra o diagrama de blocos da Plataforma de Desenvolvimento TMS320C6713 DSK.

O DSK é uma plataforma conectada via porta USB ao PC, que permite desenvolver e testar eficientemente aplicações em áudio, imagem, instrumentação e controle, com elevada capacidade de processamento.

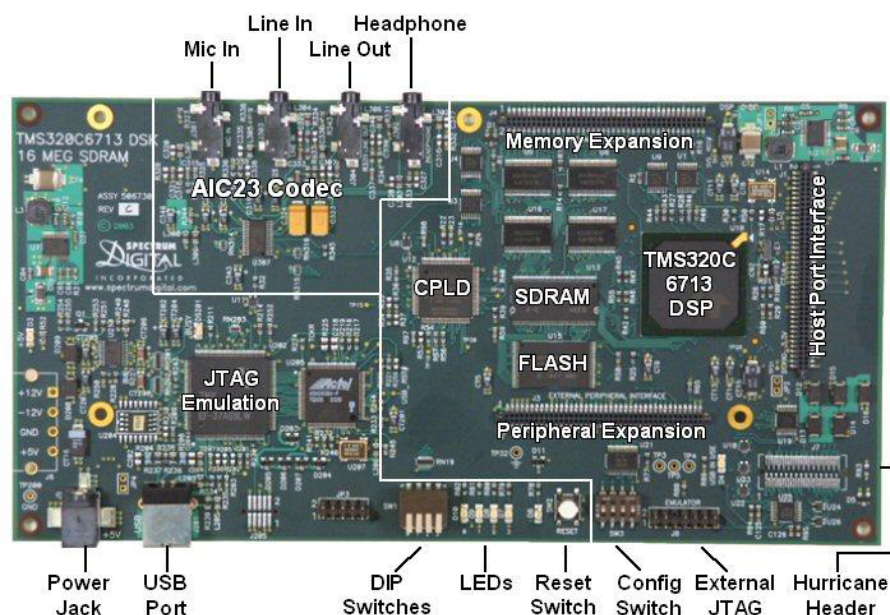


Figura 3.3 - Plataforma de Desenvolvimento TMS320C6713 DSK.

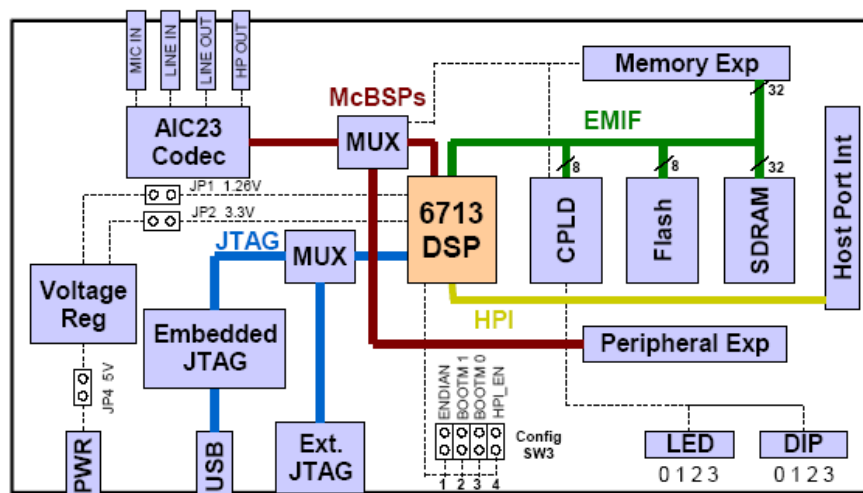


Figura 3.4 - Diagrama de Blocos da Plataforma de Desenvolvimento TMS320C6713 DSK.

As principais características desta placa de desenvolvimento são:

- Processador TMS320C6713 a 225 MHz (192 Kb de memória interna)
- VLIW - Very Long Instruction Word, várias instruções, a 32 bits, executadas num só clock (até 8 instruções);
- Tempo de ciclo de 4,4 ns;
- Executa 1800 MIPS (Million Integer Operations per Second) e 1350 MFLOPS (Million Floating-Point Operations per Second);
- Codec AIC23: ADC e DAC, com frequência de amostragem de 8 a 96 kHz;
- Periféricos de I/O de uso geral: 4 LEDs e 4 DIP switches;
- Memória: 16 MB SDRAM e 512 KB de FLASH não volátil;
- Interface JTAG: Comunicação por USB com o PC;
- Três conectores de expansão para conexão com memória, periféricos e Host Port Interface (HPI);
- Única alimentação: + 5 V.

Esta placa, como mencionado, possui um *codec*, que é um CI que contém incorporado um conversor ADC e um conversor DAC. Pela característica da placa, não foi possível utilizar o conversor ADC para aquisição, pois este possui em seu circuito de entrada filtros que atenuariam e defasariam o sinal, além de não manter uma relação linear de conversão. Sendo assim teve que se utilizar um circuito externo de conversão. Porém o conversor DAC pode ser utilizado para gerar um sinal de referência externo, podendo este ser um sinal senoidal ou quadrado.

Para a comunicação com os periféricos (*display*, teclado, circuito de aquisição de sinais, circuito de acionamento dos lasers, bomba de aeração e *clock* do ADC), a placa possui três conectores de expansão [24], J1 (*HPI Expansion Conector*), J3 (*Peripheral Expansion Conector*) e J4 (*Memory Expansion Conector*) conforme, Figura 3.3.

A comunicação com o teclado e o *display* se dá através do conector J4, pois estes periféricos são mapeados por endereços de memória, ou seja, eles são vistos como

dispositivos de memória, onde a leitura de determinado endereço corresponde à leitura das teclas, assim como o envio de dados para o display.

Os sinais de controle dos lasers, bomba de aeração e *clock* do ADC, são feitos através do conector J1, utilizando o periférico GPIO (*General-Purpose Input/Output*). Deve ser observado que esta placa possui saídas multiplexadas que compartilham o mesmo conector (HPI e McASP). Assim de acordo com [24], para se fazer uso de determinadas saídas como a de HPI deve-se configurar a chave 4 do SW3 para a posição ON, liberando assim as portas de GPIO. Outra configuração deve ser feita para a liberação dos pinos dos periféricos GPIO, conectando o pino 75 (DC_DET – *Daughter Card Detect*), do conector J3, a um resistor de *pull-down* de $1K\Omega$, pois assim a placa ao ser inicializada verifica a presença de um *hardware* externo.

3.2.2 Interface Homem Máquina

Fazem parte desta interface o teclado, o display e o PC (Computador Pessoal).

O display digital de LCD (*Liquid Cristal Display*) possui duas linhas e dezesseis colunas, onde cada coluna corresponde a um caractere. Pelo *display* podem ser observados todos os campos de ajustes referentes aos parâmetros de configuração, assim como, variáveis referentes às medições.

O teclado possui 5 teclas, pelas quais são configurados os parâmetros da medição e também durante o monitoramento pode-se observar outros parâmetros atribuídos a cada tecla, conforme Tabela 3.1.

Pode ser observado que cada tecla possui dupla funcionalidade, pois as mesmas teclas são utilizadas para configurar a simulação e para visualizar vários campos como mostrados.

Tabela 3.1 – Teclas e suas funcionalidades.

| Tecla | Função | |
|-------|-----------------------|-----------------------------------|
| | Menu Configurações | Menu Monitoramento dos Sinais |
| 1 | + | Amplitude e Fase |
| 2 | - | Componente Fase e Quadratura |
| 3 | Altera campo | Sinal monitorado |
| 4 | Confirma configuração | Tempo percorrido e Tempo restante |
| 5 | Não utilizado | Hora atual (relógio) |

Quando em funcionamento, o sistema passa a apresentar diferentes telas como mostrado na Tabela 3.2, onde a apresentação de cada uma, está relacionada com determinada tecla como mostrado na Tabela 3.1.

Tabela 3.2 – Telas apresentadas no display quando o sistema esta em monitoramento.

| Menu | Linha Display | Mensagem | |
|--------|---------------|----------|----------|
| Tela 1 | 1 | Ampl: | V |
| | 2 | Fase: | G |
| Tela 2 | 1 | I: | V |
| | 2 | Q: | V |
| Tela 3 | 1 | Sinal | |
| | 2 | _____ V | |
| Tela 4 | 1 | Atual: | 00:00:00 |
| | 2 | Falta: | 00:00:00 |
| Tela 5 | 1 | Hora | |
| | 2 | 00:00:00 | |

As telas estão divididas em 5, com um total de 8 variáveis monitoradas, as quais são:

Amplitude: sinal CC correspondente ao sinal CA vindo do sensor, sendo a resposta apresentada em volts (V);

Fase: diferença de fase Em graus, medida entre o sinal de excitação fornecido ao experimento e o sinal medido;

I: componente em fase. Mostra quanto do sinal medido está em fase com o sinal enviado ao experimento, com resposta em volts;

Q: componente em quadratura. Mostra quanto do sinal medido está defasado de 90° em relação ao sinal enviado ao experimento, com resposta em volts;

Sinal: sinal de entrada medido pelo sistema, com resultado em volts;

Atual: tempo decorrido desde o início do monitoramento (horas, minutos e segundos);

Falta: tempo restante para fim do monitoramento (horas, minutos e segundos);

Hora: horário atual (horas, minutos e segundos);

A função principal do PC, além de compilar o código, é a de transferir o mesmo para a placa. O sinal armazenado em uma variável, também pode ser observado junto ao PC através da própria interface de desenvolvimento CCS (*Code Composer Studio*). A comunicação entre a placa e o PC é feita via cabo USB (*Universal Serial Bus*).

Estando a placa DSK alimentada e com o programa gravado em memória, esta pode ser desconectada do PC mantendo o seu funcionamento normal, porém ao desligar, esta necessita que o programa seja regravado em sua memória.

O esquemático de interfaceamento entre os periféricos *display* e teclado com a placa de processamento, é mostrado no Anexo 4, onde a placa está representada pelo conector J4.

3.2.3 Circuito de Potência para o Laser

O objetivo deste circuito, Figura 3.5, é fornecer potência e alimentação estável para os módulos de laser de acordo com a Tabela 3.4.

Os sinais de controle são fornecidos pela placa de processamento através do conector J1.

Esta placa tem alimentação própria, sendo alimentada em 127 Vac. Possui fusível de proteção contra sobre-corrente e um transformador com saída 12+12 Vcc. Para os lasers a tensão é fornecida por um CI regulador, LM7806, que fornece uma tensão de 6 Vcc.

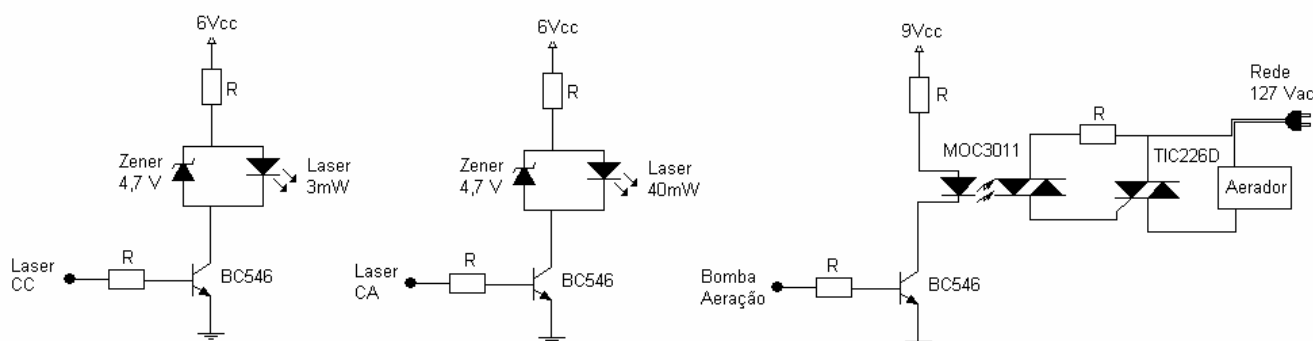


Figura 3.5 – Circuito de potência para os lasers e aerador.

O acionamento dos lasers é feito através dos transistores, que operam como chaves digital, com uma tensão de base que varia de 0 a 5 Vcc. A alimentação para os laser é limitada em 4,7 Vcc pelo diodo zener, mantendo assim uma corrente constante e uma potência também constante.

O acionamento da bomba de aeração é feito através do CI MOC3011, um fototriac que isola o circuito de controle do circuito de potência e também serve de gatilho para o CI TIC126D o qual faz circular a corrente vinda da rede (127 Vac) que alimenta o aerador.

São 3 os sinais de controle enviados a placa de potência pela placa de controle, e que são mostrados na Tabela 3.3. Como estes sinais são limitados a 3,3Vcc pela placa de controle, uma adequação foi feita par elevar este sinal para uma faixa que fosse de 0 a 5 Vcc exigida pela placa de potência. Para isso, foi utilizado o CI 74LS03 o que possui suas saídas em coletor aberto a qual é conectado um resistor de *pull-up* em 5Vcc, fazendo assim a conversão de níveis lógicos.

Tabela 3.3. Sinais de controle para lasers e bomba de aeração.

| Placa de Controle (Conector J1) | Placa de Potência | Descrição |
|------------------------------------|-------------------|-------------------------------|
| Pino 15 – GPIO 3 | Laser CA | liga/desliga laser de 3mW |
| Pino 16 – GPIO 0 | Laser CC | liga/desliga laser de 40mW |
| Pino 19 – GPIO 8 | Bomba Aeração | liga/desliga bomba de aeração |
| Pino 17 – GND | GND | Terra comum |

O esquemático de interfaceamento entre a placa de controle e a de potência para os laser e bomba de aeração, é mostrado no Anexo 3. A placa de controle esta representada pelo conector J1. As características dos laser são apresentadas a seguir, Tabela 3.4.

Tabela 3.4 - Características dos Lasers

| Características | Laser 3 mW | | | Laser 40 mW | | |
|-----------------------------|---------------|-----|-------|---------------|------|------|
| Comprimento de Onda (20 °C) | 650nm | | | 650nm | | |
| Potência | Min. | Tip | Max | Min. | Tip | Max |
| | 2,8mw | 3mW | 3,8mW | 40mw | 40mW | 45mW |
| Corrente Max | 45mA | | | 120mA | | |
| Frequência Max. de Mod | 2,5kHz | | | 2,5kHz | | |
| Tensão | 4 a 5 V | | | 4 a 5 V | | |
| Tempo de Operação | > 5.000 horas | | | > 5.000 horas | | |

3.3 O SOFTWARE

Para o rápido desenvolvimento de aplicações em DSP, a linha DSP TMS320™ tem o suporte dos programas *eXpressDSP* (tm) *Real-Time Software Technology* que inclui o ambiente integrado de desenvolvimento *Code Composer Studio*™ (Figura 3.6), DSP/BIOS programa kernel em tempo real, TMS320 DSP *Algorithm Standard*. Permite a simulação, execução dos controles, depuração do código e troca de dados em tempo real.

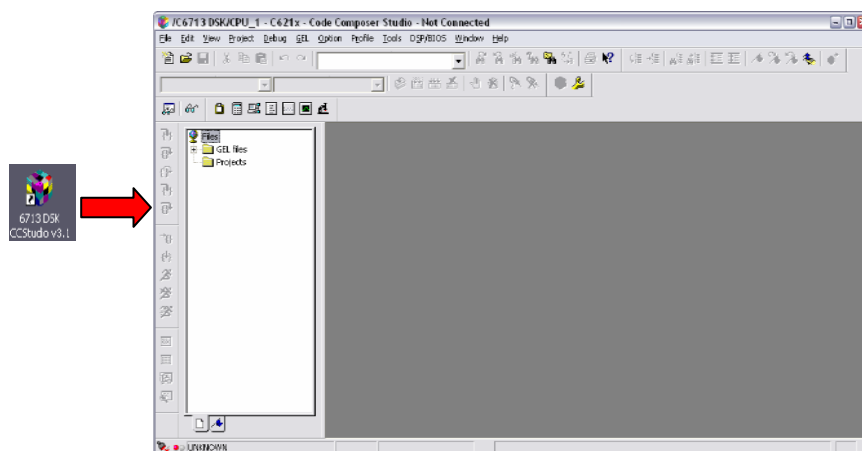


Figura 3.6 - Interface de Desenvolvimento, Code Composer Studio.

O software foi escrito em linguagem C e está estruturado como mostra o diagrama de blocos da Figura 3.7.

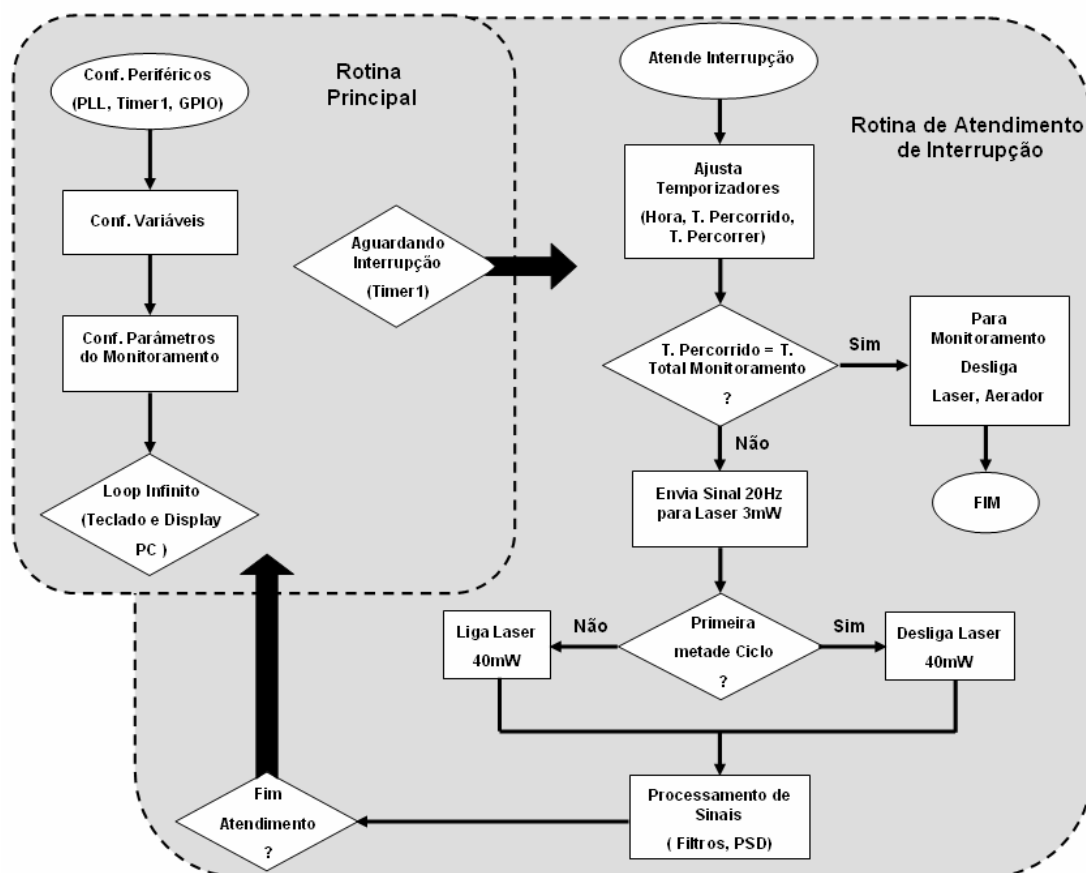


Figura 3.7 – Fluxograma da Estrutura do Código.

O software está dividido em dois blocos principais, rotina principal e rotina de atendimento de interrupção, sendo descritos detalhadamente a seguir. O código fonte pode ser visto no Anexo 8.

3.3.1 Rotina principal (Main)

Na rotina principal são feitos todos os ajustes dos periféricos como PLL, Timer, GPIO, habilitação de interrupções, configuração das variáveis e dos parâmetros de monitoramento citados anteriormente.

Feitas as configurações, o processador entra em uma rotina de *loop* infinito, onde é verificado constantemente o teclado e verificado se alguma mensagem deve ser escrita no *display*. O processador sairá desta rotina somente quando houver uma chamada de interrupção

Seguindo as instruções de configuração [25, 26] foram estabelecidos os sinais de *clock* para os periféricos mostrados na Figura 3.8 e que estão representados na Tabela 3.5.

A entrada do sinal de *clock* principal é a CLKIN, que recebe o sinal vindo de um cristal com frequência de 50 MHz, onde este sinal pode ser multiplicado ou dividido, segundo as características de configuração do PLL.

O primeiro periférico de controle do PLL, “DIVIDER D0”, está configurado para dividir por 1 o *clock* de 50 MHz, resultando em um PLLREF de 50 MHz. O estágio seguinte é o multiplicador da frequência de *clock*, “PLL”, que foi configurado para multiplicar por 8 o *clock* de referência, tendo agora um *clock* de 400 MHz para a saída “PLLOUT”, que será fornecida aos periféricos.

A frequência máxima para o DSP utilizado é de 225 MHz, sendo assim, foi configurada para o mesmo uma frequência de 200 MHz (SYSCLK1), onde “DIVIDER D1” está configurado para dividir por 2 a frequência de referência.

De acordo com [25] a frequência dos periféricos (SYSCLK2) não deve ser superior à metade da frequência do núcleo do DSP, portanto “DIVIDER D2” foi configurado para dividir por 4 a frequência principal, resultando em uma frequência de 100 MHz.

O *clock* da EMIF (*External Memory Interface*), foi configurado por “DIVIDER D3”, dividindo o *clock* de 400 MHz por 5, resultando na saída SYSCLK3, um *clock* de 80 MHz.

Para o ADC, o *clock* é derivado de “CLKOUT3”, que através de OSCDIV1 divide o *clock* de 50 MHz por 25, resultando no valor de 2 MHz.

A Tabela 3.5 mostra as configurações após os ajustes do PLL.

Tabela 3.5 – Configuração dos *clock* para todo sistema.

| Saídas de Clock | Frequência MHz | Descrição |
|-----------------|----------------|---|
| CLKIN | 50 | Entrada de <i>Clock</i> (cristal) |
| PLLOUT | 400 | <i>Clock</i> para todo o sistema |
| SYSCLK1 | 200 | Núcleo do DSP |
| SYSCLK2 | 100 | Periféricos |
| SYSCLK3 | 80 | <i>Clock</i> para interface com memória externa |
| CLKOUT3 | 2 | <i>Clock</i> para conversor ADC |

3.3.1.2 Configuração do Periférico *Timer1*

Para este periférico gerar as interrupções, o mesmo deve ser configurado. Sendo utilizado a interface de configuração DSP BIOS [27], que proporciona uma rápida programação das interrupções. Para cada interrupção configurada, uma rotina de atendimento é criada no código fonte.

O primeiro passo, depois de criado o projeto, é criar um arquivo DSP BIOS que terá a extensão “.cdb”, o nome escolhido foi “lock_in.cdb”. Criado o arquivo “lock_in.cdb”, este deve ser adicionado ao projeto.

O passo seguinte é abrir este arquivo, Figura 3.9, e configurar de acordo com as características desejadas.

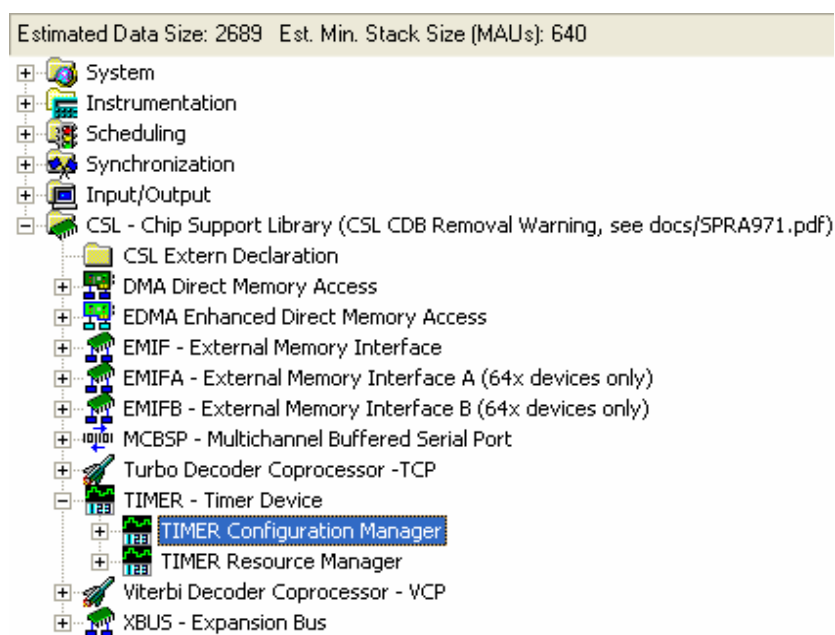


Figura 3.9 – DSP BIOS, configurando interrupção pelo periférico Timer 1.

Na opção “*TIMER Configuration Manager*” é configurado o *clock* da interrupção de acordo com a Tabela 3.6.

O *Timer1* tem seu *clock* controlado pelo periférico SYSCLK2, que como mostra a Tabela 3.6 foi configurado para um *clock* de 100 MHz. Sendo o parâmetro “*Input Clock*”

Source” na Tabela 3.6, configurado como “(CPU Clock) / 4”, onde “CPU Clock” é na verdade SYSCLK2. Tem-se então:

$$\begin{aligned} \text{CLKSRC} &= \text{SYSCLK2} / 4 \\ \text{CLKSRC} &= 100.10^6 / 4 \\ \text{CLKSRC} &= 25\text{MHz} \end{aligned} \quad (3.1)$$

Sendo:

CLKSRC : Pseudo registrador que indica ao processador a fonte de clock de entrada;

Para calcular o valor do período que deverá ser ajustado para gerar uma interrupção com frequência de 5KHz, deve se usar a seguinte relação:

$$\begin{aligned} \text{Period value} &= \text{CLKSRC} / F_{\text{interrupcao}} \\ \text{Period value} &= 25.10^6 / 5.10^3 \\ \text{Period value} &= 5000d = 1388h \end{aligned} \quad (3.2)$$

Sendo:

Period value: registrador que indica ao periférico *Timer1* o tempo a ser contado para gerar a interrupção;

$F_{\text{interrupcao}}$: frequência de interrupção desejada para o *Timer1*;

Com isso, tem-se uma interrupção gerada a cada 0.2 ms (1/5000). Alterando o conteúdo do registrador “*Period Value*” da Tabela 3.6 tem-se um período diferente de geração de interrupção.

O *Timer1* responsável por gerar a referência de *clock* é selecionando em “*Timer Resource Manager*”, Figura 3.9, de acordo com a Tabela 3.7.

Tabela 3.6 – Parâmetros de configuração do menu “timerCfg0”.

| PARÂMETROS | NOME | VALOR |
|------------------------|--|-------------------------|
| <i>General</i> | <i>Comment:</i> | <i>5 kHz Timer</i> |
| <i>Clock Control</i> | <i>Input Clock Source (CLKSRC):</i> | <i>(CPU Clock) / 4</i> |
| | <i>Clock/Pulse Mode(CP):</i> | <i>Clock Mode</i> |
| <i>Pin Control</i> | <i>Function of TOUT (FUNC):</i> | <i>Timer Output</i> |
| | <i>TOUT Inverter Control (INVOUT):</i> | <i>Uninverted</i> |
| <i>Counter Control</i> | <i>Timer Operation:</i> | <i>Start With Reset</i> |
| | <i>Period Value:</i> | <i>0x00001388</i> |
| | <i>Counter Value (optional):</i> | <i>0</i> |
| <i>Advanced</i> | <i>Definido automaticamente</i> | |

O parâmetro “*Scheduling*”, Figura 3.8, atribui um serviço de rotina para a interrupção do Timer1. O parâmetro “HWI INT15” (HWI - *Hardware Interrupt Service*) é selecionado e configurado como na Tabela 3.8.

Tabela 3.7 – Parâmetros de configuração do menu “Timer Device 1”.

| NOME | VALOR |
|-----------------------------------|------------------|
| <i>Open Timer Device:</i> | <i>checked</i> |
| <i>Handle:</i> | <i>hTimer1</i> |
| <i>Enable Pre-Initialization:</i> | <i>checked</i> |
| <i>Pre-Initialize with:</i> | <i>timerCfg0</i> |

Dentro da rotina principal (*main*) o comando “*IRQ_enable(IRQ_EVT_TINT1)*”, deve ser inserido para ativar o *Timer1*.

A cada interrupção gerada, o processamento é desviado para a função “*Atende_Interrupcao*”.

Tabela 3.8 – Parâmetros de configuração do menu “HWI INT15”.

| PARAMETROS | NOME | VALOR |
|--------------------|-------------------------------------|----------------------------|
| <i>General:</i> | <i>interrupt source:</i> | <i>Timer 1</i> |
| | <i>function :</i> | <i>_Atende_Interrupcao</i> |
| | <i>monitor:</i> | <i>Nothing</i> |
| <i>Dispatcher:</i> | <i>Use Dispatcher:</i> | <i>clicked</i> |
| | <i>Do not modify cache control:</i> | <i>clicked</i> |

3.3.1.3 Configuração dos Parâmetros de Monitoramento

A configuração é feita via teclado e *display*, sendo então os parâmetros, armazenados na memória do DSP.

São 4 os parâmetros de simulação a serem configurados, Tabela 3.9 :

Tempo do ciclo: O primeiro parâmetro a ser configurado é o ciclo de medição, representado pela Figura 2.25. O parâmetro "tempo do ciclo" é configurado em minutos, onde o tempo configurado é dividido em dois períodos iguais. Na primeira metade do período do ciclo o laser de 40 mW fica desligado (S_CC) e na segunda metade este entra em funcionamento (C_CC). Durante os dois períodos o laser de 3 mW fica em funcionamento sendo modulado na frequência de 20 Hz.

Tempo parado: Terminado os dois ciclos, os dois lasers são desligados e entra em funcionamento o aerador, ficando nesta configuração durante o tempo definido pelo parâmetro "Tempo parado" também configurado em minutos.

Tempo de monitoramento: O próximo parâmetro a ser configurado é o "tempo total de monitoramento" o qual pode se configurado em horas ou minutos. Terminado este tempo o sistema desliga todos os laser e também o aerador e não realiza nenhum monitoramento.

Hora: Configura o relógio para o horário atual. Também pode ser ajustado o parâmetro "Hora", de acordo com o horário de inicio do monitoramento.

As teclas 1 e 2, mais e menos respectivamente, ajustam o valor de cada parâmetro citado acima. A tecla 3 altera entre os parâmetros, para que possam ser feitas as configurações.

Feitos todos os ajustes, a tecla 4 confirma esta atualização e instantaneamente inicializa o sistema de monitoramento. A Tabela 3.9 mostra as três telas apresentadas durante a configuração, de acordo com a sequência de ajustes.

Tabela 3.9 – Telas apresentadas no display para os parâmetros de configuração.

| Menu | Linha Display | Mensagem |
|--------|---------------|--------------|
| Tela 1 | 1 | T.ciclo: min |
| | 2 | T.Stop: min |
| Tela 2 | 1 | Tempo Total |
| | 2 | 00:00 |
| Tela 3 | 1 | Hora |
| | 2 | 00:00:00 |

3.3.1.4 Atendimento do Teclado e Display

O teclado é monitorado constantemente, cada tecla recebe um código que ao retornar é identificado pelo programa principal, que indicará qual tela deva ser mostrada no *display*.

Como mencionado, estes dois periféricos são monitorados como dispositivos de memória.

Esta família de DSP's da série C67xx, tem um grande espaço de endereços byte endereçáveis com endereçamento sempre em 32-bits, o mapa de memória para a família C67xx e para a placa de controle DSK6713 é visto na Figura 3.10.

A EMIF (*External memory interface*) é o periférico responsável pela divisão e acesso dos espaços de memória e tem 4 regiões distintas endereçáveis chamadas de *chip enable spaces* (CE0-CE3). A SDRAM ocupa o espaço CE0 enquanto a Flash e CPLD ocupam o espaço CE1. Os espaços livres para aplicação são CE2 e CE3, que são geralmente reservados

para placas de avaliação (*daughter cards*), que são placas adquiridas separadamente com *hardwares* específicos. [24]

| Address | C67x Family Memory Type | 6713 DSK |
|------------|---|------------------------------|
| 0x00000000 | Internal Memory | Internal Memory |
| 0x00030000 | Reserved Space or Peripheral Regs | Reserved or Peripheral |
| 0x80000000 | EMIF CE0 | SDRAM |
| 0x90000000 | EMIF CE1 | Flash CPLD |
| 0xA0000000 | EMIF CE2 | Daughter Card |
| 0xB0000000 | EMIF CE3 | |

Figura 3.10 – Mapa de memória da família C67xx e DSK6713.

O endereço de memória CE2 foi utilizado para mapeamento do teclado e do *display*, onde o endereço 0xA0000004 foi mapeado para o *display* e o endereço 0xA0000008 mapeado para o teclado.

No *display* são escritos dados e comandos. Antes de escrever qualquer mensagem, este periférico deve ser configurado. A rotina de configuração lê um vetor de comandos e envia cada elemento deste vetor para o *display*, respeitando o tempo de gravação em sua memória (em torno de 5 milissegundos), não respeitar este tempo acarreta em erros de configuração[25].

Na escrita de dados cada caractere é enviado sequencialmente até completar toda a mensagem, respeitando o tempo de 5 milissegundos entre cada caractere.

Os dois periféricos ocupam endereços diferentes do espaço CE2, porém compartilham do mesmo conector (J4), Figura 3.11. Para que não haja uma interferência entre os dois, um chip (74HC573) encarrega-se de separar fisicamente o barramento de dados (32Bits DC_D0 – DC_D31) entre eles, onde somente são utilizados 8 bits, os endereços de DC_D0 a DC_D7.

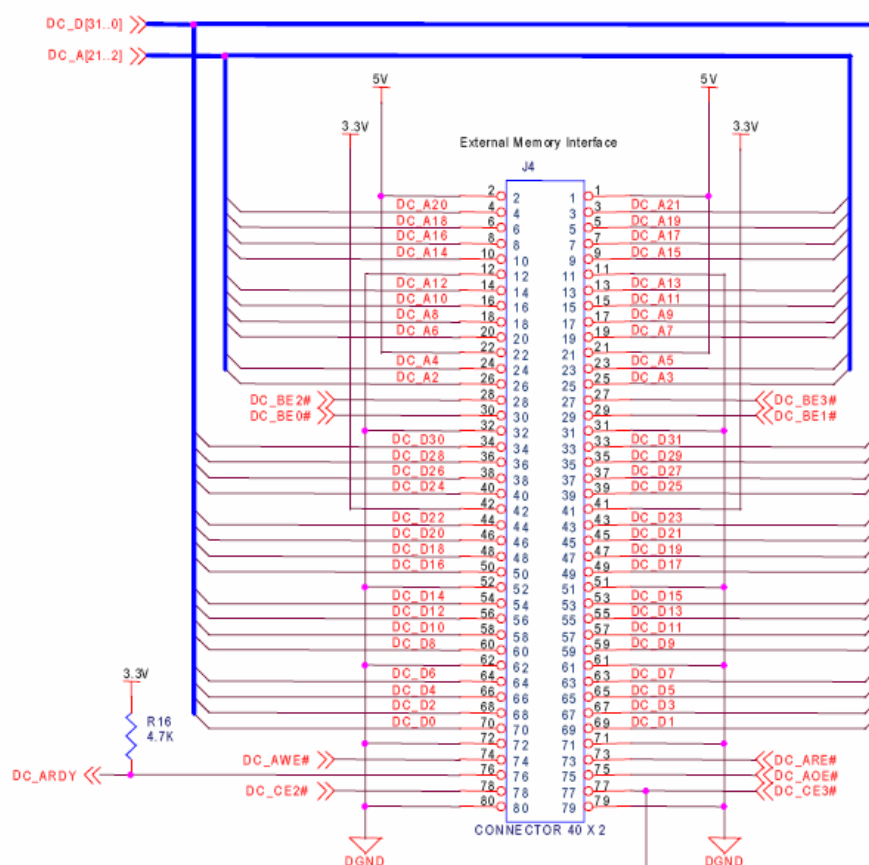


Figura 3.11- Conector J4, com barramento de dados (DC_D0 – DC_D31) e barramento de endereços (DC_A2 – DC_A21).

As duas rotinas, leitura do teclado e escrita no LCD, foram colocadas dentro de uma sub-rotina da rotina principal, em um *loop* infinito, saindo dela somente quando houver uma interrupção pelo *Timer1*. O processo é desviado então para a rotina de atendimento de interrupção (*Atende_interrupcao*) e terminada a tarefa, retorna o processamento para a rotina de *loop* infinito.

Apesar de estarem dentro deste *loop*, elas não são constantemente acessadas (o que causariam erros na escrita de dados e comando ao LCD, por causa do tempo de retardo exigido), uma variável controla este acesso. Esta variável é atualizada somente dentro da rotina de atendimento de interrupção, dando tempo suficiente para inserir novos caracteres.

3.3.2 Rotina de Atendimento de Interrupção

Praticamente todo o trabalho de cálculo e controles, é realizado por esta rotina, a qual é chamada periodicamente, período este definido pelo registrador do *Timer1*, definido anteriormente.

No atendimento da interrupção o programa realiza as seguintes tarefas:

- Gerar os *timer's* que controlam o relógio e o tempo de execução das tarefas;
- Gerar o sinal de excitação para o sistema externo;
- Chama a sub-rotina que realiza o processamento dos sinais.

Estas tarefas são descritas a seguir.

3.3.2.1 Geração dos Sinais de Temporização

A rotina de atendimento a interrupção é chamada a cada 0,2 ms. Logo para 1 s temos 5000 interrupções.

São três temporizadores utilizados, conforme descrito: temporizador do tempo percorrido, temporizador do tempo restante e temporizador para o relógio.

A cada segundo os registradores de segundos são atualizados. O registrador do período percorrido e do relógio são incrementados enquanto do tempo restante é decrementado.

Uma rotina fica monitorando o período decorrido com o tempo do ciclo para controlar o acionamento dos lasers, do aerador e também o tempo em que o sistema fica sem monitorar.

Chegando ao fim do período de monitoramento, os registradores do período percorrido estarão com as mesmas características do registrador que foi configurado o tempo total de monitoramento. Já o registrador do período restante estará igual a zero. Neste instante uma variável é atualizada, indicando que devem ser desligados os lasers e o aerador.

A Tabela 3.10 mostra um exemplo de configuração dos temporizadores, indicando o estado dos mesmos, antes e depois do monitoramento.

Tabela 3.10 – Configuração dos registradores antes de depois do monitoramento.

| Parâmetro | Início Monitoramento | Fim Monitoramento |
|-------------|----------------------|-------------------|
| Tempo Total | 01:30:00 | 01:30:00 |
| Atual | 00:00:00 | 01:30:00 |
| Falta | 01:30:00 | 00:00:00 |
| Hora | 09:30:40 | 11:00:40 |

3.3.2.2 Geração do Sinal de Referência para o Experimento

O sinal de referência para o experimento é o sinal fornecido para o laser de 3 mW. Este laser é modulado, portanto em uma frequência de 20 Hz.

Por este sinal variar entre 0 e 1, não é necessário um conversor DAC, basta utilizar um pino de saída do DSP (conector J1, saída GPIO 3, Tabela 3.4).

Este sinal quadrado variando de 0 a 3.3 Vcc está em fase com a componente cosseno, que é uma das referências de um dos PSD's. Para ser fornecido à placa de potência o mesmo deve ser adequado para a faixa de tensão entre 0 e 5Vcc, utilizando o CI 74LS03.

3.3.2.3 Geração dos Sinais de Referência para o PSD

Na revisão foi visto que um amplificador *Lock-in* digital com dupla fase, possui internamente dois PSD's, onde cada um recebe um sinal de referência senoidal, defasados de 90° entre si e que ambos PSD's também recebem o sinal vindo do experimento para ser multiplicado pelos sinais de referência.

Um dos PSDs recebe o sinal senoidal chamado “cosseno” e o outro PSD recebe o sinal senoidal chamado de “seno”. O sinal enviado para o experimento esta em fase com o sinal “cosseno” e por isso a resultante da multiplicação destes dois sinais é denominada de componente em fase. O outro sinal, “seno”, está defasado de 90° e a resultante da multiplicação pelo sinal vindo do experimento recebe o nome de componente em quadratura.

Têm-se duas maneiras para gerar estes sinais de referência. Uma seria utilizando funções em código C dentro do programa e outra maneira muito utilizada [5], e que foi adotada, é a utilização de tabelas conhecidas como Tabelas de Consulta (*Look-up Table*).

Estas tabelas, em forma de vetor, são valores já calculados e que correspondem ao sinal senoidal gerado.

A vantagem de se utilizar este recurso, é que torna o programa mais rápido (não exigem-se cálculos) e garante sempre a mesma precisão.

Para o sinal de 20 Hz e com uma frequência de amostragem de 5 kHz, a quantidade de pontos deste vetor é determinada da seguinte maneira:

$$N_{\text{pontos}} = \frac{Fs}{F} \quad (3.3)$$

$$N_{\text{pontos}} = \frac{5000}{20} = 250$$

Sendo:

N_{pontos} : Número de pontos a serem amostrados em um ciclo completo;

Fs : Frequência de amostragem do sinal;

F : Frequência do sinal amostrado.

Para facilitar a criação destes vetores, foi utilizado o *software* MATLAB, o qual gera estes pontos, Figura 3.12. O código em Anexo 5 cria este vetor de pontos em um arquivo com extensão “.h” o que será gravado na pasta do projeto e depois este será incorporado ao *software*.

A cada atendimento de interrupção, o ponteiro de leitura do vetor é incrementado de “1” e um novo valor é aquirado, chegando ao fim após 250 interações.

Para gerar o sinal quadrado não foi preciso a leitura de tabela, sendo este gerado a partir de um código com um registrador contador o qual é incrementado e comparado com a metade do período. Evita-se assim de ocupar espaço na memória.

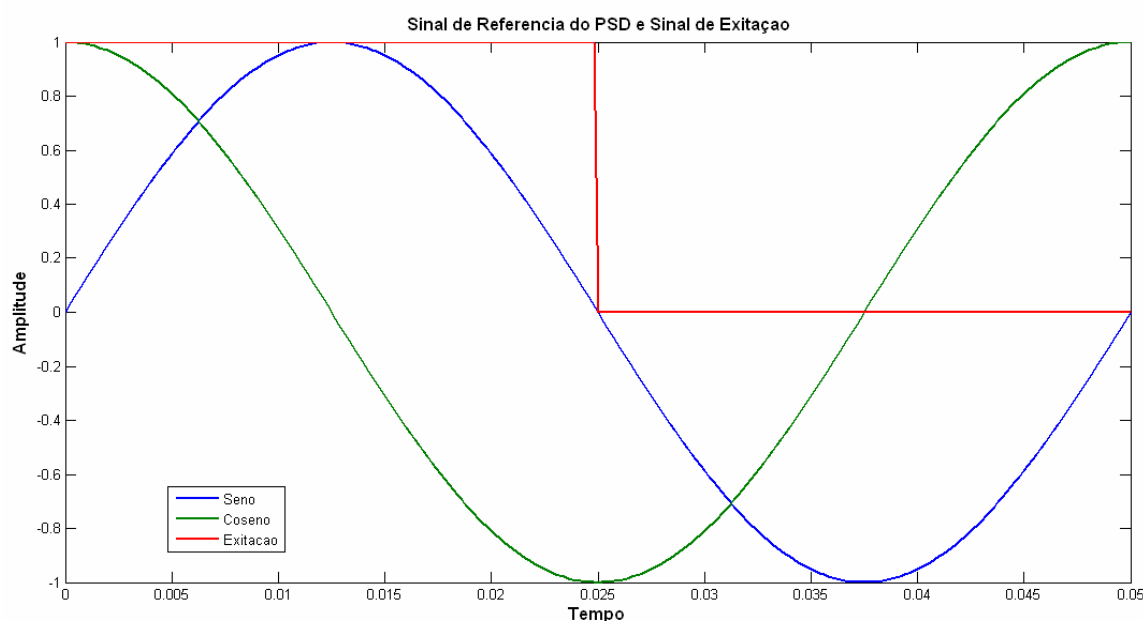


Figura 3.12- Sinais de referência para o PSD gerados no MATLAB.

3.3.2.4 Filtro Digital Passa-Faixa

Um filtro digital usa computação para implementar a ação de filtragem que deve ser executada num sinal de tempo contínuo[28].

O primeiro passo depois da aquisição do sinal é a filtragem digital do mesmo. Para isso foi projetado um filtro passa-faixa, na frequência de 20Hz de topologia IIR (Resposta Infinita ao Impulso) com ordem igual a 4, utilizando polinômio de *Butterworth*. A largura de banda (BW) foi fixada em 1/10 da frequência de corte, portanto tem-se uma atenuação na faixa inferior (19 Hz) de 3 dB aumentando para 24 dB/oitava e na faixa superior (21 Hz) uma atenuação de 3 dB aumentando de 24 dB/oitava.

Para o projeto deste filtro foi utilizado a ferramenta de projeto de filtros digitais (*fdatool*) do Matlab [29]. As respostas em frequência e fase, assim como as especificações do filtro, são mostradas na Figura 3.13.

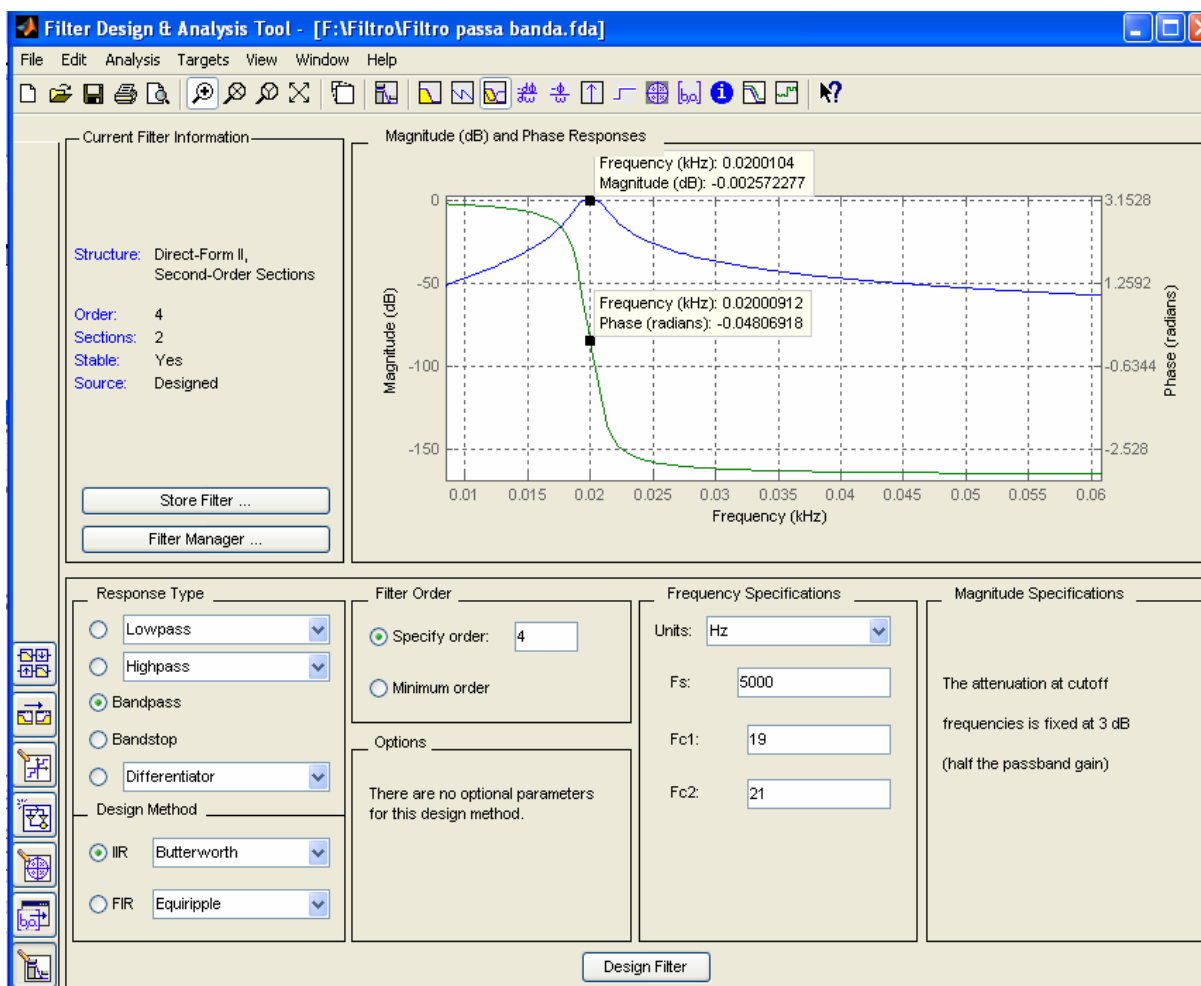
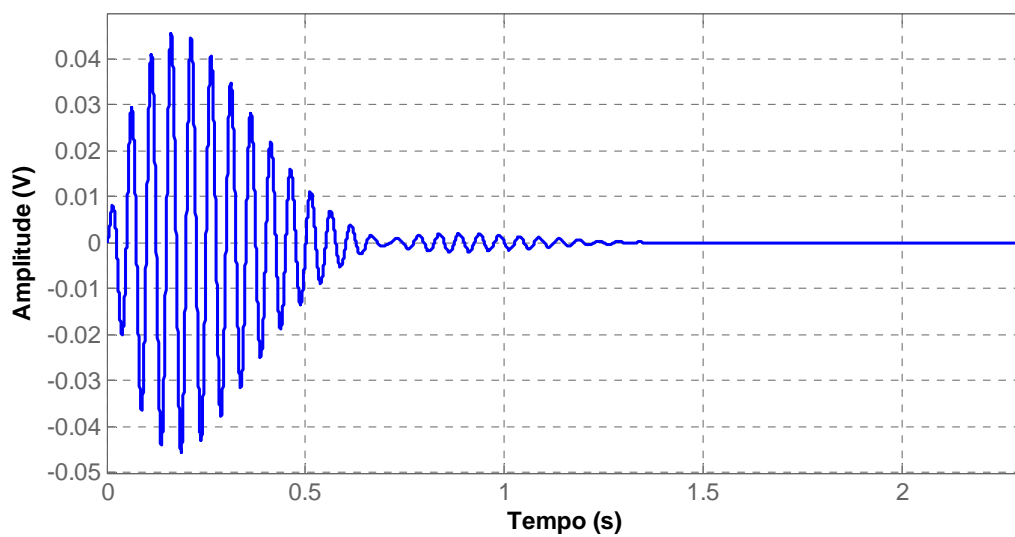


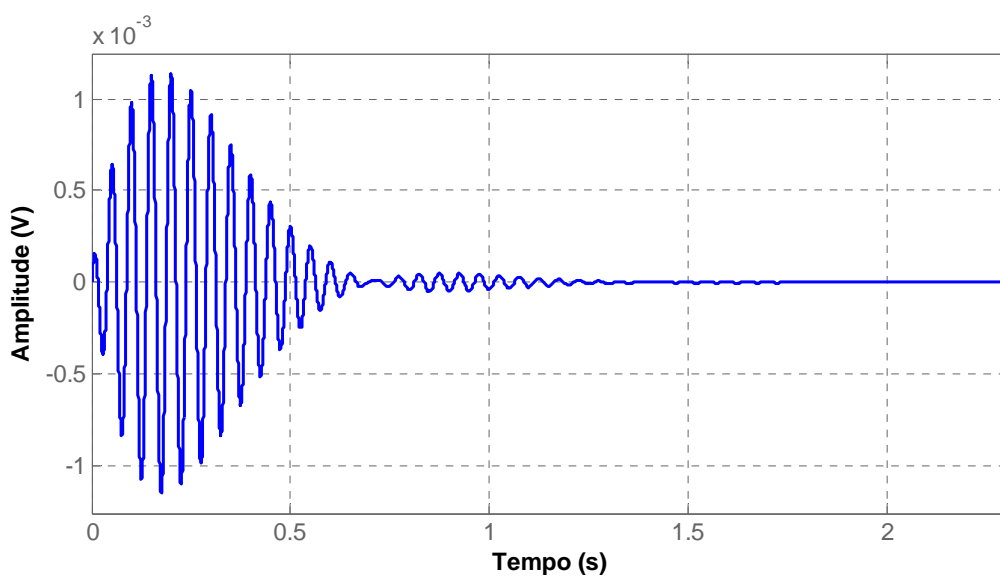
Figura 3.13- Interface de projeto de filtro digital (fdatool) para filtro passa-faixa 20 Hz.

Uma característica do filtro de Butterworth é que este possui na banda de passagem uma resposta em frequência muito plana (não possui *ripple*, ou ondulações), e se aproxima do zero na banda rejeitada. Para um filtro de primeira ordem, a resposta varia em -6 dB por oitava (-20 dB por década). Para um filtro *Butterworth* de segunda ordem, a resposta em frequência varia em -12 dB por oitava já em um filtro de terceira ordem a variação é de -18 dB, e assim por diante.

As respostas ao degrau e ao impulso são mostradas na Figura 3.14 (a) e (b) respectivamente.



(a)



(b)

Figura 3.14- a) Resposta ao Degrau, b) Resposta ao Impulso, para o filtro passa-faixa.

A interface então retorna os valores dos coeficientes em dois vetores, A e B, com tamanho $(n+1)$, em ordem de potência decrescentes de “z”, sendo “n” a ordem do filtro. O vetor A contém os coeficientes do denominador da função de transferência e B, os coeficientes do numerador.

Este filtro realiza o modelo para um filtro analógico e depois converte o mesmo em um filtro digital utilizando transformação bilinear. Transformando a equação do domínio contínuo

(filtro analógico), Equação 3.3, em uma função no domínio discreto (filtro digital), Equação 3.4.

$$H(s) = \frac{B(s)}{A(s)} = \frac{b(1)s^n + b(2)s^{n-1} + \dots + b(n+1)}{s^n + a(2)s^{n-1} + \dots + a(n+1)} \quad (3.3)$$

$$H(z) = \frac{B(z)}{A(z)} = \frac{b(1) + b(2)z^{-1} + \dots + b(n+1)z^{-n}}{1 + a(2)z^{-1} + \dots + a(n+1)z^{-n}} \quad (3.4)$$

A Tabela 3.11 mostra os coeficientes encontrados para este filtro. Onde este está dividido em duas etapas (seções).

| Tabela 3.11 – Coeficientes para o filtro passa-faixa. | | | |
|---|--------------|---------------------|------------------------|
| Seção | Coeficientes | A | B |
| 1 | 1 | 1 | 0.0012555216000014013 |
| | 2 | -1.9974859794722808 | 0 |
| | 3 | 0.99816164137460794 | -0.0012555216000014013 |
| 2 | 1 | 1 | 0.0012555216000014013 |
| | 2 | -1.9977007520016881 | 0 |
| | 3 | 0.99828721262722719 | -0.0012555216000014013 |

3.3.2.5 Filtro Digital Passa-Baixa

Este filtro está localizado depois do estágio de multiplicação pelo PSD. Tendo a finalidade de encontrar um valor médio do sinal CA de entrada.

Portanto, foi adotado um filtro passa-baixa de segunda ordem, de topologia IIR (Resposta Infinita ao Impulso), com frequência de corte em 0.1 Hz e janela de Butterworth, garantindo praticamente um sinal CC na saída. A Figura 3.15 ilustra a ferramenta fdatool e as respostas em frequência e fase para este filtro.

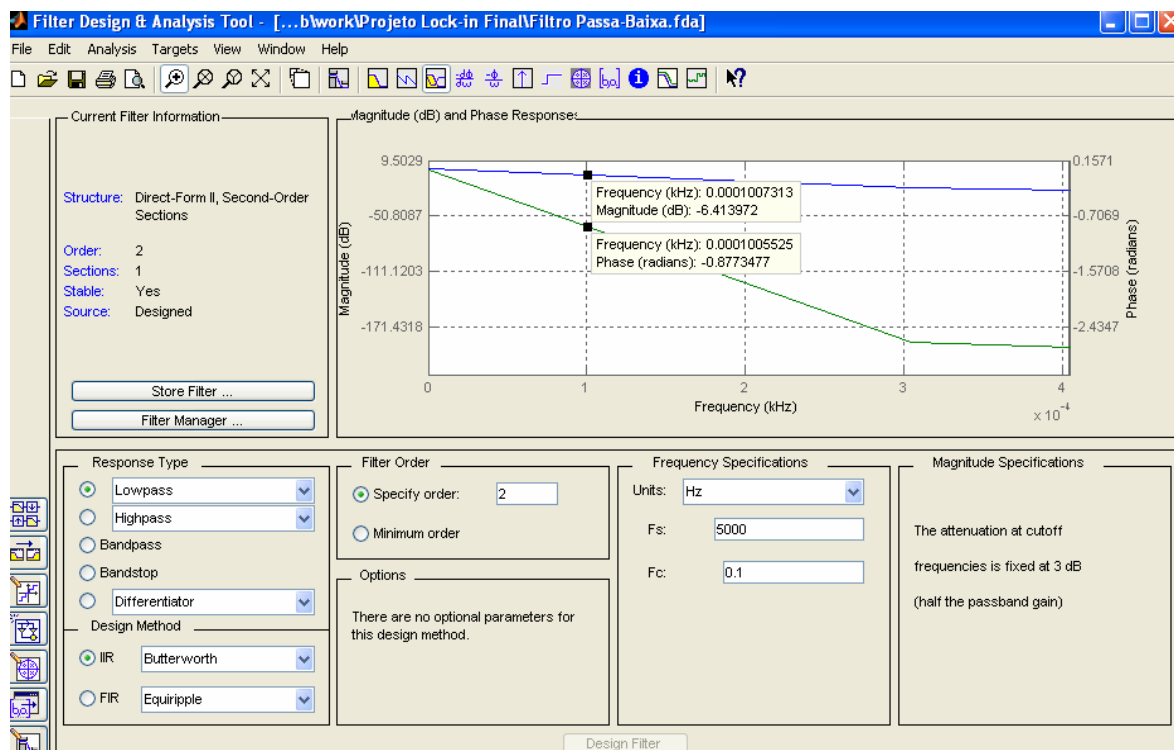


Figura 3.15- Interface de projeto de filtro digital (fdatool) para filtro passa-baixa 0,1 Hz.

Uma frequência de corte inferior implica em aumentar a constante de tempo, que corresponde a um dos artifícios utilizados pelos *Lock-in*. Tal constante de tempo pode variar de 1ms a 100s [7].

A seguir, Figura 3.16 (a) e (b), mostram respectivamente as respostas deste filtro a um estímulo em degrau e ao impulso.

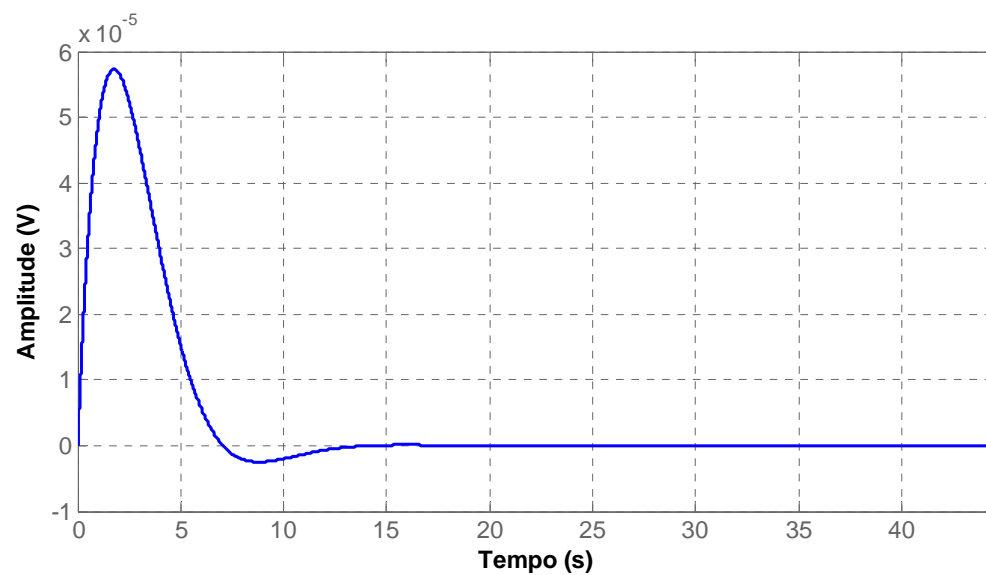
A Tabela 3.12 mostra os coeficientes encontrados para este filtro.

Tabela 3.12 – Coeficientes para o filtro passa-baixa.

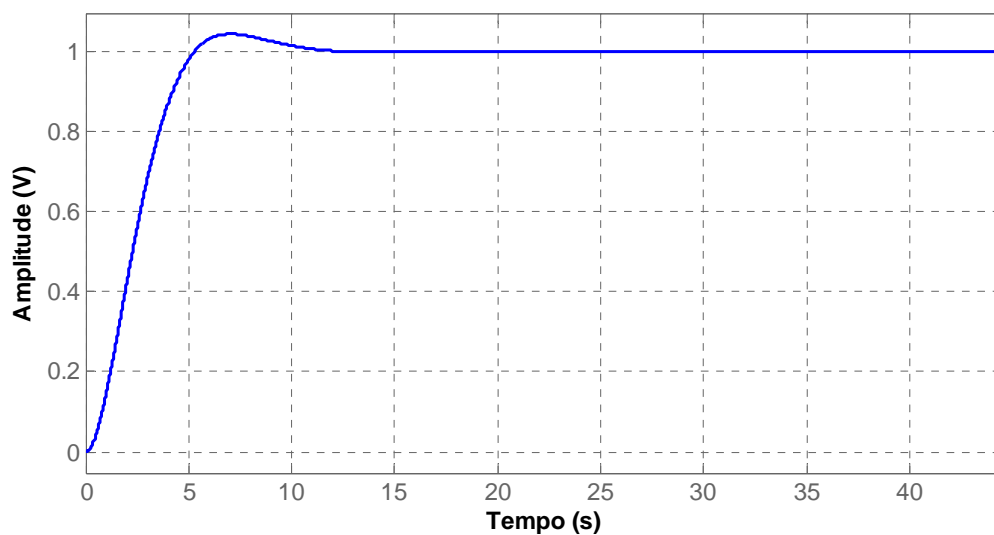
| Seção | Coeficientes | A | B |
|-------|--------------|--------------------|-------------------|
| 1 | 1 | 1 | 0.000000003947491 |
| | 2 | -1.999822284682942 | 0.000000007894982 |
| | 3 | 0.999822300472906 | 0.000000003947491 |

Como são dois os PSD's, cada saída terá que passar por este filtro. As distorções de fase produzidas por este filtro, não afetam nos resultados já que a componente de interesse é

um sinal contínuo. Para o cálculo da diferença de fase, com as duas componentes sofrem o mesmo atraso, então este é uma constante e não interfere na resposta.



(a)



(b)

Figura 3.16- a) Resposta ao Degrau, b) Resposta ao Impluso para o filtro passa-baixa com frequência de corte em 0.1Hz.

CAPÍTULO 4

ANÁLISE E COMPARAÇÃO DOS RESULTADOS DE SIMULAÇÃO

Neste capítulo serão avaliadas duas aplicações onde foram simulados sinais de entrada reais, adquiridos do sensor e também sinais gerados por software, buscando avaliar os modelos implementados no MATLAB e em um kit de desenvolvimento (DSK TMS320C6713), baseado em DSP.

4.1 INTRODUÇÃO

O MATLAB oferece duas formas de se avaliar um modelo. Uma é utilizando o *Simulink*, onde o modelo é montado com blocos, bastando interligá-los e configurá-los de acordo com os parâmetros de projeto. Outra forma seria através de código de programação, o que de certa forma se parece mais com o sistema a ser desenvolvido no DSK TMS320C6713.

Como forma de se avaliar o desempenho do Amplificador *Lock-in*, implementado em DSP, foram feitas duas aplicações.

A primeira aplicação consiste de um modelo de Amplificador *Lock-in* utilizando o *Simulink*/MATLAB. São adquiridos sinais reais vindo do sensor e efetuado o processamento dos sinais em tempo real.

Na segunda aplicação, foi criado um código (Anexo 5) em MATLAB simulando sinais reais (armazenados pela primeira aplicação) e sinais gerados por código para posterior comparação com a aplicação no DSP. Estes sinais são enviados ao DSP em forma de tabelas de *Look-up*.

4.2 SIMULANDO NO SIMULINK

Neste modelo de avaliação, foi montado um Amplificador *Lock-in* utilizando blocos programáveis de filtros e operadores matemáticos, além de blocos de interface de entrada e

saída (analógicos e digitais) para comunicação com a placa de aquisição e controle DACB (PCI-6024E/CB-68LP) da *National Instruments*.

Além desta interface, um circuito de aquisição também foi desenvolvido como forma de adquirir o sinal do sensor. Este circuito analógico conecta-se com a placa DACB, onde o sinal é convertido para digital e transferido para o modelo no Simulink.

A Figura 4.1 mostra os equipamentos com as respectivas nomenclaturas.

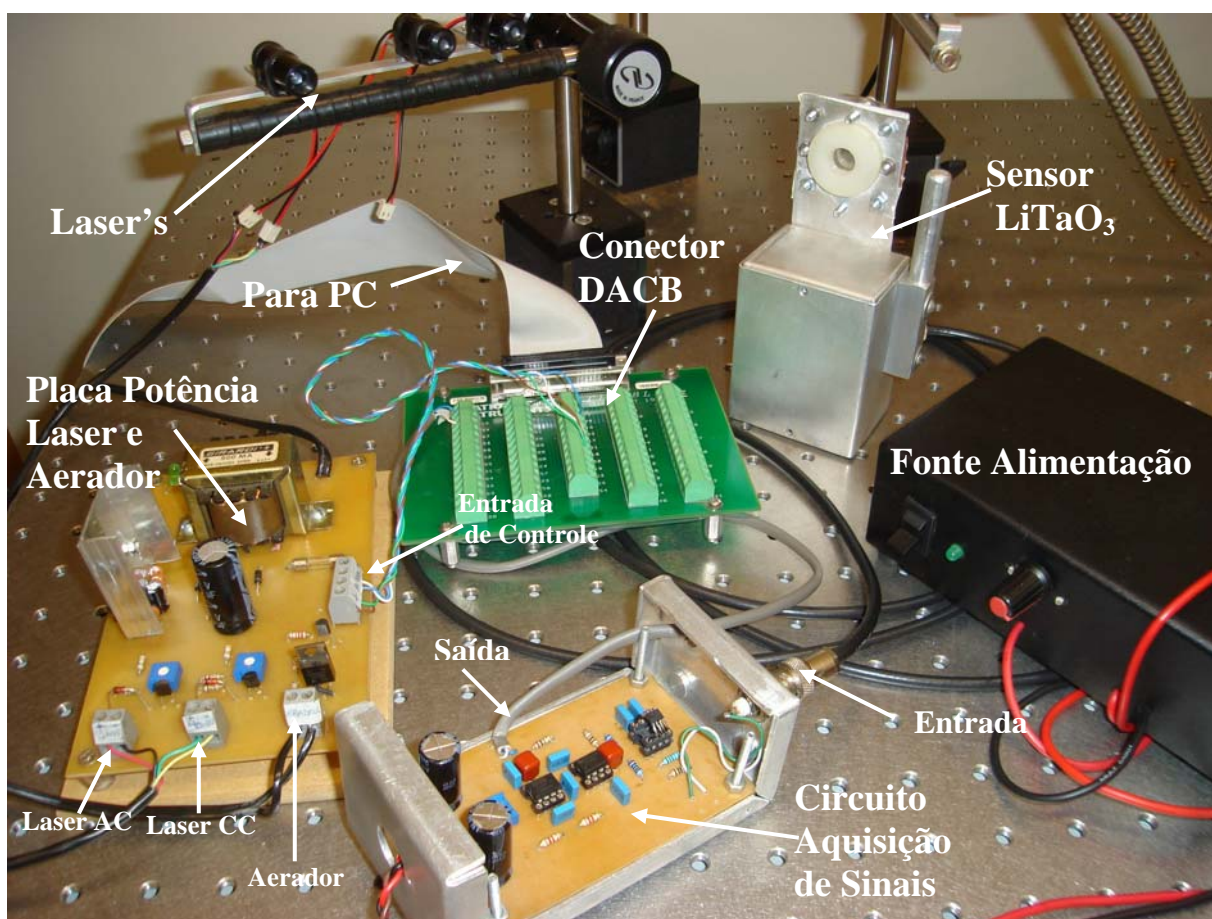


Figura 4.1 – Equipamentos para aquisição de sinais.

4.2.1 Circuito de Aquisição de Sinais

Pelas características do sinal vindo do sensor, este circuito deve apresentar uma elevada impedância de entrada e proporcionar uma amplificação para o sinal a ser digitalizado, o qual deve estar condicionado dentro da faixa de operação do ADC.

O circuito montado é apresentado na Figura 4.2, e está dividido em três estágios.

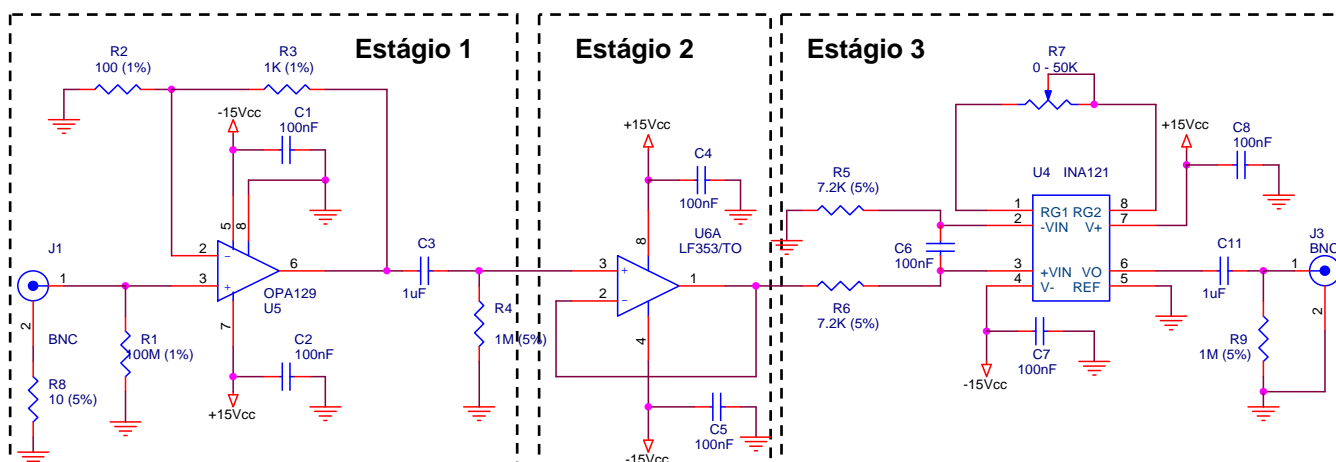


Figura 4.2 – Circuito de aquisição de sinais.

No primeiro estágio, o conector BNC está ligado ao terra por um resistor de 10 Ω , que tem a finalidade de impedir correntes de terra, geradas pelas diferenças de potenciais dos equipamentos. O condutor central está ligado a uma resistência de 100 M Ω , proporcionando a polarização do amplificador operacional. Esta resistência elevada garante que um mínimo de corrente seja drenada do sensor, já que o mesmo é um elemento auto-excitado (ou seja, não possui nenhuma alimentação) evitando com isso a descaracterização do sinal.

O sinal então é aplicado à entrada do amplificador operacional OPA129 [30] que possui, como principais características, uma elevada impedância de entrada ($10^{15} \Omega$) proporcionada pelas entradas FET, e baixo ruído ($15\eta V / \sqrt{Hz}$). Este circuito está configurado como amplificador não inversor e tem um ganho de 11 vezes. Na saída deste estágio, um circuito RC funciona como filtro para sinais CC, com frequência de corte em torno de 0,16 Hz.

O segundo estágio é um buffer para acoplamento entre o primeiro e o terceiro estágios, utilizando um amplificador de baixo ruído (LF353P).

O terceiro estágio é composto por um amplificador de instrumentação, INA121, com alta CMRR (106 dB) e baixo ruído. Na entrada deste amplificador, tem-se um filtro passa-baixa na frequência de 100 Hz, o qual, além de eliminar ruídos de mais alta frequência, também funciona como filtro *anti-aliasing*. A equação do filtro é mostrada no *datasheet* do componente [31]. Este então amplifica a diferença entre o sinal vindo do primeiro estágio com

relação ao terra, com um ganho de 100, que pode ser reconfigurado utilizando o potenciômetro entre os terminais 1 e 8, proporcionando ganhos variando de 0 a 10.000 vezes [31].

4.2.2 Diagrama de Blocos no Simulink

A Figura 4.3 mostra o esquemático em blocos montado no *Simulink*.

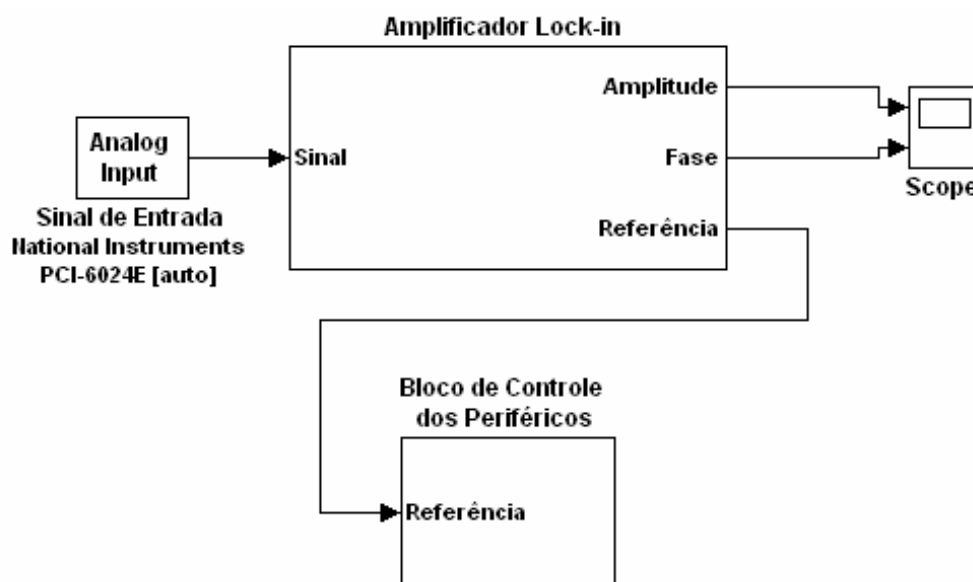


Figura 4.3 – Diagrama de Blocos no Simulink.

Nele são vistos: o bloco de entrada de sinal; o bloco que corresponde ao amplificador *Lock-in*; o bloco de controle dos periféricos externos (*Laser's* e Aerador) e o visualizador gráfico.

O conector de entrada é um bloco que faz a interface entre o *Simulink* e a placa DACB. A placa DACB adquire o sinal vindo da placa de aquisição de sinais, descrita no item 4.2.1.

O bloco que simula o amplificador *Lock-in* é visto na Figura 4.4. Na entrada deste bloco temos um filtro passa-faixa, na frequência de 20Hz. Este filtro foi projetado utilizando a interface *fdatool*, a qual proporciona a criação de filtros digitais (seção 3.3.2.4). Para a frequência de passagem (20Hz) este filtro proporciona uma defasagem de -0,048 radianos (ou -2,75°). Esta diferença deve ser compensada na resposta de fase do sistema.

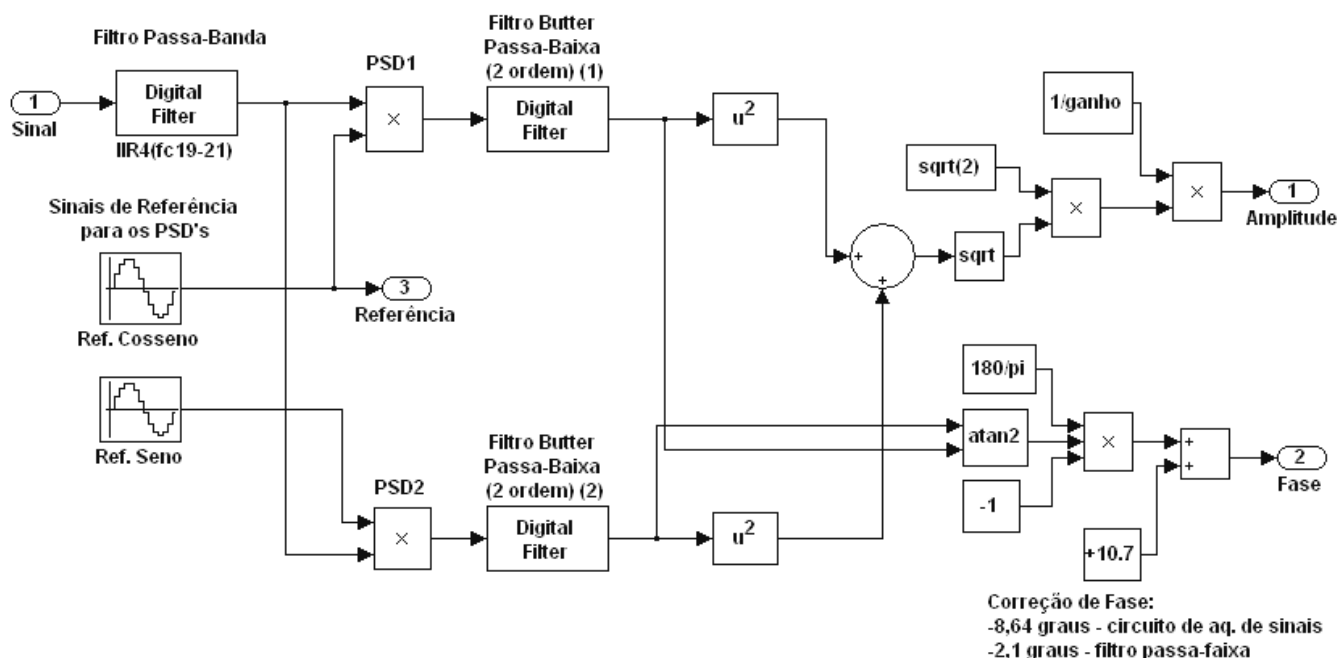


Figura 4.4 – Bloco do Amplificador Lock-in.

Passando o estágio de filtragem, o sinal então é aplicado aos multiplicadores digitais PSD's, os quais recebem, como sinal de referência, sinais senoidais defasados de 90° .

Saindo do PSD estes sinais passam então pelo filtro passa-baixa. Este filtro foi construído da mesma forma que o filtro passa-faixa, com a finalidade de deixar somente passar a componente CC do sinal. O tipo escolhido foi o IIR, sendo utilizado um polinômio de *Butterworth* com frequência de corte em 0,1 Hz, e tendo este uma defasagem de 0,1 radianos (ou $-5,73^\circ$).

O sinal CC dos dois filtros agora servirá para se determinar a amplitude e a diferença de fase entre os sinal de entrada e o de referência, de acordo com as equações 2.16 e 2.17.

Para corrigir a defasagem introduzida pelo circuito de aquisição de sinal ($-8,6^\circ$, medido) e o filtro digital passa-faixa ($2,1^\circ$, medido), foi introduzido um bloco na saída da resposta de fase, somando esta diferença. A defasagem ocasionada pelos filtros passa-baixa não afetam na resposta de fase, já que é a mesma para os dois filtros.

No bloco de controle dos periféricos, uma interface foi montada para controlar o acionamento dos *laser's* e do aerador, Figura 4.5. Neste bloco, são observadas 3 saídas digitais, as quais comunicam-se com a placa de potência dos *laser's* através da placa DACB.

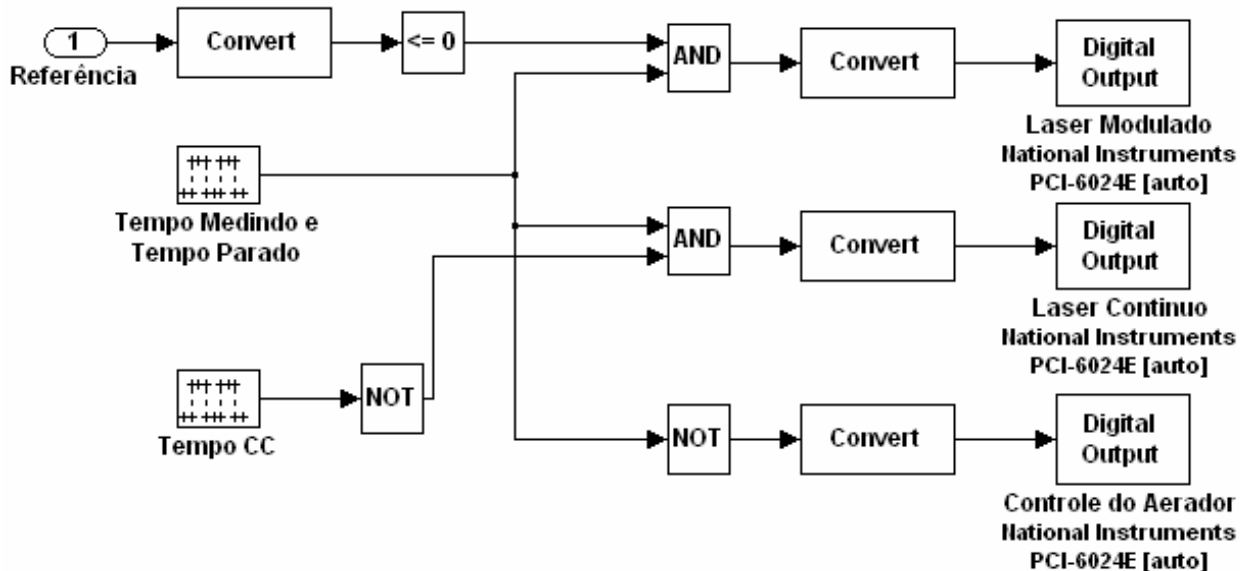


Figura 4.5 – Bloco de Controle dos Periféricos.

Dois blocos controlam a temporização dos acionamentos. O bloco “Tempo Medindo e Tempo Parado” habilita a saída para o *laser* modulado (AC) e o acionamento do aerador. Já o bloco “Tempo CC” encarregam-se do *laser* contínuo (CC), ligando e desligando o mesmo. Estes tempos são determinados segundo o ciclo de medição anteriormente citado.

4.2.3 Resultados da Simulação

A seguir será feita uma comparação entre o sinal processado pelo Amplificador *Lock-in*, projetado no *Simulink*, e o Amplificador *Lock-in* SR530 da *Signal Research Systems*®.

A Figura 4.6 mostra o sinal vindo do sensor, e que foi amplificado e pré-filtrado pela placa de aquisição de sinais, bem como o sinal filtrado pelo filtro passa-faixa do bloco do *Lock-in*.

Foram aquisitados 4 minutos de dados (um ciclo de medição), sendo que, nos 2 primeiros minutos, somente o *laser* modulado em 20 Hz está em funcionamento e nos 2 minutos seguintes o *laser* CC entra em funcionamento, junto com o *laser* modulado.

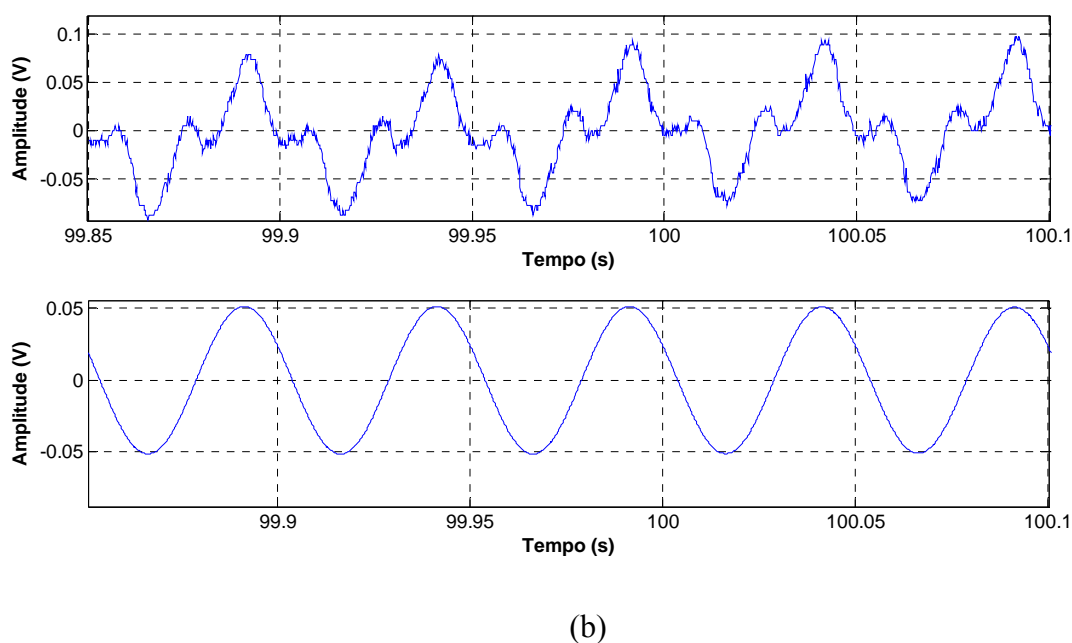
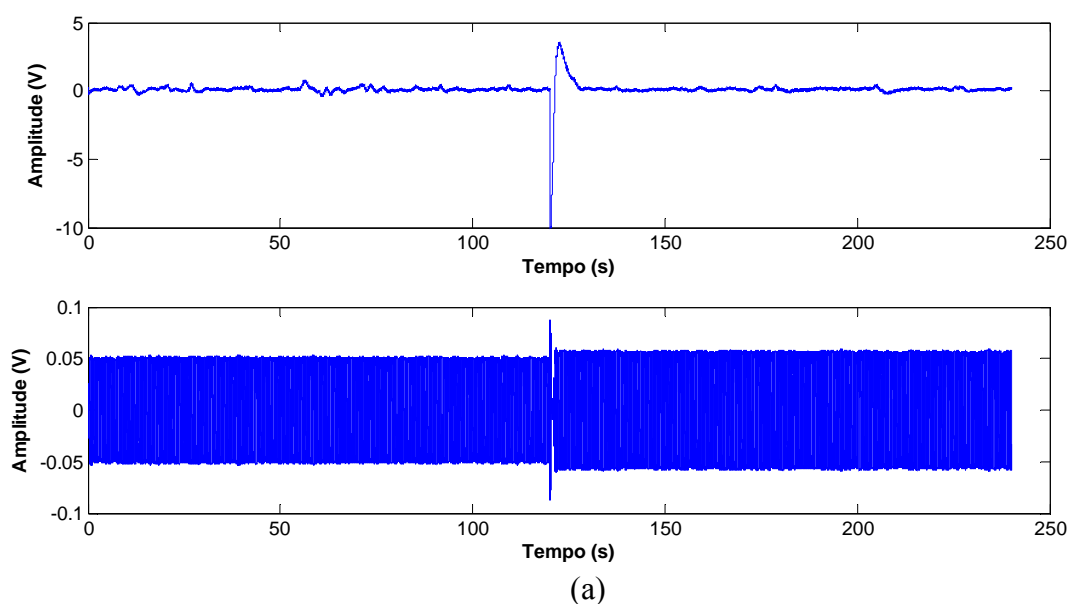


Figura 4.6 – a) Sinal real do sensor, amplificado e pré-filtrado pelo circuito de aquisição (acima) e sinal filtrado pelo Passa-Faixa (abaixo); (b) Visualização mais detalhada dos sinais em “a”.

Observando a Figura 4.6 (a), verifica-se um pico de tensão, o qual foi ocasionado pelo acionamento do *laser* CC. Logo a seguir o sistema se restabelece, agora com um sinal de amplitude um pouco superior à anterior. Na Figura 4.6 (b) é mostrado o sinal adquirido pela placa, onde o mesmo foi amplificado e pré-filtrado (figura superior) e o sinal depois de passar

pelo filtro passa-faixa (figura inferior). Pode-se verificar o bom desempenho do filtro, o qual retirou as componentes do sinal interferente, deixando o sinal livre de ruído.

Uma análise do espectro de frequência para os sinais da Figura 4.6, é vista abaixo (Figura 4.7).

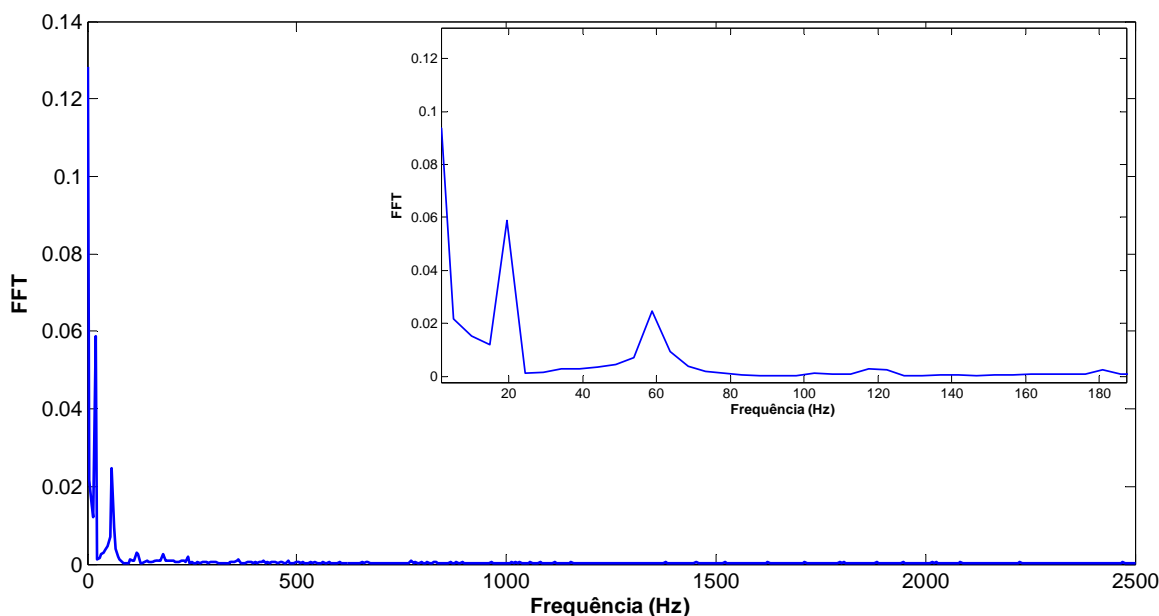


Figura 4.7 – Espectro de frequência para o sinal amplificado e pré-filtrado pelo circuito de aquisição.

Pode-se observar que, além do sinal de 20 Hz, tem-se um sinal de off-set contínuo e um sinal de interferência na frequência da rede elétrica (60Hz). Vale lembrar que a amplitude está multiplicada por 1100 vezes.

Aplicando o filtro passa-faixa, a componente contínua é eliminada, assim como a componente em 60Hz, Figura 4.8.

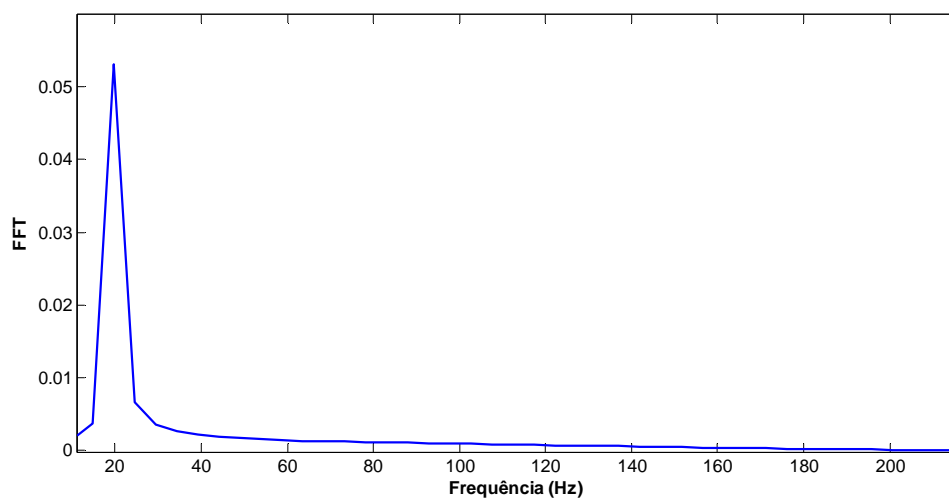


Figura 4.8 – Espectro de frequência para o sinal após o filtro passa-faixa.

Abaixo, na Figura 4.9, é visualizada a resposta em V_{rms} dos sinais do *Lock-in / Simulink* e do equipamento SR530. São mostradas as respostas em amplitude para um sinal medido a partir de uma folha de planta, utilizando a câmara fotoacústica na qual está inserido o sensor de $LiTaO_3$.

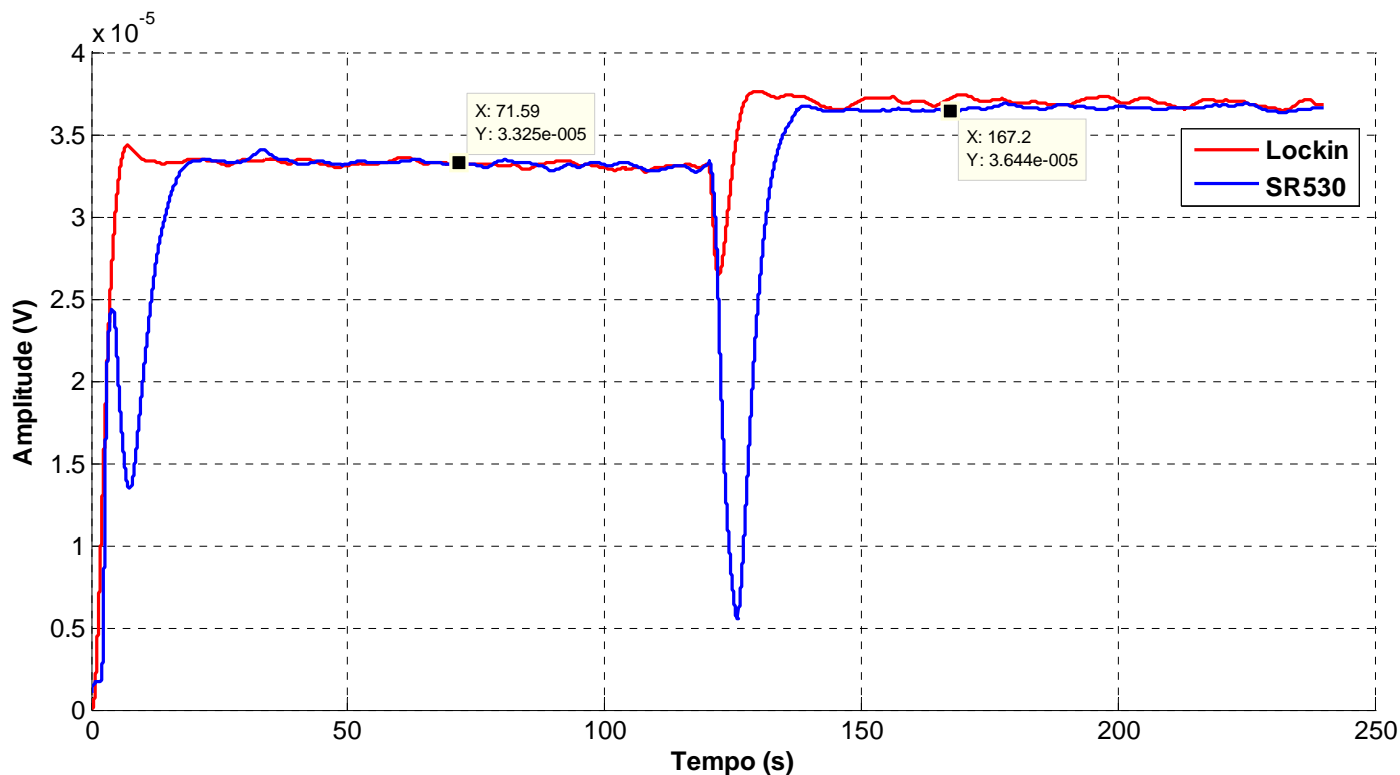


Figura 4.9 – Comparação da resposta em amplitude entre Lock-in / Simulink e SR530.

Pode se observar que os sinais apresentam praticamente as mesmas características de SNR, mostrando assim o desempenho do software. Pode-se também verificar que o tempo de "travamento" do *Lock-in* implementado é menor do que o do SR530, pelo fato de que, no primeiro, o sinal de referência é gerado internamente, e não externamente como no SR530, tornando-o assim mais rápido e estável. A queda súbita da tensão foi ocasionada pelo acionamento do *laser* CC, verificando também o menor tempo de restabelecimento do *Lock-in* projetado. Este rápido restabelecimento favorece um tempo de observação menor, durante o monitoramento da perda fotoquímica. Para este caso, de acordo com a equação 2.32, teríamos uma perda fotoquímica de 8,75%.

Na Figura 4.10, tem-se a resposta em fase dos dois sistemas.

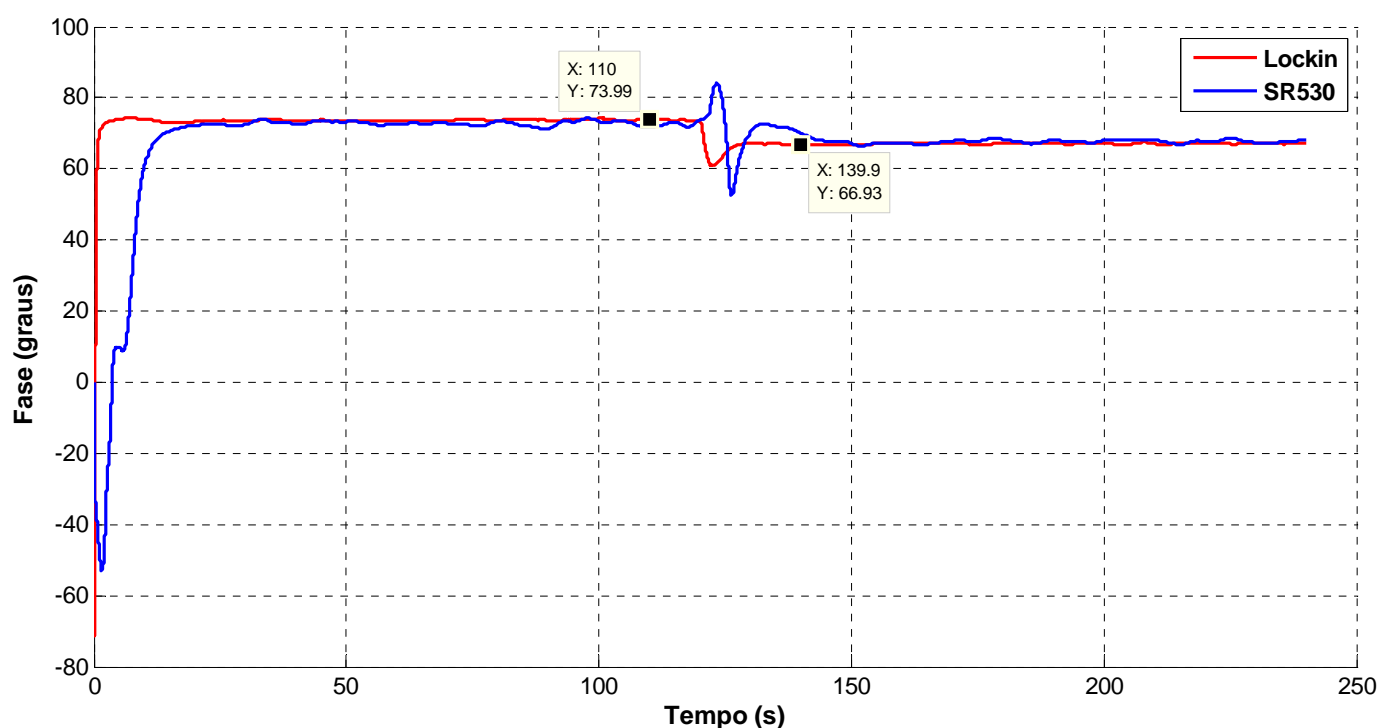


Figura 4.10 – Comparação da resposta em Fase entre Lock-in / Simulink e SR530.

4.3 SIMULAÇÃO DO MODELO NO MATLAB E NO DSP

Outra forma de avaliação utilizada foi a representação do modelo implementado no Simulink, utilizando agora um código em linguagem de programação para o MATLAB (Anexo 7), que servirá de parâmetro para o código escrito no DSP.

A seguir, é apresentado um caso ideal. Aqui um sinal quadrado, com duty-cycle de 50 % e livre de ruído é processado pelo código. Na figura 4.11 (a) estão o sinal de entrada e o sinal depois do filtro passa-faixa em 4.11 (b) estão as respectivas saídas dos PSD's.

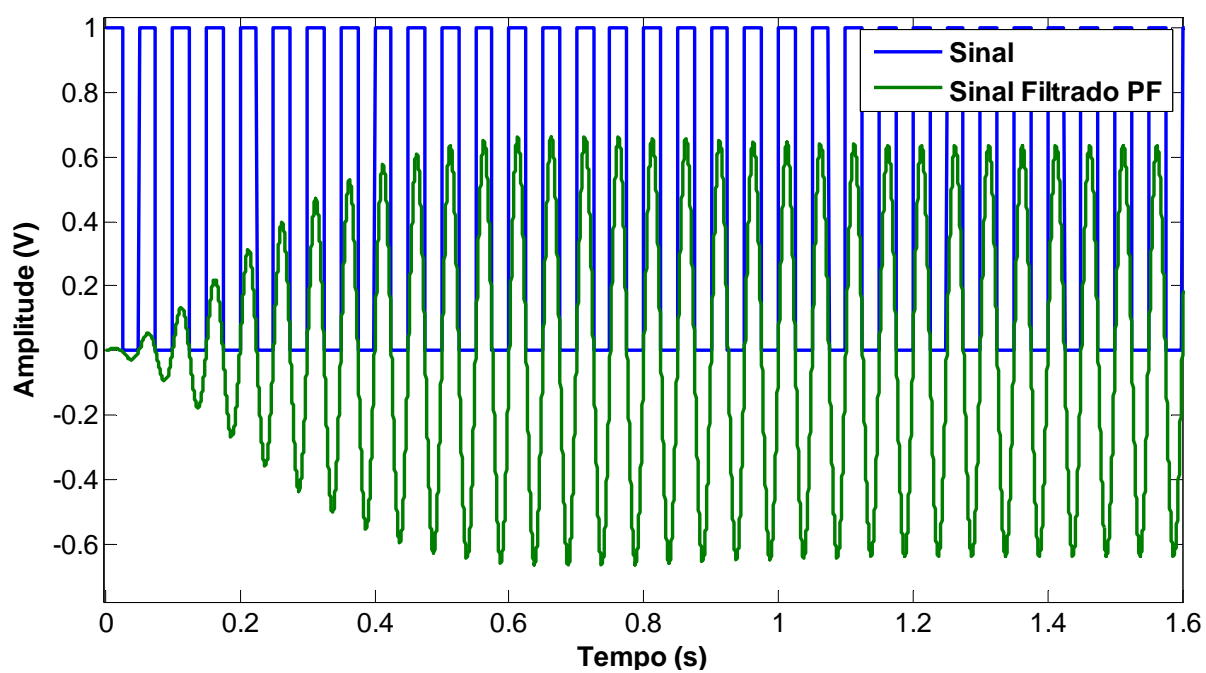
Para um sinal quadrado de 1 V de pico temos:

$$s(t) = 0,6366 \sin(\omega t) + 0,2122 \sin(3\omega t) + 0,1273 \sin(5\omega t) + \dots$$

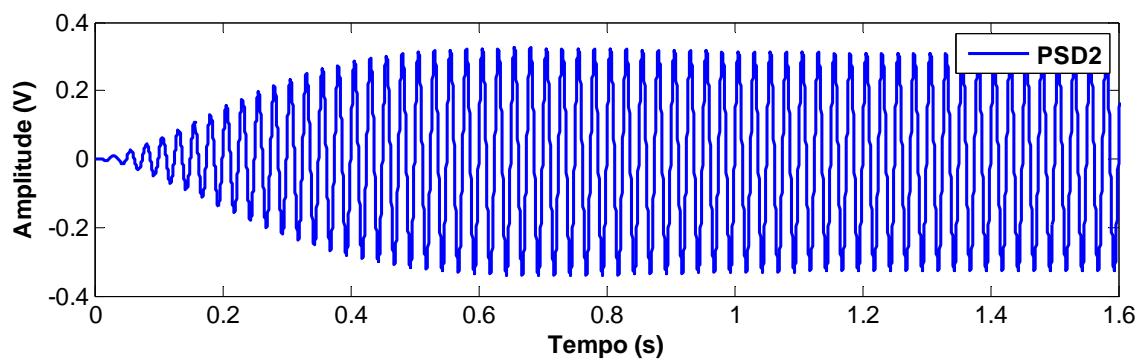
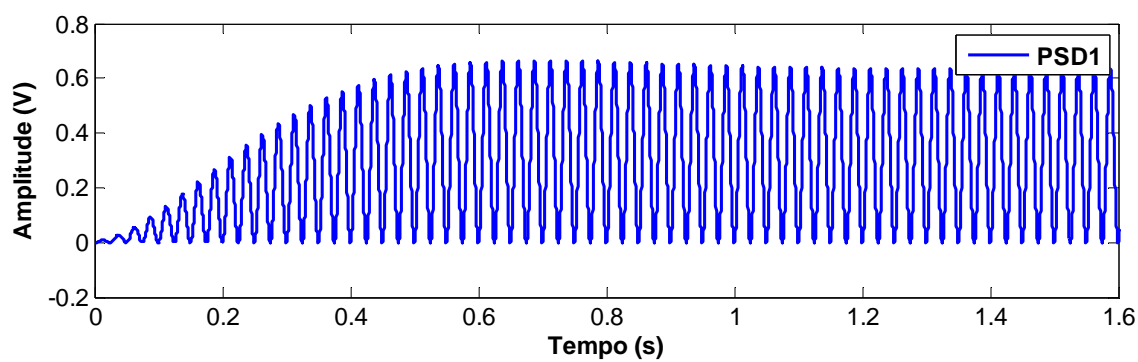
Logo, o valor medido será:

$$V_{rms} = \frac{0,6366}{\sqrt{2}} = 0,45V$$

Que corresponde ao valor encontrado pelo modelo, representado na Figura 4.12 (a).



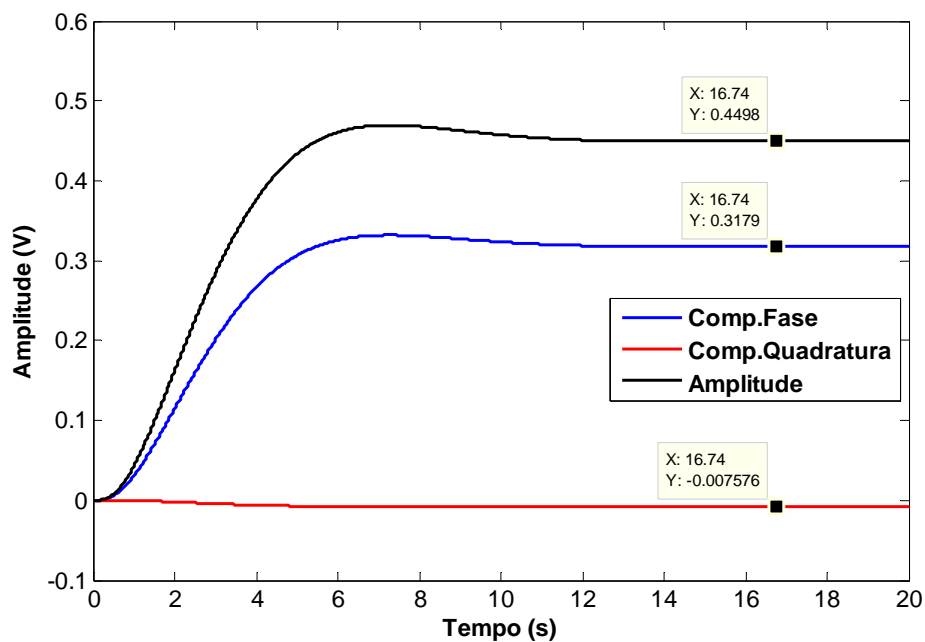
(a)



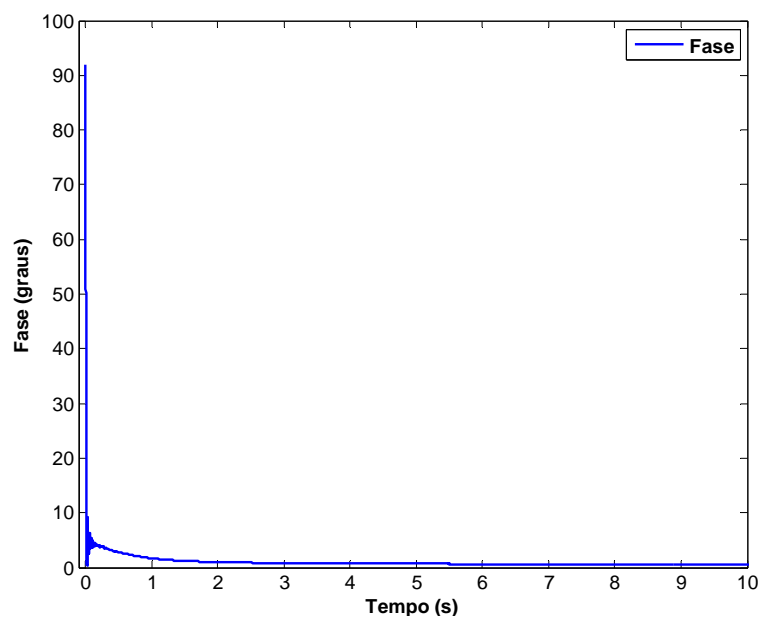
(b)

Figura 4.11- Simulação no MATLAB. (a) Sinal ideal e (b) PSD1 - sinal x referência fase , PSD2 - sinal x referência quadratura.

Na Figura 4.12 (a), estão representados a amplitude e as componentes em fase e em quadratura e em 4.12 (b) a diferença de fase entre o sinal de excitação e o sinal simulado.



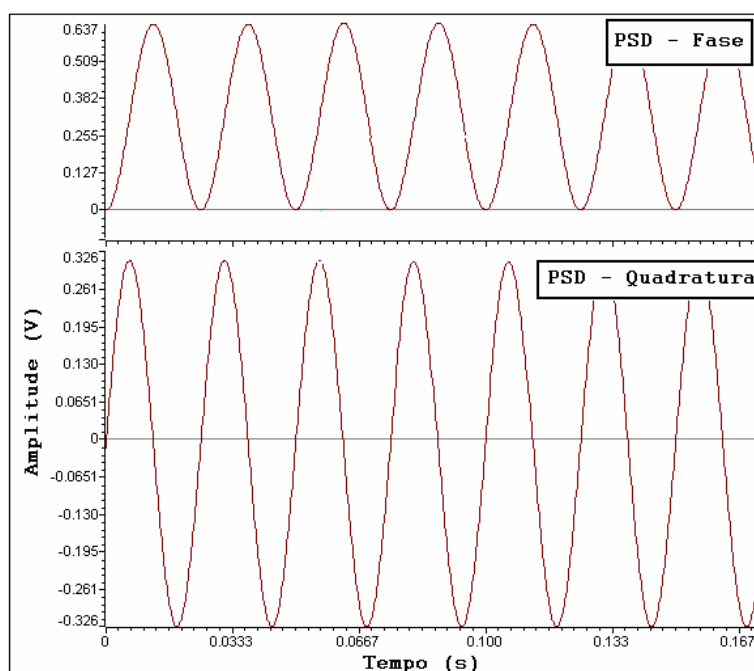
(a)



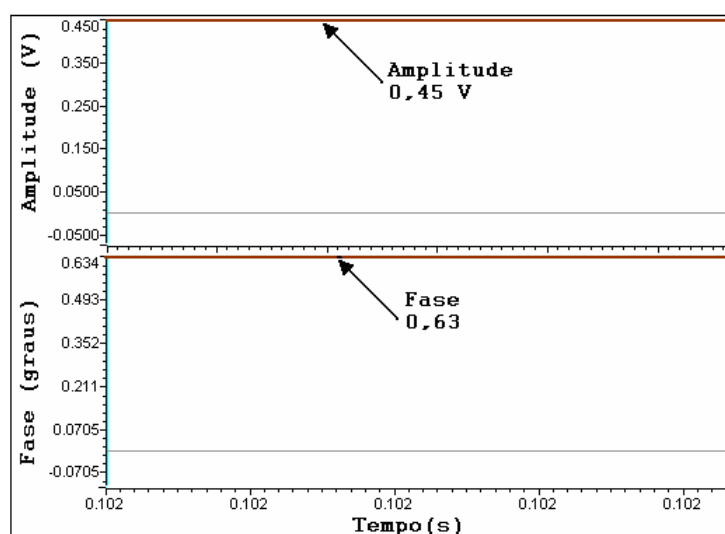
(b)

Figura 4.12- Simulação no MATLAB. (a) Componentes fase, quadratura e amplitude CC do sinal de entrada, (b) Diferença de fase entre o sinal de entrada e a referência.

Em seguida, este mesmo sinal é analisado pelo DSP. Um vetor contendo as amostras do sinal é anexado ao código em forma de tabela de *Look-up*, e a cada interrupção (que corresponde à frequência de amostragem), uma posição da tabela é lida e processada pelo código, sendo o resultado apresentado no *display* e também na interface gráfica do editor CCS. Figura 4.13.



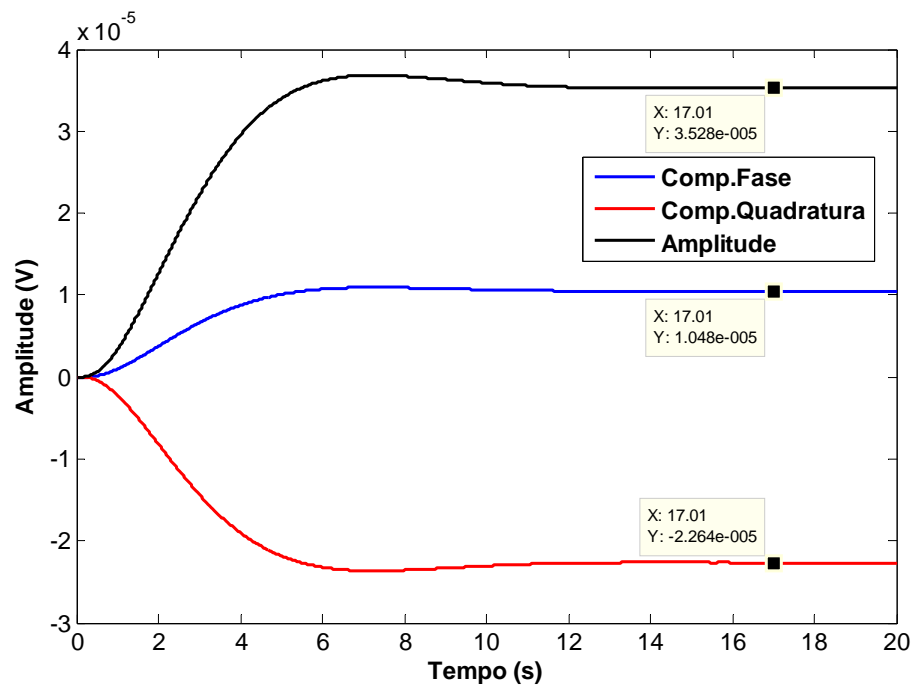
(a)



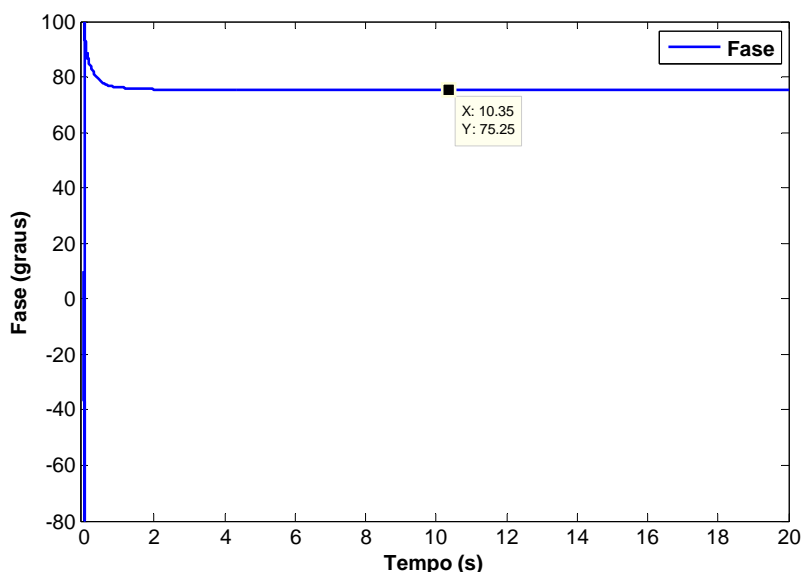
(b)

Figura 4.13- Simulação no DSP para sinal simulado, visualizado no CCS. (a) PSD1 - sinal x referência fase (superior), PSD2 - sinal x referência quadratura (inferior); (b) Amplitude CC do sinal de entrada (superior), diferença de fase entre o sinal de entrada e a referência (inferior).

Pode-se observar que os valores processados pelo DSP são muito próximos aos encontrados na simulação com o MATLAB.



(a)



(b)

Figura 4.14- Simulação no Matlab para o sinal real. (a) Componentes em fase e em quadratura e amplitude resultante; (b) Diferença de fase.

Seguindo as simulações, foi feita uma análise do desempenho do DSP, para o sinal adquirido pelo modelo no Simulink, sendo este o sinal real vindo do sensor. Os dados coletados durante os 4 minutos somaram 1.200.000 pontos. A capacidade restante de memória para o DSP restringiu o banco de dados a 3000 pontos.

A Figura 4.14 mostra as respostas do modelo no MATLAB. Em 4.14 (a) estão as respostas em fase e quadratura e a amplitude resultante e, em 4.14 (b), a diferença de fase do sinal.

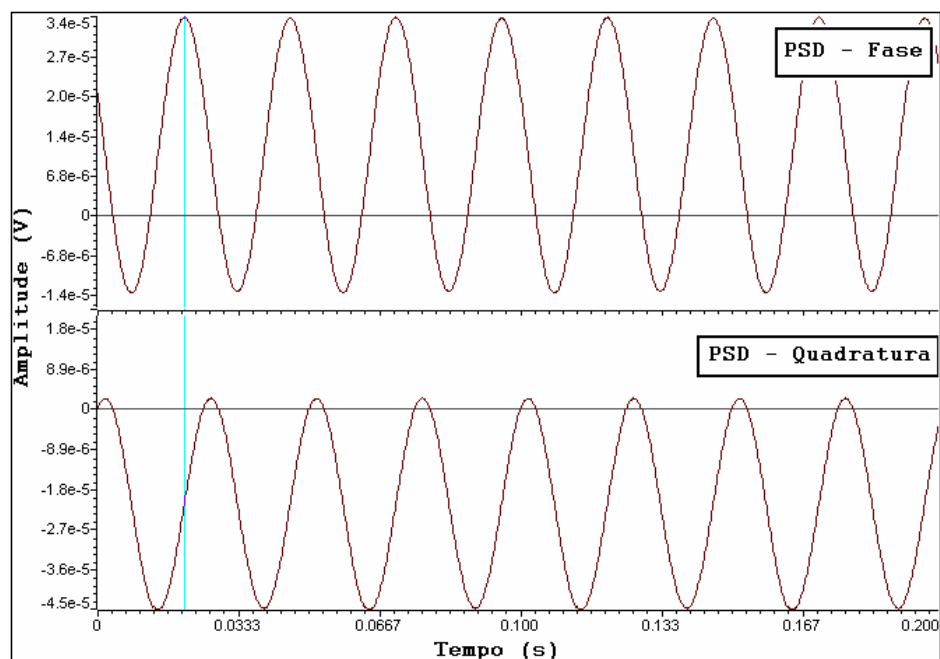
Na Figura 4.15 estão as respostas do modelo no DSP. Em 4.15 (a) têm-se os sinais processados pelo PSD's, mostrando as componentes em fase e em quadratura. Em 4.15 (b), têm-se a amplitude CC do sinal e a resposta em fase.

Os sinais acima observados foram simulados sem interferência de ruído, com exceção do sinal coletado do sensor que apresentava ruído de baixa frequência, na frequência da rede elétrica.

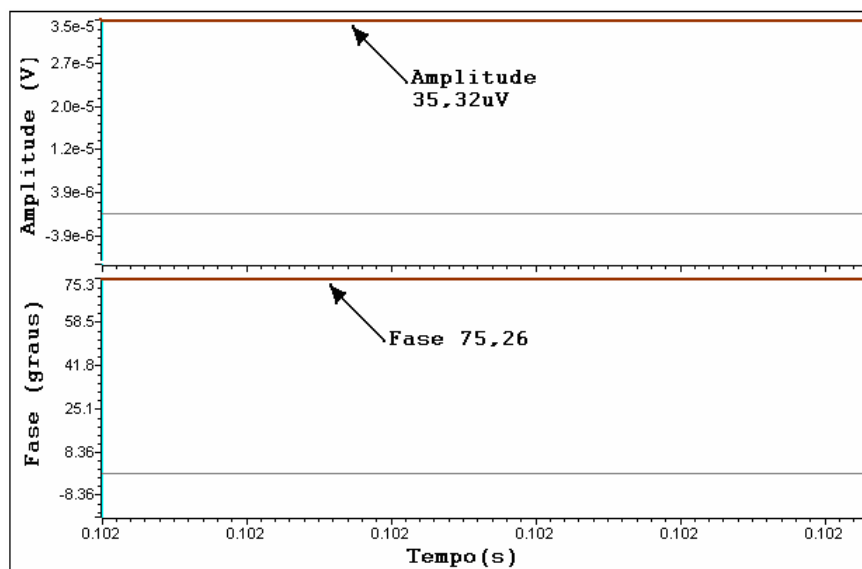
Outra forma de avaliação foi a simulação dos sinais de entrada com ruídos, sendo estes caracterizados como ruído branco, onde a relação SNR (Relação Sinal Ruído) está expressa em dB. Foram simulados sinais variando de 1 dB a 40 dB, com os resultados representados na Figura 4.16.

Esta análise também avaliou o desempenho do filtro passa-baixa, sendo apresentado o desempenho para uma frequência de corte de 0,1Hz (utilizado) e para uma frequência de corte de 0,01Hz.

O sinal simulado é o mesmo gerado anteriormente, onde a amplitude desejada é de 0,45 Vrms, sendo somente somado ruído a este sinal. A Figura 4.16 (a) mostra a amplitude média do sinal e 4.16 (b) está mostrado o desvio padrão das médias anteriores.

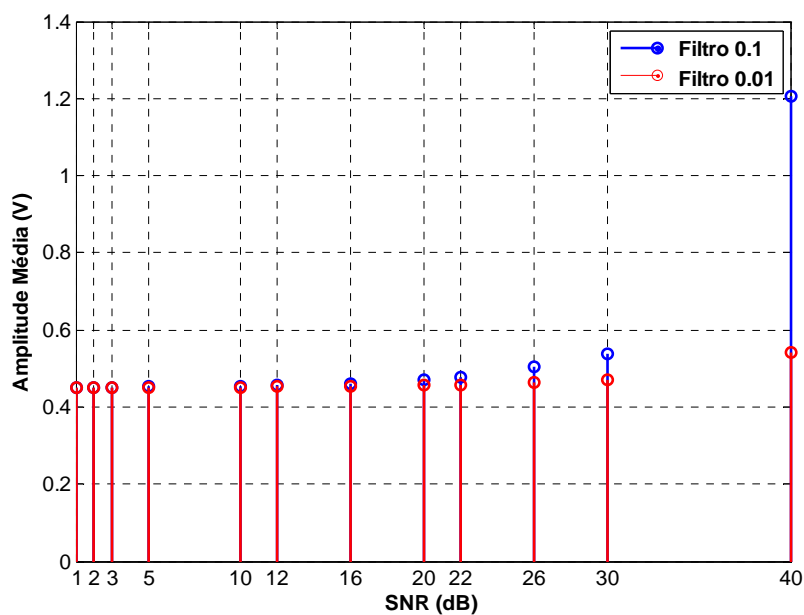


(a)

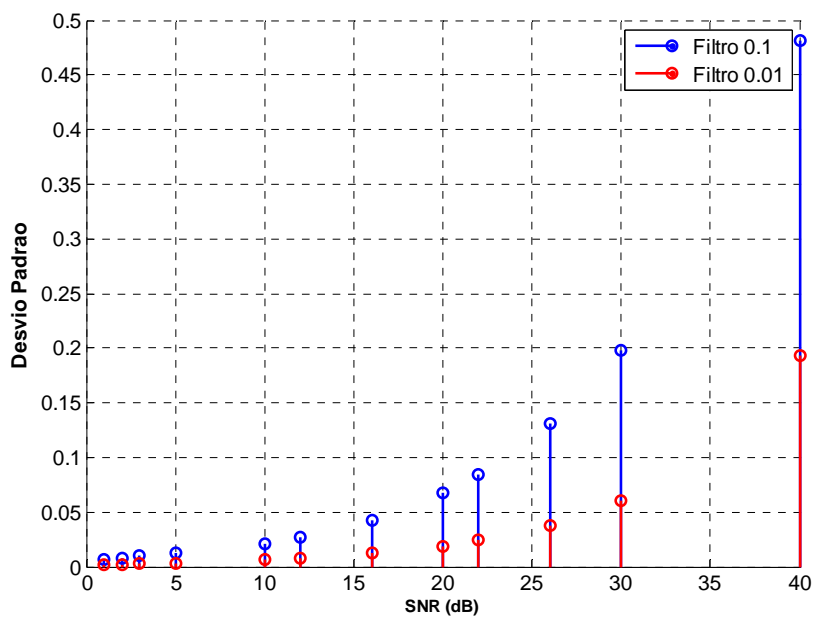


(b)

Figura 4.15- Simulação no DSP para sinal real. (a) PSD1 - sinal x referência fase (superior), PSD2 - sinal x referência quadratura (inferior); (b) Amplitude CC do sinal de entrada (superior), diferença de fase entre o sinal de entrada e a referência seno (inferior).



(a)

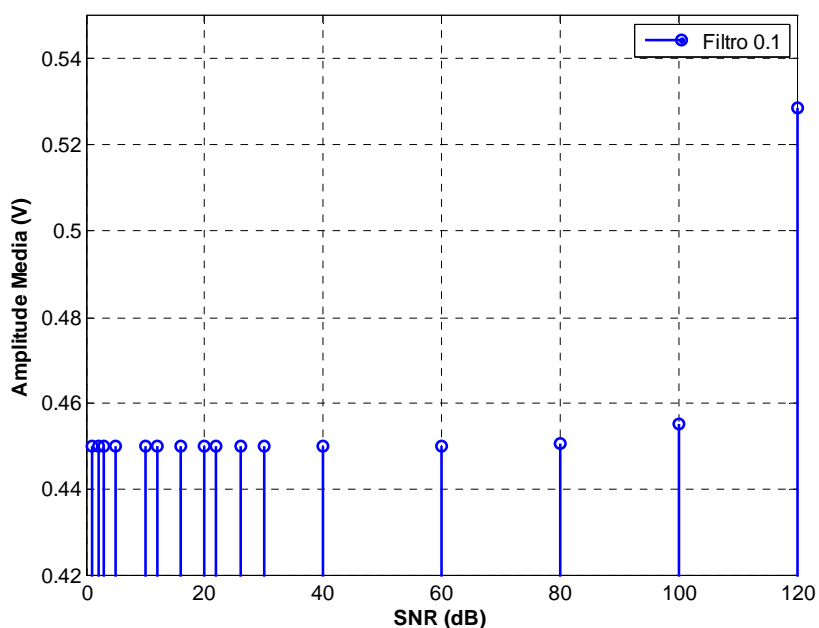


(b)

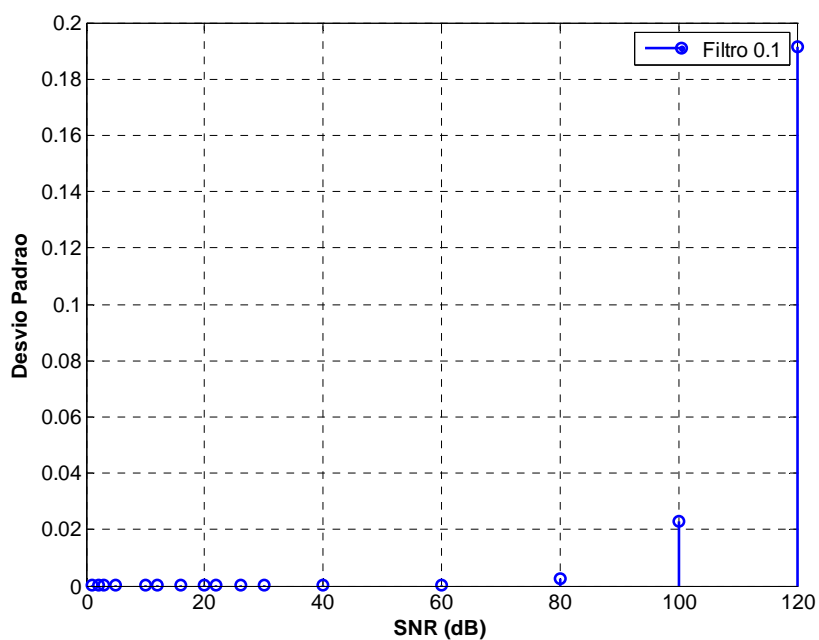
Figura 4.16- Análise SNR com ruído branco. (a) Tensão média de saída x SNR, (b) Desvio Padrão da Média x SNR.

Analisando a Figura 4.16 (a) observa-se que até 16 dB de SNR, os dois filtros apresentam o mesmo desempenho e, a partir de 20 dB, o filtro de 0,01Hz mostra um melhor desempenho, que também pode ser visto em 4.16 (b), mesmo assim o desvio padrão máximo esteve em torno de 20%.

Outro teste, agora com ruídos em frequências específicas (10 Hz, 40 Hz, 60 Hz e 120 Hz) somados ao sinal, mostra um excelente desempenho utilizando o filtro de 0,1 Hz, Figura 4.17.



(a)



(b)

Figura 4.17- Análise SNR com ruído em frequências específicas. (a) Tensão média de saída x SNR, (b) Desvio Padrão da Média x SNR.

Na Figura 4.17, o desvio maior em relação ao restante se deve às componente do ruído na frequência de 10 Hz e 40 Hz. Para SNR de 100 dB o sistema apresentou um desvio padrão em torno de 2%.

O melhor desempenho do filtro de 0,01 Hz tem um custo, que é definido pelo tempo de estabilização do filtro, que pode chegar a até 100 segundos, bem maior que para o filtro de 0,1 Hz que fica em torno de 12 segundos, e que é umas das técnicas empregadas pelo amplificador *Lock-in SR530*, assim como outros *Lock-in's*.

A troca pelo filtro de 0,01Hz pode ser feita, desde que o sinal esteja com muito ruído e que o tempo de estabilização não comprometa as análises.

Para o sistema proposto, foi estabelecido um filtro de 0,1 Hz, o qual, pelos resultados analisados, pode ser considerado como suficiente, já que o ruído branco nestas magnitudes pode ser considerados de difícil ocorrência, e para os ruídos nas frequências específicas, este também mostrou excelente desempenho.

Vale ressaltar que o sinal foi simulado e, portanto, este não passou pelo circuito de aquisição, onde tem-se um filtro passa-baixa em 100 Hz, o qual também poderia contribuir para um melhor desempenho do sistema.

CAPÍTULO 5

CONCLUSÕES E PROPOSTAS DE TRABALHOS FUTUROS

Foi apresentado um sistema para aquisição de sinais oriundos de sensor fototérmico, baseado na técnica de amplificação e filtragem realizada pelo amplificador *Lock-in*, tendo como aplicação a caracterização da perda fotoquímica em plantas.

A técnica empregada pelo Amplificador *Lock-in* é a detecção sensível a fase, que se baseia na correlação entre o sinal de entrada e o sinal de referência, fornecida aos PSD's.

No projeto, foi utilizada uma placa de avaliação, que contém um DSP operando em ponto flutuante em 32 bits, com um *clock* de 200 MHz.

Como forma de avaliação do sistema, foram desenvolvidos modelos matemáticos utilizando o software MATLAB e o *Simulink*, e também foi utilizada uma placa de aquisição de sinais DACB. Tais equipamentos foram de suma importância para o desenvolvimento do projeto e validação do mesmo.

Na aplicação com o *Simulink*, um sinal real foi aquiritado diretamente do sensor. Pode-se observar através da análise de frequência que o sinal apresentava basicamente ruído em 60 Hz, um sinal de *offset* CC e praticamente nenhum ruído branco. Tal desempenho também pode ser atribuído ao filtro analógico passa-baixa na frequência de corte de 100 Hz, implementado na placa de aquisição de sinais. Este mesmo sinal também foi analisado no DSP, onde observou-se igual desempenho.

A placa de aquisição de sinais apresentou excelente desempenho, tanto na aquisição do sinal como também na amplificação do mesmo. Esta placa possui um amplificador, de entrada FET com impedância de $10^{15} \Omega$, que possibilitou a aquisição do sinal sem degradação, bem como um ganho no sinal de 1.100 vezes. O amplificador *Lock-in* SR530 possui um circuito de aquisição de sinais com muitos componentes passivos (resistores e capacitores) e que apresentam diferentes comportamentos tanto com relação à frequência do sinal quanto com a temperatura ambiente, o que influencia no comportamento e também na estabilidade do sistema. A placa desenvolvida, como ilustrada na Figura 4.1, apresenta uma maior estabilidade

a variações de temperatura, bem como uma menor área de integração pela aplicação de circuitos integrados, o que permite a construção de um equipamento portátil.

Também foram simulados sinais contendo ruído branco, com diferentes relações de SNR, variando de 1 dB à 40 dB, com dois diferentes filtros passa-baixa, um em 0,1 Hz e outro em 0,01 Hz. Para este caso, foi observado que o filtro de 0,01 Hz apresentou melhor desempenho, com um desvio de 5 % para o sinal de saída até 30 dB de SNR. Este desempenho tem um custo, que é definido pelo tempo de estabilização do filtro e que pode chegar a até 100 segundos, bem maior que para o filtro de 0,1 Hz que fica em torno de 12 segundos, e que é umas das técnicas empregadas pelo amplificador *Lock-in SR530*, assim como em outros *Lock-in's*.

Para o amplificador *Lock-in SR530*, o fabricante mostra que o filtro passa-faixa apresenta uma atenuação de até 30 dB na frequência de 60 Hz, e que o mesmo pode causar erros de fase em torno de 5 % e erros na amplitude de 5 %. No *Lock-in* projetado, o SNR para o sinal na frequência de 60 Hz pode ficar acima de 100 dB sem introdução de erros na amplitude do sinal. Esta diferença se deve ao fato de que no *SR530*, este filtro, além de ser analógico, é sintonizado de acordo com a frequência de referência, que pode apresentar instabilidade. Esta característica não está presente no *Lock-in* projetado, já que neste a referência é interna e seu filtro é digital (sem erros ocasionados por variações de temperatura).

Nas simulações feitas, somando-se ao sinal de entrada sinais em frequências específicas (10 Hz, 40 Hz, 60 Hz e 120 Hz), o sistema mostra um excelente desempenho utilizando o filtro de 0,1 Hz, com um SNR de até 100 dB e erro em torno de 2 %. Este filtro pode ser alterado de acordo com a necessidade do projeto, e que não representa nenhuma dificuldade, já que são feitas apenas mudanças em *software*.

Vale ressaltar que para estes sinais simulados, o mesmo não foi submetido ao circuito de aquisição analógico que possui um filtro passa-baixa em 100 Hz, que também poderia contribuir para um melhor desempenho do sistema.

Além de implementar o *Lock-in* digital, o DSP também pode controlar todo o processo de medição, onde uma interface contendo um teclado e um *display* é utilizada para configurar diversos parâmetros de monitoramento.

Como sugestão para trabalhos futuros, propõe-se o desenvolvimento e implementação onde é necessário o projeto de um circuito para interligação da mesma com a placa DSK TMS320C6713, composto por um circuito ADC.

Outra sugestão seria a criação de um aparelho portátil que pudesse ser facilmente transportado para testes em campo para monitoramento de plantas em condições reais, fora do ambiente de laboratório. Para isso, seria necessário desenvolver um equipamento com alimentação à bateria, podendo este ser conectado a um PC para coleta de dados armazenados em memória.

Seria possível também o monitoramento e análise em tempo real, com um sistema de comunicação sem fio, interligando a estação de monitoramento a um centro de coleta e gerenciamento de dados.

Podemos também ressaltar que a aplicabilidade deste equipamento, mais especificamente o amplificador *Lock-in*, pode ser estendida a outras áreas de pesquisa e no desenvolvimento de novos equipamentos de monitoramento, bastando somente mudar o sensor utilizado e reconfigurar o software interno.

Conclui-se, portanto, que construir um equipamento utilizando um kit de desenvolvimento baseado em DSP é um grande e importante passo para a criação de possíveis produtos que venham atender às necessidades de mercado, trazendo assim não somente benefícios econômicos como também sociais.

REFERÊNCIAS

- [1] VARGAS, H.; MIRANDA, L.C. Photoacoustic and related photothermal techniques. Physics Report, v.161, p. 43-101, 1988.
- [2] MELO, W.L.B. Contribuições as técnicas de espectroscopia fototérmicas e aplicações a materiais poliméricos. São Carlos: USP-IFQSC, 1992. Tese Doutorado.
- [3] Optronics Laboratories. *The Benefits of DSP Lock-in Amplifiers. Application Note (A12)*, Rev: A, 1996. Disponível em http://www.olinet.com/pdfs/A12_THE-BENEFITS-OF-DSP-LOCKIN-AMPLIFIERS.pdf.
- [4] CHEN, S.F; GASPAR,P.G.J; et all. Implementación de un amplificador lock in digital con el DSP32C. Revista de Física Aplicada e Instrumentação, vol.11, n.4, 1996.
- [5] Perkinelmer Instruments. *What is a Lock-in Amplifier?. Technical Note TN 1000*. Disponível em <http://www.signalrecovery.com>.
- [6] ALONSO, R.; BORJA J.; et all. Low-cost, digital Lock-in module with external reference for coating glass transmission/reflection spectrophotometer. Institute of Physics Publishing, Measurement Science and Technology, 551-557, 2003.
- [7] Stanford Research Systems. *Model SR530 Lock-in Amplifier User's Manual*. Disponível em <http://www.thinksrs.com/downloads/PDFs/Manuals/SR530m.pdf>.
- [8] SANTOS, T.F.E.; OLIVERIA, A. Estimção indireta de velocidade de um motor de Indução trifásico utilizando um analisados de espectro lock-in. Revista Controle & Automação, Vol. 16, no.1, Janeiro, Fevereiro e Março 2005.
- [9] SMITH, R.W.M., et all. Design of a phase-sensitive detector to maximize signal-to-noise ratio in the presence of gaussian wideband noise. Meas. Sci. Technol. 3, p 1054 – 1062, (1992).
- [10] Stanford Research Systems. *SR850 DSP Lock-in Amplifier User's Manual*. Disponível em <http://www.thinksrs.com/downloads/PDFs/Manuals/SR850m.pdf>.
- [11] PERTENCE, A. J. *Amplificadores Operacionais e Filtros Ativos: teoria, projetos, aplicações e laboratório*. São Paulo, McGraw-Hill, 1988.
- [12] Perkinelmer Instruments. *The Analog Lock-in Amplifier. Technical Note TN 1002*. Disponível em <http://www.signalrecovery.com>.
- [13] Stanford Research Systems. *About Lock-in Amplifiers. Application Note #3*. Disponível em <http://www.thinksrs.com/downloads/PDFs>.
- [14] An Inexpensive Phase Sensitive Detector System for Wide-Line NMR/ESR Instrumentation. Journal of Physics E: Scientific Instruments 1977 Volume 10. p 26-27.
- [15] HAYKIN,S. *Sistemas de Comunicação: analógicos e digitais*. Porto Alegre, Bookman, 2004.
- [16] MARQUEZINI, M.V. Aplicação da Espectroscopia Fotoacústica ao Estudo “in vivo” da Toxidade Metálica em Plantas. Dissertação de mestrado. Universidade Estadual de Campinas, 1990.
- [17] PEREIRA, A. C. Contribuição por espectroscopia fototérmica ao estudo de sistemas biológicos. Instituto de Física “Gleb Wataghin”, Universidade Estadual de Campinas, Tese de Doutorado, 1993.

- [18] HATA, T.; SATO, Y.; KUREBAYASHI, M. Photoacoustic spectroscopy of CdS by transducer method. *Jpn. J. Appl. Phys.* 22 (suppl. 22–3) (1983) 205–207.
- [19] De PAULA, M.H., CARVALHO, A.A., et al. An openended photothermal cell for in vivo measurements. *J. Appl. Phys.* 61 (1987) 2617–2620.
- [20] de Paula, M.H. , Melo Filho, S.F., et al.(2007). The open-ended photothermal cell with LiTaO₃ and its use in determining the photochemical loss sensors and actuators, *Bchemical* 125: 274 – 277.
- [21] De PAULA, M.H.; VINHA, C.A.; CORTEZ, M.A.A. Determination of photochemical loss in leaves by an open-ended photothermal cell. *Biochimica et Biophysica* (1997) 179–182.
- [22] Poulet, P., Cahen, D., et al (1983). Photoacoustic detection of photosynthetic oxygen evolution from leaves quantitative analysis by phase and amplitude measurements, *Biochim Biophys. Acta*(724): 433 – 446.
- [23] Mesquita, R. C. (2005). Caracterização fotoacústica de plantas crescidas sob diferentes condições de luminosidade, Dissertação de mestrado, UNICAMP, Campinas, SP.
- [24] Spectrum Digital. *TMS320C6713 Technical Reference. Ver. B.* 2004. Disponível em <http://www.spectrumdigital.com>.
- [25] Texas Instruments. *TMS320C6713B Floating-Point Digital Signal Processor. SPRS294B* . OCTOBER 2005, REVISED JUNE 2006.
- [26] Texas Instruments. *TMS320C6000 DSP Software-Programmable Phase-Locked Loop (PLL) Controller. Reference Guide. SPRU233.* Novembre 2006.
- [27] Svetoslav Nikolov. *Using a real-time kernel - DSP/BIOS*. Technical University of Denmark. Disponível em <http://server.oersted.dtu.dk/31611/?Exercises/main.html>
- [28] Haykin S., Veen B. V. *Sinais e Sistemas*. Porto Alegre, Bookman, 2002.
- [29] Matlab7.1 . Filter Design Toolbox User's Guide.
- [30] DATASHEET OPA129, da *Burr Brown by Texas Instruments*. Disponível em <http://www.burr-brown.com> .
- [31] DATASHEET INA121, da *Burr Brown by Texas Instruments*. Disponível em <http://www.burr-brown.com> .

ANEXO 1

Relação entre Potências, Tensões e Correntes em dB.

$$dB = 10 \cdot \log \frac{P_{saída}}{P_{entrada}} \quad (1)$$

$$dB = 10 \cdot \log \frac{V_{saída}^2 / Z_{saída}}{V_{entrada}^2 / Z_{entrada}} = 20 \cdot \log \frac{V_{saída} / \sqrt{Z_{saída}}}{V_{entrada} / \sqrt{Z_{entrada}}} = 20 \cdot \log \frac{V_{saída} \cdot \sqrt{Z_{entrada}}}{V_{entrada} \cdot \sqrt{Z_{saída}}} \quad (2)$$

$$dB = 10 \cdot \log \frac{I_{saída}^2 \cdot Z_{saída}}{I_{entrada}^2 \cdot Z_{entrada}} = 20 \cdot \log \frac{I_{saída} \cdot \sqrt{Z_{saída}}}{I_{entrada} \cdot \sqrt{Z_{entrada}}} \quad (3)$$

Se a impedância de entrada e de saída forem iguais então

$$dB = 20 \cdot \log \frac{V_{saída}}{V_{entrada}} \quad (4)$$

$$dB = 20 \cdot \log \frac{I_{saída}}{I_{entrada}} \quad (5)$$

Análise da variação de décadas e oitavas.

$$F_{saída} = 10^n \cdot F_{entrada}$$

$$F_{saída} = 2^n \cdot F_{entrada}$$

Sendo:

$F_{saída}$: Frequência de saída

$F_{entrada}$: Frequência de entrada

n : Numero de décadas ou oitavas

ANEXO 2

Análise do desenvolvimento trigonométrico do calculo do PSD.

$$V_{psd} = V_{in} \cdot V_{ref} \quad (1)$$

$$V_{psd} = A \cos(\omega t) \cdot B \cos(\omega t + \theta) \quad (2)$$

De acordo com as identidades trigonométricas temos:

$$\cos(\alpha \pm \beta) = \cos(\alpha) \cdot \cos(\beta) \mp \sin(\alpha) \cdot \sin(\beta) \quad (3)$$

$$\sin(\alpha \pm \beta) = \sin(\alpha) \cdot \cos(\beta) \pm \cos(\alpha) \cdot \sin(\beta) \quad (4)$$

Definindo $\alpha = \omega t$ e $\beta = \theta$.

Rearranjando (2) tem-se:

$$\begin{aligned} V_{psd} &= A \cos(\omega t) \cdot B \cos(\omega t + \theta) \\ &= AB \cos \omega t (\cos \omega t \cdot \cos \theta - \sin \omega t \cdot \sin \theta) \\ &= AB (\cos^2 \omega t \cdot \cos \theta - \cos \omega t \cdot \sin \omega t \cdot \sin \theta) \end{aligned} \quad (5)$$

Fazendo $\alpha = \beta = \omega t$ em (3):

$$\begin{aligned} \cos(\alpha + \beta) &= \cos(\alpha) \cdot \cos(\beta) - \sin(\alpha) \cdot \sin(\beta) \\ \cos(\omega t + \omega t) &= \cos(\omega t) \cdot \cos(\omega t) - \sin(\omega t) \cdot \sin(\omega t) \\ \cos(2\omega t) &= \cos^2(\omega t) - \sin^2(\omega t) \end{aligned} \quad (6)$$

Da relação trigonométrica:

$$\sin^2(\alpha) + \cos^2(\alpha) = 1 \quad (7)$$

$$\cos(\beta) \cdot \text{sen}(\alpha) = \frac{1}{2} [\text{sen}(\alpha - \beta) + \text{sen}(\alpha + \beta)] \quad (8)$$

Fatorando (6) e (7), resulta em:

$$\begin{aligned} \cos^2(\omega t) - \text{sen}^2(\omega t) &= \cos(2\omega t) \\ \frac{\text{sen}^2(\omega t) + \cos^2(\omega t) = 1}{2 \cos^2(\omega t) = 1 + \cos(2\omega t)} & \\ \cos^2(\omega t) &= \frac{1}{2} + \frac{1}{2} \cos(2\omega t) \end{aligned} \quad (9)$$

Fazendo $\alpha = \beta = \omega t$ em (8):

$$\begin{aligned} \cos(\omega t) \cdot \text{sen}(\omega t) &= \frac{1}{2} [\text{sen}(\omega t - \omega t) + \text{sen}(\omega t + \omega t)] \\ &= \frac{1}{2} [\text{sen}(0) + \text{sen}(2\omega t)] = \frac{1}{2} \text{sen}(2\omega t) \end{aligned} \quad (10)$$

Substituindo (9) e (10) em (5), resulta em:

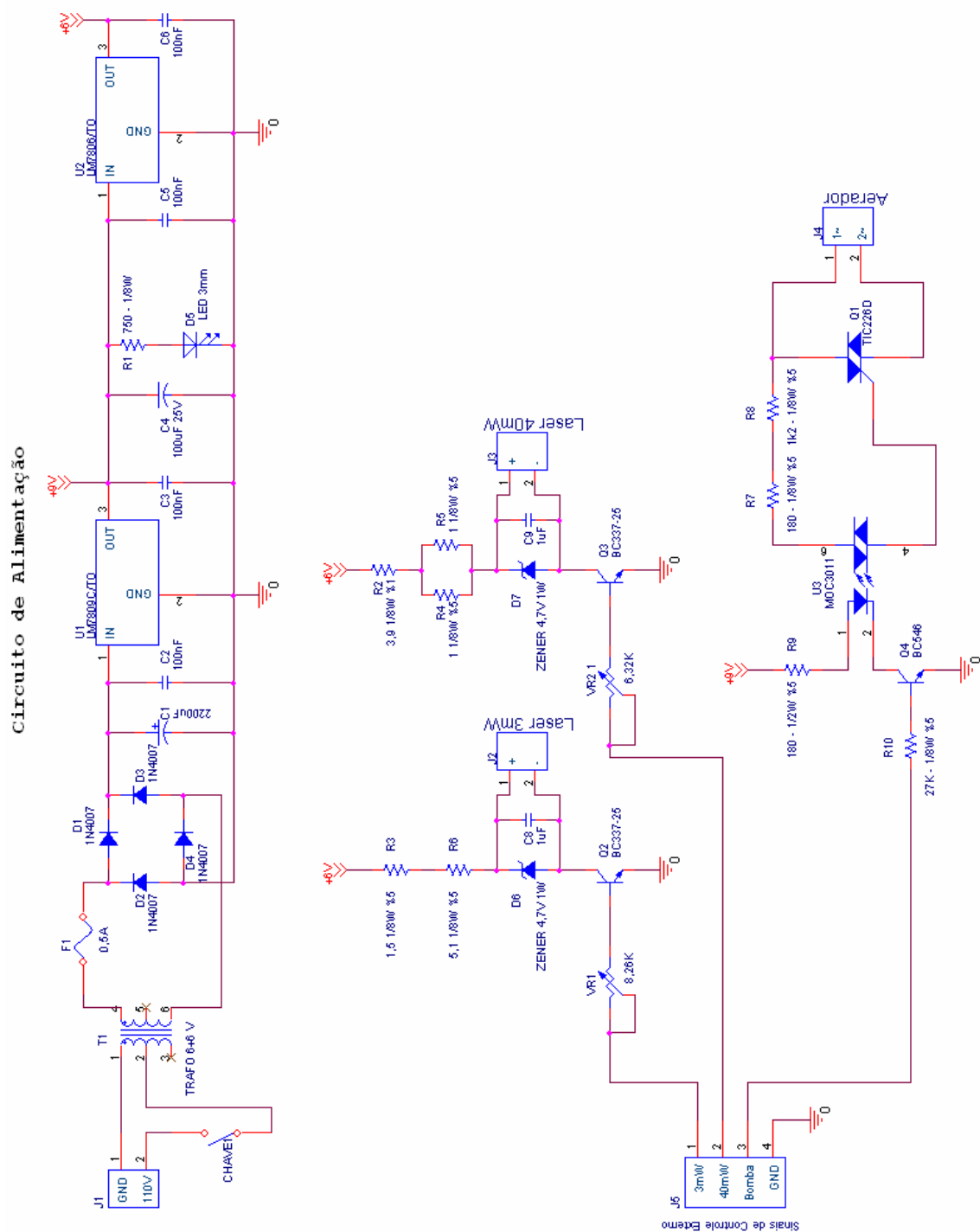
$$\begin{aligned} V_{psd} &= A \cos(\omega t) \cdot B \cos(\omega t + \theta) \\ &= AB \cos \omega t (\cos \omega t \cdot \cos \theta - \text{sen} \omega t \cdot \text{sen} \theta) \\ &= AB (\cos^2 \omega t \cdot \cos \theta - \cos \omega t \cdot \text{sen} \omega t \cdot \text{sen} \theta) \\ &= AB \left(\left(\frac{1}{2} + \frac{1}{2} \cos 2\omega t \right) \cdot \cos \theta - \frac{1}{2} \text{sen} 2\omega t \cdot \text{sen} \theta \right) \\ &= \frac{1}{2} AB ((1 + \cos 2\omega t) \cdot \cos \theta - \text{sen} 2\omega t \cdot \text{sen} \theta) \\ &= \frac{1}{2} AB (\cos \theta + \cos 2\omega t \cdot \cos \theta - \text{sen} 2\omega t \cdot \text{sen} \theta) \\ &= \frac{1}{2} AB \cos \theta + \frac{1}{2} AB (\cos 2\omega t \cdot \cos \theta - \text{sen} 2\omega t \cdot \text{sen} \theta) \end{aligned} \quad (11)$$

E finalmente

$$V_{PSD} = \frac{1}{2} AB \cos \theta + \frac{1}{2} AB \cos(2\omega t + \theta) \quad (12)$$

ANEXO 3

Circuito de potencia para os Lasers



[illegible]

ANEXO 5

Geração das tabelas de Look-up.

```
%%
clear all
clc
%*****
%      Criando arquivo dos Sinais Seno, Coseno e Exitação em 20Hz
%*****
% Sera criado um vetor contendo o sinal para ser enviado ao Code Coposer
% Studio que sao as componentes em fase e em quadratura para o PSD.
% A frequencia de amostragem foi fixada em 5 kHz.
% Portanto tem-se que gerar em um periodo:
%
%      N_pontos = 5 kHz / 20 Hz = 250

Fs=5000;          % Frequencia de Amostragem em Hz
Ts=1/Fs;          % Tempo de amostragem
Fsinal= 20;       % Frequencia do Sinal Amostrado em Hz
Tsinal=1/Fsinal;  % Tempo do sinal amostrado

T=(0:Ts:Tsinal);

%-----
%
%      Tabela de Look-up seno
%-----
seno= sin(2*pi*Fsinal*T);          % gerando o sinal

fid= fopen ('seno.h','w');          % abrindo/criando arquivo
fprintf(fid,'double seno[250]={'); % imprimindo o nome da tabela, "="
fprintf(fid,'%8.7f,',seno(1:249)); % imprime 249° pontos
fprintf(fid,'%8.7f',seno(250));    % imprime ate o 250° ponto
fprintf(fid,'};\n');               % imprime e fechando o colchete
fclose(fid);

%-----
%
%      Tabela de Look-up coseno
%-----
coseno= cos(2*pi*Fsinal*T);        % gerando o sinal

fid= fopen ('coseno.h','w');        % abrindo/criando arquivo
fprintf(fid,'double coseno[250]={'); % imprimindo o nome da tabela, "="
fprintf(fid,'%8.7lf,',coseno(1:249)); % imprime 249° pontos
fprintf(fid,'%8.7lf',coseno(250));  % imprime ate o 250° ponto
fprintf(fid,'};\n');                % imprime e fechando o colchete
fclose(fid);

%-----
%
%      Tabela de Look-up sinal de Exitação
%-----
quadrado = ((square(2*pi*Fsinal*T))+1)/2; % amplitude variando 0 a 1
quadrado(251)=0;
```

```

fid= fopen ('quadrado.h','w');           % abrindo/criando arquivo
fprintf(fid,'float quadrado[250]={');    % imprimindo o nome da tabela, "={"
fprintf(fid,'%lf,',quadrado(1:249));     % imprime 249° pontos
fprintf(fid,'%lf',quadrado(250));       % imprime ate o 250° ponto
fprintf(fid,'}';\n');                   % imprime e fechando o colchete
fclose(fid);

%-----
%                               Plotando os Sinais
%-----
figure(1);
plot(T,seno,T,coseno,T,quadrado)
title(' Sinal de Referencia do PSD e Sinal de Exitaçao');
xlabel('Tempo');ylabel('Amplitude');legend('Seno','Coseno','Exitaçao');

```

ANEXO 6

Leitura das tabelas de Look-up pelo software

```

/*****
/*
Leitura das Tabelas de Lockup
*/
**** Incluindo as Tabelas de Lockup dos Sinais de Referencia para os PSD`s
#include "seno.h" // Tabela Lockup do sinal senoidal em fase
#include "coseno.h" // Tabela Lockup do sinal senoidal em quadratura
**** Incluindo as Tabelas de Lockup do Sinal Simulado
#include "ruído4.h"
**** Leitura da Tabela Seno ****
int a = 250-1;
double get_seno()
{
    a = (a==250-1)?0:a+1; //i recebe 0 se i==a senao i recebe i+1
    return seno[a];
}

**** Leitura da Tabela Coseno ****
int b = 250-1;
double get_coseno()
{
    b = (b==250-1)?0:b+1; //i recebe 0 se i==b senao i recebe i+1
    return coseno[b];
}

**** Leitura da tabela referente a um sinal ****
**** de entrada simulado para efeito de testes ****
int f = 3000-1;
double get_sinalruído()
{
    f = (f==3000-1)?0:f+1; //i recebe 0 se i==d senao i recebe i+1
    return sinal[f];
}

```

ANEXO 7

Código Fonte do Amplificador Lock-in Digital implementado no MATLAB

```
#####
%#          SIMULAÇÃO DE UM AMPLIFICADOR LOCK-IN          #
%#                                                         #
%# SOFTWARE: MATLAB 7.1                                     #
%# DESENVOLVEDOR: RENE ALFONSO CAPITANIO                   #
%#                                                         #
#####
clc;
clear all;
%*****
%          Criação do vetor tempo na frequencia de amostragem
%    F_amostragem = 5 kHz
%    T_amostragem = 1/5k
%*****
Fs=5000;          % Frequencia de Amostragem em Hz
Ts=1/Fs;          % Tempo de ampostragem
Fsinal= 20;       % Frequencia do Sinal Amostrado em Hz
Tsinal=1/Fsinal;  % Tempo do sinal amostrado
t=(0:Ts:20);      % Periodo de simulacao de 5 segundos
%*****
%          Criação dos sinais de referencia
%*****
ref_psd1 = sin(2*pi*20*t);      % Sinal de referencia de 20Hz para o PSD
ref_psd2 = cos(2*pi*20*t);      % Sinal de referencia de 20Hz para o PSD
sinal_s2 = (square(2*pi*20*t)+1)/2; % Sinal quadrado 0 a 1
ruído = randn(size(t));         % Ruído randomico
SNR=10;
sinal_simulado = sinal_s + SNR*ruído; % Sinal com Ruído
%*****
%          Criando o vetor de ruído para o CCS
%*****
cd ('C:\CCStudio_v3.1\MyProjects\Projeto Lock-in')

fid= fopen ('ruído4.h','w');          % abrindo/criando arquivo
fprintf(fid,'double sinal[3000]={'}; % imprimindo o nome da tabela, "="
fprintf(fid,'%16.14f,',sinal_simulado(1:2999)); % imprime 50° pontos
fprintf(fid,'%16.14f',sinal_simulado(3000));    % imprime ate o 51° ponto
fprintf(fid,'};\n');                          % imprime e fechando o colchete
fclose(fid);
cd ('C:\Arquivos de programas\MATLAB\R2006b\work\TeseLockIn')

figure(1)
plot(t,ref_psd1,t,ref_psd2); legend('Seno','Cosseno'); title('Sinais de
Referencia para PSD');
xlabel('Tempo (s)'); ylabel('Amplitude (V)');axis([0 0.2 -1.1 1.1]);
figure(2);
plot(t,sinal_simulado); legend('Sinal'); title('Sinais Simulado');
```

```

xlabel('Tempo (s)'); ylabel('Amplitude (V)');axis([0 0.2 -0.1 1.1]);
%*****
%      Filtro para o sinal de entrada (IIR - Infite Impulse Response)
%      Filtro passa-faixa 20Hz
%*****
% Os coeficientes do filtro foram calculados utilizando a ferramenta
% fdatool.
% Paramentros do Filtro:
%   Frequencia de corte superior(Fcs): 21 Hz
%   Frequencia de corte intefiror(Fci): 19 Hz
%   Tipo: Butterworth
%   Ordem: 4
%Coeficientes do filtro calculados pela interface fdatool:
% Seção    Coeficientes          A          B
%   1          1              1              0.0012555216000014013
%           2          -1.9974859794722808              0
%           3          0.99816164137460794          -0.0012555216000014013
%-----
%   2          1              1              0.0012555216000014013
%           2          -1.9977007520016881              0
%           3          0.99828721262722719          -0.0012555216000014013

%Primeira Seção:
a1=1;a2=-1.9974859794722808;a3=0.99816164137460794;
b1=0.0012555216000014013;b2=0;b3=-0.0012555216000014013;

L1=length(sinal_real);          %tamanho do vetor do sinal
X1= zeros(1,3);                %buffer de entradas passadas(PSD1)
Y1= zeros(1,3-1);              %buffer de saída passadas (PSD1)
sinal_f1=zeros(1,length(sinal_real)); %Saída do PSD1

%Segunda Seção:
aa1=1;aa2=-1.9977007520016881;aa3=0.99828721262722719;
bb1=0.0012555216000014013;bb2=0;bb3=-0.0012555216000014013;

X2= zeros(1,3);                %buffer de entradas passadas(PSD2)
Y2= zeros(1,3-1);              %buffer de saída passadas (PSD2)
sinal_f2=zeros(1,length(sinal_real)); %Saída do PSD2

for i=1:L1                      %Tamanho do vetor de sinal
%*****
%   Primeira Seção
%*****
% Atualização do Buffer de entradas anteriores
X1(3)=X1(2);
X1(2)=X1(1);
X1(1)=sinal_real(i); % Sinal atual na primeira posição do Buffer
% Aplicando Filtro
sinal_f1(i) = b1*X1(1)+b3*X1(3)-a2*Y1(1)-a3*Y1(2);
% Atualização do Buffer de saída anteriores
Y1(2)=Y1(1);
Y1(1)=sinal_f1(i);
%*****
%   Segunda Seção
%*****

```



```

% Atualizaçao do Buffer de entradas anteriores
X2(3)=X2(2);
X2(2)=X2(1);
X2(1)=sinal_f1(i); % Sinal atual na primeira posição do Buffer
% Aplicando Filtro
sinal_f2(i) = bb1*X2(1)+bb3*X2(3)-aa2*Y2(1)-aa3*Y2(2);
% Atualizaçao do Buffer de saída anteriores
Y2(2)=Y2(1);
Y2(1)=sinal_f2(i);
end

%*****
%                               PSD - Detector Sensível a Fase
%*****
psd1=ref_psd1.*sinal_f2;
psd2=ref_psd2.*sinal_f2;

figure(3);
subplot(2,1,1); plot(t,psd1); legend('PSD1'); title('Saída
PSD1');xlabel('Tempo (s)'); ylabel('Amplitude (V)');
subplot(2,1,2); plot(t,psd2); legend('PSD2'); title('Saída
PSD2');xlabel('Tempo (s)'); ylabel('Amplitude (V)');

%*****
%                               Aplicando Filtro nas Saídas do PSD
%*****

%*****
%                               Filtro Passa-Baixa Butterworth Fc 0.1 Hz
%*****
% A frequência de amostragem do sinal (Fs) é de 5kHz e o filtro é de 2
ordem
% Os coeficientes do filtro foram calculados utilizando a ferramenta
% fdatool.
% Parametros do Filtro:
%   Frequência de corte (Fcs): 0.1 Hz
%   Tipo: Butterworth
%   Ordem: 2

%Coeficientes do filtro calculados pela interface fdatool:
% Seção   Coeficientes          A          B
%   1       1                1          0.000000003947491
%           2          -1.999822284682942    0.000000007894982
%           3           0.999822300472906    0.000000003947491

%Coeficientes:
a1=1;a2=-1.999822284682942;a3=0.999822300472906;
b1=0.000000003947491;b2=0.000000007894982;b3=0.000000003947491;

L1=length(sinal_f2); %tamanho do vetor do sinal
X1= zeros(1,3); %buffer de entradas passadas (PSD1)
Y1= zeros(1,3-1); %buffer de saída passadas (PSD1)
Saidal=zeros(1,length(sinal_f2)); %Saída do PSD1

```

```

% Coeficientes do filtro
%a2=As(2);a3=As(3);b1=Bs(1);b2=Bs(2);b3=Bs(3);

L1=length(psd1); %tamanho do vetor do sinal
X1= zeros(1,3); %buffer de entradas passadas (PSD1)
Y1= zeros(1,3-1); %buffer de saida passadas (PSD1)
X2= zeros(1,3); %buffer de entradas passadas (PSD2)
Y2= zeros(1,3-1); %buffer de saida passadas (PSD2)
PB1=zeros(1,length(psd1)); %Saida do PSD1
PB2=zeros(1,length(psd2)); %Saida do PSD2

for i=1:L1 %Tamanho do vetor de sinal
%*****
% Filtro para o PSD1
%*****
% Atualizaçao do Buffer de entradas anteriores
X1(3)=X1(2);
X1(2)=X1(1);
X1(1)=psd1(i); % Sinal atual na primeira posição do Buffer
% Aplicando Filtro
PB1(i) = b1*X1(1)+b2*X1(2)+b3*X1(3)-a2*Y1(1)-a3*Y1(2);
% Atualizaçao do Buffer de saida anteriores
Y1(2)=Y1(1);
Y1(1)=PB1(i);

%*****
% Filtro para o PSD2
%*****
% Atualizaçao do Buffer de entradas anteriores
X2(3)=X2(2);
X2(2)=X2(1);
X2(1)=psd2(i); % Sinal atual na primeira posição do Buffer
% Aplicando Filtro
PB2(i) = b1*X2(1)+b2*X2(2)+b3*X2(3)-a2*Y2(1)-a3*Y2(2);
% Atualizaçao do Buffer de saida anteriores
Y2(2)=Y2(1);
Y2(1)=PB2(i);
end
%-----
%| Amplitude: |
%-----
Amp= sqrt(PB1.^2 + PB2.^2)*sqrt(2);
%-----
%| Fase: |
%-----
Fase = -atan(PB2./PB1)*180/pi+2.1; % 2.1 corresponde ao atraso do filtro
% passa-faixa

figure(4)
plot(t, PB1,'b',t, PB2,'r',t,Amp,'k');
legend('Comp.Fase','Comp.Quadratura','Amplitude');
title('Amplitude do Sinal de Entrada em CC');xlabel('Tempo (s)');
ylabel('Amplitude (V)');
figure(5)
plot(t,Fase);legend('Fase');
title('Diferença de Fase');xlabel('Tempo (s)'); ylabel('Fase (graus)');

```

ANEXO 8

Código Fonte do Amplificador Lock-in Digital implementado no DSP

```

/*****
/*      Projeto Amplificador Lock-In na Plataforma TMS320C6713 DSK      */
/*                                                                           */
/*      Mestrado em Engenharia Elétrica - UFMS - 2008.                */
/*                                                                           */
/*      Mestrando: Rene Alfonso Capitanio                             */
*****/

/*
//DSP/BIOS é configurado utilizando a ferramenta de configuração DSP/BIOS.
//As configurações para este projeto estão armazenadas em um arquivo de
//configuração chamado lock_in.cdb. Ao ser compilado o Code Composer
//automaticamente gera o DSP/BIOS relacionando os arquivos baseando-se
//nestes ajustes. Um header file chamado lock_incfg.h contem os resultados
//da auto geração e também é incluído para proper operation. O nome do
//arquivo é retirado do arquivo tone.cdb e adicionado cfg.h.
*/
#include "lock_incfg.h"
/*
* CSL cabeçalho de arquivos ( CSL == chip support library )
* CSL contem as funções para a configuração do DSP.
*/
#include <csl.h>
#include <csl_irq.h>
#include <csl_timer.h>
#include <csl_gpio.h>
#include <prd.h>
#include <stdio.h>

```

//A biblioteca BSL (Board Support Library) do 6713 DSK esta dividida em
 //vários módulos, cada um tendo seus próprios arquivos incluídos. O arquivo
 //dsk6713.h deve ser incluído em cada programa que utiliza a BSL.

```
#include "dsk6713.h"
#include "dsk6713_aic23.h"          // modulo do codec AIC23
#include "dsk6713_led.h"           // modulo dos led's
#include "dsk6713_dip.h"           // modulo dos dip switch
//Biblioteca matematica
#include <math.h>
//Biblioteca com o código de leitura para as tabelas de Look-up
#include "signal_generator.h";
```

/***** Ajustes das Configurações de GPIO *****/
 //GPIO são portas de entrada e saída de propósito geral, ao todo são 16
 //portas de GP0 a GP15. Na placa estas são acessadas pelo conector J1. Para
 //se ter acesso a estes pinos, o pino 75 (DC_DET#) do conector J3 que, esta
 //com um resistor de pull-up (1K), deve ser jampeado com o pino 77
 //(GND)do mesmo conector. Isso se deve ao fato de que a placa é preparada
 //para receber placas de EVM (Evaluation Module) e este jump identifica a
 //inserção de uma EVM, por exemplo a ADS8327EVM.

```
GPIO_Config MyConfig = {
0x00000000, /* gpgc */
0x00000FFF, /* gpen */
0x00000FFF, /* gdir */
0x00000000, /* gpval */
0x00000000, /* gphm */
0x00000000, /* gplm */
0x00000000 /* gppol */
};
```

/***** Declaração de Prototipo de Funções *****/
 // Função de escrita de comandos para o LCD
 void Comando_LCD(int tamanho, unsigned char *comando);
 // Função de escrita de mensagens para o LCD
 void Mensagem_LCD(unsigned char *mensagem);
 void Delay(int tempo); // Função geradora de Delay para escrita no LCD
 // Função que configura o PLL interno
 void AtivaPLL(int DIV0,int DIV1,int DIV2,int DIV3,int ROSCDIV1,int RPLLM);

```

void Verifica_Teclado();          // Função de verificação de Teclado
// Função de configuração dos parametros de simulação
void Configura_Simulacao();
// Função de Atendimento de Interrupção gerada pelo Timer1
void Atende_Interruptao();
// Função que realiza as operações da técnica do Amplificador Lock-in
void Lock_in();

/*****
/*                               Lista de Definições                               */
*****/

/***** Definições do PLL interno do DSP *****/
#define PLLCSR    *(int *) 0x01B7C100// PLL Control/Status Register (PLLCSR)
#define PLLM      *(int *) 0x01B7C110// PLL Multiplier Control Register (PLLM)
#define PLLDIV0   *(int *) 0x01B7C114//PLL Divider Ratio-Divider D0 (PLLDIV0)
#define PLLDIV1   *(int *) 0x01B7C118 //PLL Divider Ratio-Divider D1 (PLLDIV1)
#define PLLDIV2   *(int *) 0x01B7C11C//PLL Divider Ratio-Divider D2 (PLLDIV2)
#define PLLDIV3   *(int *) 0x01B7C120//PLL Divider Ratio-Divider D3 (PLLDIV3)
#define OSCDIV1   *(int *) 0x01B7C124//Oscillator Divider 1 Register (OSCDIV1)

#define ValorD0    0x00008000 //Rep. taxa: (1) PLLREF (PLL) = 50MHz/1 = 50MHz
#define ValorPLLM  0x00000008 //Rep. taxa: (x8) PLLOUT= 50MHzx9 = 400MHz
//Rep. taxa: (2) SYSCLK1(DSPCore)=400MHz/2= 200MHz (Para núcleo do DSP)
#define ValorD1    0x00008001
//Rep. taxa: (4) SYSCLK2(Peripherals)=400MHz/4=100MHz(Para barramento interno)
#define ValorD2    0x00008003
//Rep. taxa: (5) SYSCLK3(Para EMIF)=400MHz/5= 80MHz
#define ValorD3    0x00008004
//Rep. taxa: (25) CLKOUT3 = 50MHz / 25 = 2MHz (Para conversor AD)
#define ValorOSCDIV1 0x00008018

/***** Definições do Display LCD 16x2 *****/
#define dado 0x0100
#define cmd 0x0000
#define lcd *(int *)0xA0000004 // Espaço de endereçamento CE2
/***** Definições do Teclado *****/
#define botoes *(int *)0xA0000008 // Espaço de endereçamento CE2

```

```

/*****
/*                      Lista de Variaveis Globais                      */
*****/

// Variaveis Referentes ao Display
Int tamanho,amostragem,indice1,indice2,indice3,indice4,indice5,amp_ou_fase
Int I_ou_Q,Tela,S,cont,time;

// Variaveis Referentes ao Teclado
int botoes_int,Tecla=0,passa=1;

// Variaveis Referentes ao Filtro Média
int contador=0;

double Filtro1=0,Filtro2=0;

// Variaveis Referentes ao Gerador de Sinal Pulsado em 20Hz
int amostra=1;

// Variaveis Referentes ao Filtro IIR do Sinal de Entrada
// Coeficientes do Filtro IIR Passa-Faixa Butterworth
// Primeira Secao
double a1= 1, a2= -1.9974859794722808, a3= 0.99816164137460794;
double b1= 0.0012555216000014013, b3= -0.0012555216000014013;
double PB1;
double X1[3]={0,0,0},X2[3]={0,0,0},Y1[2]={0,0},Y2[2]={0,0};
// Primeira Secao
double aa1= 1, aa2= -1.9977007520016881,aa3= 0.99828721262722719;
double bb1= 0.0012555216000014013, bb3= -0.0012555216000014013;
double PB2;
double XX1[3]={0,0,0},XX2[3]={0,0,0},YY1[2]={0,0},YY2[2]={0,0};
// Variaveis Referentes ao Filtro IIR
// Coeficientes do Filtro IIR Passa-Baixa Butterworth
//Filtro de 0.1Hz
double ap1= 1, ap2= -1.999822284682942, ap3= 0.999822300472906;
double bp1= 0.000000003947491, bp2= 0.000000007894982;
double bp3= 0.000000003947491;
double psd1=0,psd2=0,Saida1,Saida2;
double Xp1[3]={0,0,0},Xp2[3]={0,0,0},Yp1[2]={0,0},Yp2[2]={0,0};
// Variaveis de configuração do Timer
unsigned char disp_T_Atual[17],disp_T_Falta[17];
int tempo,relógio,HH1=0,min1=0,s1=0,HH2=0,min2=0,s2=0,init_tempo=0;
// Variaveis da Configuração da Simulação

```

```

unsigned char disp_T_Ciclo[17],disp_T_Stop[17],disp_T_Total[17];
unsigned char disp_T_Total_M[17],disp_T_HORA[17], disp_T_HORA_MIN[17];
int T_Ciclo=0,T_Stop=0,T_HH=0,T_min=0,T_HORA=0,T_MIN=0,T_SEG=0;
int Configura=1,Final_Monitoramento=0;

//Variaveis de controle do ciclo de medicao
int Ciclo1=0, Final_MeioCiclo=0;

// Variaveis Referentes ao Algoritmo do Amplificador Lock-in
float SINAL[250],REF_FASE[250],REF_QUAD[250],PSD1[250],PSD2[250],AMP[250];
float FASE[250],SINAL_REF[250];
double Sinal,Ref_fase,Ref_quadatura,X,Y,X_quadrado,Y_quadrado
Double Amplitude,Fase;
static float pi= 3.14159265359;
int c=250-1;

/***** Comandos Para o Display *****/
unsigned char linha1[1]={0x80};          // Configura para a primeira linha
unsigned char linha2[1]={0xC0};          // Configura para a segunda linha
unsigned char limpa[1] = {0x01};         // Limpa a tela do Display
unsigned char comando_LCD[10]={0x03, 0x03, 0x03, 0x3C, 0x08, 0x0F, 0x06,
0x01, 0x02, 0x0C};                       // 0x0C ->Desliga o cursor
unsigned char *mensagem;                  // Ponteiro para mensagem
unsigned char *comando;                   // Ponteiro para comando
unsigned char disp_ampl[17]; //Vetor mensagem amplitude do sinal
unsigned char disp_fase[17]; // Vetor mensagem fase do sinal
unsigned char disp_I[17];   // Vetor mensagem componente em fase do sinal
unsigned char disp_Q[17];   // Vetor mensagem componente em quadratura
unsigned char disp_S[17];   // Vetor mensagem ao sinal medido
unsigned char disp_S1[17];  // Vetor mensagem ao sinal medido

/***** Mensagens a serem escritas no Display *****/
unsigned char msn_LCD1[16]={ "  AMPLIFICADOR  "};
unsigned char msn_LCD2[16]={ "LOCK-IN DSP 6713"};
unsigned char msn_LCD3[16]={ " BATLAB/DEL/UFMS"};
unsigned char msn_LCD4[16]={ "RENE A.CAPITANIO"};
unsigned char msn_LCD5[16]={ "  INICIALIZANDO  "};

```

```

/***** Declaração de Bibliotecas (Handle) *****/
GPIO_Handle hGpio;      // CSL handle for GPIO Channel GPIO_DEV0 declaration

/*****
/*                      Rotina Principal                      */
/*                      " Main"                               */
*****/

void main()
{
    int i=0;
    /***** Configuracoes de inicializacao *****/
    DSK6713_init();      // Inicializa o BSL - Board Support Library
    DSK6713_LED_init();  // Inicializa o modulo de LED na BSL
    DSK6713_DIP_init();  // Inicializa o modulo das chaves DIP switch na BSL

    /***** Configurando o Periférico PLL *****/
    AtivaPLL(ValorD0,ValorD1,ValorD2,ValorD3,ValorOSCDIV1,ValorPLLM);
    /***** Inicializa o CSL - Chip Support Library *****/
    CSL_init();
    /***** Desabilitando Todas as Interrupções *****/
    // Global Interrupt Enable (GIE)- Desabilita todas as interrupcoes
    IRQ_globalDisable();
    /*****

    /** Configurando as Portas de Entrada e Saida de Propósito Geral ( GPIO )*/
    hGpio = GPIO_open(GPIO_DEV0,GPIO_OPEN_RESET);
    GPIO_clear(hGpio);
    GPIO_config(hGpio,&MyConfig);
    /*****

    /***** Limpado a memória das variaveis *****/
    for (i=0; i<250-1;i++)
    {
        AMP[i]=0; FASE[i]=0; REF_FASE[i]=0; REF_QUAD[i]=0;
        PSD1[i]=0; PSD2[i]=0; SINAI[i]=0;
    }

```



```

/*****
/***** Escrevendo Mensagem Inicial no Display *****/

    Comando_LCD(9, comando_LCD); // Rotina de escrita de comandos
    Comando_LCD(0, linha1); // Rotina de escrita de comandos
    Mensagem_LCD(msn_LCD1);
    Comando_LCD(0, linha2); // Rotina de escrita de comandos
    Mensagem_LCD(msn_LCD2); Delay(3);
    Comando_LCD(0, limpa); // Rotina de escrita de comandos
    Mensagem_LCD(msn_LCD3);
    Comando_LCD(0, linha2); // Rotina de escrita de comandos
    Mensagem_LCD(msn_LCD4); Delay(3);
    Comando_LCD(0, limpa); // Rotina de escrita de comandos
    Mensagem_LCD(msn_LCD5); Delay(1);
    Comando_LCD(0, limpa); // Rotina de escrita de comandos
    Mensagem_LCD(msn_LCD6);
    Comando_LCD(0, linha2); // Rotina de escrita de comandos
/***** Ajustando variaveis *****/
    amostragem=0; // controla fluxo de escrita no display
    cont=0; Tela=1;
    amp_ou_fase=1; I_ou_Q=1; S=1;
    relógio=1; tempo=0;
    indice1=0; indice2=0; indice3=0; indice4=0; indice5=0;
    botoes_int=0x0000000F; //variável do teclado

/***** Configura Simulação *****/
Configura_Simulacao();
/***** Habilitando as Interrupções *****/
IRQ_nmiEnable(); // Habilita as interrupcoes nao mascaradas
IRQ_enable(IRQ_EVT_TINT0);
IRQ_enable(IRQ_EVT_TINT1);
IRQ_globalEnable(); // Habilita todas as interrupcoes

/** Loop Infinito de Verificação de Teclado e Escrita no Display *****/
// Enquanto nao realiza nenhuma operacao de medição o processo fica nesta
// rotina atualizando o display e atendendo ao teclado
while(1)

```

```

{
    if (amostragem==10)
    {
/*-----*/
/*                      Escreve no Display                      */
/*-----*/
// Tela 1 : Amplitude e Fase
        if(Tela==1)
        {indice1++;
            if ((indice1==1) && (amp_ou_fase==1))
            {
                sprintf(displ,"AMPL= %7.3f mV",Amplitude);
                sprintf(displ_fase,"FASE= %7.3f G ",Fase);
            }
            if ((amp_ou_fase==1) && (indice1<=17))
            {
                mensagem=displ;        //Escreve mensagem no LCD
                lcd= dado | mensagem[indice1-1];
            }

            if ((amp_ou_fase==2) && (indice1<=17))
            {
                mensagem=displ_fase;    //Escreve mensagem no LCD
                lcd= dado | mensagem[indice1-1];
            }

            if ((amp_ou_fase==1) && (indice1>17))
            {
                indice1=0;              amp_ou_fase=2;
                comando= linha2;  lcd= cmd | comando[0];
            }

            if ((amp_ou_fase==2) && (indice1>17))
            {
                indice1=0;              amp_ou_fase=1;
                comando= linha1;  lcd= cmd | comando[0];
            }
        } // Fim Tela 1

// Tela 2 : Componente Fase e Componente Quadratura
        if(Tela==2)
        {indice2++;
            if ((indice2==1)&& (I_ou_Q==1))
            {
                sprintf(displ_I,"I= %7.3f      mV",Saida1);

```

```

        sprintf(disps_Q, "Q= %7.3f      mV", Saida2);
    }
    if ((I_ou_Q==1) && (indice2<=17))
    {
        mensagem=disp_I;          //Escreve mensagem no LCD
        lcd= dado | mensagem[indice2-1];
    }
    if ((I_ou_Q==2) && (indice2<=17))
    {
        mensagem=disp_Q;          //Escreve mensagem no LCD
        lcd= dado | mensagem[indice2-1];
    }
    if ((I_ou_Q==1) && (indice2>17))
    {
        indice2=0;                I_ou_Q=2;
        comando= linha2;  lcd= cmd | comando[0];
    }
    if ((I_ou_Q==2) && (indice2>17))
    {
        indice2=0;                I_ou_Q=1;
        comando= linha1;  lcd= cmd | comando[0];
    }
} // Fim Tela 2

// Tela 3 : Sinal Medido
if(Tela==3)
{
    indice3++;  cont++;
    if ( (indice3==1) && ((cont==1)|| (cont>=500)) )
    {
        sprintf(disps_S, "      Sinal      ");
        sprintf(disps_S1, "      %7.3f mV      ", Sinal);
        cont=0;
    }
    if ((S==1) && (indice3<=17))
    {
        mensagem=disp_S;          //Escreve mensagem no LCD
        lcd= dado | mensagem[indice3-1];
    }
    if ((S==2) && (indice3<=17))
    {
        mensagem=disp_S1;          //Escreve mensagem no LCD
        lcd= dado | mensagem[indice3-1];
    }
    if ((S==1) && (indice3>17))

```

```

        {
            indice3=0;          S=2;
            comando= linha2;  lcd= cmd | comando[0];
        }
        if ((S==2) && (indice3>17))
        {
            indice3=0;          S=1;
            comando= linha1;  lcd= cmd | comando[0];
        }
    } // Fim Tela 3

// Tela 4 : Tempo ja percorrido e Tempo a percorrer
if(Tela==4)
{indice4++;
    if ((indice4==1) && (relogio==1))
    {sprintf(displ_T_Atual,"ATUAL:%3d:%2d:%2d ",HH1,min1,s1);
      sprintf(displ_T_Falta,"FALTA: %3d:%2d:%2d ",HH2,min2,s2);
    }
    if ((relogio==1) && (indice4<=17))
    {mensagem=displ_T_Atual;          //Escreve mensagem no LCD
      lcd= dado | mensagem[indice4-1];
    }
    if ((relogio==2) && (indice4<=17))
    {mensagem=displ_T_Falta;          //Escreve mensagem no LCD
      lcd= dado | mensagem[indice4-1];
    }
    if ((relogio==1) && (indice4>17))
    {
        indice4=0;          relogio=2;
        comando= linha2;  lcd= cmd | comando[0];
    }
    if ((relogio==2) && (indice4>17))
    {
        indice4=0;          relogio=1;
        comando= linha1;  lcd= cmd | comando[0];
    }
} // Fim Tela 4

// Tela 5 : Relógio
if(Tela==5)
{indice5++;
    if ((indice5==1) && (relogio==1))

```

```

        {sprintf(disp_T_Total, "          HORA          ");
        sprintf(disp_T_Total_M, "%2d:%2d:%2d  ", T_HORA, T_MIN, T_SEG);
        }
        if ((relogio==1) && (indice5<=17))
        {mensagem=disp_T_Total;          //Escreve mensagem no LCD
          lcd= dado | mensagem[indice5-1];
        }
        if ((relogio==2) && (indice5<=17))
        {mensagem=disp_T_Total_M;        //Escreve mensagem no LCD
          lcd= dado | mensagem[indice5-1];
        }
        if ((relogio==1) && (indice5>17))
        {
            indice5=0;          relogio=2;
            comando= linha2;  lcd= cmd | comando[0];
        }
        if ((relogio==2) && (indice5>17))
        {
            indice5=0;          relogio=1;
            comando= linha1;  lcd= cmd | comando[0];
        }
    } // Fim Tela 5
    amostragem=0;
    /*-----*/
    /*                      Verifica Teclado                      */
    /*-----*/
    Verifica_Teclado();
    if(Tecla==1) Tela=1;
    else if(Tecla==2) Tela=2;
    else if(Tecla==3) Tela=3;
    else if(Tecla==4) Tela=4;
    else if(Tecla==5) Tela=5;
    } // Fim amostragem
} // Fim While

} /*****          Fim da Função Main          *****/

/*****\
//                      Subfunções do Sistema

```

```

\*****/
//==== Subfunção de Configuracao do Ciclos de Medicao (Configura_Simulacao)
/* Enquanto "Tecla" for diferente de "4" fica dentro desta rotina de
configuração dos seguintes parametros:
-> Tempo do ciclo (T.CICLO) - Configura o tempo de duração de um ciclo de
medição que compreende ao tempo em que o sinal DC fica desligado, mais o
tempo em que o mesmo fica ligado;
-> Tempo Parado (T. STOP)- Configura o tempo de intervalo entre as medições,
ou seja entre um ciclo e outro;
-> Tempo Total (TEMPO TOTAL) - Tempo total de medicao;
-> Hora (HORA) - Configura relógio para visualização do horario atual
*/
void Configura_Simulacao()
{
    Tecla=0;
    while (Tecla!=4)
    {
        // Configura tempo do ciclo e tempo parado
        if ((Configura==1)|| (Configura==2))
        {
            sprintf(displ_T_Ciclo,"T.CICLO: %2d min ",T_Ciclo);
            sprintf(displ_T_Stop, "T. STOP: %2d min ",T_Stop);
            Comando_LCD(0, linha1); // Rotina de escrita de comandos
            Mensagem_LCD(displ_T_Ciclo);
            Comando_LCD(0, linha2); // Rotina de escrita de comandos
            Mensagem_LCD(displ_T_Stop);
        }
        // Configura tempo total de medição
        if ((Configura==3)|| (Configura==4))
        {
            sprintf(displ_T_Total," TEMPO TOTAL ");
            sprintf(displ_T_Total_M, " %3d:%2d ",T_HH,T_min);
            Comando_LCD(0, linha1); // Rotina de escrita de comandos
            Mensagem_LCD(displ_T_Total);
            Comando_LCD(0, linha2); // Rotina de escrita de comandos
            Mensagem_LCD(displ_T_Total_M);
        }
        // Configura hora atual
        if ((Configura==5)|| (Configura==6))
        {
            sprintf(displ_T_HORA," HORA ");

```

```

        sprintf(displ_T_HORA_MIN, "      %2d:%2d      ", T_HORA, T_MIN, T_SEG);
        Comando_LCD(0, linha1); // Rotina de escrita de comandos
        Mensagem_LCD(displ_T_HORA);
        Comando_LCD(0, linha2); // Rotina de escrita de comandos
        Mensagem_LCD(displ_T_HORA_MIN);
    }
    // Verifica Teclado
    Verifica_Teclado();
    if (Tecla==3) Configura++;
    if (Configura==1) // Configura Tempo do Ciclo
    {
        if (Tecla==1) // Aumenta
        { T_Ciclo++; if(T_Ciclo==60) T_Ciclo=0; }
        if (Tecla==2) // Diminui
        { T_Ciclo--; if(T_Ciclo<0) T_Ciclo=0; }
    }
    if (Configura==2) // Configura Tempo Parado
    {
        if (Tecla==1) // Aumenta
        { T_Stop++; if(T_Stop==60) T_Stop=0; }
        if (Tecla==2) // Diminui
        { T_Stop--; if(T_Stop<0) T_Stop=0; }
    }
    if (Configura==3) // Configura Tempo Total Horas
    {
        if (Tecla==1) // Aumenta
        { T_HH++; if(T_HH>999) T_HH=0; }
        if (Tecla==2) // Diminui
        { T_HH--; if(T_HH<0) T_HH=0; }
    }
    if (Configura==4) // Configura Tempo Total Minutos
    {
        if (Tecla==1) // Aumenta
        { T_min++; if(T_min==60) T_min=0; }
        if (Tecla==2) // Diminui
        { T_min--; if(T_min<0) T_min=0; }
    }

    if (Configura==5) // Configura Hora
    {
        if (Tecla==1) // Aumenta
        { T_HORA++; if(T_HORA==24) T_HORA=0; }
    }

```

```

        if (Tecla==2)      // Diminui
        { T_HORA--; if(T_HORA<0) T_HORA=0;          }
    }
    if (Configura==6) // Configura Minuto
    {
        if (Tecla==1)      // Aumenta
        { T_MIN++;  if(T_MIN==60) T_MIN=0;          }
        if (Tecla==2)      // Diminui
        { T_MIN--;  if(T_MIN<0) T_MIN=0;          }
    }
    if (Configura==7) Configura=1; // Retorna  (Configura Tempo do Ciclo)

} // Fim while

Tela=1; HH2=T_HH; min2=T_min;
return;
} // Fim Configura_Simulacao

//===== Subfunção de Verificação de Teclado (Verifica_Teclado) =====
void Verifica_Teclado()
{
botoes_int=botoes_int & botoes & 0x0000001F;//Lê estado atual dos botões de
interface
Tecla=0;
    if(botoes_int!=0x0000001F)
    {
        if(botoes_int==0x1E)      Tecla=1;
        else if(botoes_int==0x1D)  Tecla=2;
        else if(botoes_int==0x1B)  Tecla=3;
        else if(botoes_int==0x17)  Tecla=4;
        else if(botoes_int==0x0F)  Tecla=5;
        botoes_int=0x0000001F;      // Limpa o registrador de botoes
    }
return;
} // Fim "Verifica Teclado"

//===== Subfunção de Atraso (Delay) =====
void Delay(int time)
{int i;

```



```

        for( i = 0; i <= time; i++)
        {DSK6713_waitusec(1000000);    // Rotina de delay de aproximadamente 1s
        }
return;
} // Fim "Delay"
//===== Subfunção de Escrita de Comandos no LCD =====
void Comando_LCD(int tamanho, unsigned char *comando)
{int i;
    for( i = 0; i <= tamanho; i++)
    {lcd= cmd | comando[i];
        DSK6713_waitusec(5000);    // Rotina de delay de aproximadamente 200ms
    }
return;
} // Fim "Comando_LCD"
//===== Subfunção de Escrita de Dados (Caracteres) no LCD =====
void Mensagem_LCD(unsigned char *mensagem)
{int i;
    for( i = 0; i <= 16; i++)
    {lcd= dado | mensagem[i];
        DSK6713_waitusec(5000);    // Rotina de delay de aproximadamente 200ms
    }
return;
} // Fim "Mensagem_LCD"
/*****
/*      Rotina de Atendimento de Interrupcao do Timer1
/* RESUMO: a funcao Atende_Interrupcao() é chamada a cada estouro do Timer1
/*      que esta programado para 5 kHz, ou seja 0,2 ms.
*****/
void Atende_Interrupcao()
{ // OBS.: A variavel amostra inicializa-se com valor "1".
amostragem++;    // Controla tempo de amostragem no Display.
amostra++;    // Contador responsavel pela geração do sinal quadrado
                // fornecido ao sistema externo.
tempo++;    // Contador responsavel pela geração dos tempos.
/*-----*/
/*      Controle dos Registradores do Relogio      */
/*-----*/

```

```

// O Timer1 esta programado para gerar uma interrupção a cada 0,2ms
// (T=1/5 kHz). Portanto a cada 5000 interrupções, tem-se 1s.
if (tempo == 5000)      // Tempo igual a 1 segundo
{
    tempo=0; T_SEG++;
    if(init_tempo==1)
    {
        //===== Monitora o final do periodo de medição =====
        if(Final_Monitoramento==0)
        {
            s2--;      s1++;

            //===== Temporizador do tempo restante
            if(s2<0)
            {
                if(min2==0)
                {
                    if(HH2==0)      { Final_Monitoramento=1; s2=0; }
                    else if(HH2>0) { min2=59; s2=59; }
                }
                if(min2>0){ min2--;s2=59;}
            }

            //===== Temporizador do tempo percorrido
            if(s1>59)
            {
                min1++;  s1=0; Ciclo1++; }      //Registra os Segundos
            else if(min1==59){ HH1++; min1=0;} //Registra os Minutos
            else if(HH1==24) HH1=0;              //Registra as Horas
        }

        //===== Temporizador do relógio
        if(T_SEG==59){ T_MIN++; T_SEG=0; } // Registra os Segundos
        if(T_MIN==59){ T_HORA++; T_MIN=0; } // Registra os Minutos
        if(T_HORA==24) T_HORA=0;           // Registra Horas

        //===== Monitorando o Ciclo de Medição =====
        // Periodo Sem Laser CC
        if ((Final_MeioCiclo==0)&&(Ciclo1==(T_Ciclo/2)))
        {
            Ciclo1=0; Final_MeioCiclo=1;      }
        // Periodo Com Laser CC

        else if ((Final_MeioCiclo==1)&&(Ciclo1==(T_Ciclo/2)))
        {
            Ciclo1=0; Final_MeioCiclo=2;      }
        // Controle do Tempo Parado
    }
}

```

```

        else if ((Final_MeioCiclo==2)&&(Ciclo1==T_Stop))
        {
            Ciclo1=0;    Final_MeioCiclo=0;
            GPIO_pinWrite(hGpio,GPIO_PIN8,0);    // Desliga bomba
            amostra=1;
        }
    }
    else if (init_tempo==0) // Somente na inicialização do Relógio
    { s2=0; s1=-1; T_SEG=-1; init_tempo=1; }
} // Fim Rotina de Temporização

/*-----*/
/*          Gerando o Sinal de Excitação para o Experimento          */
/*-----*/
// O sinal de 20 Hz, amostrado em 5 kHz, possui 250 pontos, sendo que
// destes, metade (125) são igual a '1' e a outra metade igual a '0'.
// Este sinal deve estar em fase com o sinal de referência interna que vai
// para o PSD
if(Final_Monitoramento == 0)
{
    //===== Sinal de Controle do Ciclo Gerado
    if (Final_MeioCiclo==0)
    { // Enquanto na primeira parte do ciclo, o Laser de 40 mW fica
      // desligado
        GPIO_pinWrite(hGpio,GPIO_PIN0,0);
    }
    else if (Final_MeioCiclo==1)
    { // Enquanto na segunda parte do ciclo, o Laser de 40 mW fica ligado
        GPIO_pinWrite(hGpio,GPIO_PIN0,1);
    }
    else if (Final_MeioCiclo==2)
    { // No final da segunda parte do ciclo, liga a bomba de aeracao
        GPIO_pinWrite(hGpio,GPIO_PIN0,0);    // desliga Laser de 40 mW
        GPIO_pinWrite(hGpio,GPIO_PIN3,0);    // desliga Laser de 3 mW
        GPIO_pinWrite(hGpio,GPIO_PIN8,1);    // liga bomba
    }
    //===== Sinal de Referencia Externa gerado pelo pino GPIO 3
    // Se Final_MeioCiclo for igual a 2 nao sai sinal de referencia

```

```

        // ( tempo em intervalo )
        if ((amostra<=126)&&(Final_MeioCiclo!=2))
        {
            GPIO_pinWrite(hGpio,GPIO_PIN3,1);    // Este sinal vai para o
                                                    // Laser de 3 mW (pulsado)
        }
        else if ((amostra>126)&&(Final_MeioCiclo!=2))
        {
            GPIO_pinWrite(hGpio,GPIO_PIN3,0);
            if (amostra==251) amostra=1;
        }
    }

/*-----*/
/*    Chama a funcao Lock-in() - Leitura do ADC e Tratamento dos Sinais
*/-----*/

Lock_in();
}

else if(Final_Monitoramento == 1)
{
    GPIO_pinWrite(hGpio,GPIO_PIN8,0);    // liga bomba
    GPIO_pinWrite(hGpio,GPIO_PIN0,0);    // desliga Laser de 40 mW
    GPIO_pinWrite(hGpio,GPIO_PIN3,0);    // desliga Laser de 3 mW
}

return;
} // Fim Atende_Interrupcao

/*****
/*    Sub-rotina de Leitura do ADC e Processamento de Sinais
/*    RESUMO: a funcao Lock_in() faz a leitura do ADC e o processamento dos
/*    sinais utilizando a tecnica empregada pelo Amplificador Lock-in.
*****/

void Lock_in()
{
/*-----*/
/*    Aquisitando os Sinais de Referencia para o PSD
*/-----*/

// Aqui é feita a leitura das Tabelas de Lockup geradas no MATLAB e
// armazenadas em memória, para depois serem aquisitadas e utilizadas nos
// calculos seguintes.

Ref_fase = get_seno(); // pega amostra na tabela de loockup
Ref_quadatura = get_coseno(); // pega amostra na tabela de loockup

```

```

/*-----*/
/*          Aquisitando o Sinal Ipotético          */
/*-----*/

// Para fins de simulação, foi gerado no MATLAB um vetor de pontos que
// simulam um sinal sendo adquirido pelo conversor A/D.
Sinal = get_sinalruído();          // Aquisitando o Sinal Ipotético
/*-----*/
/*  Filtro Passa-Faixa 20Hz (FPF) para Sinal de Entrada  */
/*-----*/

/* Características do Filtro:
Os coeficientes do filtro foram calculados utilizando a ferramenta fdatool.
Parametros do Filtro:
    Frequencia de corte superior(Fcs): 21 Hz
    Frequencia de corte inferior(Fci): 19 Hz
    Tipo: Butterworth
    Ordem: 4
Coeficientes do filtro calculados pela interface fdatool:
Seção    Coeficientes          A          B
    1          1          1          0.0012555216000014013
           2          -1.9974859794722808          0
           3          0.99816164137460794          -0.0012555216000014013
-----
    2          1          1          0.0012555216000014013
           2          -1.9977007520016881          0
           3          0.99828721262722719          -0.0012555216000014013
*/
//*****
//          Primeira Seção
//*****
// Atualização do Buffer de entradas anteriores
    X1[2]=X1[1];
    X1[1]=X1[0];
    X1[0]=Sinal;  // Sinal atual entrando na primeira posição do Buffer
// Aplicando Filtro
    PB1 = b1 * X1[0] + b3 * X1[2] - a2 * Y1[0] - a3 * Y1[1];
// Atualização do Buffer de saída anteriores
    Y1[1]=Y1[0];

```

```

        Y1[0]=PB1;
//*****
//          Segunda Secao
//*****
// Atualizaçao do Buffer de entradas anteriores
        XX2[2]=XX2[1];
        XX2[1]=XX2[0];
        XX2[0]=PB1;    // Sinal atual na primeira posição do Buffer
// Aplicando Filtro
        PB2 = bb1 * XX2[0] + bb3 * XX2[2] - aa2 * YY2[0] - aa3 * YY2[1];
// Atualização do Buffer de saída anteriores
        YY2[1]=YY2[0];
        YY2[0]=PB2;

/*-----*/
/*          Detecção Sensível a Fase (PSD)          */
/*-----*/

        psd1 = (Ref_quadatura * PB2)/1100 ;
        psd2 = (Ref_fase * PB2)/1100;

/*-----*/
/*    Filtro Passa-Baixa (FPB) para Sinal do PSD    */
/*-----*/

/* A frequencia de amostragem do sinal (Fs) é de 5kHz e o filtro é de 2
ordem
Os coeficientes do filtro foram calculados utilizando a ferramenta fdatool.
Parametros do Filtro:
    Frequencia de corte (Fcs): 0.1 Hz
    Tipo: Butterworth
    Ordem: 2
Coeficientes do filtro calculados pela interface fdatool:

```

| Seção | Coeficientes | A | B |
|-------|--------------|--------------------|-------------------|
| 1 | 1 | 1 | 0.000000003947491 |
| | 2 | -1.999822284682942 | 0.000000007894982 |
| | 3 | 0.999822300472906 | 0.000000003947491 |

```

*/

```

```

//*****
//          Filtro para o PSD1
//*****

    // Atualizaçao do Buffer de entradas anteriores
        Xp1[2]=Xp1[1];
        Xp1[1]=Xp1[0];
        Xp1[0]=psd1;    // Sinal atual na primeira posição do Buffer
    // Aplicando Filtro
Saida1 = bp1 * Xp1[0] + bp2 * Xp1[1] + bp3 * Xp1[2] - ap2 * Yp1[0] - ap3 *
Yp1[1];
    // Atualizaçao do Buffer de saída anteriores
        Yp1[1]=Yp1[0];
        Yp1[0]=Saida1;
//*****
//          Filtro para o PSD2
//*****

    // Atualizaçao do Buffer de entradas anteriores
        Xp2[2]=Xp2[1];
        Xp2[1]=Xp2[0];
        Xp2[0]=psd2;    // Sinal atual na primeira posição do Buffer
    // Aplicando Filtro
Saida2 = bp1 * Xp2[0] + bp2 * Xp2[1] + bp3 * Xp2[2] - ap2 * Yp2[0] - ap3 *
Yp2[1];
    // Atualizaçao do Buffer de saída anteriores
        Yp2[1]=Yp2[0];
        Yp2[0]=Saida2;

/*-----*/
/*      Componentes Fase e Quadratura Levadas ao Quadrado (FPB)      */
/*-----*/
X_quadrado = (Saida1 * Saida1); // Divide pelo ganho do circuito de entrada
Y_quadrado = (Saida2 * Saida2); // Divide pelo ganho do circuito de entrada
/*-----*/
/*      Componentes Amplitude e Fase      */
/*-----*/

Amplitude = sqrt( X_quadrado + Y_quadrado) * sqrt(2);
Fase = -atan2(Saida2,Saida1) * (180/pi) + 10.1;

```

```

/*-----*/
/*                      Monitorando os Sinais                      */
/*-----*/

// Estes vetores armazenam o sinal a ser enviado ao CCS para visualização
// na sua interface grafica.
c = (c==250 -1)?0:c+1;

    PSD1[c] = psd1;      PSD2[c] = psd2;
    REF_FASE[c] = Ref_fase;  REF_QUAD[c] = Ref_quadratura;
    AMP[c] = Amplitude; FASE[c] = Fase;
    SINAL[c] = Sinal;

```

```
return;
```

```
} // Fim Lock_in()
```

```

/*****
/*                      Sub-rotina de de Configuração do PLL                      */
/*                      */
/*  RESUMO: a funcao AtivaPLL() faz a configuração do PLL                      */
/* que é responsavel pela geração do clock para DSP Core, Periféricos, */
/* EMIF ,(CLKOUT)e CLKOUT3 ( de uso geral ).                      */
/*****
/*

```

O clock do cristal é 50MHz. O primeiro estagio (PLLDIV0), foi configurado para dividir por 1 o clock de entrada. Portanto o clock de entrada do PLL é 50MHz. Senso o PLLM configurado para x9 então a saída do PLL fica em (50MHz x 9) 450MHz.

$$T = 1 / F$$

$$T = 1 / 450\text{MHz} = 2,22\text{ns} \rightarrow \text{que é o tempo de um ciclo.}$$

Logo 4 ciclos tem-se $2,22\text{ns} \times 4 = 8,88\text{ns}$

OBS .:

- 1 - Estas configurações seguem o material SPRS294B pg77 á 83 e SPRU233C;
- 2 - Os Passos 1 ate 3 nao devem ser executados quando a placa for inicializada, ocorrendo erro de configuração do PLL. Somente apos o primeiro reset estas podem entao ser executadas, ver SPRS294B pg77 á 83.

```
*/
```

```
void AtivaPLL(int DIV0,int DIV1,int DIV2,int DIV3,int ROSCDIV1,int RPLLM)
```

```
{
```

```

// 1 Passo - Zera o bit PLLEN hab. o clock passar pelo PLLDIV0 e pelo PLL
    PLLCSR&=0xFFFFFFF;

```



```

// 2 Passo - Espera 4 ciclos de clock considerando um PLLOUT de máximo
//período, ou seja 32MHz.4= 128MHz ou 7,81ns
    DSK6713_waitusec(200);
// 3 Passo - Seta o bit PLLRST (reseta o PLL)
    PLLCSR|=0x00000008;
// 4 Passo - Programa PLLDIV0, PLLM e OSCDIV1
    //Programa o D0 (PLLDIV0)
    PLLDIV0&=0xFFFFFFFF0;
    PLLDIV0|=DIV0;
    DSK6713_waitusec(200);
    //Programa o multiplicador (PLLM)
    PLLM&=0xFFFFFFFF0;
    PLLM|=RPLLM;
    DSK6713_waitusec(200);
    //Programa o divisor OSCDIV1
    OSCDIV1&=0xFFFFFFFF0;
    OSCDIV1|=ROSCDIV1;
    DSK6713_waitusec(200);
// 5 Passo - Programa PLLDIV1, PLLDIV2, PLLDIV3
// OBS.: Antes de programar o PLLDIV2 e PLLDIV1, observar a sequencia de
// acordo com o material SPRS294B que mostra a sequencia correta de
// configuração se primeiro o PLLDIV1 ou o PLLDIV2.
    //Programa o divisor D2 (PLLDIV2)
    PLLDIV2&=0xFFFFFFFF0;
    PLLDIV2|=DIV2;
    //Espera 8 ciclos do mais lento dos SYSCLK
    DSK6713_waitusec(200);
    //Programa o divisor D1 (PLLDIV1)
    PLLDIV1&=0xFFFFFFFF0;
    PLLDIV1|=DIV1;
    //Espera 8 ciclos do mais lento dos SYSCLK
    DSK6713_waitusec(200);
    //Programa o divisor D3 (PLLDIV3)
    PLLDIV3&=0xFFFFFFFF0;
    PLLDIV3|=DIV3;
// 6 Passo - Espera o PLL resetar apropriadamente (125ns) 125ns/2,22ns=57
    DSK6713_waitusec(200);

```

```
// 7 Passo - Zerando o PLLRST (trazendo PLL para fora do reset)
    PLLCSR&=0xFFFFFFFF7;

// 8 Passo - Espera o PLL travar (lock). Tempo de lock do PLL: 75us
(típico) a 187.5us (máximo)
    DSK6713_waitusec(200);

// 9 Passo - Seta o PLEN, habilitando o modo PLL
    PLLCSR|=1;

//Mantém a configuração padrão para o bit EKSRC, bit 4 no reg. DEVCFG
} //Fim AtivaPLL()

/*-----*/
/*          Fim Programa Amplificador Lock-in DSK6713          */
/*-----*/
```

Livros Grátis

(<http://www.livrosgratis.com.br>)

Milhares de Livros para Download:

[Baixar livros de Administração](#)

[Baixar livros de Agronomia](#)

[Baixar livros de Arquitetura](#)

[Baixar livros de Artes](#)

[Baixar livros de Astronomia](#)

[Baixar livros de Biologia Geral](#)

[Baixar livros de Ciência da Computação](#)

[Baixar livros de Ciência da Informação](#)

[Baixar livros de Ciência Política](#)

[Baixar livros de Ciências da Saúde](#)

[Baixar livros de Comunicação](#)

[Baixar livros do Conselho Nacional de Educação - CNE](#)

[Baixar livros de Defesa civil](#)

[Baixar livros de Direito](#)

[Baixar livros de Direitos humanos](#)

[Baixar livros de Economia](#)

[Baixar livros de Economia Doméstica](#)

[Baixar livros de Educação](#)

[Baixar livros de Educação - Trânsito](#)

[Baixar livros de Educação Física](#)

[Baixar livros de Engenharia Aeroespacial](#)

[Baixar livros de Farmácia](#)

[Baixar livros de Filosofia](#)

[Baixar livros de Física](#)

[Baixar livros de Geociências](#)

[Baixar livros de Geografia](#)

[Baixar livros de História](#)

[Baixar livros de Línguas](#)

[Baixar livros de Literatura](#)
[Baixar livros de Literatura de Cordel](#)
[Baixar livros de Literatura Infantil](#)
[Baixar livros de Matemática](#)
[Baixar livros de Medicina](#)
[Baixar livros de Medicina Veterinária](#)
[Baixar livros de Meio Ambiente](#)
[Baixar livros de Meteorologia](#)
[Baixar Monografias e TCC](#)
[Baixar livros Multidisciplinar](#)
[Baixar livros de Música](#)
[Baixar livros de Psicologia](#)
[Baixar livros de Química](#)
[Baixar livros de Saúde Coletiva](#)
[Baixar livros de Serviço Social](#)
[Baixar livros de Sociologia](#)
[Baixar livros de Teologia](#)
[Baixar livros de Trabalho](#)
[Baixar livros de Turismo](#)