



Tese de Doutorado

**TÉCNICAS DE INTEGRAÇÃO DE
CIRCUITOS DE AUXÍLIO À COMUTAÇÃO
APLICADAS A INVERSORES E A
SISTEMAS MULTI-PÓLOS**

Jumar Luís Russi

PPGEE

Santa Maria, RS, Brasil

2007

Livros Grátis

<http://www.livrosgratis.com.br>

Milhares de livros grátis para download.

**TÉCNICAS DE INTEGRAÇÃO
DE CIRCUITOS DE AUXÍLIO À COMUTAÇÃO
APLICADAS A INVERSORES E A
SISTEMAS MULTI-PÓLOS**

por

Jumar Luís Russi

Tese apresentada ao Curso de Doutorado do Programa de Pós-Graduação em Engenharia Elétrica, Área de Concentração em Processamento de Energia, da Universidade Federal de Santa Maria (UFSM-RS) como requisito parcial para a obtenção do grau de **Doutor em Engenharia Elétrica.**

PPGEE

Santa Maria, RS, Brasil

2007

R969t Russi, Jumar Luís, 1977-

Técnicas de integração de circuitos de auxílio à comutação aplicadas a inversores e a sistemas multi-pólos / por Jumar Luís Russi ; orientador Hélio Leães Hey. – Santa Maria, 2007. 334 f. ; il.

Tese (doutorado) – Universidade Federal de Santa Maria, Centro de Tecnologia, Programa de Pós-Graduação em Engenharia Elétrica, RS, 2007.

1. Engenharia elétrica 2. Eletrônica de potência 3. Comutação suave I. Hey, Hélio Leães, orient. II. Título

CDU: 621.382

Ficha catalográfica elaborada por
Luiz Marchiotti Fernandes – CRB 10/1160
Biblioteca Setorial do Centro de Ciências Rurais/UFSM

© 2007

Todos os direitos autorais reservados a Jumar Luís Russi. A reprodução de partes ou de todo este trabalho só poderá ocorrer com a autorização por escrito do autor.

Endereço: Rua Adão Schneider, 202, Apto. 202. Bairro Pres. João Goulart, Santa Maria, RS. CEP 97090-010

Endereço eletrônico: jrussi@gmail.com

UNIVERSIDADE FEDERAL DE SANTA MARIA
CENTRO DE TECNOLOGIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

A Comissão Examinadora, abaixo assinada, aprova a Tese de Doutorado

**TÉCNICAS DE INTEGRAÇÃO DE CIRCUITOS
DE AUXÍLIO À COMUTAÇÃO APLICADAS A
INVERSORES E A SISTEMAS MULTI-PÓLOS**

Elaborada por
JUMAR LUÍS RUSSI

como requisito parcial para a obtenção do grau de
DOUTOR EM ENGENHARIA ELÉTRICA

COMISSÃO EXAMINADORA:



Prof. Dr. Hélio Leães Hey – Orientador (UFSM)



Prof. Dr. Marcello Mezaroba (UDESC)



Prof. Dr. Carlos Marcelo de Oliveira Stein (UTFPR)



Prof. Dr. José Renes Pinheiro (UFSM)



Prof. Dr. Ricardo Nederson do Prado (UFSM)

Santa Maria, 19 de setembro de 2007.

Dedico este trabalho
a meus pais e irmãos.

AGRADECIMENTOS

Agradeço a todos que de alguma forma contribuíram para a realização deste trabalho e em especial:

Ao professor Hélio Leães Hey pela sua dedicação e colaboração na orientação deste trabalho.

À boa vontade dos professores Carlos Marcelo de Oliveira Stein, Ricardo Nederson do Prado, Marcello Mezaroba, José Renes Pinheiro e Hélio Leães Hey por fazerem parte da banca examinadora desta tese.

Aos professores do curso de pós-graduação em engenharia, especialmente aos professores Hilton Abílio Gründling, Humberto Pinheiro e José Renes Pinheiro;

Aos colegas de laboratório Adriano Toniollo, Jonatan R. Zientarski, Johninon Imhoff, Cleber Zanatta, Diorge Zambra, Jean Patric da Costa, Rafael Cardoso, Hamiltom C. Sartori, Cassiano Rech, Luciano Schuch, Mário L. da S. Martins, Helder T. Câmara, Leandro Della-Flora, Márcio Estefanello, Paulo Ficagna e demais colegas do GEPOC que sempre colaboraram prontamente.

Ao pessoal da iniciação científica especialmente, Alexandre Bülow, Braian, Diogo Brum, Dreifus, Giampaolo, Guilherme Rodrigues, Hueslei, Juliana Maia, Leandro Roggia, Lucas, Márcio Sari, Rafael Beltrame, Raffael Engleitner, Renan Pivetta, Vanessa Sartori Colpo, ...

Aos funcionários, colegas e amigos do NUPEEDE, especialmente ao Fernandinho.

À Universidade Federal de Santa Maria.

Ao CNPq pelo apoio financeiro.

A Deus.

RESUMO

Tese de Doutorado
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria

TÉCNICAS DE INTEGRAÇÃO DE CIRCUITOS DE AUXÍLIO À COMUTAÇÃO APLICADAS A INVERSORES E A SISTEMAS MULTI-PÓLOS

Autor: Jumar Luís Russi

Orientador: Dr. Eng. Hélio Leães Hey
Santa Maria, 19 de setembro de 2007.

Esta tese de doutorado apresenta contribuições ao estudo de células de comutação suave com componentes integrados, apresentando três abordagens principais: (i) Células de comutação suave com indutor de filtro acoplado; (ii) Células de comutação suave integradas do tipo ZVT para sistemas multi-pólos; e (iii) Células de comutação suave integradas considerando-se diversas técnicas de comutação para sistemas multi-pólos. Inicialmente é apresentado um diagrama genérico para os conversores com comutação suave e indutor de filtro acoplado. A partir do diagrama genérico são derivadas topologias de inversores snubber de turn-on, ZVT e ZCZVT. Este diagrama genérico é baseado em uma malha auxiliar que apresenta um indutor acoplado ao indutor de filtro. O acoplamento magnético permite fazer com que a corrente através das chaves principais se anule durante as transições de comutação e, como resultado, ocorre a redução das perdas de comutação. A diferença básica entre as técnicas obtidas através deste método é o modo escolhido para implementar as chaves auxiliares e os instantes de acionamento das mesmas. As variações entre as topologias ocorrem em função da escolha da tensão aplicada à malha auxiliar. São obtidas expressões para as topologias derivadas no intuito de avaliar as condições de operação, bem como algumas de suas características. É proposto um procedimento de projeto e verificado o princípio de funcionamento destes inversores através de resultados experimentais e de simulação. A seguir são estudadas as células de comutação suave do tipo ZVT compartilhadas por sistemas que possuem múltiplos pólos. Esta metodologia de síntese é baseada na geração de todas as possibilidades de configurações para as células auxiliares simétricas. A partir disto, as configurações redundantes são eliminadas chegando-se a quatro diagramas capazes de gerar os conversores ZVT integrados presentes na literatura, bem como alguns ainda inéditos. A metodologia de síntese é aplicada para um sistema de fornecimento ininterrupto de energia, sendo que alguns resultados experimentais são apresentados. Finalmente é proposta uma metodologia generalizada para integrar as células auxiliares de diversas técnicas de comutação suave para conversores com múltiplos pólos. Partindo-se da obtenção de modelos para algumas das técnicas de comutação suave, procura-se verificar todas as possibilidades de combinação entre os modelos inicialmente obtidos, gerando-se modelos integrados e a partir disto, obtendo-se topologias integradas tanto para pólos que comutam auxiliados pela mesma técnica de comutação, como para pólos auxiliados por técnicas distintas. São apresentados resultados experimentais comprovando a viabilidade dos conceitos propostos.

Palavras chave: Engenharia elétrica; Eletrônica de potência; Comutação suave.

ABSTRACT

Ph. D. Dissertation
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria

INTEGRATED SOFT-SWITCHING CELLS APPLIED TO INVERTERS AND MULTIPOLE SYSTEMS

Author: Jumar Luís Russi
Research Supervisor: Dr. Eng. Hélio Leães Hey
September, 19th, 2007 - Santa Maria.

This Ph. D. dissertation presents contributions to the investigation of soft-switching cells with integrated components, presenting three main approaches: (i) Soft-switching cells with filter coupled inductor; (ii) Integrated soft-switching cells of the ZVT type for multipole systems; and (iii) Integrated soft-switching cells for several soft-switching techniques for multipole systems. Firstly it is presented a generic diagram for soft-switching inverters with coupled filter inductor. From the generic diagram the turn-on snubber, ZVT and ZCZVT inverters topologies are derived. It is based on an auxiliary loop, which presents an inductor coupled to the filter inductor. The magnetic coupling allows annulling the current through the main switches during the switching transitions and, as a result, reducing the commutation losses. The basic differences among the techniques obtained by this method are the way of implementing the auxiliary switches and the time instants when these switches are triggered. The topological variations are a result of the choice of the voltage applied through the auxiliary loop by its connection to the inverter topology. Analytical expressions for the derived topologies are obtained aiming to evaluate the operation conditions, as well the main features of each topology. It is proposed a design procedure for each derived topology and the operation principles of each topology are verified by means of experimental and simulation results. Then the integrated soft-switching cells of the ZVT type for multipole systems are studied. The synthesis methodology presented is based on generating every topological possibility of symmetrical auxiliary cells. The redundant cells are removed from the set of generated topologies resulting in only four diagrams, which are used to derive the integrated ZVT converters already known in the literature, as well several yet unpublished. The synthesis methodology is applied on an interruptible power supply system, which is experimentally evaluated. Finally it is proposed a generalized methodology to obtain integrated auxiliary commutation cells from several soft-switching techniques concerning multipole systems. The integration possibilities among the models obtained for the chosen soft-switching techniques are investigated, resulting in integrated models. The practical implementation of the resulting models is studied originating integrated topologies for multipole systems. The poles of the system can present the same soft-switching technique or different ones. Experimental results are presented in order to validate the concepts proposed herein.

Keywords: Electrical Engineering; Power Electronics; Soft-Switching.

SUMÁRIO

1	MOTIVAÇÃO E INTRODUÇÃO	1
1.1	INTRODUÇÃO.....	1
1.2	MOTIVAÇÃO.....	1
1.2.1	<i>Células de comutação suave com indutor de filtro acoplado.....</i>	<i>2</i>
1.2.2	<i>Células de comutação suave integradas para sistemas multi-pólos.....</i>	<i>5</i>
1.3	ESCOPO E CONTRIBUIÇÃO DA TESE	6
1.3.1	<i>Células de comutação suave com indutor de filtro acoplado.....</i>	<i>6</i>
1.3.2	<i>Células de comutação suave integradas do tipo ZVT para sistemas multi-pólos.....</i>	<i>7</i>
1.3.3	<i>Células de comutação suave integradas considerando-se diversas técnicas de comutação para sistemas multi-pólos.....</i>	<i>8</i>
1.4	ESTRUTURA DA TESE.....	9
2	PRINCÍPIOS E SÍNTESE DOS INVERSORES <i>SNUBBER</i> DE <i>TURN-ON</i>.....	10
2.1	INTRODUÇÃO.....	10
2.2	PRINCÍPIOS DOS INVERSORES <i>SNUBBER</i> DE <i>TURN-ON</i>	11
2.3	CONDIÇÕES DE EXISTÊNCIA DAS TRANSIÇÕES	18
2.3.1	<i>Condição para transição T_1.....</i>	<i>19</i>
2.3.1.1	Malha auxiliar desconectada do terminal x	20
2.3.1.2	Malha auxiliar conectada ao terminal x	20

2.3.2	<i>Condição para transição T_2</i>	21
2.3.2.1	Malha auxiliar desconectada do terminal x	22
2.3.2.2	Malha auxiliar conectada ao terminal x	22
2.4	INTERVALOS DE TEMPO PARA AS ETAPAS DE TRANSIÇÃO DE CORRENTE	23
2.4.1	<i>Intervalo de tempo para transição T_1</i>	24
2.4.1.1	Malha auxiliar desconectada do terminal x	24
2.4.1.2	Malha auxiliar conectada ao terminal x	24
2.4.2	<i>Intervalo de tempo para transição T_2</i>	24
2.5	TOPOLOGIAS DOS INVERSORES SNUBBER DE TURN-ON.....	25
2.6	ESTRATÉGIA GERAL DE ACIONAMENTO DAS CHAVES	29
2.7	PROJETO DOS INVERSORES <i>SNUBBER</i> DE <i>TURN-ON</i>	31
2.7.1	<i>Inversores snubber de turn-on: Topologia 1</i>	35
2.7.1.1	Exemplo de projeto 41	
2.7.2	<i>Inversores snubber de turn-on: Topologia 2</i>	45
2.7.2.1	Exemplo de projeto 49	
2.7.3	<i>Inversores snubber de turn-on: Topologia 3</i>	50
2.7.3.1	Exemplo de projeto 54	
2.7.4	<i>Inversores snubber de turn-on: Topologia 4</i>	55
2.7.4.1	Exemplo de projeto 59	
2.7.5	<i>Inversores snubber de turn-on: Topologia 5</i>	60
2.7.5.1	Exemplo de projeto 64	
2.8	SIMULAÇÃO DA TOPOLOGIA 1 DOS INVERSORES <i>SNUBBER</i> DE <i>TURN-ON</i>	66
2.9	RESULTADOS EXPERIMENTAIS	69
2.10	CONCLUSÕES.....	72
3	PRINCÍPIOS E SÍNTESE DOS INVERSORES ZVT	74
3.1	INTRODUÇÃO.....	74
3.2	PRINCÍPIOS DOS INVERSORES ZVT	75
3.3	CONDIÇÕES DE EXISTÊNCIA PARA AS TRANSIÇÕES T_1 E T_2	79
3.3.1	<i>Condição para a transição T_1</i>	79
3.3.1.1	Malha auxiliar desconectada do terminal x	80
3.3.1.2	Malha auxiliar conectada ao terminal x	80
3.3.2	<i>Condição para transição T_2</i>	80
3.3.2.1	Malha auxiliar desconectada do terminal x	81
3.3.2.2	Malha auxiliar conectada ao terminal x	81
3.4	PERÍODOS DE TEMPO NECESSÁRIOS PARA AS TRANSIÇÕES T_1 E T_2	81
3.4.1	<i>Período de tempo para transição T_1</i>	81
3.4.1.1	Malha auxiliar desconectada do terminal x	81
3.4.1.2	Malha auxiliar conectada ao terminal x	81
3.4.2	<i>Período de tempo para transição T_2</i>	82

3.5	TOPOLOGIAS DOS INVERSORES ZVT	82
3.6	PROJETO DOS INVERSORES ZVT	86
3.6.1	<i>Inversores ZVT: Topologia 1</i>	92
3.6.2	<i>Inversores ZVT: Topologia 2</i>	96
3.6.3	<i>Inversores ZVT: Topologia 3</i>	99
3.6.4	<i>Inversores ZVT: Topologia 4</i>	101
3.6.5	<i>Inversores ZVT: Topologia 5</i>	104
3.7	SIMULAÇÃO DOS INVERSORES ZVT	106
3.8	RESULTADOS EXPERIMENTAIS	109
3.9	CONCLUSÕES	111
4	PRINCÍPIOS E SÍNTESE DOS INVERSORES ZCZVT	115
4.1	INTRODUÇÃO	115
4.2	PRINCÍPIOS DOS INVERSORES ZCZVT	116
4.3	CONDIÇÕES DE EXISTÊNCIA PARA AS TRANSIÇÕES T_1 , T_2 , T_3 E T_4	120
4.3.1	<i>Condição para transição T_1</i>	120
4.3.1.1	Malha auxiliar desconectada do terminal x	121
4.3.1.2	Malha auxiliar conectada ao terminal x	121
4.3.2	<i>Condição para transição T_2</i>	121
4.3.2.1	Malha auxiliar desconectada do terminal x	121
4.3.2.2	Malha auxiliar conectada ao terminal x	121
4.3.3	<i>Condição para transição T_3</i>	122
4.3.3.1	Malha auxiliar desconectada do terminal x	122
4.3.3.2	Malha auxiliar conectada ao terminal x	122
4.3.4	<i>Condição para transição T_4</i>	122
4.3.4.1	Malha auxiliar desconectada do terminal x	122
4.3.4.2	Malha auxiliar conectada ao terminal x	123
4.4	PERÍODOS DE TEMPO NECESSÁRIOS PARA AS TRANSIÇÕES T_1 , T_2 , T_3 E T_4	123
4.4.1	<i>Período para a transição T_1</i>	123
4.4.1.1	Malha auxiliar desconectada do terminal x	123
4.4.1.2	Malha auxiliar conectada ao terminal x	123
4.4.2	<i>Período para a transição T_2</i>	124
4.4.3	<i>Período para a transição T_3</i>	124
4.4.4	<i>Período para a transição T_4</i>	124
4.4.4.1	Malha auxiliar desconectada do terminal x	124
4.4.4.2	Malha auxiliar conectada ao terminal x	124
4.5	TOPOLOGIAS DOS INVERSORES ZCZVT	125
4.6	PROJETO DOS INVERSORES ZCZVT	127
4.6.1	<i>Inversores ZCZVT: Topologia 1</i>	131
4.6.2	<i>Inversores ZCZVT: Topologia 2</i>	134

4.6.3	<i>Inversores ZCZVT: Topologia 3.</i>	136
4.7	SIMULAÇÃO DOS INVERSORES ZCZVT	137
4.8	RESULTADOS EXPERIMENTAIS	141
4.9	COMPARAÇÃO EXPERIMENTAL	144
4.9.1	<i>Snubber de turn-off dissipativo</i>	144
4.9.2	<i>Inversor ZVT tradicional</i>	146
4.9.3	<i>Comparativo experimental</i>	149
4.10	CONCLUSÕES	150
5	SISTEMATIZAÇÃO DOS CONVERSORES ZVT MULTI-PÓLOS INTEGRADOS	153
5.1	INTRODUÇÃO	153
5.2	PRINCÍPIO DE OPERAÇÃO DOS CONVERSORES ZVT COM UM PÓLO BIDIRECIONAL	154
5.2.1	<i>Classe A: conversores ZVT PWM com fontes auxiliares de tensão comutadas</i>	156
5.2.2	<i>Classe B: conversores ZVT PWM com fonte de tensão auxiliar CC</i>	157
5.2.3	<i>Classe C – Conversores ZVT PWM com fonte de tensão auxiliar ressonante</i>	158
5.3	PRINCÍPIO DE OPERAÇÃO DOS CONVERSORES ZVT COM MÚLTIPLOS PÓLOS BIDIRECIONAIS	159
5.3.1	<i>Fontes auxiliares de tensão conectadas em série (SC-AVS)</i>	160
5.3.2	<i>Fontes auxiliares de tensão conectadas em paralelo (PC-AVS)</i>	161
5.4	ARRANJOS PARA CHAVES AUXILIARES DE MÚLTIPLOS PÓLOS	161
5.5	METODOLOGIA DE SÍNTESE GENERALIZADA PARA OS CONVERSORES ZVT	162
5.6	METODOLOGIA DE SÍNTESE DOS CONVERSORES ZVT MULTI-PÓLOS	168
5.6.1	<i>Metodologia de síntese dos conversores da Classe A</i>	168
5.6.2	<i>Metodologia de síntese dos conversores ZVT para a Classe B</i>	171
5.7	CÉLULA SC-AVS DA CLASSE A APLICADA A UMA UPS	176
5.8	RESULTADOS EXPERIMENTAIS	179
5.9	CONCLUSÕES	183
6	GENERALIZAÇÃO DA INTEGRAÇÃO DE CÉLULAS AUXILIARES DE COMUTAÇÃO	184
6.1	INTRODUÇÃO	184
6.2	MODELOS PARA AS CÉLULAS AUXILIARES DE COMUTAÇÃO	185
6.2.1	<i>Snubber de turn-on – ST-ON</i>	186
6.2.2	<i>Snubber de turn-off – ST-OFF</i>	189
6.2.3	<i>Snubber de turn-off e turn-on - ST-ON e ST-OFF</i>	191
6.2.4	<i>Zero Current Transition - ZCT</i>	194
6.2.5	<i>Zero Voltage Transition - ZVT</i>	196
6.2.6	<i>Zero Current Zero Voltage Transition - ZCZVT</i>	198
6.3	MODELOS PARA AS CÉLULAS AUXILIARES DE COMUTAÇÃO INTEGRADAS	200
6.3.1	<i>Dois conversores Snubber de turn-off</i>	206
6.3.2	<i>Snubber de turn-off e snubber de turn-on e turn-off</i>	208

6.3.3	<i>Snubber de turn-off e ZCT</i>	210
6.3.4	<i>Snubber de turn-off e ZVT</i>	211
6.3.5	<i>Snubber de turn-off e ZCZVT</i>	213
6.3.6	<i>Dois conversores snubber de turn-on e turn-off</i>	215
6.3.7	<i>Snubber de turn-on e turn-off e ZCT</i>	217
6.3.8	<i>Snubber de turn-on e turn-off e ZVT</i>	218
6.3.9	<i>Snubber de turn-on e turn-off e ZCZVT</i>	220
6.3.10	<i>Dois conversores ZCT</i>	221
6.3.11	<i>ZCT e ZVT</i>	223
6.3.12	<i>ZCT e ZCZVT</i>	225
6.3.13	<i>Dois conversores ZVT</i>	226
6.3.14	<i>ZVT e ZCZVT</i>	227
6.3.15	<i>Dois conversores ZCZVT</i>	229
6.4	SISTEMAS COM MÚLTIPLOS PÓLOS	231
6.5	EXEMPLOS DE CÉLULAS DE COMUTAÇÃO SUAVE INTEGRADAS	232
6.5.1	<i>Dois conversores snubber de turn-off</i>	232
6.5.2	<i>Dois conversores snubber de turn-off e turn-on</i>	234
6.5.3	<i>Dois conversores ZCT</i>	236
6.5.4	<i>Um conversor snubber de turn-off e um conversor ZVT</i>	237
6.5.5	<i>Dois conversores ZVT</i>	239
6.6	RESULTADOS EXPERIMENTAIS	241
6.6.1	<i>Dois pólos snubber de turn-off</i>	241
6.6.2	<i>Um pólo snubber de turn-off e um pólo ZVT</i>	245
6.6.3	<i>Dois pólos ZVT integrados</i>	249
6.6.4	<i>Comparativo de Rendimento</i>	252
6.6.4.1	<i>Dois pólos snubber de turn-off dissipativos</i>	253
6.6.4.2	<i>Dois pólos ZVT</i> 255	
6.6.4.3	<i>Comparativo de rendimento</i>	258
6.7	CONCLUSÃO	260
	CONCLUSÕES	261
	REFERÊNCIAS	266
A.	MODELO CANTILEVER	274
A.1	INTRODUÇÃO.....	274
A.2	MODELO <i>CANTILEVER</i> E SUA REPRESENTAÇÃO <i>N-PORT</i>	276
A.3	APLICAÇÃO DO MODELO <i>CANTILEVER</i>	277
B.	CÉLULAS DE COMUTAÇÃO SUAVE INTEGRADAS APLICADAS À CORREÇÃO DE FATOR DE POTÊNCIA (PFC)	282

B.1	INTRODUÇÃO.....	282
B.2	DERIVAÇÃO DE CÉLULAS DE COMUTAÇÃO SUAVE INTEGRADAS APLICADAS À CORREÇÃO DE FATOR DE POTÊNCIA (PFC).....	286
B.3	CONCLUSÕES.....	297
C.	PROJETOS.....	298
C.1	INTRODUÇÃO.....	298
C.2	PROJETO DE UM <i>SNUBBER</i> DISSIPATIVO RCD.....	299
C.3	PROJETO DE UM <i>SNUBBER</i> REGENERATIVO INTEGRADO	300
C.4	PROJETO DE UMA CÉLULA AUXILIAR DO TIPO ZVT OPERANDO EM CONJUNTO COM UMA CÉLULA <i>SNUBBER</i> REGENERATIVA	301
C.5	CONCLUSÃO	304

LISTA DE FIGURAS

<i>Figura 1.1. Célula Básica de construção dos conversores PWM.</i>	8
<i>Figura 2.1. Princípio de operação do snubber de turn-on.</i>	12
<i>Figura 2.2. Possibilidades de localização da fonte de corrente para conversores snubber de turn-on. (a) Localizada no ramo zy; e (b) Fonte de corrente controlada integrada ao indutor de filtro.</i>	13
<i>Figura 2.3. Inversor utilizando indutor de filtro acoplado.</i>	14
<i>Figura 2.4. Modelo Cantilever para o inversor da Figura 2.3.</i>	14
<i>Figura 2.5. Topologia do inversor snubber de turn-on.</i>	15
<i>Figura 2.6. Diagrama das etapas PWM para inversor com ST-ON CS.</i>	16
<i>Figura 2.7. Topologia genérica para o inversor ST-ON CS.</i>	17
<i>Figura 2.8. Circuito auxiliar.</i>	17
<i>Figura 2.9. Implementação da chave S_a.</i>	18
<i>Figura 2.10. Formas de onda teóricas para o inversor ST-ON CS.</i>	19
<i>Figura 2.11. Transferências de corrente. (a) Do diodo D_2 para o circuito auxiliar; e (b) Do circuito auxiliar para S_1.</i>	19
<i>Figura 2.12. Inversor ST-ON CS com ramo auxiliar.</i>	26
<i>Figura 2.13. Exemplo de conexão para o ramo auxiliar do inversor ST-ON CS.</i>	26
<i>Figura 2.14. Exemplo de conexão para o ramo auxiliar do inversor ST-ON CS com malha auxiliar simétrica.</i>	27

Figura 2.15. Diagrama dos circuitos auxiliares bidirecionais para os novos inversores monofásicos com ST-ON CS e indutor acoplado de filtro. (a) Topologia 1; (b) Topologia 2; (c) Topologia 3; (d) Topologia 4; (e) Topologia 5.	28
Figura 2.16. Inversor full-bridge.	29
Figura 2.17. Formas de onda envolvidas na modulação.	31
Figura 2.18. Detalhe do período máximo de condução da chave S_1	33
Figura 2.19. Formas de onda típicas para os inversores snubber de turn-on.	33
Figura 2.20. ΔT_1 em função de L_a e N	37
Figura 2.21. ΔT_2 em função de L_a e N	37
Figura 2.22. Razão de espiras em função de f_s , V_{Load} e I_{Load}	38
Figura 2.23. Razão de espiras em função de f_s e L_a	39
Figura 2.24. Tensão sobre S_a em função de v_{Load} e N	39
Figura 2.25. Fatores para o cálculo de N considerando o fator de potência.	40
Figura 2.26. Comportamento de N em função do fator de potência.	41
Figura 2.27. Indutância L_a em função dos valores de N e das di/dt s nas chaves.	44
Figura 2.28. ΔT_1 em função de L_a e N	46
Figura 2.29. ΔT_2 em função de L_a e N	46
Figura 2.30. Razão de espiras em função de f_s , v_{Load} e i_{Load}	47
Figura 2.31. Razão de espiras em função de f_s e L_a	47
Figura 2.32. Tensão máxima sobre S_a por período de operação em função de v_{Load} e N	48
Figura 2.33. Razão de espiras mínima em função do fator de potência.	48
Figura 2.34. Indutância L_a em função dos valores de N e das di/dt s nas chaves.	50
Figura 2.35. ΔT_1 em função de L_a e N	51
Figura 2.36. ΔT_2 em função de L_a e N	51
Figura 2.37. Razão de espiras em função de f_s , v_{Load} e i_{Load}	52
Figura 2.38. Razão de espiras em função de f_s e L_a	53
Figura 2.39. Tensão máxima sobre S_a por período de operação em função de v_{Load} e N	53
Figura 2.40. Razão de espiras mínima em função do fator de potência.	54
Figura 2.41. Indutância L_a em função dos valores de N e das di/dt s nas chaves.	55
Figura 2.42. ΔT_1 em função de L_a e N	56
Figura 2.43. ΔT_2 em função de L_a e N	57
Figura 2.44. Razão de espiras em função de f_s , v_{Load} e i_{Load}	57
Figura 2.45. Razão de espiras em função de f_s e L_a	58
Figura 2.46. Tensão máxima sobre S_a por período de operação em função de v_{Load} e N	58
Figura 2.47. Razão de espiras mínima em função do fator de potência.	59
Figura 2.48. Indutância L_a em função dos valores de N e das di/dt s nas chaves.	60
Figura 2.49. ΔT_1 em função de L_a e N	61
Figura 2.50. ΔT_2 em função de L_a e N	61

Figura 2.51. Razão de espiras em função de f_s , v_{Load} e i_{Load}	62
Figura 2.52. Razão de espiras em função de f_s e L_a	63
Figura 2.53. Tensão máxima sobre S_a por período de operação em função de v_{Load} e N	63
Figura 2.54. Razão de espiras mínima em função do fator de potência.....	64
Figura 2.55. Indutância L_a em função dos valores de N e das di/dt s nas chaves.....	65
Figura 2.56. Comandos das chaves dos inversores snubber de turn-on. (a) Para um período e (b) Detalhe.....	66
Figura 2.57. Estágio de Potência da Topologia 1 dos inversores ST-ON CS.....	67
Figura 2.58. Formas de onda de simulação da Topologia 1 dos inversores snubber de turn-on.....	68
Figura 2.59. Inversor implementado.....	69
Figura 2.60. Subsistemas utilizados na implementação.....	69
Figura 2.61. Comandos das chaves.....	70
Figura 2.62. Formas de onda experimentais. Escalas: S_i : 20 V/div; v_i : 200 V/div; i_i : 5 A/div; Tempo (a) e (b): 500 ns/div; Tempo (c): 5 μ s/div.....	71
Figura 2.63. Curva de rendimento.....	72
Figura 3.1. Princípio de operação do inversor ZVT.....	76
Figura 3.2. Possibilidades de localização da fonte de corrente para conversores ZVT. (a) Conectada ao terminal x; e (b) Fonte de corrente controlada integrada ao indutor de filtro.....	77
Figura 3.3. Implementação da chave S_a	78
Figura 3.4. Formas de onda teóricas para o inversor ZVT.....	80
Figura 3.5. Transferências de corrente. (a) De D_2 para o circuito auxiliar; e (b) Do circuito auxiliar para S_1	80
Figura 3.6. Diagrama dos circuitos auxiliares bidirecionais para os novos inversores ZVT monofásicos com indutor acoplado de filtro. (a) Topologia 1; (b) Topologia 2; (c) Topologia 3; (d) Topologia 4; (e) Topologia 5.....	83
Figura 3.7. Possibilidades de implementação da Topologia 4.....	84
Figura 3.8. Formas de onda. (a) Considerando termo linear e (b) Desconsiderando termo linear.....	86
Figura 3.9. Formas de onda típicas de um processo ressonante no indutor (curva superior) e no capacitor (curva inferior).....	87
Figura 3.10. Possibilidades da ação do circuito auxiliar.....	88
Figura 3.11. Efeito do aumento de V_{Cs_C}	90
Figura 3.12. Fronteira de operação sob comutação suave.....	94
Figura 3.13. Indutância L_a em função dos valores de N e das di/dt s nas chaves.....	95
Figura 3.14. Fronteira de operação sob comutação suave.....	97
Figura 3.15. Indutância L_a em função dos valores de N e das di/dt s nas chaves.....	98
Figura 3.16. Fronteira de operação sob comutação suave.....	100
Figura 3.17. Indutância L_a em função dos valores de N e das di/dt s nas chaves.....	101
Figura 3.18. Fronteira de operação sob comutação suave.....	102
Figura 3.19. Indutância L_a em função dos valores de N e das di/dt s nas chaves.....	103

Figura 3.20. Indutância L_a em função dos valores de N e das di/dts nas chaves.....	106
Figura 3.21. Comandos das chaves dos inversores ZVT. (a) Para um período e (b) Detalhe.....	107
Figura 3.22. Estágios de Potência da Topologia 1 dos inversores ZVT.....	107
Figura 3.23. Formas de onda de simulação da topologia 1 dos inversores ZVT.....	108
Figura 3.24. Sistema implementado.....	110
Figura 3.25. Comandos utilizados.....	111
Figura 3.26. Formas de onda experimentais. Escalas: S_i : 20 V/div; v_i : 200 V/div; i_i : 5 A/div; Tempo (a), (b) e (d): 500 ns/div; Tempo (c): 5 μ s/div.....	112
Figura 3.27. Curva de rendimento experimental.....	112
Figura 4.1. Princípio de operação do inversor ZVT.....	117
Figura 4.2. Transferências de corrente. (a) De D_2 para o circuito auxiliar; (b) Do circuito auxiliar para S_1 ; (c) De S_1 para o circuito auxiliar; (b) Do circuito auxiliar para D_2	118
Figura 4.3. Formas de onda de corrente teóricas.....	119
Figura 4.4. Detalhe da chave auxiliar para inversores ZCZVT.....	119
Figura 4.5. Implementação da chave S_a	120
Figura 4.6. Diagrama dos circuitos auxiliares bidirecionais para os novos inversores ZCZVT monofásicos com indutor acoplado de filtro. (a) Topologia 1; (b) Topologia 2; (c) Topologia 3.....	126
Figura 4.7. Fronteira de operação sob comutação suave.....	133
Figura 4.8. Projeto da indutância L_a	133
Figura 4.9. Projeto da indutância L_a	135
Figura 4.10. Projeto da indutância L_a	137
Figura 4.11. Comandos das chaves dos inversores ZCZVT. (a) Para um período e (b) Detalhe.....	138
Figura 4.12. Estágios de Potência da Topologia 1 dos inversores ZCZVT.....	139
Figura 4.13. Formas de onda de simulação topologia 1 dos inversores ZCZVT.....	140
Figura 4.14. Topologia implementada.....	141
Figura 4.15. Lógica de comando utilizada.....	141
Figura 4.16. Formas de onda experimentais. Escalas: S_i : 20 V/div; v_i : 200 V/div; i_i (a), (c), (d) e (e): 5 A/div; i_i (b): 10 A/div; Tempo (a), (b), (c) e (d): 500 ns/div; Tempo (e): 5 μ s/div.....	143
Figura 4.17. Curva de rendimento experimental.....	144
Figura 4.18. Topologia implementada.....	144
Figura 4.19. Comandos utilizados para as chaves.....	144
Figura 4.20. Formas de onda experimentais. Escalas: S_i : 20 V/div; v_i : 200 V/div; Tempo (a) e (b): 250 ns/div; Tempo (e): 5 μ s/div.....	146
Figura 4.21. Curva de rendimento.....	146
Figura 4.22. Topologia implementada.....	147
Figura 4.23. Estratégia de comandos.....	147
Figura 4.24. Formas de onda experimentais. Escalas: S_i : 20 V/div; v_i : 200 V/div; i_i : 5 A/div; Tempo (a) e (b): 500 ns/div; Tempo (c): 5 μ s/div.....	148

<i>Figura 4.25. Curva de rendimento experimental.</i>	149
<i>Figura 4.26. Comparativo experimental de rendimento.</i>	150
<i>Figura 5.1. (a) Pólo bidirecional; (b) Princípio básico de uma célula de comutação ZVT; e (c) Célula de comutação ZVT.</i>	155
<i>Figura 5.2. Formas de onda de tensão no pólo e de corrente no indutor auxiliar.</i>	156
<i>Figura 5.3. Possibilidades para a implementação da fonte de tensão auxiliar. (a) Classe A: Conversores com fontes auxiliares de tensão comutadas; (b) Classe B: Conversores com fonte de tensão auxiliar CC; e (c) Classe C: Conversores com fonte de tensão auxiliar ressonante.</i>	157
<i>Figura 5.4. Conversor multi-pólos com célula auxiliar ZVT individual.</i>	159
<i>Figura 5.5. Possibilidades de conexão da fonte de tensão auxiliar para um sistema de conversores bidirecionais. (a) SC-AVS; e (b) PC-AVS.</i>	160
<i>Figura 5.6. Arranjos de chaves. (a) Single-Pole Single Throw; (b) Single-Pole Multi Throw; (c) Multi-Pole Single-Throw; e (d) Multi-Pole Multi-Throw.</i>	162
<i>Figura 5.7. Estrutura das células ZVT compartilhadas.</i>	163
<i>Figura 5.8. Diagrama simplificado.</i>	163
<i>Figura 5.9. Combinações que podem originar células ZVT compartilhadas.</i>	163
<i>Figura 5.10. Minimização da quantidade de chaves.</i>	164
<i>Figura 5.11. As fontes devem estar próximas às indutâncias ou às chaves.</i>	165
<i>Figura 5.12. A ordem da fonte e da chave auxiliar é redundante.</i>	165
<i>Figura 5.13. A ordem do indutor e da fonte auxiliar é redundante.</i>	165
<i>Figura 5.14. Configurações restantes.</i>	166
<i>Figura 5.15. Diagrama de blocos.</i>	166
<i>Figura 5.16. Representações topológicas do diagrama da Figura 5.15. (a) Completo; (b) Simplificado.</i> ...	166
<i>Figura 5.17. Diagrama expandido da Figura 5.15.</i>	167
<i>Figura 5.18. Possibilidades de conexão dos componentes auxiliares.</i>	167
<i>Figura 5.19. Exemplo de síntese utilizando o diagrama da Figura 5.18. (a) Caso A; (b) Caso B; (c) Caso C e (d) Caso D.</i>	169
<i>Figura 5.20. Classe A: células SC-AVS. (a) [39]; (b) [4]; (c) [2], [3], [4] (com tap central), [11], [39] e [41].</i>	172
<i>Figura 5.21. Classe A: células PC-AVS. (a) Inédita; (b) Inédita.</i>	172
<i>Figura 5.22. Classe B: células SC-AVS. (a) [5]; (b) Inédita; e (c) Inédita.</i>	173
<i>Figura 5.23. Classe B: células PC-AVS. (a) Inédita; (b) [7].</i>	174
<i>Figura 5.24. Demais conversores da Classe B.</i>	175
<i>Figura 5.25. Fonte ininterrupta de energia - UPS.</i>	177
<i>Figura 5.26. Modos de operação da UPS. (a) Modo normal (1); (b) Modo normal (2); (c) Modo backup (3) e (d) Modo backup (4).</i>	178
<i>Figura 5.27. UPS com comutação suave.</i>	179
<i>Figura 5.28. Lógica de comando. (a) Modo normal (1); e (b) Modo backup (3).</i>	180

<i>Figura 5.29. Resultados experimentais para o modo normal (1). Escalas: S_i– 10 V/div; v_{S_i}– 200 V/div; i_{L_i}– 5 A/div; t– 500ns/div.</i>	181
<i>Figura 5.30. Resultados experimentais para o modo backup (1). Escalas: S_i– 10 V/div; v_{S_i}– 200 V/div; i_{L_i}– 5 A/div; t– 500ns/div.</i>	182
<i>Figura 6.1. Modelo snubber de turn-on.</i>	187
<i>Figura 6.2. Etapas de operação.</i>	187
<i>Figura 6.3. Etapas de operação.</i>	188
<i>Figura 6.4. Modelo snubber de turn-off.</i>	189
<i>Figura 6.5. Etapas de operação.</i>	190
<i>Figura 6.6. Modelo snubber de turn-on e turn-off.</i>	191
<i>Figura 6.7. Etapas de operação.</i>	193
<i>Figura 6.8. Etapas de operação.</i>	194
<i>Figura 6.9. Modelo ZCT.</i>	195
<i>Figura 6.10. Etapas de operação.</i>	196
<i>Figura 6.11. Modelo ZVT.</i>	197
<i>Figura 6.12. Etapas de operação.</i>	198
<i>Figura 6.13. Modelo ZCZVT.</i>	199
<i>Figura 6.14. Etapas de operação.</i>	200
<i>Figura 6.15. Sistema de conversores.</i>	201
<i>Figura 6.16. Resumo dos modelos apresentados.</i>	202
<i>Figura 6.17. Sistemas com dois conversores.</i>	205
<i>Figura 6.18. Interconexão entre as células auxiliares de dois conversores snubber de turn-off.</i>	206
<i>Figura 6.19. Possibilidade teórica de circuito auxiliar.</i>	207
<i>Figura 6.20. Representação dos requerimentos de sincronismo das chaves.</i>	208
<i>Figura 6.21. Interconexão entre as células auxiliares de um conversor snubber de turn-off e um conversor snubber de turn-on e turn-off.</i>	209
<i>Figura 6.22. Representação dos requerimentos de sincronismo das chaves.</i>	210
<i>Figura 6.23. Interconexão entre as células auxiliares de um conversor snubber de turn-off e um conversor ZCT.</i>	211
<i>Figura 6.24. Representação dos requerimentos de sincronismo das chaves.</i>	212
<i>Figura 6.25. Interconexão entre as células auxiliares de um conversor snubber de turn-off e um conversor ZVT.</i>	212
<i>Figura 6.26. Representação dos requerimentos de sincronismo das chaves.</i>	213
<i>Figura 6.27. Interconexão entre as células auxiliares de um conversor snubber de turn-off e um conversor ZCZVT.</i>	214
<i>Figura 6.28. Representação dos requerimentos de sincronismo das chaves.</i>	215
<i>Figura 6.29. Interconexão entre as células auxiliares de conversores snubber de turn-off e turn-on.</i>	216
<i>Figura 6.30. Representação dos requerimentos de sincronismo das chaves.</i>	217

<i>Figura 6.31. Interconexão entre as células auxiliares de um conversores snubber de turn-on e turn-off e um conversor ZCT.</i>	217
<i>Figura 6.32. Representação do sincronismo necessário entre as chaves do sistema.</i>	218
<i>Figura 6.33. Interconexão entre as células auxiliares de um conversor snubber de turn-off e um conversor ZVT.</i>	219
<i>Figura 6.34. Representação dos requerimentos de sincronismo das chaves.</i>	220
<i>Figura 6.35. Interconexão entre as células auxiliares de um conversor snubber de turn-off e turn-on e um conversor ZCZVT.</i>	220
<i>Figura 6.36. Representação dos requerimentos de sincronismo das chaves.</i>	221
<i>Figura 6.37. Interconexão entre as células auxiliares de dois conversores ZCT.</i>	222
<i>Figura 6.38. Representação dos requerimentos de sincronismo das chaves.</i>	223
<i>Figura 6.39. Interconexão entre as células auxiliares de um conversor ZCT e um conversor ZVT.</i>	223
<i>Figura 6.40. Representação dos requerimentos de sincronismo das chaves.</i>	224
<i>Figura 6.41. Interconexão entre as células auxiliares de um conversor ZCT e um conversor ZCZVT.</i>	225
<i>Figura 6.42. Representação dos requerimentos de sincronismo das chaves.</i>	226
<i>Figura 6.43. Interconexão entre as células auxiliares de um conversor ZCT e um conversor ZVT.</i>	227
<i>Figura 6.44. Representação dos requerimentos de sincronismo das chaves.</i>	227
<i>Figura 6.45. Interconexão entre as células auxiliares de um conversor ZVT e um conversor ZCZVT.</i>	228
<i>Figura 6.46. Representação dos requerimentos de sincronismo das chaves.</i>	229
<i>Figura 6.47. Interconexão entre as células auxiliares de dois conversores ZCZVT.</i>	229
<i>Figura 6.48. Representação dos requerimentos de sincronismo das chaves; primeiro caso.</i>	230
<i>Figura 6.49. Representação dos requerimentos de sincronismo das chaves; segundo caso.</i>	230
<i>Figura 6.50. Sistemas multi-pólos.</i>	231
<i>Figura 6.51. Transferência de energia através de C_{s1a} e C_{s2b}.</i>	232
<i>Figura 6.52. Malha auxiliar.</i>	233
<i>Figura 6.53. Plano de fase.</i>	234
<i>Figura 6.54. Sistema resultante.</i>	234
<i>Figura 6.55. Plano de fase.</i>	235
<i>Figura 6.56. Sistema proposto.</i>	236
<i>Figura 6.57. Transferência de corrente de x_a para x_b.</i>	236
<i>Figura 6.58. Circuitos equivalentes.</i>	237
<i>Figura 6.59. Sistema proposto.</i>	237
<i>Figura 6.60. Transferência de corrente de x_a para x_b.</i>	238
<i>Figura 6.61. Circuitos equivalentes.</i>	238
<i>Figura 6.62. Sistema proposto.</i>	239
<i>Figura 6.63. Transferência de corrente de x_a para x_b.</i>	239
<i>Figura 6.64. Circuitos equivalentes.</i>	240
<i>Figura 6.65. Plano de Fase.</i>	240
<i>Figura 6.66. Sistema proposto.</i>	241

<i>Figura 6.67. Dois pólos snubber de turn-off operando de maneira integrada.....</i>	<i>241</i>
<i>Figura 6.68. Sinais de acionamento das chaves.....</i>	<i>242</i>
<i>Figura 6.69. Subsistemas utilizados na implementação.....</i>	<i>242</i>
<i>Figura 6.70. Formas de onda experimentais. Escalas: S_i: 10 V/div; v_i: 200 V/div; i_i: 5 A/div; Tempo (a), (b), (c) e (d): 250 ns/div; Tempo (f): 5 μs/div.....</i>	<i>244</i>
<i>Figura 6.71. Curva de rendimento.....</i>	<i>245</i>
<i>Figura 6.72. Um conversor snubber de turn-off operando de maneira integrada com um conversor ZVT. 246</i>	
<i>Figura 6.73. Circuito auxiliar implementado.....</i>	<i>246</i>
<i>Figura 6.74. Sinais de acionamento das chaves.....</i>	<i>246</i>
<i>Figura 6.75. Formas de onda experimentais. Escalas: S_i (f): 20 V/div; S_i (g): 10 V/div; v_i: 200 V/div; i_i: 5 A/div; Tempo (a), (b), (c), (d), (f) e (g): 250 ns/div; Tempo (e): 5 μs/div.....</i>	<i>248</i>
<i>Figura 6.76. Curva de rendimento.....</i>	<i>249</i>
<i>Figura 6.77. Dois pólos ZVT integrados.....</i>	<i>250</i>
<i>Figura 6.78. Circuito auxiliar implementado.....</i>	<i>250</i>
<i>Figura 6.79. Sinais de acionamento das chaves.....</i>	<i>250</i>
<i>Figura 6.80. Formas de onda experimentais. Escalas: S_i (a) e (b): 10 V/div; S_i (d): 20 V/div; v_i: 200 V/div; i_i: 5 A/div; Tempo (a), (b), (d), (e) e (f): 250 ns/div; Tempo (c): 5 μs/div.....</i>	<i>251</i>
<i>Figura 6.81. Curvas de rendimento.....</i>	<i>252</i>
<i>Figura 6.82. Dois pólos snubber de turn-off dissipativos.....</i>	<i>253</i>
<i>Figura 6.83. Circuito auxiliar implementado.....</i>	<i>253</i>
<i>Figura 6.84. Sinais de acionamento das chaves.....</i>	<i>253</i>
<i>Figura 6.85. formas de onda experimentais. Escalas: S_i (a): 10 V/div; v_i: 200 V/div; i_i: 5 A/div; Tempo (a) e (b): 5 μs/div; Tempo (c), (e) e (f): 250 ns/div; Tempo (d): 100 ns/div.....</i>	<i>254</i>
<i>Figura 6.86. Curvas de rendimento.....</i>	<i>255</i>
<i>Figura 6.87. Dois pólos com células individuais do tipo ZVT.....</i>	<i>256</i>
<i>Figura 6.88. Circuito auxiliar implementado.....</i>	<i>256</i>
<i>Figura 6.89. Sinais de acionamento das chaves.....</i>	<i>256</i>
<i>Figura 6.90. Formas de onda experimentais. Escalas: S_i (a) e (b): 10 V/div; S_i (c): 20 V/div; v_i: 200 V/div; i_i: 5 A/div; Tempo (a), (b), (c), (e) e (f): 500 ns/div; Tempo (d): 5 μs/div.....</i>	<i>257</i>
<i>Figura 6.91. Curvas de rendimento.....</i>	<i>258</i>
<i>Figura 6.92. Comparativo de rendimentos.....</i>	<i>259</i>
<i>Figura A.1 – Modelos para elementos magnéticos com dois enrolamentos. (a) Modelo T; (b) Modelo Cantilever.....</i>	<i>275</i>
<i>Figura A.2 – Modelo Cantilever.....</i>	<i>275</i>
<i>Figura A.3 – Modelo Cantilever com representação N-port.....</i>	<i>277</i>
<i>Figura A.4 – Circuitos genéricos para conversores empregando indutor acoplado ao filtro. (a) Configuração em derivação com enrolamentos opostos; (b) Configuração independente com enrolamentos</i>	

<i>opostos; (c) Configuração em derivação com enrolamentos concordantes; (d) Configuração independente com enrolamentos concordantes.</i>	278
<i>Figura A.5 – Modelo Cantilever para configuração em derivação. (a) Modelo Cantilever; (b) Representação N-port.</i>	278
<i>Figura A.6 – Modelo Cantilever N-port para configuração em derivação. (a) Modelo; (b) Circuito com modelo Cantilever.</i>	279
<i>Figura A.7 – Modelo Cantilever para configuração independente. (a) Modelo Cantilever; (b) Representação N-port.</i>	279
<i>Figura A.8 – Modelo Cantilever N-port para configuração independente. (a) Modelo; (b) Circuito com modelo Cantilever.</i>	280
<i>Figura A.9 – Modelo Cantilever para configuração independente. (a) Modelo Cantilever; (b) Representação N-port.</i>	280
<i>Figura A.10 – Modelo Cantilever N-port para configuração independente. (a) Modelo; (b) Circuito com modelo Cantilever.</i>	280
<i>Figura A.11 – Modelo Cantilever para configuração independente. (a) Modelo Cantilever; (b) Representação N-port.</i>	281
<i>Figura A.12 – Modelo Cantilever N-port para configuração independente. (a) Modelo; (b) Circuito com modelo Cantilever.</i>	281
<i>Figura A.13 – Circuitos genéricos para conversores empregando indutor acoplado ao filtro utilizando o modelo Cantilever. (a) Configuração em derivação com enrolamentos opostos; (b) Configuração independente com enrolamentos opostos; (c) Configuração em derivação com enrolamentos concordantes; (d) Configuração independente com enrolamentos concordantes.</i>	281
<i>Figura B.1. (a) Retificador com ponte de diodos; e (b) Retificador com ponte de diodos e conversor boost para a correção do fator de potência.</i>	283
<i>Figura B.2. Estágio retificador composto por conversores boost para correção do fator de potência.</i>	283
<i>Figura B.3. Forma de onda da tensão de entrada de um estágio retificador.</i>	284
<i>Figura B.4. Estágios de operação do conversor da Figura B.2.</i>	284
<i>Figura B.5. Conversor para correção do fator de potência com comutação suave [53].</i>	285
<i>Figura B.6. Conversor para correção do fator de potência com comutação suave [34].</i>	285
<i>Figura B.7. Conversor para correção do fator de potência com comutação suave [58].</i>	285
<i>Figura B.8. Diagramas das configurações possíveis.</i>	286
<i>Figura B.9. Células PC-AVS da Classe A para pólos bidirecionais.</i>	286
<i>Figura B.10. Células PC-AVS da Classe A para pólo unidirecional.</i>	287
<i>Figura B.11. Formas de onda teóricas para as células da Figura B.10.</i>	288
<i>Figura B.12. Plano de fase para as células da Figura B.10.</i>	288
<i>Figura B.13. Células SC-AVS da Classe A para pólo bidirecional.</i>	289
<i>Figura B.14. Célula SC-AVS da Classe A para pólo unidirecional.</i>	290
<i>Figura B.15. Formas de onda teóricas para as células da Figura B.14.</i>	290
<i>Figura B.16. Plano de fase para as células da Figura B.14.</i>	291

<i>Figura B.17. Célula SC-AVS da Classe A para pólo unidirecional.</i>	291
<i>Figura B.18. Plano de fase.</i>	292
<i>Figura B.19. Formas de onda teóricas para as topologias da Figura B.17.</i>	293
<i>Figura B.20. Células PC-AVS da Classe B.</i>	293
<i>Figura B.21. Possibilidades de conexão do enrolamento secundário para o transformador da Figura B.20(a). (a) Não publicado; b [58]; e (c) Não publicado.</i>	294
<i>Figura B.22. Possibilidades de conexão do enrolamento secundário para o transformador da Figura B.20(b).</i>	295
<i>Figura B.23. Principais formas de onda.</i>	296
<i>Figura B.24. Plano de fase.</i>	297
<i>Figura C.1. Snubber dissipativo RCD.</i>	299
<i>Figura C.2. (a) Snubber regenerativo; e (b) Circuito equivalente.</i>	300
<i>Figura C.3. Topologia.</i>	301
<i>Figura C.4. Formas de onda.</i>	301
<i>Figura C.5. Ábacos para o projeto.</i>	303

LISTA DE TABELAS

<i>Tabela 2.1. Possibilidades para os inversores ST-ON CS.</i>	27
<i>Tabela 2.2. Períodos de tempo necessários para as transições T_1 e T_2.</i>	29
<i>Tabela 2.3. Simbologia.</i>	30
<i>Tabela 2.4. Parâmetros Adotados.</i>	36
<i>Tabela 2.5. Parâmetros de Simulação.</i>	67
<i>Tabela 2.6. Parâmetros utilizados na implementação.</i>	70
<i>Tabela 3.1. Possibilidades para os conversores ZVT.</i>	82
<i>Tabela 3.2. Períodos de tempo necessários para as transições T_1 e T_2.</i>	85
<i>Tabela 3.3. Sobreensões sobre as chaves auxiliares</i>	91
<i>Tabela 3.4. Parâmetros de Projeto.</i>	92
<i>Tabela 3.5. Parâmetros de Simulação.</i>	109
<i>Tabela 3.6. Parâmetros utilizados para a implementação.</i>	110
<i>Tabela 4.1. Possibilidades para os conversores ZCZVT.</i>	125
<i>Tabela 4.2. Períodos de tempo necessários para as transições T_1 e T_2.</i>	126
<i>Tabela 4.3. Períodos de tempo necessários para as transições T_3 e T_4.</i>	127
<i>Tabela 4.4. Parâmetros de Projeto.</i>	128
<i>Tabela 4.5. Indutância L_a em função dos di/dt.</i>	129
<i>Tabela 4.6. Valores de v_{Load} para os quais o di/dt é máximo.</i>	130
<i>Tabela 4.7. Limitação de N em função da expressão (4.34)</i>	131

<i>Tabela 4.8. Parâmetros de Simulação.</i>	139
<i>Tabela 4.9. Parâmetros utilizados para a implementação.</i>	142
<i>Tabela 4.10. Parâmetros utilizados para a implementação.</i>	145
<i>Tabela 4.11. Parâmetros utilizados para a implementação.</i>	147
<i>Tabela 5.1. Parâmetros Experimentais e Especificações.</i>	180
<i>Tabela 6.1. Relação entre as frequências de operação.</i>	203
<i>Tabela 6.2. Tensões dos terminais conectados aos ramos auxiliares no início da transferência de corrente.</i>	204
<i>Tabela 6.3. Tensões dos terminais conectados aos ramos auxiliares ao final do processo de transferência de energia.</i>	204
<i>Tabela 6.4. Tensões e correntes máximas sobre as chaves.</i>	205
<i>Tabela 6.5. Parâmetros utilizados para a implementação.</i>	243
<i>Tabela 6.6. Parâmetros utilizados para a implementação.</i>	247
<i>Tabela 6.7. Parâmetros utilizados para a implementação.</i>	252
<i>Tabela 6.8. Parâmetros utilizados para a implementação.</i>	255
<i>Tabela 6.9. Parâmetros utilizados para a implementação.</i>	258
<i>Tabela C.1. Parâmetros do conversor.</i>	298
<i>Tabela C.2. Características da chave IGR4BC40UD.</i>	299

ABREVIACOES E SIGLAS

UTILIZADAS

AVS	<i>Auxiliary Voltage Source</i> - Fonte de tenso auxiliar
BJT	<i>Bipolar Junction Transistor</i> – transistor de juno bipolar
CA.....	corrente alternada
CC.....	corrente contnua
CCM	<i>Continuous Conduction Mode</i> – modo de conduo contnua
DCM.....	<i>Discontinuous Conduction Mode</i> – modo de conduo descontnua
di/dt	taxa de variao de corrente
DSP	<i>Digital Signal Processor</i> – Processador Digital de Sinais
dv/dt	taxa de variao de tenso
EMI.....	<i>Electromagnetic Interference</i> – interferncia eletromagntica
GTO.....	<i>Gate Turn-off Transistor</i>

IGBT.....	<i>Insulated Gate Bipolar Transistor</i>
IGCT.....	<i>Insulated Gate Controlled Thyristor</i>
MCT.....	<i>MOS Controlled Transistor</i>
MOS.....	<i>Metal Oxide Semiconductor</i>
MOSFET.....	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
PC-AVS.....	Fontes de tensão auxiliares conectadas em paralelo
PWM.....	<i>Pulse Width Modulation</i> – Modulação por Largura de Pulso
RMS.....	<i>Root Mean Square</i> – Raiz Quadrática Média
SC-AVS.....	Fontes de tensão auxiliares conectadas em série
SCR.....	<i>Silicon Controlled Rectifier</i>
SiC.....	<i>Silicon Carbide</i>
SMPS.....	<i>Switched Mode Power Supply</i>
SOA.....	<i>Safe Operating Area</i>
ST-ON CS.....	<i>Snubber de Turn-on</i>
SVM.....	<i>Space Vector Modulation</i>
UPS.....	<i>Uninterruptible Power Supply</i>
ZCS.....	<i>Zero Current Switching</i> – Chaveamento em Zero de Corrente
ZCT.....	<i>Zero Current Transition</i> – Transição em Zero de Corrente
ZCZVS.....	Chaveamento em Zero de Corrente e em Zero de Tensão
ZCZVT.....	Transição em Zero de Corrente e em Zero de Tensão
ZVS.....	<i>Zero Voltage Switching</i> – Chaveamento em Zero de Tensão
ZVT.....	<i>Zero Voltage Transition</i> – Transição em Zero de Tensão

SIMBOLOGIA UTILIZADA

C	capacitor
C_a	capacitor auxiliar
C_e	capacitor equivalente
C_{fi}	capacitor de filtro i
C_i	capacitor índice i
C_{Ri}	capacitor ressonante i
D_i	diodo i
D_{ai}	diodo auxiliar i
E	Fonte de tensão genérica
I	corrente através do indutor de filtro
i_a	corrente auxiliar
i_{Di}	corrente através do diodo i
i_L	corrente através do indutor i
i_{Lai}	corrente através do indutor auxiliar i

i_{Sai}	corrente através da chave auxiliar i
i_i	corrente no ramo i
I_o	corrente através do indutor de filtro de saída
L	indutor
L_i	indutor i
L_{ai}	indutor auxiliar i
M_a	Índice de modulação
P_i	potência de entrada do conversor
P_o	potência de saída do conversor
R_L	carga
S_i	chave i
S_{ai}	chave auxiliar i
T	período de chaveamento ou de operação
t_i	instante i
v_i	tensão no ramo i
v_{Di}	tensão sobre o diodo i
V_E	fonte de tensão genérica
V_i	tensão de entrada do conversor
V_{Load_Max}	Tensão de pico sobre a carga
V_{Mod_xi}	Tensão modulada no terminal x_i
V_{Mod_xij}	Diferença da tensão modulada entre os terminais x_i e x_j
v_{Si}	tensão sobre a chave i
v_{Sai}	tensão sobre a chave auxiliar i
V_o	tensão de saída do conversor
Δt_i	intervalo de tempo envolvido na etapa i

ω_i	freqüência angular de ressonância i
ϕ	ângulo do fator de potência
θ	Ângulo de fase da tensão de carga

CAP. 1

MOTIVAÇÃO E

INTRODUÇÃO

1.1 Introdução

Este capítulo tem por objetivo apresentar a motivação do estudo corrente, bem como delinear os objetivos que se pretende alcançar com o mesmo.

1.2 Motivação

As topologias para conversão de energia baseadas em dispositivos semicondutores, como inversores e retificadores PWM são solicitadas em diversas aplicações industriais e comerciais, que incluem sistemas de fornecimento ininterrupto de energia, sistemas de comunicação e sistemas de propulsão de veículos elétricos. Estas aplicações requerem fontes de energia de alta qualidade e confiabilidade, altas velocidades de resposta e de

controle. Estes requisitos podem somente ser atingidos quando os dispositivos semicondutores como IGBT, MOSFET são comutados em alta frequência [1].

A utilização de técnicas de comutação suave pode ser uma escolha atrativa para evitar a degradação da eficiência do sistema, a qual é causada pela operação em alta frequência. Estas técnicas atenuam as perdas nos semicondutores durante as comutações e deste modo, permitem operar com frequência de chaveamento elevada, o que conduz a boa resposta dinâmica, baixo teor harmônico na saída e alta densidade de potência.

Entretanto, a utilização de técnicas de comutação suave introduz alguns inconvenientes, como por exemplo, maior volume e custo, bem como o aumento no número de chaves e de circuitos de acionamento isolados. Além disso, ocorre uma redução na confiabilidade do sistema devido ao maior número de semicondutores controlados.

Para atender a severa competição mercadológica e as restrições por parte da indústria, as pesquisas a respeito de comutação suave concentram esforços nas topologias simplificadas (integradas), [2], [3], [4], [5], [7], [8], [9], [10], [11]. Uma vez que estas topologias possuem um número menor de componentes tem-se como resultado uma estrutura mais compacta, barata e que pode ser mais confiável, tornando-a assim mais atrativa.

Em relação às possibilidades para a obtenção de topologias de comutação suave integradas podem ser vislumbradas duas alternativas: (i) integrar os componentes da célula auxiliar aos componentes do conversor PWM convencional, o que pode ser obtido através do acoplamento magnético entre o indutor necessário para o circuito auxiliar e o indutor de filtro - Células de comutação suave com indutor de filtro acoplado; e (ii) integrar as células de comutação suave de sistemas que possuam múltiplos estágios (múltiplos pólos) de modo que uma única célula seja capaz de comutar mais de um pólo - Células de comutação suave integradas para sistemas multi-pólos.

1.2.1 Células de comutação suave com indutor de filtro acoplado

Para obter os aspectos favoráveis da comutação suave, um grande número de técnicas aplicadas aos inversores e retificadores PWM foram propostas na literatura, como os circuitos *snubbers* de *turn-on* [13], [14], ZVTs [6], [15], ZCTs [16], [17] e ZCZVTs [12], [18]. Cada técnica possui sua estrutura básica, a qual varia de modo a apresentar as

peculiaridades que a caracterizam. Infelizmente a maioria destes trabalhos é direcionada a análise de uma única topologia ou família de topologias, sem demonstrar que estas topologias estão na realidade relacionadas uma às outras.

Os esforços no sentido de apresentar uma abordagem mais compreensiva na área de comutação suave tem sido dirigida somente aos conversores PWM CC-CC [19], [20], [21], [22].

Observa-se que existe uma lacuna na literatura a respeito de uma análise extensiva das técnicas de comutação suave aplicadas a inversores e retificadores, os quais possuem suas próprias particularidades. As topologias de *snubbers* de *turn-on* têm em sua maioria ao menos um indutor localizado em conexão série com a chave a ser auxiliada. Devido a natureza da conexão deste indutor, existe a necessidade de um mecanismo para lidar com a energia armazenada neste dispositivo no instante de seu bloqueio, [13], [14]. A energia armazenada pode ser dissipada ou regenerada para a entrada ou para a saída do conversor, dependendo dos componentes que compõe este mecanismo. De modo similar, as topologias ZVT geralmente possuem um braço auxiliar, que possui um indutor e uma chave ativa, conectado ao seu pólo. Além disso, estes conversores possuem capacitâncias localizadas em paralelo com as chaves, [6], [15], as quais proporcionam uma taxa de variação de tensão (dv/dt) limitada através destas chaves durante os seus bloqueios. Os inversores ZCTs e ZCZVTs por sua vez são geralmente mais complexos que os inversores ZVT e seus circuitos auxiliares são disparados duas vezes, uma para cada transição (acionamento e bloqueio), em vez de uma única vez [12], [16], [17] e [18]. As técnicas comentadas diferem nos seguintes aspectos: na quantidade de vezes que o circuito auxiliar é disparado, na transição auxiliada (entrada em condução ou bloqueio) e no tipo de configuração do circuito auxiliar. Desse modo, cada topologia é, na maioria das vezes, um resultado da técnica específica de comutação e assim, o que é válido para determinada técnica pode não sê-lo para outra, dificultando sua compreensão e ao mesmo tempo, tornando mais difícil a comparação de topologias e técnicas distintas.

As topologias tradicionais de *snubbers* de *turn-on* necessitam que haja um indutor conectado em série com o circuito principal de potência do inversor. Em consequência disso, ocorre o surgimento de perdas principalmente devido à resistência série deste

componente. Tal fato não é presenciado nos *snubbers* de *turn-on* com indutor de filtro acoplado devido à ausência do indutor em série com o circuito principal de potência.

Além disso, para as topologias *snubber* de *turn-on* tradicionais existe a necessidade de um circuito auxiliar que gerencie a energia acumulada no indutor responsável por regular a taxa de variação da corrente no momento em que a chave em série com o mesmo bloqueia. Novamente, não existe essa necessidade para os *snubbers* de *turn-on* com indutor de filtro acoplado uma vez que a transferência de corrente de uma malha para outra ocorre espontaneamente.

As perdas produzidas pela recuperação reversa dos diodos antiparalelos são igualmente reduzidas da mesma forma como ocorre para as topologias de *snubber* de *turn-on* tradicionais, pois as taxas de variação de corrente através dos mesmos são limitadas durante suas transições de bloqueio.

Em relação à técnica ZVT, as topologias com indutor de filtro acoplado apresentam as vantagens da classe B [40] de inversores ZVT, que são:

(i) a possibilidade de projetar facilmente o valor da fonte de tensão auxiliar de modo a reduzir os valores de corrente (RMS, médio e de pico) através da malha auxiliar, o que, por sua vez, se reflete na redução das perdas resistivas no circuito auxiliar, influenciando assim no rendimento global de cada topologia;

(ii) os benefícios do bloqueio das chaves auxiliares sob tensão nula, o que tem por efeito a redução das perdas de bloqueio destas chaves e a redução de interferência eletromagnética graças às derivadas de corrente menores do que aquelas apresentadas pela classe A [40]; e

(iii) facilidade no projeto dos componentes auxiliares quando comparado aos conversores pertencentes à classe C [40].

Por sua vez, os inversores ZCZVT com indutor de filtro acoplado são mais simples que os conversores ZCZVT convencionais como resultado do menor número de componentes auxiliares, o que pode torná-los mais compactos e baratos. Além disso, seu projeto é relativamente fácil, devido a não ocorrência de etapas de terceira ordem.

1.2.2 Células de comutação suave integradas para sistemas multi-pólos

A literatura mostra que tem havido um grande esforço no sentido de propor topologias simplificadas dirigidas especialmente a inversores trifásicos do tipo ZVT [2]-[4], [5], [7], [8], [9], [10], [11], devido a maior facilidade em obter-se este tipo de comutação para topologias integradas. Estas topologias propostas têm tido sucesso na redução do número de componentes ao mesmo tempo em que mantêm os atrativos da comutação suave.

Infelizmente, nenhum dos trabalhos citados provê uma metodologia eficiente para avaliar e até mesmo para derivar topologias com células de comutação suave integradas. Com o intuito de preencher esta lacuna, este trabalho propõe inicialmente uma (i) metodologia sistemática para sintetizar conversores ZVT multi-pólos integrados. A seguir, é proposta uma (ii) metodologia generalizada para a obtenção de conversores integrados para sistemas que apresentam dois pólos, sendo que os pólos podem apresentar técnicas de comutação distintas.

A técnica de comutação ZVT necessita de uma fonte auxiliar de tensão para prover as condições necessárias para possibilitar este tipo de comutação [40] e, dependendo do modo como esta fonte é implementada, o conversor apresenta características distintas. Como resultado disso, a metodologia proposta para sintetizar conversores multi-pólos é baseada nas diversas possibilidades de implementação da fonte de tensão auxiliar - AVS. As conexões entre uma série de trabalhos que originalmente dizem respeito unicamente às topologias propostas nos mesmos se tornam mais evidentes, mostrando que estas topologias são derivadas de um mesmo princípio, apresentando vantagens e deficiências em comum. O método apresentado mostra as possibilidades de implementação de conversores ZVT simplificados e desta forma, novas topologias são derivadas. O entendimento das vantagens, desvantagens, méritos e limitações de cada conversor é facilitado, uma vez que os mesmos são obtidos a partir de uma metodologia unificada.

A abordagem generalizada para a obtenção de células de comutação suave integradas para pólos que podem operar com técnicas de comutação distintas é baseada na obtenção de modelos para as técnicas de comutação de interesse. A partir destes modelos é possível a verificação de quais técnicas que possuem funções comuns e, conseqüentemente, podem ser combinadas entre si gerando células auxiliares de

comutação integradas. Então, são propostos modelos para as células integradas e são averiguadas algumas maneiras de como estas células podem ser implementadas.

O grande mérito das topologias obtidas a partir deste estudo é a possibilidade de se obter os benefícios da comutação suave, como por exemplo, baixas perdas de comutação aliada à alta frequência de comutação, através de circuitos auxiliares mais simples, mais baratos e mais compactos que os demais circuitos de comutação suave.

Através de uma gama maior de possibilidades de conversores integrados, é possível determinar com maior exatidão o conversor mais adequado para cada aplicação, maximizando dessa forma os benefícios obtidos através destes conversores.

1.3 Escopo e contribuição da tese

Conforme comentado, esta tese apresenta três abordagens principais:

- Células de comutação suave com indutor de filtro acoplado;
- Células de comutação suave integradas do tipo ZVT para sistemas multi-pólos; e
- Células de comutação suave integradas considerando-se diversas técnicas de comutação para sistemas multi-pólos.

1.3.1 Células de comutação suave com indutor de filtro acoplado

Neste parte do trabalho é apresentado um diagrama genérico capaz de dar origem a topologias pertencentes às técnicas *snubber* de *turn-on*, ZVT e ZCZVT, especificamente para as topologias que utilizam indutor de filtro acoplado. Este diagrama genérico é baseado em uma malha auxiliar que apresenta um indutor acoplado ao indutor de filtro. O acoplamento magnético permite fazer com que a corrente através das chaves principais se anule durante as transições de comutação e, como resultado, ocorre a redução das perdas de comutação. A diferença básica entre as técnicas obtidas através deste método é o modo escolhido para implementar as chaves auxiliares e os instantes de disparo das mesmas. As variações entre as topologias ocorrem em função da escolha da tensão aplicada à malha auxiliar. É esperado que através desta abordagem a compreensão das técnicas e das topologias e suas características particulares sejam facilitadas, uma vez que as topologias, bem como as técnicas são obtidas de uma metodologia comum.

É mostrado que as técnicas de comutação suave com indutor acoplado estão relacionadas de um modo que compartilham o mesmo diagrama geral e princípios básicos de operação. Além disso, através da verificação das possibilidades de conexão do braço (malha) auxiliar diversas topologias para as técnicas estudadas são geradas. As condições básicas para a correta operação das topologias são discutidas e avaliadas por meio das equações derivadas.

Através desta parte da tese pretende-se:

- (i) Apresentar um diagrama genérico capaz de gerar topologias do tipo *snubber* de *turn-on*, ZVT e ZCZVT com indutor acoplado;
- (ii) Através do diagrama genérico, gerar as topologias já conhecidas e aquelas que não foram publicadas;
- (iii) Desenvolver expressões analíticas para garantir, avaliar e projetar as topologias obtidas;
- (iv) Propor um procedimento de projeto para estas topologias; e
- (v) Confirmar a correta operação dos conversores obtidos.

1.3.2 Células de comutação suave integradas do tipo ZVT para sistemas multi-pólos

A partir da classificação das células auxiliares para os inversores ZVT com um único pólo, Figura 1.1, é desenvolvida uma metodologia de síntese de conversores ZVT para sistemas com múltiplos pólos. Esta metodologia de síntese é baseada na geração de todas as possibilidades de configurações para as células auxiliares simétricas. A partir disto, as configurações redundantes são eliminadas chegando-se a quatro diagramas capazes de gerar os conversores ZVT integrados presentes na literatura, bem como alguns ainda inéditos.

Através desta parte da tese pretende-se:

- (i) Classificar as células ZVT dos conversores com um único pólo;
- (ii) Desenvolver um procedimento de síntese para as topologias ZVT simplificadas;

- (iii) Através do procedimento de síntese proposto, gerar as topologias já apresentadas na literatura, bem como topologias ainda inéditas;
- (iv) Demonstrar a aplicação dos conceitos gerados; e
- (v) Comprovar para as topologias obtidas a operação sob comutação suave.

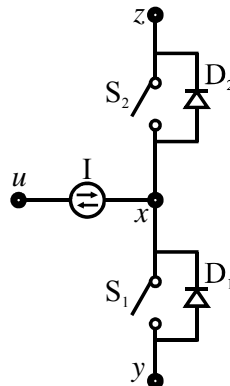


Figura 1.1. Célula Básica de construção dos conversores PWM.

1.3.3 Células de comutação suave integradas considerando-se diversas técnicas de comutação para sistemas multi-pólos

Nesta parte do trabalho, partindo-se da obtenção de modelos para algumas das técnicas de comutação suave, procura-se verificar todas as possibilidades de combinação entre os modelos inicialmente obtidos, gerando-se modelos integrados e a partir disto, obtendo-se topologias integradas tanto para pólos que comutam auxiliados pela mesma técnica de comutação, como para pólos auxiliados por técnicas distintas.

Deste modo, objetiva-se:

- (i) Obter modelos para as técnicas de comutação suave selecionadas;
- (ii) Propor modelos de conversores integrados de acordo com o conceito desenvolvido;
- (iii) Desenvolver circuitos capazes de proporcionar a transferência de energia entre as células auxiliares, gerando topologias integradas;
- (iv) Comprovar experimentalmente o funcionamento de algumas das topologias desenvolvidas.

1.4 Estrutura da tese

No capítulo 1 é feita uma introdução na qual o trabalho é situado, no capítulo 2 é apresentado um diagrama genérico para os conversores com comutação suave e indutor de filtro acoplado ao indutor auxiliar. A partir do diagrama genérico são derivadas topologias de *snubbers* de *turn-on*. Para estas topologias são obtidas equações para avaliar as condições de operação, bem como algumas de suas características. É proposto um procedimento de projeto e verificado o princípio de funcionamento destes inversores. Nos capítulos 3 e 4 são estudados os conversores com indutor de filtro acoplado para as técnicas ZVT e ZCZVT, respectivamente, com o mesmo enfoque dado no capítulo 2. No capítulo 5 são estudadas as células de comutação suave do tipo ZVT compartilhadas por sistemas que possuem múltiplos pólos. A partir da metodologia geral de geração destes conversores são obtidas topologias e é apresentado um procedimento que explicita como as células auxiliares podem ser simplificadas. A metodologia de síntese é aplicada para um sistema de fornecimento ininterrupto de energia, sendo que alguns resultados experimentais são apresentados. Finalmente, no capítulo 6 é proposta uma metodologia generalizada para integrar as células auxiliares de diversas técnicas de comutação suave para conversores com múltiplos pólos, sendo que a abordagem utilizada é baseada na verificação de todas as possibilidades de interação entre as técnicas de comutação avaliadas.

CAP. 2

PRINCÍPIOS E SÍNTESE DOS INVERSORES

SNUBBER DE *TURN-ON*

2.1 Introdução

Neste capítulo são estudadas as condições fundamentais para obtenção de comutação suave considerando inversores *Snubber* de *Turn-on*. Além disso, são estudados os métodos básicos para a obtenção de comutação suave para estes inversores.

A investigação aqui apresentada enfatiza a utilização do indutor de filtro acoplado como parte do circuito auxiliar de comutação. Isso ocorre em virtude de que através do uso deste indutor é possível a obtenção de circuitos auxiliares que operem com diferentes técnicas de comutação.

As topologias tradicionais de *snubbers* de *turn-on* necessitam que haja um indutor conectado em série com o circuito principal de potência do inversor. Tal fato apresenta como consequência o surgimento de perdas, principalmente devido à resistência série deste

componente. Isso não ocorre nos *snubbers* de *turn-on* com indutor de filtro acoplado devido à ausência do indutor em série com o circuito principal de potência.

Além disso, para as topologias *snubber* de *turn-on* tradicionais existe a necessidade de um circuito auxiliar que gerencie a energia acumulada no indutor que regula a taxa de variação da corrente no momento em que a chave em série com o mesmo bloqueia. Novamente, não existe essa necessidade para os *snubbers* de *turn-on* com indutor de filtro acoplado.

As perdas produzidas pela recuperação reversa dos diodos antiparalelos são igualmente reduzidas, da mesma forma como ocorre para as topologias de *snubber* de *turn-on* tradicionais, pois as variações de corrente através dos mesmos durante seu bloqueio são limitadas.

Ao longo deste capítulo são verificadas as condições de funcionamento destas topologias, bem como seu projeto, características fundamentais e análises.

2.2 Princípios dos inversores *snubber* de *turn-on*

Os inversores *snubber* de *turn-on* (ST-ON CS) tem por finalidade propiciar o bloqueio dos diodos antiparalelos e a entrada em condução das chaves principais com taxas limitadas de variação de corrente, o que é obtido pela presença de um indutor no pólo. Para realizar isso, a classe de *snubbers* de *turn-on* estudada neste trabalho utiliza um circuito auxiliar com um indutor acoplado magneticamente ao indutor de filtro. Este indutor age como uma fonte de tensão controlada, sendo que seu valor é função da tensão aplicada ao indutor de filtro e da relação de espiras (N) entre os mesmos. A limitação da taxa de transferência da corrente entre as chaves é resultado da existência das indutâncias de dispersão presentes nos enrolamentos do indutor do circuito auxiliar e do indutor de filtro e da relação de espiras entre estes enrolamentos.

O princípio de operação dos inversores *snubber* de *turn-on* é transferir a corrente que circula através dos diodos antiparalelos gradualmente para o circuito auxiliar para reduzir as perdas de recuperação reversa durante o bloqueio destes diodos. A corrente desviada para o circuito auxiliar deve ser redirecionada para o circuito principal do inversor de maneira gradativa quando uma chave principal for acionada. As transferências de corrente que ocorrem durante a operação do conversor acontecem de maneira passiva,

i.e., sem a necessidade de comutação das chaves auxiliares. O princípio básico de operação dos inversores ST-ON CS é ilustrado na Figura 2.1. Observa-se que ocorrem quatro processos distintos durante um ciclo de operação do inversor. A corrente que circula por um diodo antiparalelo é transferida para a malha auxiliar, onde fica circulando até que uma chave principal seja acionada. Com o disparo de uma chave principal, a corrente é transferida da malha auxiliar para esta chave principal, até que a mesma seja bloqueada. Observa-se que o circuito auxiliar permanece ativo por uma parcela considerável do período de chaveamento.

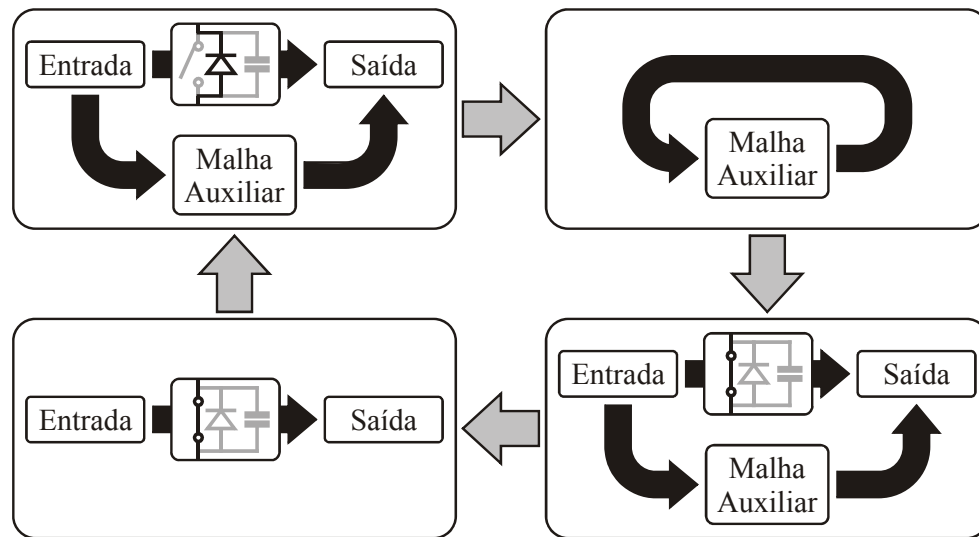


Figura 2.1. Princípio de operação do *snubber de turn-on*.

Para o caso de conversores *snubber de turn-on* existem três possibilidades para a localização da fonte auxiliar controlada de corrente:

(i) Localizar a fonte de corrente no ramo yz , conforme mostrado na Figura 2.2(a). Nesse caso, a fonte de corrente dependente é na verdade um indutor, cuja corrente é controlada pela tensão aplicada às suas extremidades, juntamente com um conjunto de dispositivos localizados em uma malha em paralelo com o indutor que possui a função de dissipar ou de regenerar a energia armazenada no indutor sob a forma de corrente. As possibilidades de localização do indutor, nesse caso, são mostradas na Figura 2.2(a) [23], sendo numeradas de um até quatro. É possível também a utilização de combinações destes indutores, ao invés da utilização de um único componente, mesmo que um único indutor seja suficiente para realizar a função a que se destina. Nesse caso, os indutores são

dispostos de maneira simétrica, reduzindo a emissão de interferência eletromagnética no barramento e, dessa forma, na linha [13].

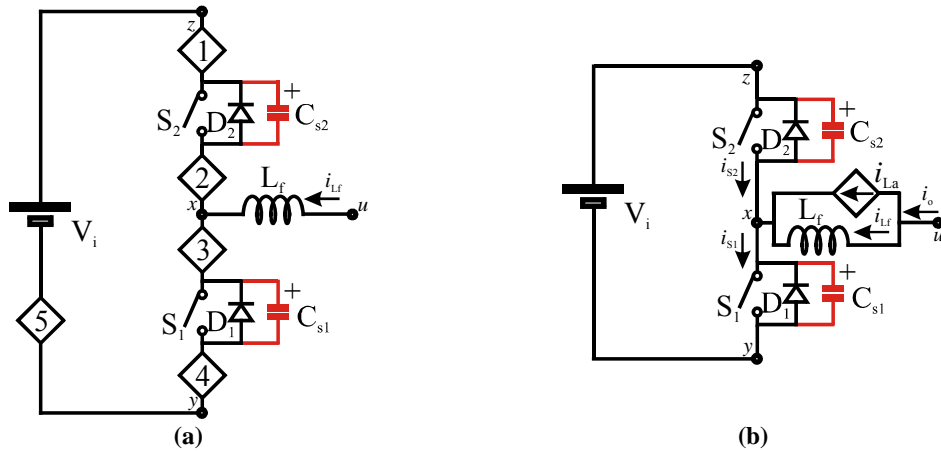


Figura 2.2. Possibilidades de localização da fonte de corrente para conversores *snubber de turn-on*. (a) Localizada no ramo zy ; e (b) Fonte de corrente controlada integrada ao indutor de filtro.

(ii) Localizar a fonte de corrente em série com a fonte V_i (posição cinco). Da mesma maneira como para o caso (i), a fonte de corrente é implementada por um indutor e por um conjunto de dispositivos em paralelo com o mesmo, com o objetivo de regenerar/dissipar a energia nele armazenada. Quando a corrente está circulando através do diodo antiparalelo da chave S_2 (D_2) e a chave S_1 é acionada, sua corrente passa a crescer lentamente, pois decresce vagarosamente através da chave S_2 devido à ação do indutor localizado na posição cinco. Por sua vez, quando a corrente está circulando através do diodo antiparalelo da chave S_1 (D_1), na oportunidade do acionamento da chave S_2 , a corrente passa a crescer lentamente através desta chave devido à ação do indutor em série com V_i .

(iii) A outra possibilidade é que a fonte auxiliar de corrente seja integrada ao indutor de filtro, ou seja, a fonte auxiliar de corrente está localizada no ramo ux , Figura 2.2 (b). Nesse caso, existe a necessidade de uma segunda malha, a qual controla a corrente através da fonte i_{La} . Em termos topológicos, o conjunto formado pelo indutor de filtro em paralelo com a fonte de corrente controlada pode ser implementado por um indutor acoplado. Haverá, dessa forma, uma malha com o enrolamento secundário, a qual deve controlar a corrente que circula através de i_{La} , conforme ilustrado na Figura 2.3. Nessa figura, o indutor L_a representa a indutância de dispersão do indutor acoplado.

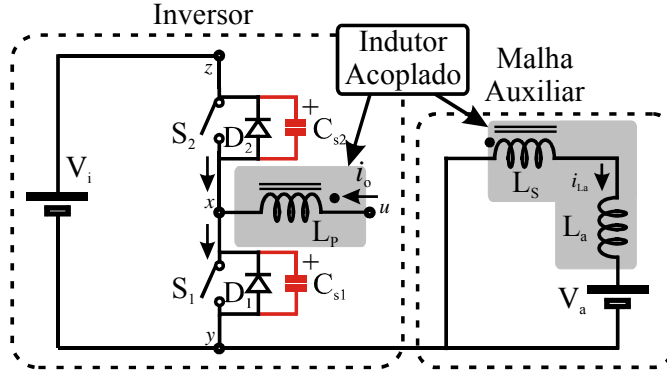


Figura 2.3. Inversor utilizando indutor de filtro acoplado.

Aplicando o modelo Cantilever [24] ao indutor acoplado, obtém-se o diagrama ilustrado na Figura 2.4. Observa-se que agora a fonte de corrente passa a ser multiplicada por N , que é a relação de espiras entre o enrolamento primário (L_p) e secundário (L_s).

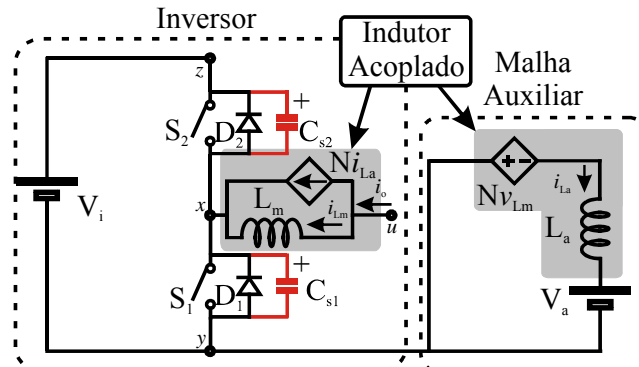


Figura 2.4. Modelo Cantilever para o inversor da Figura 2.3.

No entanto, a topologia genérica mostrada na Figura 2.4 não contempla o caso em que a malha auxiliar se encontra conectada ao terminal x . Essa conexão influi de duas formas sobre o circuito: (i) no somatório das correntes que entram no terminal x ; e (ii) na equação das malhas da malha auxiliar. Estes contratempos citados podem ser facilmente resolvidos, conforme o comentário a seguir;

(i) Somatório das correntes que entram no terminal x : substituindo-se a constante N que multiplica o valor i_{L_a} da fonte de corrente controlada por uma constante k_1 , pode-se generalizar as duas situações possíveis. A constante k_1 pode apresentar os valores vistos na expressão (2.1).

$$\begin{cases} k_1 = \pm N, & \text{malha auxiliar desconectada} \\ k_1 = -N \pm 1, & \text{malha auxiliar conectada ao terminal } x \end{cases} \quad (2.1)$$

sendo que o sinal de k_1 é determinado pelo sentido da corrente i_{L_a} .

(ii) Equação das malhas da malha auxiliar: esta equação pode ser generalizada para ambos os casos por meio da introdução de uma fonte de tensão controlada na malha auxiliar, a qual é função da tensão através dos terminais xy . A tensão desta fonte deve ser multiplicada por uma constante k_2 de forma que possa representar ambos os casos. A constante k_2 possuirá valor nulo quando a malha auxiliar não estiver conectada ao terminal x e valor unitário em caso contrário, expressão (2.2).

$$\begin{cases} k_2=1, \text{ malha auxiliar conectada ao terminal } x \\ k_2=0, \text{ malha auxiliar desconectada} \end{cases} \quad (2.2)$$

A topologia que contempla a possibilidade de conexão da malha auxiliar ao terminal x é ilustrada na Figura 2.5.

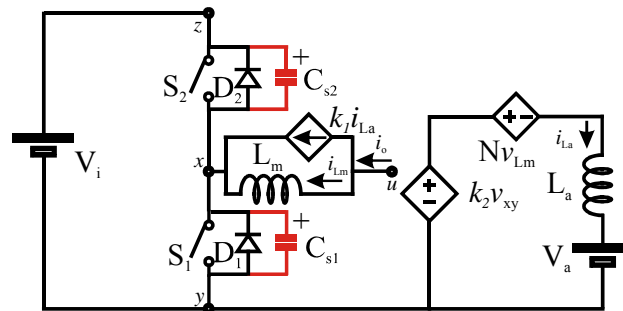


Figura 2.5. Topologia do inversor *snubber de turn-on*.

O estágio de roda-livre das topologias de *snubber de turn-on* com fonte de corrente integrada ao indutor de filtro pode ser subdividido em duas etapas. Isso ocorre em razão de que no caso dos conversores CC-CC cada uma destas etapas ocupa uma parcela significativa do período de comutação do conversor [25]. No caso de inversores o período de tempo que cada etapa ocupa varia de acordo com a tensão aplicada ao indutor auxiliar. Em decorrência disso, o período de cada uma destas etapas passa a ser variável, podendo ser mais significativo para alguns períodos de comutação do que para os demais. A primeira destas etapas é denominada “etapa de transferência”, pois durante a mesma ocorre a transferência da corrente que circula pelo diodo antiparalelo de determinada chave principal para o circuito auxiliar. Durante a etapa “auxiliar ativo” a corrente através do circuito auxiliar circula em roda-livre. Esta subdivisão é ilustrada na Figura 2.6. As etapas mencionadas são explicadas mais detalhadamente a seguir.

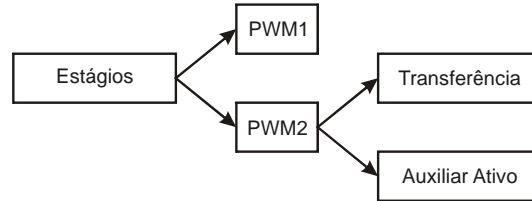


Figura 2.6. Diagrama das etapas PWM para inversor com ST-ON CS.

Durante a etapa “Transferência” o diodo antiparalelo (D_1 ou D_2) de uma das chaves (S_1 ou S_2) conduz inicialmente toda a corrente do indutor de filtro. No decorrer desta etapa a corrente deste diodo é transferida linearmente para a malha auxiliar, a qual contém o enrolamento secundário do indutor acoplado. Esta transferência ocorre porque, durante esta etapa, a tensão da carga é aplicada sobre o indutor de filtro, a qual é refletida sobre o indutor auxiliar acoplado. Isso faz com que seja aplicada uma tensão sobre a indutância L_a (Figura 2.5) fazendo com que a corrente através da malha auxiliar cresça. Paralelamente, a corrente através do indutor de filtro decresce. Quando a corrente através do terminal u se anula, tem lugar a próxima etapa de operação.

Durante a etapa “Auxiliar Ativo”, somente o circuito auxiliar permanece ativo. A corrente do indutor de filtro, que é aproximadamente constante, circula através da fonte de corrente $k_1 I_{L_a}$. Dependendo de onde está conectado o circuito auxiliar, a corrente da carga poderá circular através do mesmo.

A etapa PWM de transferência de potência para a carga ocorre de maneira convencional, ou seja, da mesma forma que para o inversor PWM sem *snubber* de *turn-on*. Durante esta etapa a malha auxiliar encontra-se desabilitada. Tal característica pode ser obtida como resultado da inserção de uma chave (S_a) em série com a malha auxiliar, Figura 2.7, com o objetivo de desconectá-la temporariamente. Considerando que a corrente que circula através de L_m seja unidirecional, a chave auxiliar pode ser um simples diodo. Quando a corrente através de L_m for bidirecional será necessário um arranjo de chaves auxiliares para que a tensão correta seja aplicada na malha auxiliar. Além disso, para o sentido complementar da corrente de carga, a malha auxiliar sofre algumas modificações: a tensão v_{xy} é substituída pela tensão v_{xz} e a fonte V_a possui sentido inverso. Estas modificações serão detalhadas a seguir. Cabe ressaltar que o objetivo do diagrama genérico apresentado nesta seção é que o mesmo seja capaz de representar os diversos conversores que possam ser obtidos através dos princípios descritos. Isso significa que as equações

obtidas para o diagrama genérico podem ser aplicadas para as topologias derivadas. No entanto, levando em consideração que os conversores derivados são simétricos em relação à direção da corrente de carga, o diagrama genérico representa somente o sentido da corrente de carga entrando no pólo (terminal x), sendo que com pequenas modificações, conforme explicado mais adiante, o outro sentido da corrente de carga pode ser representado também. De qualquer modo, as conclusões obtidas para um sentido da corrente de carga podem ser generalizadas devido à simetria das topologias derivadas.

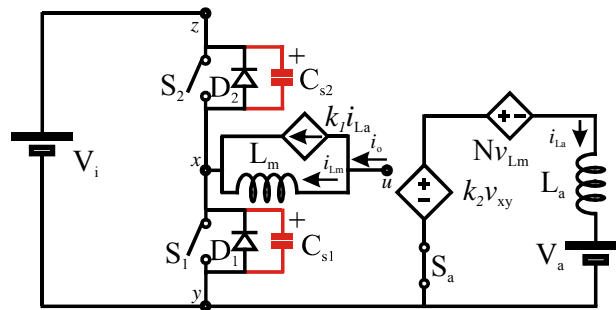


Figura 2.7. Topologia genérica para o inversor ST-ON CS.

Para um inversor é necessário que a corrente através do circuito auxiliar possa circular em ambos os sentidos, pois este circuito deve auxiliar tanto a chave S_1 (D_1) como a chave S_2 (D_2). A preocupação com a simetria das fontes é fundamental para que o circuito auxiliar opere de maneira satisfatória independentemente do sentido da corrente. O circuito auxiliar é ilustrado na Figura 2.8 e deve ser simétrico independentemente da direção de corrente através do filtro. Isso significa que para cada direção de corrente através do indutor de filtro haverá uma corrente através do circuito auxiliar no sentido correspondente.

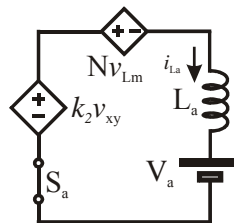


Figura 2.8. Circuito auxiliar.

A tensão refletida pelo indutor de filtro acoplado Nv_{Lm} inverte-se automaticamente de acordo com a direção da corrente através do indutor de filtro, portanto é uma fonte simétrica. A fonte V_a pode ser nula em alguns casos ou pode ter outro valor, normalmente

V_{zy} ou metade de V_{zy} . Caso esta fonte seja não nula, haverá um arranjo de chaves (comandadas ou passivas) que possibilitarão a sua inversão. A fonte controlada k_2V_{xy} é substituída pela fonte k_2V_{xz} para o sentido oposto de corrente.

Como visto, as fontes de tensão da malha auxiliar são simétricas para ambos os sentidos de corrente através deste circuito. Resta ainda observar que a chave S_a deve ser capaz de permitir e de bloquear o fluxo de corrente nos dois sentidos. Durante cada ciclo de operação a corrente através do circuito auxiliar deve fluir em um único sentido. Portanto, o sentido complementar da corrente deve estar bloqueado. Dessa forma, as chaves auxiliares (uma para cada sentido de corrente) devem ser unidirecionais em corrente e bidirecionais em tensão. Por exemplo, S_a pode ser implementada como na Figura 2.9. Deve-se enfatizar que cada uma das chaves será acionada somente para uma única direção de corrente através do indutor de filtro. Os terminais d e e devem ser conectados aos barramentos. O terminal c é conectado à malha auxiliar. A tensão V_{a3} indica a tensão aplicada entre os terminais d e e .

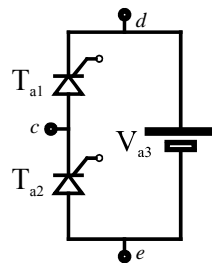


Figura 2.9. Implementação da chave S_a .

Conforme o que foi exposto nos parágrafos anteriores, o princípio de funcionamento destes conversores é baseado na transferência gradativa da corrente que circula através do indutor de filtro para uma malha auxiliar e vice-versa a fim de possibilitar: (i) que os diodos antiparalelos (D_1 e D_2) sejam bloqueados sob condições ZCS minimizando suas perdas devido ao fenômeno da recuperação reversa; e (ii) que as chaves (S_1 e S_2) entrem em condução sob ZCS quando a corrente é transferida da malha auxiliar para o indutor de filtro.

2.3 Condições de existência das transições

Os inversores *snubber de turn-on* apresentam basicamente duas grandes transições de corrente, as quais serão denominadas Transição T_1 e Transição T_2 . Durante estas

transições a corrente é transferida do circuito principal para o auxiliar e vice-versa devido à ação do acoplamento magnético entre o indutor de filtro e o indutor auxiliar. Ao assegurar-se que estas transições ocorram pode-se garantir a perfeita operação das topologias derivadas.

2.3.1 Condição para transição T_1

Com a chave S_1 aberta, a corrente i_{Lm} circula através do diodo antiparalelo de S_2 (D_2). Então, a derivada da corrente que entra no terminal x deve possuir derivada negativa, ou seja, a corrente através deste terminal deve decrescer, propiciando o bloqueio do diodo antiparalelo (D_2) com uma taxa de variação de corrente limitada. Desse modo

$$\frac{d}{dt}(i_{Lm} + k_1 i_{La}) < 0. \tag{2.3}$$

Durante esta etapa, a corrente que circula através do diodo antiparalelo D_2 é transferida para o circuito auxiliar (transição T_1), conforme ilustrado nas formas de onda da Figura 2.10 e na Figura 2.11(a).

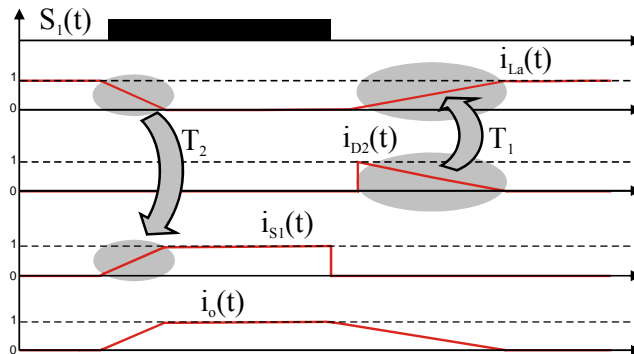


Figura 2.10. Formas de onda teóricas para o inversor ST-ON CS.

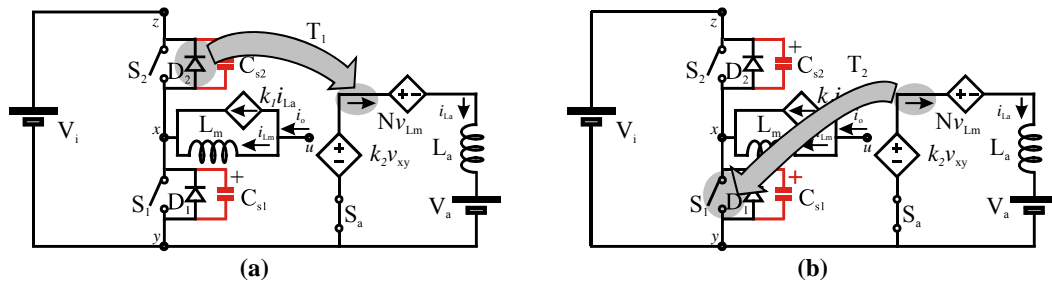


Figura 2.11. Transferências de corrente. (a) Do diodo D_2 para o circuito auxiliar; e (b) Do circuito auxiliar para S_1 .

Aplicando a lei das malhas à malha auxiliar:

$$-k_2 v_{xy} + N v_{Lm} + v_{La} + V_a = 0. \quad (2.4)$$

Das equações (2.3) e (2.4) e sabendo que $v_{Lm} = v_{uy} - v_{xy}$ obtém-se

$$k_1 L_m (k_2 v_{xy} - N (v_{uy} - v_{xy}) - V_a) + L_a (v_{uy} - v_{xy}) < 0. \quad (2.5)$$

Para a chave S_1 aberta, tem-se $v_{xy} = V_{zy}$, então

$$k_1 L_m (k_2 V_{zy} - N (v_{uy} - V_{zy}) - V_a) + L_a (v_{uy} - V_{zy}) < 0. \quad (2.6)$$

2.3.1.1 Malha auxiliar desconectada do terminal x

Para a malha auxiliar desconectada do terminal x

$$k_1 = -N \quad (2.7)$$

e

$$k_2 = 0. \quad (2.8)$$

De onde

$$N^2 L_m (v_{uy} - V_{zy}) + N L_m V_a + L_a (v_{uy} - V_{zy}) < 0. \quad (2.9)$$

Resolvendo para N tem-se

$$\left\{ \begin{array}{l} N < -\frac{V_a - \sqrt{V_a^2 - 4(v_{uy} - V_{zy})^2 L_a / L_m}}{2(v_{uy} - V_{zy})} \\ N > -\frac{V_a + \sqrt{V_a^2 - 4(v_{uy} - V_{zy})^2 L_a / L_m}}{2(v_{uy} - V_{zy})} \end{array} \right. \quad (2.10)$$

Assumindo que N deve ser positivo:

$$N > \frac{V_a + \sqrt{V_a^2 - 4(V_{zy} - v_{uy})^2 L_a / L_m}}{2(V_{zy} - v_{uy})}. \quad (2.11)$$

2.3.1.2 Malha auxiliar conectada ao terminal x

Considerando a malha auxiliar conectada ao terminal x e i_{La} saindo deste terminal

$$k_1 = -N-1 \quad (2.12)$$

e

$$k_2 = 1. \quad (2.13)$$

Da expressão (2.6) se obtém

$$N^2 L_m (v_{uy} - V_{zy}) + N L_m (-2V_{zy} + V_a + v_{uy}) - L_m (V_{zy} - V_a) - L_a (V_{zy} - v_{uy}) < 0. \quad (2.14)$$

Resolvendo a equação (2.14) para N:

$$\left\{ \begin{array}{l} N < -\frac{v_{uy} + V_a - 2V_{zy} - \sqrt{(v_{uy} - V_a)^2 - 4(V_{zy} - v_{uy})^2 L_a / L_m}}{2(v_{uy} - V_{zy})} \\ N > -\frac{v_{uy} + V_a - 2V_{zy} + \sqrt{(v_{uy} - V_a)^2 - 4(V_{zy} - v_{uy})^2 L_a / L_m}}{2(v_{uy} - V_{zy})} \end{array} \right. \quad (2.15)$$

Para N positivo tem-se

$$N > \frac{v_{uy} + V_a - 2V_{zy} + \sqrt{(v_{uy} - V_a)^2 - 4(V_{zy} - v_{uy})^2 L_a / L_m}}{2(V_{zy} - v_{uy})}. \quad (2.16)$$

2.3.2 Condição para transição T_2

No início do processo de entrada em condução da chave S_1 , a corrente no terminal x deve ser nula para que a corrente através dessa chave passe a crescer gradativamente. Nesse sentido, tem-se que a derivada das correntes que entram no terminal x deve ser positiva:

$$\frac{d}{dt}(i_{Lm} + k_1 i_{La}) > 0. \quad (2.17)$$

Durante esta etapa a corrente que circula através do circuito auxiliar é transferida para a chave S_1 , conforme ilustrado nas formas de onda da Figura 2.10 e da Figura 2.11(b). Este processo é representado pela transição T_2 nestas figuras.

Usando as equações (2.4) e (2.17), onde $v_{Lm} = v_{uy} - v_{xy}$ se obtém

$$k_1 L_m \left(k_2 v_{xy} - N(v_{uy} - v_{xy}) - V_a \right) + L_a (v_{uy} - v_{xy}) > 0. \quad (2.18)$$

Para a chave S_1 fechada, tem-se $v_{xy} = 0$, então

$$L_a v_{uy} - k_1 L_m (N v_{uy} + V_a) > 0. \quad (2.19)$$

2.3.2.1 *Malha auxiliar desconectada do terminal x*

Para o caso em que a malha auxiliar se encontra desconectada do terminal x

$$k_1 = -N \quad (2.20)$$

e

$$k_2 = 0. \quad (2.21)$$

De onde se obtém,

$$N^2 L_m v_{uy} + N L_m V_a + L_a v_{uy} > 0. \quad (2.22)$$

Resolvendo para N ,

$$\begin{cases} N < \frac{-V_a - \sqrt{V_a^2 - 4v_{uy}^2 L_a / L_m}}{2v_{uy}} \\ N > \frac{-V_a + \sqrt{V_a^2 - 4v_{uy}^2 L_a / L_m}}{2v_{uy}} \end{cases}. \quad (2.23)$$

Assumindo que N deve ser positivo:

$$N > \frac{-V_a + \sqrt{V_a^2 - 4v_{uy}^2 L_a / L_m}}{2v_{uy}}. \quad (2.24)$$

2.3.2.2 *Malha auxiliar conectada ao terminal x*

Considerando a malha auxiliar conectada ao terminal x e i_{L_a} entrando neste terminal:

$$k_1 = -N - 1 \quad (2.25)$$

e

$$k_2 = 1, \quad (2.26)$$

Obtém-se então

$$N^2 L_m v_{uy} + N L_m (V_a + v_{uy}) + L_m V_a + L_a v_{uy} > 0. \quad (2.27)$$

Resolvendo para N a equação (2.27):

$$\begin{cases} N < \frac{-v_{uy} - V_a - \sqrt{(v_{uy} - V_a)^2 - 4v_{uy}^2 L_a / L_m}}{2v_{uy}} \\ N > \frac{-v_{uy} - V_a + \sqrt{(v_{uy} - V_a)^2 - 4v_{uy}^2 L_a / L_m}}{2v_{uy}} \end{cases}. \quad (2.28)$$

Novamente assumindo que N deve ser positivo:

$$N > \frac{-v_{uy} - V_a + \sqrt{(v_{uy} - V_a)^2 - 4v_{uy}^2 L_a / L_m}}{2v_{uy}}. \quad (2.29)$$

Portanto, a faixa de validade para o valor de N é definida pela interseção das equações (2.24) e (2.11) para o circuito auxiliar desconectado do terminal x e pela interseção das equações (2.29) e (2.16) em caso contrário.

2.4 Intervalos de tempo para as etapas de transição de corrente

Nas análises nas seções anteriores, o tempo necessário para que ocorram as transições T_1 e T_2 não foi levado em consideração. A seguir, procura-se definir estes intervalos de tempo com o intuito de utilizar as equações derivadas no projeto dos conversores e de facilitar a comparação entre as possibilidades topológicas.

Isolando-se $v_{La}(t)$ na expressão (2.5),

$$L_a \frac{d}{dt}(i_{La}) = v_{La} = k_2 V_{xy} - N(v_{uy} - v_{xy}) - V_a. \quad (2.30)$$

Para $i_{La}(t)$ aproximadamente linear, tem-se que,

$$\frac{d}{dt}(i_{La}) \simeq \frac{\Delta i_{La}}{\Delta t}. \quad (2.31)$$

Da expressão (2.30),

$$\frac{\Delta i_{L_a}}{\Delta t} = \frac{k_2 v_{xy} - N(v_{uy} - v_{xy}) - V_a}{L_a} . \quad (2.32)$$

Isolando-se Δt em (2.32), tem-se:

$$\Delta t = \frac{L_a \Delta i_{L_a}}{k_2 v_{xy} - N(v_{uy} - v_{xy}) - V_a} . \quad (2.33)$$

Através da expressão (2.33) os tempos para as transições T_1 e T_2 podem ser obtidos, bastando para isso substituir o valor de v_{xy} para cada transição.

2.4.1 Intervalo de tempo para transição T_1

Considerando a transição T_1 da Figura 2.10, tem-se $v_{xy} = V_{zy}$. De (2.33)

$$\Delta t_{T_1} = \frac{L_a \Delta i_{L_a}}{k_2 V_{zy} - N(v_{uy} - V_{zy}) - V_a} . \quad (2.34)$$

A equação acima define o período de tempo da transição T_1 . Este período de tempo pode ser individualizado para cada topologia substituindo-se os valores de k_2 e V_a pelos valores correspondentes das topologias em questão.

2.4.1.1 Malha auxiliar desconectada do terminal x

Para a malha auxiliar desconectada do terminal x , $k_2 = 0$. Então

$$\Delta t_{T_1} = \frac{L_a \Delta i_{L_a}}{N(V_{zy} - v_{uy}) - V_a} . \quad (2.35)$$

2.4.1.2 Malha auxiliar conectada ao terminal x

Para a malha auxiliar conectada do terminal x : $k_2 = 1$.

$$\Delta t_{T_1} = \frac{L_a \Delta i_{L_a}}{V_{zy} + N(V_{zy} - v_{uy}) - V_a} . \quad (2.36)$$

2.4.2 Intervalo de tempo para transição T_2

Para a transição T_2 da Figura 2.10, tem-se $v_{xy} = 0$ em (2.33), então

$$\Delta t_{T_2} = -\frac{L_a \Delta i_{L_a}}{N v_{uy} + V_a}. \quad (2.37)$$

O sinal negativo do termo à direita da igualdade ocorre porque Δi_{L_a} também é negativo.

As equações (2.35), (2.36) e (2.37) fornecem uma estimativa do período de tempo gasto para as transições T_1 e T_2 . Conforme estas, para valores maiores de V_a a transição T_2 ocorrerá mais rapidamente. Para os inversores ST-ON CS a transição T_1 está ligada à sobreposição das formas de onda de tensão e corrente durante a entrada em condução das chaves. Quanto mais lenta for a transição, menor será a sobreposição mencionada. O período de tempo destinado à transição T_2 está relacionado diretamente ao período que os diodos antiparalelos conduzem e à recuperação reversa que ocorre no bloqueio destes diodos. Quanto maior o período desta transição, menor será a recuperação reversa dos diodos antiparalelos.

As equações (2.35), (2.36) e (2.37) demonstram que para valores maiores da relação de espiras, N , menor será o tempo necessário para as transições.

2.5 Topologias dos inversores snubber de turn-on

Essa seção tem por objetivo verificar as possibilidades de inversores que operam segundo os princípios enunciados anteriormente. Nesse sentido, o inversor genérico da Figura 2.7 é modificado de modo a possibilitar a conexão da malha auxiliar à diversos terminais do inversor PWM.

Como resultado disso, tem-se que os elementos que compunham originalmente a malha auxiliar (Figura 2.7) já fazem parte do circuito do inversor PWM (Figura 1.1). No entanto, havia a necessidade de representar a sua influência sobre a malha auxiliar. Estas modificações, ilustradas na Figura 2.12, são: (i) A fonte de tensão controlada v_{xy} (multiplicada por k_2) é suprimida. Isso ocorre porque a fonte $k_2 v_{xy}$ tinha como função representar a tensão através dos terminais x e y nos casos em que essa tensão influísse na malha auxiliar. No caso de topologias reais, nas quais o ramo auxiliar deve estar efetivamente conectado ao circuito principal do inversor tal fonte não é mais necessária porque esta tensão é na realidade a tensão entre os terminais x e y para o caso em que o ramo auxiliar está conectado ao terminal x ; (ii) A fonte de tensão V_a será dada pelo

somatório das tensões constantes aplicadas entre os terminais a e b ; e (iii) A fonte V_i é dividida em duas fontes simétricas a fim de possibilitar que o circuito auxiliar possa, em alguns casos, ser conectado ao ponto médio do barramento CC.

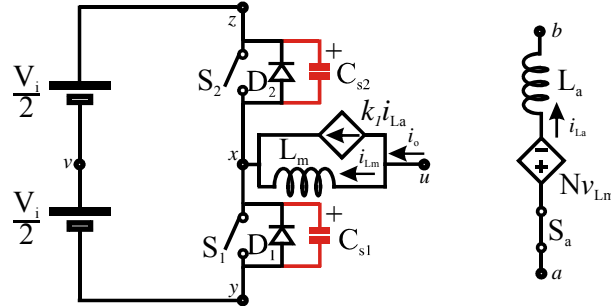


Figura 2.12. Inversor ST-ON CS com ramo auxiliar.

Por exemplo, conectando o terminal a ao terminal y e o terminal b ao terminal z , tem-se que $V_a = V_{zy} = V_i$, $k_1 = -N$ e $k_2 = 0$. A Figura 2.13 ilustra esta configuração. A malha auxiliar está destacada em cinza.

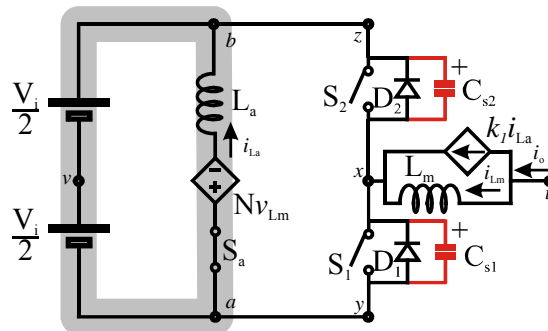


Figura 2.13. Exemplo de conexão para o ramo auxiliar do inversor ST-ON CS.

A topologia ilustrada na Figura 2.13 opera de maneira satisfatória considerando que a corrente i_{Lm} seja sempre positiva. No entanto, para que o inversor opere adequadamente para ambos os sentidos é necessário que haja simetria de tensões na malha auxiliar. Como foi comentado, a tensão Nv_{Lm} inverte-se automaticamente com a direção da corrente através do filtro (L_m). Resta para o caso do exemplo que a fonte V_a ($V_a = V_i/2 + V_i/2$) também se inverta. Neste caso, pode-se utilizar um arranjo de chaves e diodos para que isso seja obtido, conforme mostrado na Figura 2.14. Cabe lembrar que cada conjunto chave auxiliar-diodo auxiliar pode ser substituído por um tiristor como visto na Figura 2.9.

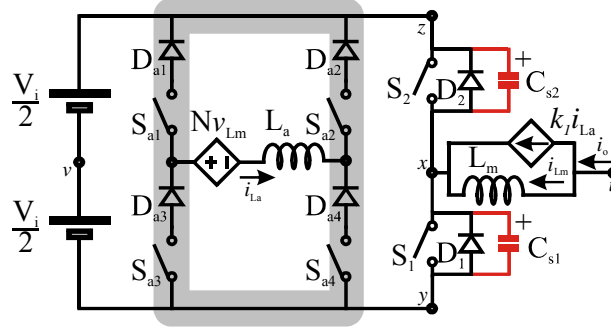


Figura 2.14. Exemplo de conexão para o ramo auxiliar do inversor ST-ON CS com malha auxiliar simétrica.

A Tabela 2.1 ilustra algumas das possibilidades para as conexões da malha auxiliar. Nos casos em que existem duas possibilidades assinaladas para as conexões dos terminais *a* ou *b* implica que esta conexão muda em função do sentido da corrente de carga, sendo que a primeira possibilidade é para a corrente entrando no pólo *x*.

Tabela 2.1. Possibilidades para os inversores ST-ON CS.

Topologia	Terminal <i>a</i>	Terminal <i>b</i>	k_1	k_2	V_a
1	x	z/y	-N-1	1	V_{zy}
2	u	z/y	-N	0	$V_{zy}-V_{uy}$
3	v	z/y	-N	0	$V_{zy}/2$
4	y/z	z/y	-N	0	V_{zy}
5	b	a	-N	0	0

A Figura 2.15 mostra a representação gráfica das configurações apresentadas na Tabela 2.1.

Tendo identificado alguns dos inversores ST-ON CS pode-se verificar os períodos de tempo necessários para que as transições T_1 e T_2 se realizem, de acordo com as equações (2.35), (2.36) e (2.37).

Uma breve análise da Tabela 2.2 mostra que, para os mesmos valores, a transição T_2 das topologias 1 e 4 duram o mesmo período de tempo, a topologia 3 apresenta essa transição um pouco mais lenta e a topologia 5 mais lenta ainda. Além disso, a topologia 2 apresentará a transição T_2 mais lenta que as topologias 1 e 4.

Em relação à transição T_1 , esta deve ocorrer de maneira mais lenta para a topologia 2 do que para as topologias 1 e 5. T_1 será mais lenta para a topologia 4 do que para a topologia 3 e ambas serão mais rápidas que para as topologias 1 e 5.

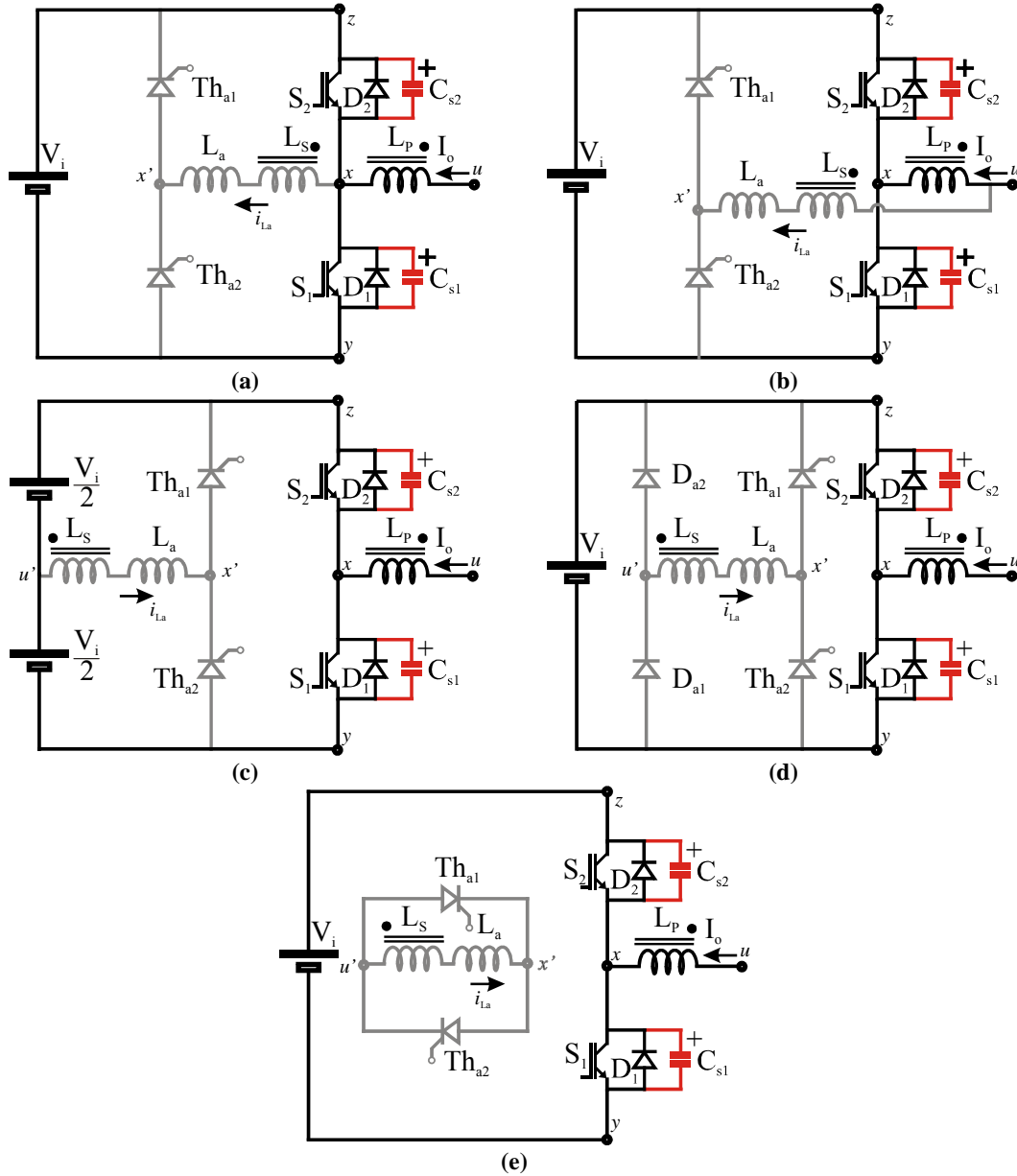


Figura 2.15. Diagrama dos circuitos auxiliares bidirecionais para os novos inversores monofásicos com ST-ON CS e indutor acoplado de filtro. (a) Topologia 1; (b) Topologia 2; (c) Topologia 3; (d) Topologia 4; (e) Topologia 5.

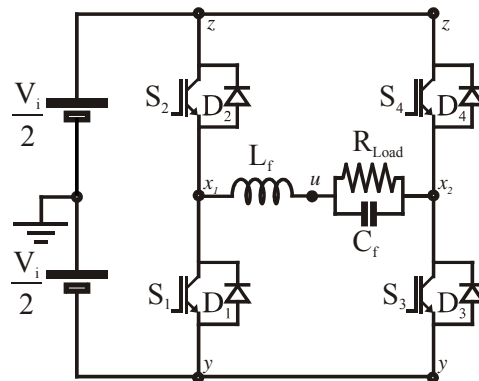
Tabela 2.2. Períodos de tempo necessários para as transições T_1 e T_2 .

Topologia	Transição T_1 (2.35) e (2.36)	Transição T_2 (2.37)	V_a
1	$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{N(V_{zy} - v_{uy})}$	$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{Nv_{uy} + V_{zy}}$	V_{zy}
2	$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{(N-1)(V_{zy} - v_{uy})}$	$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{(N-1)v_{uy} + V_{zy}}$	$V_{zy} - v_{uy}$
3	$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{N(V_{zy} - v_{uy}) - V_{zy}/2}$	$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{Nv_{uy} + V_{zy}/2}$	$V_{zy}/2$
4	$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{N(V_{zy} - v_{uy}) - V_{zy}}$	$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{Nv_{uy} + V_{zy}}$	V_{zy}
5	$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{N(V_{zy} - v_{uy})}$	$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{Nv_{uy}}$	0

Quanto mais lenta for a transição T_2 , menor será a sobreposição das formas de onda de tensão e corrente na chave que está sendo acionada. Entretanto, esta transição não pode ser excessivamente lenta, pois reduz o período de tempo durante o qual a chave está transferindo potência para a carga. De maneira semelhante, quanto mais lenta a transição T_1 , menor a recuperação reversa dos diodos antiparalelos, no entanto, o período de rodalivre da carga também será menor.

2.6 Estratégia geral de acionamento das chaves

Considera-se o conversor *full-bridge* ilustrado na Figura 2.16.

**Figura 2.16. Inversor *full-bridge*.**

Com o intuito de minimizar as perdas de comutação pode-se definir que durante um período de chaveamento um dos braços do inversor comute em baixa frequência, isto é, na frequência da tensão de saída do inversor. Assim, pode-se definir que ou as chaves S_1 e S_2 operem em baixa frequência ou as chaves S_3 e S_4 o façam.

Na análise a seguir é considerada a topologia dada na Tabela 2.3:

Tabela 2.3. Simbologia.

Símbolo	Descrição
θ	Ângulo de fase da tensão de carga
V_{Mod_x1}	Tensão modulada no terminal x_1
V_{Mod_x2}	Tensão modulada no terminal x_2
V_{Mod_x21}	Diferença da tensão modulada entre os terminais x_1 e x_2
V_{Load_Max}	Tensão de pico sobre a carga
M_a	Índice de modulação

A tensão que se deseja modular sobre a carga é definida por

$$V_{Mod_x21} = V_{Load_Max} \text{sen}(\theta), \quad (2.38)$$

a qual é a diferença entre as tensões modulados nos dois braços do inversor:

$$V_{Mod_x21} = V_{Mod_x2} - V_{Mod_x1}. \quad (2.39)$$

O braço que contém o terminal x_2 é modulado na frequência da tensão da carga, ou seja, o terminal x_2 permanece metade do tempo conectado ao barramento positivo e a outra metade conectado ao barramento negativo. Isto pode ser descrito por meio da seguinte expressão:

$$V_{Mod_x2} = \begin{cases} \frac{V_i}{2}, & 0 < \theta < \pi \\ -\frac{V_i}{2}, & \pi < \theta < 2\pi \end{cases}, \quad (2.40)$$

ou seja,

$$V_{Mod_x2} = \frac{V_i}{2} \text{sign}(\text{sen}(\theta)). \quad (2.41)$$

Das expressões (2.38), (2.39) e (2.40) pode-se determinar a tensão que deve ser modulada no terminal x_l :

$$V_{\text{Mod}_x1} = V_{\text{Mod}_x2} - V_{\text{Mod}_x21} = \begin{cases} \frac{V_i}{2} - V_{\text{Load_Max}} \text{sen}(\theta), & 0 < \theta < \pi \\ -\frac{V_i}{2} - V_{\text{Load_Max}} \text{sen}(\theta), & \pi < \theta < 2\pi \end{cases} \quad (2.42)$$

ou

$$V_{\text{Mod}_x1} = \frac{V_i}{2} \text{sign}(\text{sen}(\theta)) - V_{\text{Load_Max}} \text{sen}(\theta). \quad (2.43)$$

Normalizando (2.43) em função da tensão V_i , chega-se a

$$\frac{V_{\text{Mod}_x1}}{V_i} = \frac{1}{2} \text{sign}(\text{sen}(\theta)) - M_a \text{sen}(\theta), \quad (2.44)$$

onde M_a é o índice de modulação, definido como:

$$M_a = \frac{V_{\text{Load_Max}}}{V_i}. \quad (2.45)$$

As formas de onda das expressões (2.38), (2.41) e (2.43) são ilustradas na Figura 2.17.

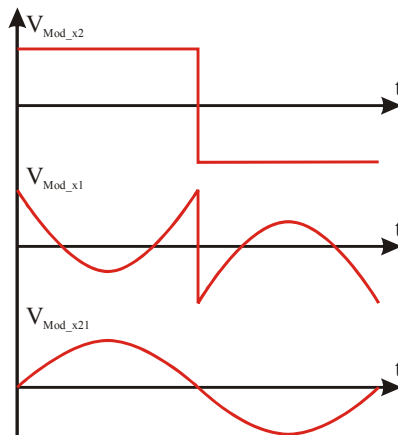


Figura 2.17. Formas de onda envolvidas na modulação.

2.7 Projeto dos inversores *snubber de turn-on*

Conforme comentado, a tensão modulada no terminal x_l é definida pela expressão (2.44), a qual é repetida a seguir.

$$\frac{V_{\text{Mod}_x1}}{V_i} = \frac{1}{2} \text{sign}(\text{sen}(\theta)) - M_a \text{sen}(\theta). \quad (2.46)$$

Na Figura 2.18, é mostrado em detalhe o período mais longo de condução da chave S_1 (T_{S1_Max}). O período completo para a tensão de saída é mostrado mais adiante, na Figura 2.56. T_{S1_Max} ocorre quando

$$\theta = \frac{\pi}{2}. \quad (2.47)$$

A tensão V_{Tri} possui forma de onda triangular e deve ser comparada com a forma de onda a ser modulada (V_{Mod_x1} – expressão (2.44)) de modo que enquanto V_{tri} é maior que V_{Mod_x1} a chave S_1 está acionada. Observa-se na Figura 2.18 que V_{tri} possui o período igual ao período de comutação, amplitude unitária e valor médio nulo.

Para $\theta = \pi/2$ tem-se

$$\frac{V_{\text{Mod}_x1}}{V_i} = \frac{1}{2} \text{sign}\left(\text{sen}\left(\frac{\pi}{2}\right)\right) - M_a \text{sen}\left(\frac{\pi}{2}\right) = \frac{1}{2} - M_a. \quad (2.48)$$

O valor máximo da forma de onda de tensão triangular é definido por

$$V_{\text{Tri_Max}} = \frac{1}{2}. \quad (2.49)$$

Portanto,

$$V_{\text{Tri_Max}} - \frac{V_{\text{Mod}_x1}}{V_i} \Bigg|_{\theta=\frac{\pi}{2}} = M_a. \quad (2.50)$$

Por relações de triângulos o período máximo de condução da chave S_1 pode ser determinado:

$$\frac{T_s/2}{T_{S1_Max}/2} = \frac{1}{M_a}, \quad (2.51)$$

onde T_s é o período de comutação. Então

$$T_{S1_Max} = M_a T_s. \quad (2.52)$$

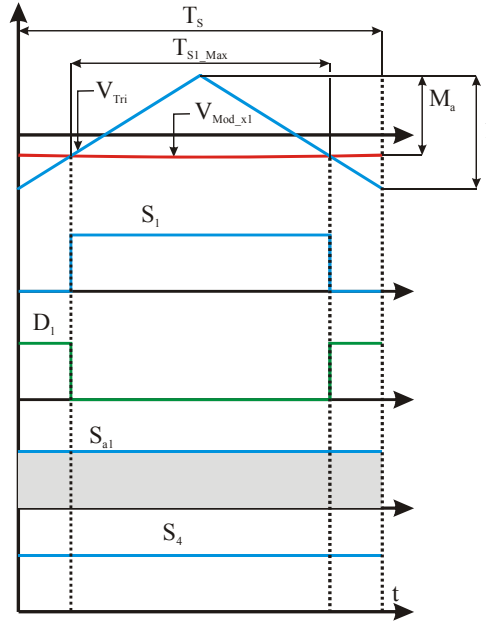


Figura 2.18. Detalhe do período máximo de condução da chave S_1 .

Assim, T_{S1_Max} é determinado em função da frequência de comutação e do índice de modulação.

O período mínimo de condução do diodo antiparalelo D_2 é definido como

$$T_{D2_Min} = (1 - M_a) T_S. \tag{2.53}$$

Para minimizar as perdas de recuperação reversa dos diodos antiparalelos das chaves é necessário que o tempo da transição T_1 , Figura 2.19, seja o máximo.

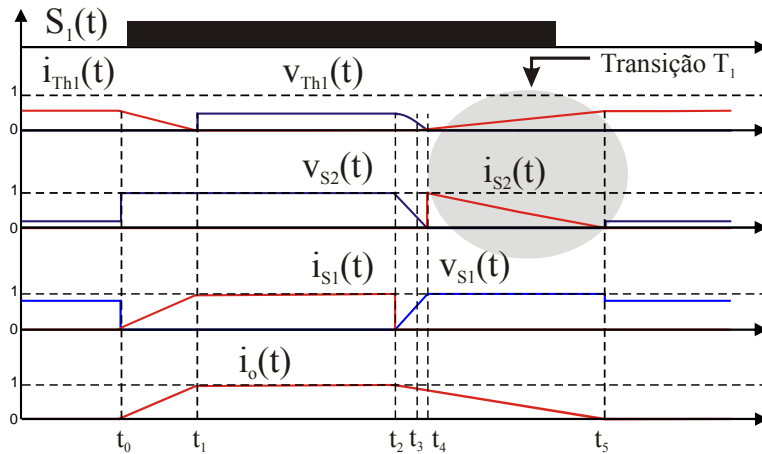


Figura 2.19. Formas de onda típicas para os inversores *snubber de turn-on*.

No entanto, este tempo não pode exceder o intervalo de tempo mínimo que o diodo antiparalelo deve conduzir (T_{D2_Min}).

O período de tempo que a transição T_1 necessita foi definido na expressão (2.33), onde se tem para o inversor *full-bridge*:

$$v_{uy} = V_{zy} - v_{Load} ; \quad (2.54)$$

$$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{k_2 V_{zy} - N(V_{zy} - v_{Load} - V_a)} . \quad (2.55)$$

Igualando as expressões (2.53) e (2.55) obtém-se

$$\Delta t_{T1} = T_{D2_Min} = \frac{L_a \Delta i_{La}}{k_2 V_{zy} + N v_{Load} - V_a} = (1 - M_a) T_S . \quad (2.56)$$

T_{D2_Min} ocorre quando

$$v_{Load} = V_{Load_Max} . \quad (2.57)$$

Tem-se então que

$$\Delta t_{T1} = T_{D2_Min} = \frac{L_a \Delta i_{La}}{k_2 V_{zy} + N V_{Load_Max} - V_a} = (1 - M_a) T_S . \quad (2.58)$$

Através desta expressão pode-se definir o valor de N para que o tempo mínimo de condução do diodo antiparalelo corresponda ao período da transição T_1 .

Em linhas gerais, a metodologia de projeto consiste em:

1. Determinar o valor máximo admissível para a razão de espiras (N) de acordo com a tensão máxima que as chaves auxiliares (S_{a1} e S_{a2}) devem suportar;
2. Determinar o valor mínimo de N para que:
 - 2.1 Definida a frequência de operação, o valor da indutância L_a deve ser escolhido para que o intervalo necessário para a transição T_1 não seja ultrapassado;
 - 2.2 Repetir a avaliação para diversos valores de L_a ;
 - 2.3 Repetir a avaliação para diferentes fatores de potência.

3. O intervalo para o projeto de N é definido para que satisfaça simultaneamente as condições 1. e 2.;

4. Define-se N com um valor próximo de seu valor mínimo permitido para reduzir os esforços de tensão e o valor de L_a e com isso, de suas perdas resistivas;

5. Define-se L_a para que sejam garantidos os di/dts determinados para as chaves.

A seguir, estuda-se mais detalhadamente o procedimento de projeto das topologias dos inversores *snubber de turn-on*.

2.7.1 Inversores *snubber de turn-on*: Topologia 1.

A definição do valor mínimo de N para esta topologia é feita de acordo com a expressão (2.56), sendo que primeiramente é necessário definir o valor de Δi_{L_a} .

Aplicando a lei dos nós no terminal x do diagrama da Figura 2.7 e considerando-se a corrente nas chaves nula, tem-se

$$k_1 i_{L_a} + i_{L_m} = 0. \quad (2.59)$$

Para a topologia T_1 , $k_1 = -1-N$. Como resultado

$$-(1+N) i_{L_a} + i_{L_m} = 0. \quad (2.60)$$

A corrente através de L_a pode crescer até atingir o valor da corrente de carga que corresponde à corrente através do indutor de filtro ($i_{L_m} = i_{Load}$). Então

$$\Delta i_{L_a} = \left| \frac{i_{Load}}{1+N} \right|. \quad (2.61)$$

Sabe-se que

$$k_2 = 1 \quad (2.62)$$

e

$$V_a = V_{zy}. \quad (2.63)$$

Substituindo (2.57), (2.62) e (2.63) em (2.55) obtém-se

$$\Delta t_{T1} = T_{D2_Min} = \frac{L_a}{NV_{Load_Max}} \left(\frac{i_{Load}}{1+N} \right). \quad (2.64)$$

Considerando-se que o inversor opere com fator de potência unitário, tem-se

$$i_{Load} = I_{Load_Max} \quad (2.65)$$

quando

$$V_{Load} = V_{Load_Max} \cdot \quad (2.66)$$

A Figura 2.20 mostra um gráfico da expressão (2.64) com os valores definidos na Tabela 2.4 e variando-se os valores de L_a e N .

Tabela 2.4. Parâmetros Adotados.

Parâmetro	Valor
V_{zy}	360 V_{CC}
V_{Load}	127 V_{CA} (RMS)
V_{Load_Max}	180 V (pico)
P_{Load}	1000 W
I_{Load}	7,8 A (RMS)
I_{Load_Max}	11,1 A (pico)
f_{Load}	60 Hz
f_s	20 kHz
L_a	20 μ H
V_{Sa_Max} (Topologias 1, 2 e 5)	640 V
V_{Sa_Max} (Topologia 3)	960 V
V_{Sa_Max} (Topologias 4)	1280 V

O gráfico exibido na Figura 2.20 mostra que quanto maior for o valor da indutância de dispersão L_a maior é o tempo de duração da transição T_1 (ΔT_1), pois L_a oferece uma resistência maior à variação da corrente através da malha auxiliar. Para valores de N maiores, o período da transição T_1 diminui em função da maior tensão aplicada sobre L_a .

O período máximo para a transição T_2 é definido inicialmente na expressão (2.37). Aplicando (2.54) e (2.63) em (2.37) obtém-se

$$\Delta t_{T2_Max} = \frac{L_a \Delta i_{L_a}}{N(V_{zy} - V_{Load_Max}) + V_{zy}}. \quad (2.67)$$

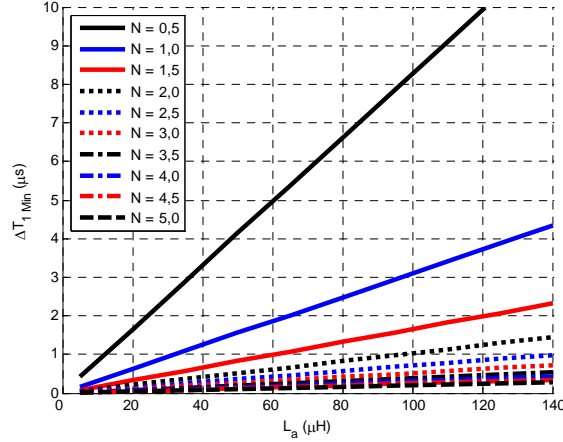


Figura 2.20. ΔT_1 em função de L_a e N .

A expressão (2.67) é ilustrada na Figura 2.21. As curvas apresentadas nesta figura se comportam de maneira semelhante àsquelas da Figura 2.20.

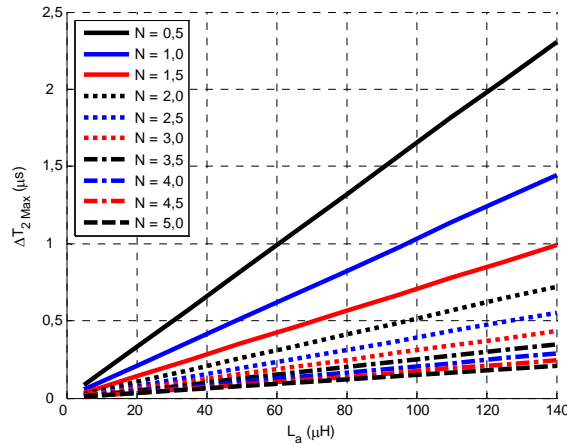


Figura 2.21. ΔT_2 em função de L_a e N .

A transição T_1 pode ocupar no máximo o período inteiro de condução do diodo antiparalelo da chave S_2 . Portanto, existe um valor mínimo de N para garantir que isto ocorra. O valor mínimo de N pode ser determinado aplicando-se (2.57), (2.62) e (2.63) em (2.58). Com isso, chega-se a

$$\frac{L_a}{-N(V_{uy} - V_{zy})} \left(\frac{I_{Load_Max}}{1+N} \right) = (1-M_a) T_S. \quad (2.68)$$

Isolando N ,

$$N \geq \frac{(V_{Load} - V_{zy}) + \sqrt{(V_{Load} - V_{zy})^2 - 4(V_{zy} - V_{Load})L_a i_{Load} / (T_s (M_a - 1))}}{2(V_{zy} - V_{Load})}. \quad (2.69)$$

A equação (2.69) é ilustrada graficamente na Figura 2.22, na qual os valores de V_{Load} e i_{Load} são variados simultaneamente. O período de comutação, T_s é igualmente variado em função da frequência de comutação. O valor da razão de espiras, N , também aumenta com o aumento da frequência de comutação, pois para valores mais altos de f_s a disponibilidade de tempo para que a transição T_1 ocorra é menor (vide Figura 2.20). O valor mínimo de N não sofre influência dos valores de i_{Load} e V_{Load} porque estes valores são variados na mesma proporção de modo que o efeito global na equação (2.64) (que dá origem a (2.69)) é nulo.

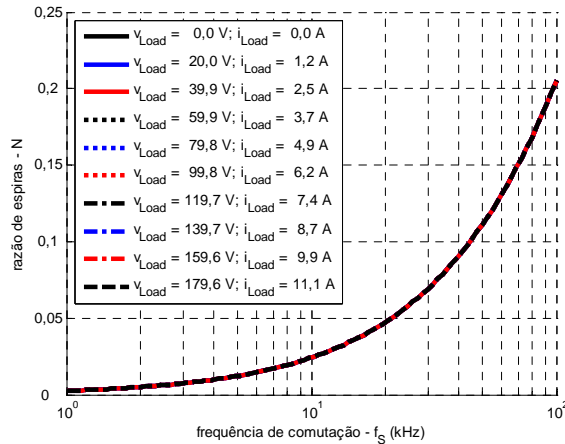


Figura 2.22. Razão de espiras em função de f_s , V_{Load} e i_{Load} .

A equação (2.69) também é ilustrada na Figura 2.23, onde se variam os valores de f_s e L_a . Esta figura indica que para valores maiores de L_a é necessária uma razão de espiras maior a fim de aplicar um valor de tensão mais alto através de L_a .

O fator limitante para o valor da relação de espiras N é que este valor está diretamente ligado aos estresses de tensão através do circuito auxiliar, em especial sobre as chaves auxiliares.

Para a Topologia 1, a tensão máxima sobre as chaves auxiliares, considerando todo o período de comutação, é definida como

$$V_{Sa} = (V_{zy} - v_{Load})N + V_{zy} \tag{2.70}$$

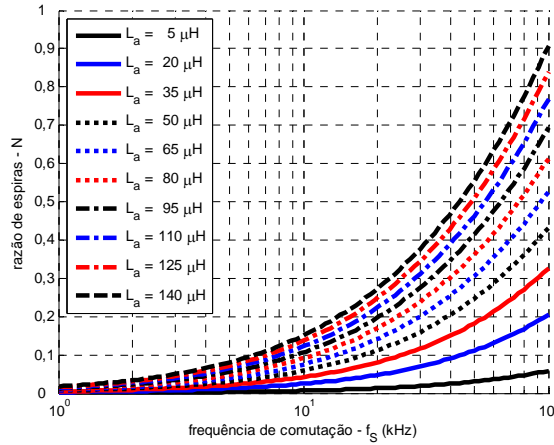


Figura 2.23. Razão de espiras em função de f_s e L_a .

O valor máximo da equação (2.70) ocorre quando a tensão na carga é nula,

$$V_{Sa_Max} = (V_{zy} - |V_{Load_Min}|)N + V_{zy} = V_{zy} (1+N) \tag{2.71}$$

A equação (2.70) é ilustrada na Figura 2.24. Conforme esperado, valores maiores para a razão de espiras proporcionam valores de tensão mais altos sobre S_a , pois a tensão refletida sobre o indutor auxiliar é maior.

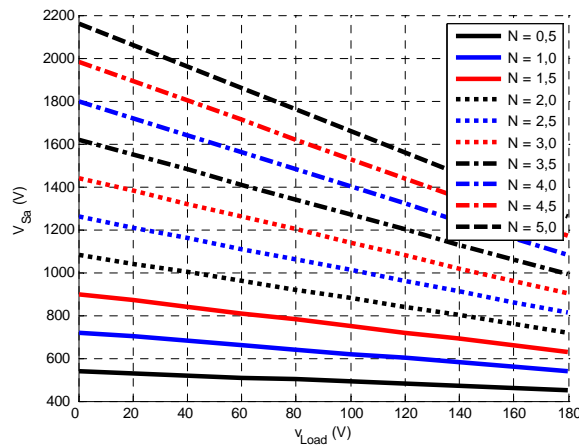


Figura 2.24. Tensão sobre S_a em função de v_{Load} e N .

Isolando N na expressão (2.71) pode-se determinar o valor para a razão de espiras em função da tensão máxima aplicada sobre S_a .

$$N = \frac{V_{Sa_Max}}{V_{zy}} - 1. \quad (2.72)$$

A análise do que ocorre para fatores de potência não unitários é importante porque para diferentes fatores de potência pode ocorrer que o valor mínimo da razão de espiras possa ser alterado. A seguir, se verifica o que ocorre para diferentes fatores de potência a fim de averiguar sua influência sobre a operação da topologia.

Na Figura 2.25 são ilustradas as correntes de carga em função da variação do fator de potência. Para esta figura, são consideradas as especificações dadas na Tabela 2.4.

(i) Define-se uma tensão senoidal dada por

$$v_{Load}(\theta) = V_{Load_Max} \text{sen}(\theta); \quad (2.73)$$

(ii) Quando o fator de potência não é unitário, tem-se para a forma de onda de corrente:

$$i_{Load}(\theta) = \frac{2P_{Load}}{V_{Load_Max} \cos(\phi)} \text{sen}(\theta - \phi). \quad (2.74)$$

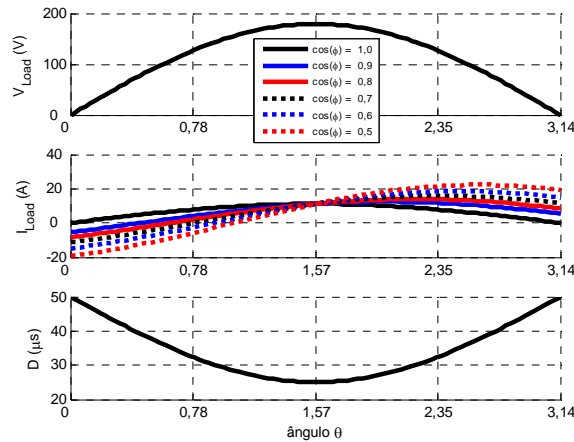


Figura 2.25. Fatores para o cálculo de N considerando o fator de potência.

Onde ϕ é o ângulo de defasagem entre as formas de onda de tensão (v_{Load}) e corrente (i_{Load}) da carga.

Observa-se nesta equação que para fatores de potência não unitários ocorre um deslocamento da forma de onda de corrente. Além disso, é necessária uma corrente maior para suprir a mesma potência;

(iii) O tempo de condução do diodo antiparalelo é definido por

$$1-D_{S1}(t)=D_{D1}(t)=\frac{1-M_a \text{sen}(\theta)}{f_s} \quad (2.75)$$

Em função das equações definidas acima (2.73)-(2.75), é obtida a Figura 2.26, onde é analisado o valor mínimo para a razão de espiras durante um semiciclo de operação do inversor. Observa-se que para fator de potência unitário, o valor máximo para N ocorre para $\theta = \pi/2 = 1,57$, sendo que para este ponto $N \approx 0,05$. Isto significa que fazendo-se $N \geq 0,05$ o inversor operará adequadamente durante todo o período da tensão de saída. Com a redução do fator de potência ocorre um deslocamento deste ponto que se transforma em um ponto de máximo relativo e surge um ponto de máximo quando $\theta = \pi = 3,14$. Como efeito, é necessário que o valor de N seja aumentado para ampliar a faixa em que ocorre comutação suave considerando-se o período da tensão de saída. Mesmo assim, para fatores de potência diferentes do unitário, haverá sempre uma pequena faixa em que este conversor não operará adequadamente, conforme ilustrado na Figura 2.26.

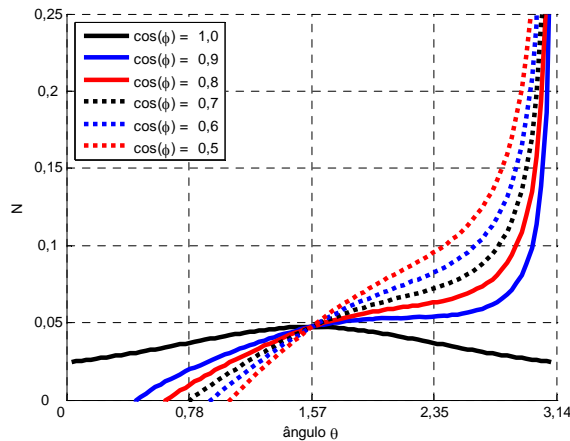


Figura 2.26. Comportamento de N em função do fator de potência.

2.7.1.1 Exemplo de projeto

Definem-se como parâmetros de projeto os valores mostrados na Tabela 2.4.

Utilizando como chave auxiliar um dispositivo cuja tensão nominal corresponde a 800 V, define-se que a tensão máxima que será aplicada a esse dispositivo será 20% menor que sua tensão nominal, ou seja, cerca de 640 V.

Da expressão (2.72), tem-se que

$$N \leq \frac{V_{S_a_Max}}{V_{zy}} - 1 = \frac{640}{360} - 1 \approx 0,77. \quad (2.76)$$

Então, a expressão (2.76) estabelece o valor máximo para N com o objetivo de que não seja ultrapassada a tensão máxima que S_a pode suportar.

Na Figura 2.20 e na Figura 2.21 pode ser visto que os períodos necessários para as transições T_1 (ΔT_1) e T_2 (ΔT_2) apresentam o mesmo comportamento frente à variação da relação de espiras, ou seja, estes períodos diminuem com o aumento de N . A amplitude dos períodos ΔT_1 e ΔT_2 está diretamente ligada à variação da corrente através do diodo antiparalelo da chave principal e da chave auxiliar. Dessa forma, ao maximizar estes períodos é reduzida a recuperação reversa dos dispositivos citados acima.

A Figura 2.22 mostra que para uma frequência de 40 kHz

$$N > 0,09. \quad (2.77)$$

Por sua vez, a Figura 2.23 mostra que para valores de L_a inferiores a 100 μH ($f_s = 40 \text{ kHz}$), é suficiente que

$$N > 0,4. \quad (2.78)$$

Na Figura 2.26 é mostrado que para $N > 0,25$ a carga pode ter um fator de potência até 0,5 que o circuito auxiliar continua operando corretamente para mais que 90% do período da tensão de saída.

Com vista no que foi discutido acima, faz-se então

$$0,40 < N < 0,77. \quad (2.79)$$

O valor da indutância L_a pode ser definido com base na taxa de variação de corrente (di/dt) durante o bloqueio do diodo antiparalelo das chaves principais. Com base na expressão (2.55), de onde

$$\frac{\Delta i_{L_a}}{\Delta t_{T1}} = \left| \frac{\Delta i_{S_{ai_turn-on}}}{\Delta t_{T1}} \right| = \left| \frac{\Delta i_{S_{i_turn-off}}}{k_1 \Delta t_{T1}} \right| = \left| \frac{k_2 V_{zy} + N V_{Load} - V_a}{L_a} \right|. \quad (2.80)$$

Então,

$$L_{a_Si_turn-off} = k_1 \frac{k_2 V_{zy} + N V_{Load} - V_a}{\Delta i_{Si} / \Delta t_{T1}} \quad (2.81)$$

e

$$L_{a_Sai_turn-on} = \frac{k_2 V_{zy} + N V_{Load} - V_a}{\Delta i_{Sai} / \Delta t_{T1}} \quad (2.82)$$

Para a topologia 1, através de (2.25), (2.62) e (2.63) obtém-se

$$L_{a_Si_turn-off} = (1+N) \frac{V_{zy} + N V_{Load} - V_{zy}}{\Delta i_{Si} / \Delta t_{T1}} = (1+N) \frac{N V_{Load}}{\Delta i_{Si} / \Delta t_{T1}} \quad (2.83)$$

e

$$L_{a_Sai_turn-on} = \frac{V_{zy} + N V_{Load} - V_{zy}}{\Delta i_{Sai} / \Delta t_{T1}} = \frac{N V_{Load}}{\Delta i_{Sai} / \Delta t_{T1}} \quad (2.84)$$

Para o bloqueio da chave auxiliar, a taxa de variação de corrente pode ser determinada com base na expressão (2.37), de onde

$$\frac{\Delta i_{La}}{\Delta t_{T2}} = \left| \frac{\Delta i_{Sai_turn-off}}{\Delta t_{T2}} \right| = \left| k_1 \frac{\Delta i_{Sa_turn-on}}{\Delta t_{T2}} \right| = \left| \frac{N V_{uy} + V_a}{L_a} \right| \quad (2.85)$$

Por meio de (2.54) e (2.63) obtém-se

$$L_{a_Sai_turn-off} = \frac{N(V_{zy} - V_{Load}) + V_{zy}}{\Delta i_{Sai} / \Delta t_{T2}} \quad (2.86)$$

e

$$L_{a_Si_turn-on} = (N+1) \frac{N(V_{zy} - V_{Load}) + V_{zy}}{\Delta i_{Si} / \Delta t_{T2}} \quad (2.87)$$

As taxas máximas de variação de corrente para os semicondutores utilizados são definidos pela equação (2.88), sendo este o valor sugerido para o módulo SKKT 15 da Semikron [26].

$$\frac{d}{dt}(i_{Si(Max)}) = \frac{d}{dt}(i_{Di(Max)}) = 100 \text{ A} / \mu\text{s} \quad (2.88)$$

Uma vez que os semicondutores que serão utilizados na implementação não apresentam estes valores em seus *datasheets*, o valor definido na expressão (2.88) será utilizado ao longo deste trabalho. Caso sejam utilizados semicondutores cujos *datasheets* possuam estes dados, basta substituir o valor definido em (2.88) pelos valores sugeridos nos mesmos.

Para ajudar na definição dos valores de N e L_a a Figura 2.27 apresenta três conjuntos de gráficos:

(a) Quatro curvas mostram o valor mínimo de L_a para garantir valores pré-estabelecidos de variação de corrente em relação ao tempo através das chaves principais e auxiliares durante as transições T_1 e T_2 – expressões (2.83), (2.84), (2.86) e (2.87), nas quais os valores de $\Delta i_{Si}/\Delta t_{T1} = \Delta i_{Si}/\Delta t_{T2}$ e $\Delta i_{Sai}/\Delta t_{T1} = \Delta i_{Sai}/\Delta t_{T2}$ são definidos na expressão (2.88);

(b) O valor máximo de L_a para que não seja ultrapassado o período máximo definido para a transição T_1 ; Os menores valores de di/dt são obtidos para os menores valores de N e para os maiores valores de L_a – expressão (2.64);

(c) O valor máximo para a razão de espiras baseado na tensão máxima admitida sobre as chaves auxiliares – expressão (2.76).

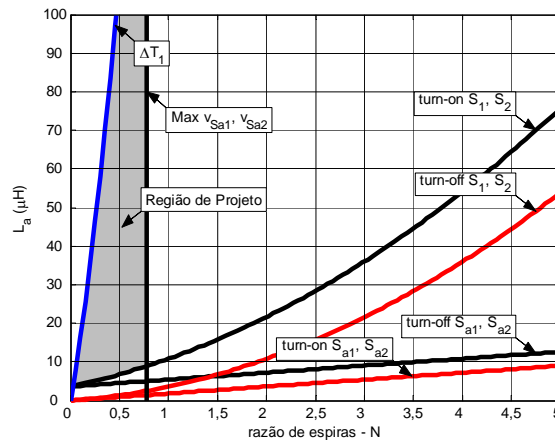


Figura 2.27. Indutância L_a em função dos valores de N e das di/dt s nas chaves.

A razão de espiras N é definida dentro dos limites estabelecidos por (2.79) e a região de projeto definida na Figura 2.27. Os valores de N e L_a são definidos em função das taxas de variação de corrente permitidas para as chaves principais e auxiliares.

Para minimizar a corrente através do circuito auxiliar a razão de espiras deve ser a maior possível. Dessa forma, define-se:

$$N = 0,6 ; \quad (2.89)$$

$$L_{a_Min} = 9 \mu H . \quad (2.90)$$

2.7.2 Inversores *snubber* de *turn-on*: Topologia 2.

A definição de N máximo para esta topologia é feita a partir da expressão (2.56), sendo que Δi_{La} é definido para esta topologia fazendo $k_1 = 1$ em (2.59). Então

$$\Delta i_{La} = \frac{i_{Load}}{N} . \quad (2.91)$$

Tem-se também

$$k_2 = 0 \quad (2.92)$$

e

$$V_a = V_{zy} - V_{Load} . \quad (2.93)$$

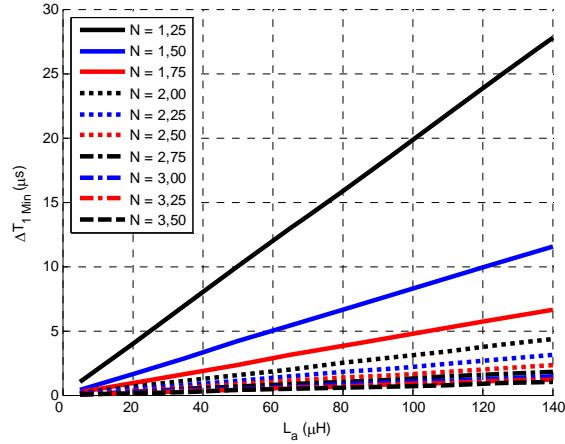
Então

$$\Delta t_{T1} = \frac{L_a}{(N+1)V_{Load}} \left(\frac{i_{Load}}{N} \right) . \quad (2.94)$$

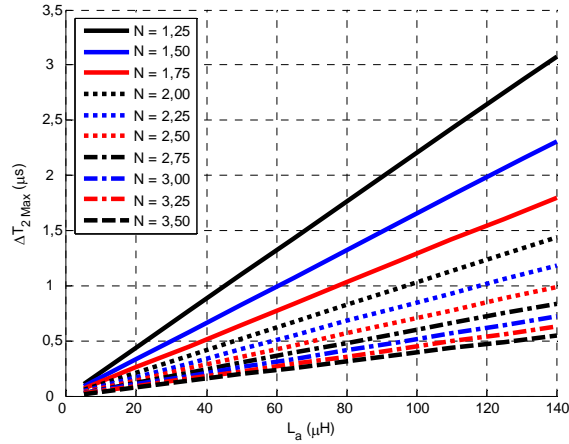
A expressão (2.94) é ilustrada na Figura 2.28, considerando-se os valores máximos para v_{load} e i_{load} . As curvas mostradas nesta figura exibem um comportamento semelhante ao daquelas da Figura 2.20. No entanto, a topologia 2 apresenta uma dependência menor do valor de N do que a topologia 1.

O período máximo da transição T_2 (Δt_{T2_Max}) é obtido aplicando-se a expressão (2.93) na expressão (2.67);

$$\Delta t_{T2_Max} = \frac{L_a}{(N+1)(V_{zy} - V_{Load_Max})} \left(\frac{I_{Load_Max}}{N} \right) . \quad (2.95)$$

Figura 2.28. ΔT_1 em função de L_a e N .

A expressão (2.95) é ilustrada na Figura 2.28. Seu comportamento é similar ao da Figura 2.21.

Figura 2.29. ΔT_2 em função de L_a e N .

Igualando-se (2.53) a (2.94) obtém-se

$$\frac{L_a}{(N+1)v_{Load} - v_{zy}} \left(\frac{i_{Load}}{N} \right) = (1-M_a) T_S. \quad (2.96)$$

Isolando N :

$$N \geq \frac{v_{Load} + \sqrt{v_{Load}^2 + 4v_{Load}L_a i_{Load} / (T_S(1-M_a))}}{2v_{Load}}. \quad (2.97)$$

Que define o valor mínimo de N em função da tensão e corrente de carga, da frequência de comutação, da indutância L_a e da profundidade de modulação.

A Figura 2.30 ilustra a expressão (2.97) frente à variação dos valores de v_{Load} , i_{Load} e T_s . O comportamento da razão de espiras segue as mesmas tendências das curvas presentes na Figura 2.22.

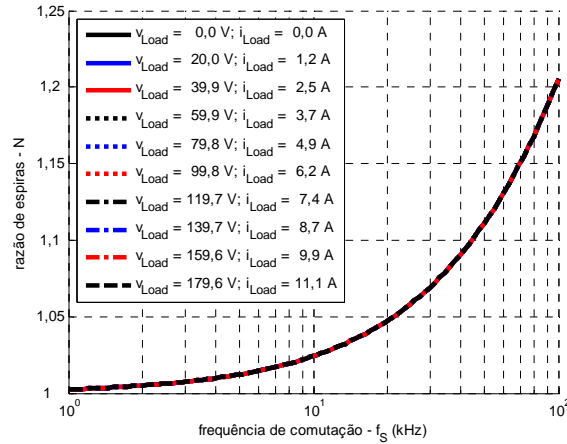


Figura 2.30. Razão de espiras em função de f_s , v_{Load} e i_{Load} .

Paralelamente, a Figura 2.31 avalia o valor da razão de espiras, N , considerando a variação dos valores de L_a e f_s . O comportamento das curvas é bastante semelhante àsquelas da Figura 2.23.

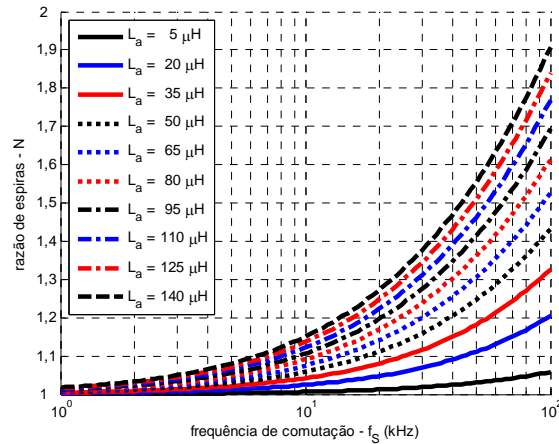


Figura 2.31. Razão de espiras em função de f_s e L_a .

A tensão máxima em função da tensão da carga é definida na expressão (2.98) e mostrada na Figura 2.32.

$$V_{Sa_Max} = (V_{zy} - v_{Load})(N-1) + V_{zy} \tag{2.98}$$

Portanto, para a tensão nula na carga, tem-se

$$V_{Sa_Max} = NV_{zy} \tag{2.99}$$

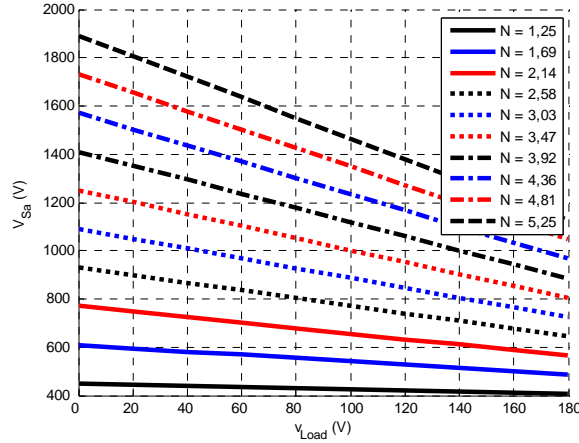


Figura 2.32. Tensão máxima sobre S_a por período de operação em função de v_{Load} e N .

Isolando-se N em (2.99), obtém-se

$$N = \frac{V_{Sa_Max}}{V_{zy}} \tag{2.100}$$

A Figura 2.33 mostra o comportamento do valor de N em relação à variação do fator de potência. O comportamento das curvas é semelhante ao da Figura 2.26.

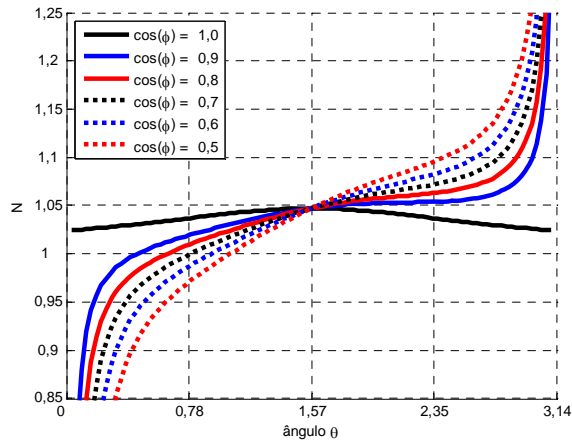


Figura 2.33. Razão de espiras mínima em função do fator de potência.

2.7.2.1 Exemplo de projeto

Utilizando os mesmos parâmetros do projeto da topologia 1 (Tabela 2.4), verifica-se que, com base na expressão (2.100), pode-se determinar o valor máximo para a razão de espiras:

$$N \leq \frac{V_{Sa_Max}}{V_{zy}} = \frac{640}{360} \approx 1,77. \quad (2.101)$$

A Figura 2.30 mostra que para uma frequência de 40 kHz

$$N > 1,09. \quad (2.102)$$

Por sua vez, a Figura 2.31 mostra que para valores de L_a inferiores a 100 μH ($f_s = 40 \text{ kHz}$), é suficiente que

$$N > 1,37. \quad (2.103)$$

Na Figura 2.33 é mostrado que para $N > 1,25$ ($L_a = 20 \mu\text{H}$) a carga pode ter um fator de potência de até 0,5 que o circuito auxiliar continua operando corretamente para mais que 90% do período da tensão de saída.

Com vista no que foi discutido acima, faz-se então

$$1,37 < N < 1,77. \quad (2.104)$$

Para a topologia 2, aplicando-se (2.20), (2.92) e (2.93) em (2.80) obtém-se

$$L_{a_Si_turn-off} = N \frac{Nv_{Load} - (V_{zy} + v_{Load} - V_{zy})}{\Delta i_{Si} / \Delta t_{T1}} = N \frac{(N-1)v_{Load}}{\Delta i_{Si} / \Delta t_{T1}} \quad (2.105)$$

e

$$L_{a_Sai_turn-on} = \frac{Nv_{Load} - (V_{zy} + v_{Load} - V_{zy})}{\Delta i_{Sai} / \Delta t_{T1}} = \frac{(N-1)v_{Load}}{\Delta i_{Si} / \Delta t_{T1}}. \quad (2.106)$$

E, para a chave auxiliar, aplicando-se (2.54) e (2.93) em (2.85) chega-se a

$$L_{a_Sai_turn-off} = \frac{N(V_{zy} - v_{Load}) + v_{Load}}{\Delta i_{Sai} / \Delta t_{T2}} \quad (2.107)$$

e

$$L_{a_Si_turn-on} = N \frac{N(V_{zy} - v_{Load}) + v_{Load}}{\Delta i_{Si} / \Delta t_{T2}}. \quad (2.108)$$

As equações (2.105), (2.106), (2.107), (2.108), (2.94) e (2.101) são ilustradas na Figura 2.34, a qual auxilia no projeto dos valores de N e de L_a .

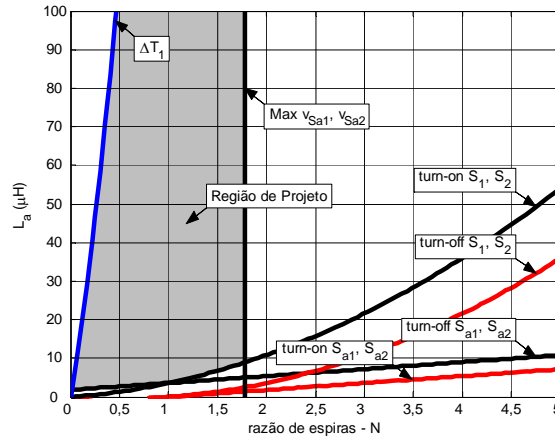


Figura 2.34. Indutância L_a em função dos valores de N e das di/dts nas chaves.

A razão de espiras, N é definida dentro dos limites estabelecidos por (2.104). Os valores de N e L_a são definidos em função das taxas de variação de corrente (di/dts) permitidas para as chaves principais e auxiliares.

Dessa forma, define-se:

$$N = 1,30 \quad (2.109)$$

e

$$L_{a_Min} = 7 \mu H. \quad (2.110)$$

2.7.3 Inversores *snubber* de *turn-on*: Topologia 3.

Para a Topologia 3 tem-se que

$$V_a = \frac{V_{zy}}{2}. \quad (2.111)$$

Aplicando as expressões (2.91), (2.92) e (2.111) na expressão (2.55) tem-se para o período da transição T_1 :

$$\Delta t_{T1} = \frac{L_a}{N V_{Load} - V_{zy}/2} \left(\frac{i_{Load}}{N} \right). \quad (2.112)$$

A equação (2.112) é ilustrada na Figura 2.35. O comportamento das curvas desta figura é semelhante ao da Figura 2.20.

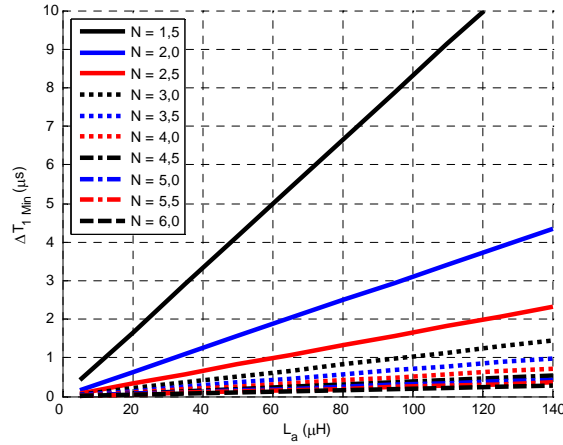


Figura 2.35. ΔT_1 em função de L_a e N .

O período de tempo da transição T_2 é obtido a partir da expressão (2.67) e ilustrado na Figura 2.36. Possui o mesmo comportamento da Figura 2.21.

$$\Delta t_{T2_Max} = \frac{L_a \Delta i_{La}}{N(V_{zy} - V_{Load_Max}) + V_{zy}/2}. \quad (2.113)$$

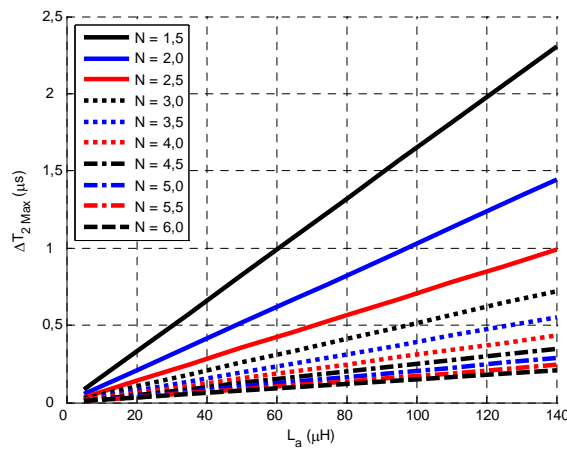


Figura 2.36. ΔT_2 em função de L_a e N .

Para determinar o valor mínimo da razão de espiras para que o período da transição T_2 não ultrapasse (2.53) iguala-se (2.53) a (2.112), chegando-se a

$$\frac{L_a}{N v_{Load} - V_{zy}/2} \left(\frac{i_{Load}}{N} \right) = (1 - M_a) T_s. \quad (2.114)$$

Isolando N ,

$$N \geq \frac{V_{zy}/2 + \sqrt{\left(V_{zy}/2 \right)^2 + 4 v_{Load} L_a i_{Load} / (T_s (1 - M_a))}}{2 v_{Load}}. \quad (2.115)$$

A Figura 2.37 ilustra a expressão (2.115) em função da variação de i_{Load} e v_{Load} , enquanto que a Figura 2.38 em função da variação de L_a .

A Figura 2.37 não leva em consideração a variação do tempo de condução do diodo antiparalelo em função da variação do ângulo da tensão de saída. Apenas o tempo mínimo de condução do diodo é considerado. Esta figura mostra que para conjuntos de valores de v_{Load} e i_{Load} menores, existe uma necessidade de valores maiores para N , para garantir que a transição T_1 ocorra dentro do período disponível.

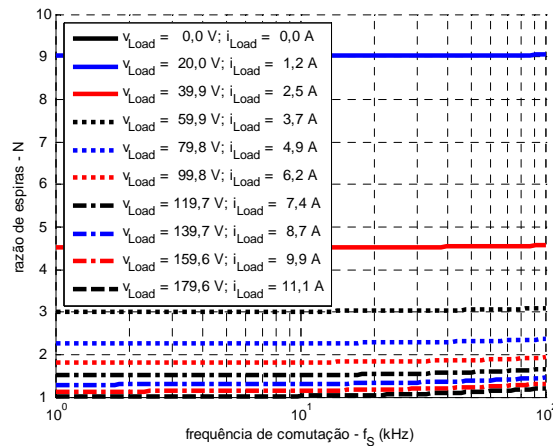


Figura 2.37. Razão de espiras em função de f_s , v_{Load} e i_{Load} .

A Figura 2.38 apresenta um comportamento semelhante ao da Figura 2.31.

A tensão máxima suportada pela chave auxiliar para cada período de operação é definida pela expressão a seguir:

$$V_{Sa_Max} = N(V_{zy} - V_{Load}) + \frac{V_{zy}}{2} \quad (2.116)$$

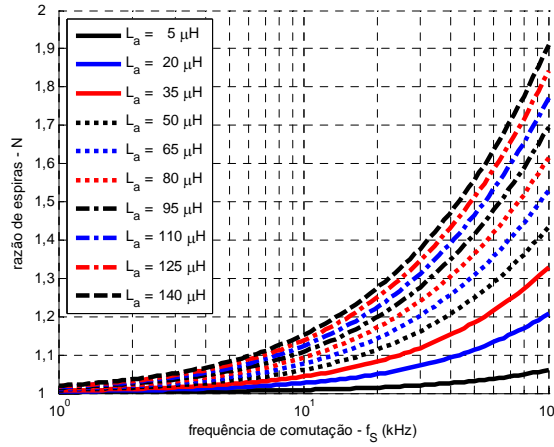


Figura 2.38. Razão de espiras em função de fs e La.

Para a tensão da carga nula, tem-se

$$V_{Sa_Max} = NV_{zy} + \frac{V_{zy}}{2} \quad (2.117)$$

A expressão (2.116) é ilustrada na Figura 2.39.

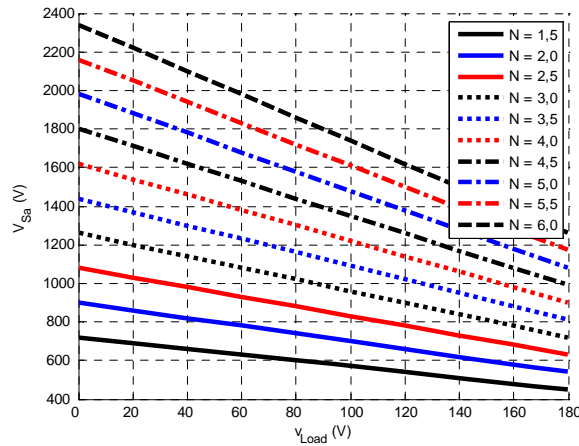


Figura 2.39. Tensão máxima sobre Sa por período de operação em função de VLoad e N.

Isolando-se N em (2.117),

$$N = \frac{V_{Sa_Max}}{V_{zy}} - \frac{1}{2} \quad (2.118)$$

A Figura 2.40 mostra o comportamento do valor de N frente à variação do fator de potência. Observa-se que existe uma grande tendência de aumento do valor de N para correntes e tensões menores.

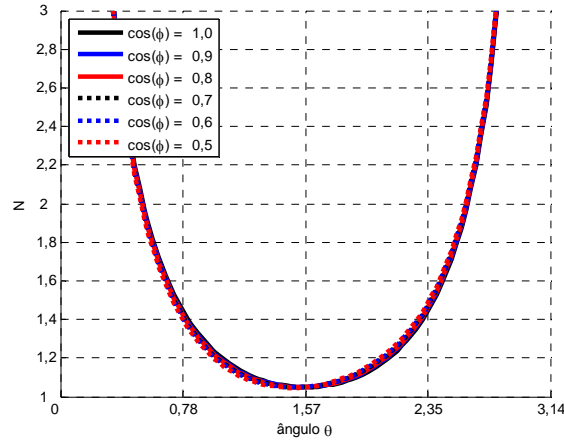


Figura 2.40. Razão de espiras mínima em função do fator de potência.

2.7.3.1 Exemplo de projeto

Utilizando os mesmos parâmetros do projeto da Topologia 1, verifica-se que com base na expressão (2.118) pode-se determinar o valor máximo para a razão de espiras:

$$N \leq \frac{V_{Sa_Max}}{V_{zy}} - \frac{1}{2} = \frac{960}{360} - \frac{1}{2} \approx 2,16. \quad (2.119)$$

A análise da Figura 2.37 mostra que esta topologia apresenta problemas para baixas correntes, deste modo, para auxiliar na definição do valor da razão de espiras será utilizada a Figura 2.40. Nesta figura, observa-se que para $N = 2$, que é o limite máximo dado pela expressão (2.119), a topologia opera de maneira adequada para $2/3$ do período da forma de onda da tensão de saída.

Com vista no que foi discutido acima, faz-se então

$$N = 2. \quad (2.120)$$

Para a topologia 3, aplicando-se (2.20), (2.92) e (2.111) em (2.80) obtém-se

$$L_{a_Si_turn-off} = N \frac{N V_{Load} - V_{zy} / 2}{\Delta i_{Si} / \Delta t_{T1}} \quad (2.121)$$

e

$$L_{a_Sai_turn-on} = \frac{N v_{Load} - V_{zy}/2}{\Delta i_{Sai}/\Delta t_{T1}} \quad (2.122)$$

Para a chave auxiliar, aplicando-se (2.54) e (2.111) em (2.85) chega-se a

$$L_{a_Sai_turn-off} = \frac{N(V_{zy} - v_{Load}) + V_{zy}/2}{\Delta i_{Sai}/\Delta t_{T2}} \quad (2.123)$$

e

$$L_{a_Si_turn-on} = N \frac{N(V_{zy} - v_{Load}) + V_{zy}/2}{\Delta i_{Si}/\Delta t_{T2}} \quad (2.124)$$

As equações (2.121), (2.122), (2.123), (2.124), (2.112) e (2.120) são ilustradas na Figura 2.41.

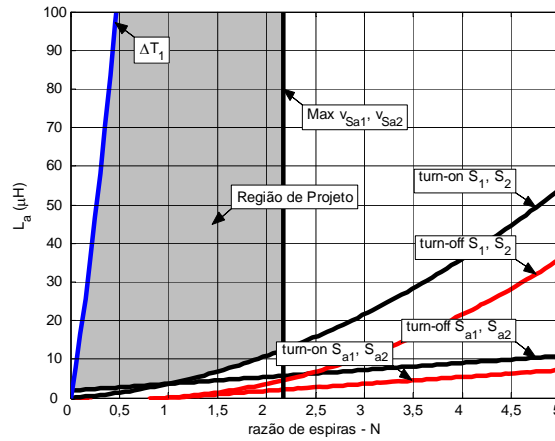


Figura 2.41. Indutância L_a em função dos valores de N e das di/dts nas chaves.

A razão de espiras, N é definida de acordo com (2.120). O valor de L_a é definido em função das taxas de variação de corrente (di/dts) permitidas para as chaves principais e auxiliares.

Dessa forma,

$$L_{a_Min} = 11 \mu H. \quad (2.125)$$

2.7.4 Inversores *snubber* de *turn-on*: Topologia 4.

Para a Topologia 4 tem-se que

$$V_a = V_{zy}. \quad (2.126)$$

Aplicando as expressões (2.91), (2.92) e (2.126) na expressão (2.55) tem-se para o período da transição T_1 :

$$\Delta t_{T1} = \frac{L_a}{N V_{Load} - V_{zy}} \left(\frac{i_{Load}}{N} \right). \quad (2.127)$$

A equação (2.127) é ilustrada na Figura 2.42.

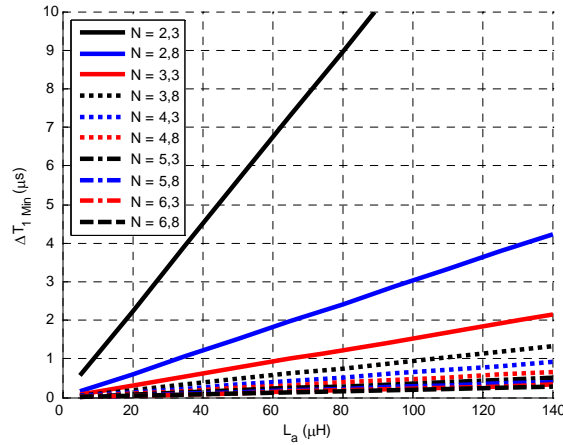


Figura 2.42. ΔT_1 em função de L_a e N .

O período de tempo da transição T_2 é obtido a partir da expressão (2.67) e ilustrado na Figura 2.43. Através da Figura 2.42 e da Figura 2.43 observa-se que esta topologia possui períodos de comutação mais longos do que a topologia 1 para os mesmos valores de N .

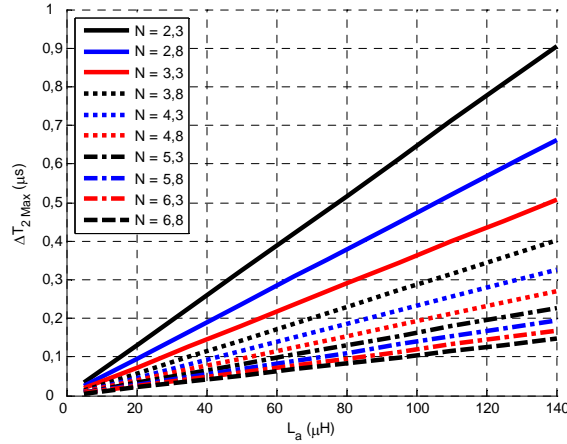
$$\Delta t_{T2_Max} = \frac{L_a \Delta i_{La}}{N(V_{zy} - V_{Load_Max}) + \frac{V_{zy}}{2}}. \quad (2.128)$$

Para determinar o valor mínimo da razão de espiras para que o período da transição T_2 não ultrapasse (2.53) iguala-se (2.53) a (2.128) chegando a

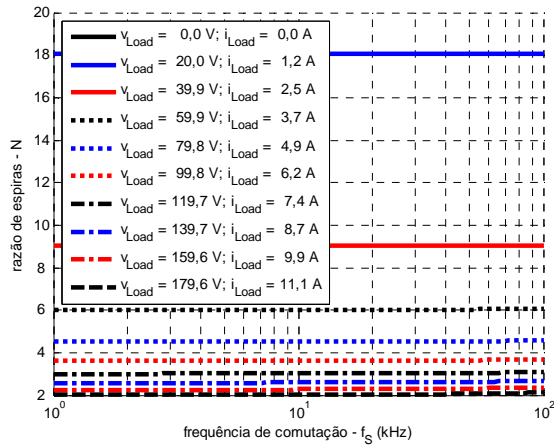
$$\frac{L_a}{N V_{Load} - V_{zy}} \left(\frac{i_{Load}}{N} \right) = (1 - M_a) T_S. \quad (2.129)$$

Isolando N :

$$N \geq \frac{V_{zy} + \sqrt{V_{zy}^2 + 4v_{Load}L_a i_{Load}}}{2v_{Load}} \cdot (T_S (1-M_a)) \quad (2.130)$$


 Figura 2.43. ΔT_2 em função de L_a e N .

A Figura 2.44 ilustra a expressão (2.130) em função da variação de i_{Load} e v_{Load} , enquanto que a Figura 2.45 em função da variação de L_a . O comportamento das curvas desta figura é semelhante ao das curvas da Figura 2.37


 Figura 2.44. Razão de espiras em função de f_s , v_{Load} e i_{Load} .

A tensão máxima suportada pela chave auxiliar para cada período de operação é definida pela expressão a seguir:

$$V_{Sa_Max} = N(V_{zy} - v_{Load}) + V_{zy} \quad (2.131)$$

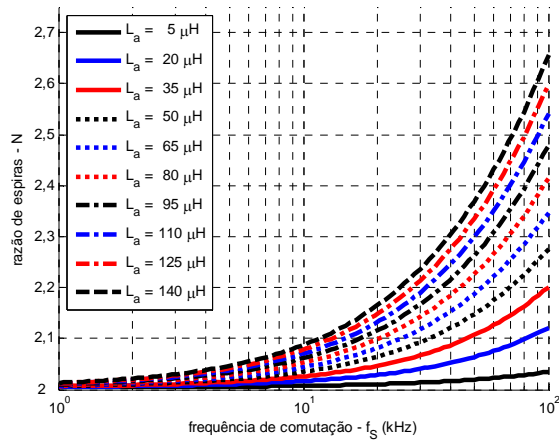


Figura 2.45. Razão de espiras em função de f_s e L_a .

Para a tensão de carga nula, tem-se

$$V_{Sa_Max} = V_{zy} (N + 1). \tag{2.132}$$

A expressão (2.131) é ilustrada na Figura 2.46.

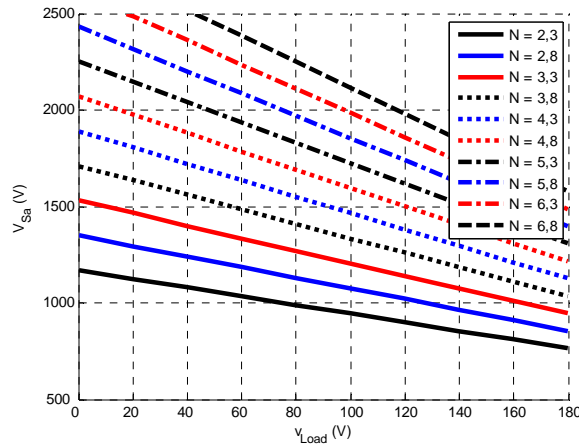


Figura 2.46. Tensão máxima sobre S_a por período de operação em função de v_{Load} e N .

Isolando N na expressão (2.132):

$$N = \frac{V_{Sa_Max}}{V_{zy}} - 1. \tag{2.133}$$

A Figura 2.47 mostra o comportamento do valor de N frente à variação do fator de potência. Observa-se que existe uma grande tendência do aumento do valor de N para correntes e tensões menores.

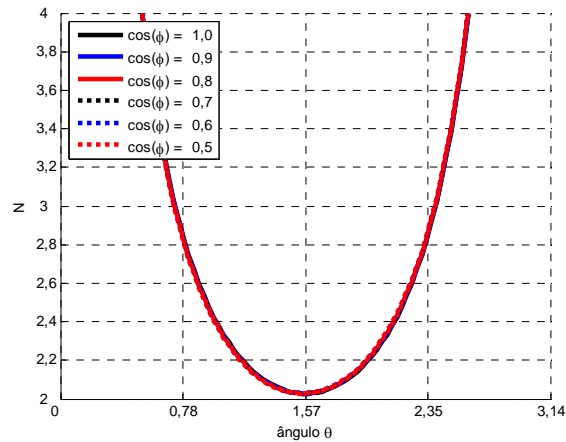


Figura 2.47. Razão de espiras mínima em função do fator de potência.

2.7.4.1 Exemplo de projeto

Utilizando os mesmos parâmetros do projeto da Topologia 1, exceto pela tensão máxima através da chave S_a (neste caso, igual a 1280 V para uma chave de tensão nominal de 1600 V), verifica-se que com base na expressão (2.133) pode-se determinar o valor máximo para a razão de espiras:

$$N \leq \frac{V_{S_a_Max}}{V_{zy}} - 1 = \frac{1280}{360} - 1 \approx 2,55. \quad (2.134)$$

A análise da Figura 2.44 mostra que esta topologia apresenta problemas para baixas tensões (e correntes), da mesma forma que a Topologia 3. Deste modo, para definir o valor da razão de espiras será utilizada a Figura 2.47. Nesta figura, observa-se que para $N = 2,5$, o limite máximo dado pela expressão (2.134), a topologia opera de maneira adequada para 40% do período da forma de onda da tensão de saída.

Com vista no que foi discutido acima, faz-se então

$$N = 2,5. \quad (2.135)$$

Para a topologia 4, aplicando-se (2.20), (2.92) e (2.126) em (2.80) obtém-se,

$$L_{a_Si_turn-off} = N \frac{N V_{Load} - V_{zy}}{\Delta i_{Si} / \Delta t_{T1}} \quad (2.136)$$

e

$$L_{a_Sai_turn-on} = \frac{N v_{Load} - V_{zy}}{\Delta i_{Sai} / \Delta t_{T1}} . \quad (2.137)$$

Para a chave auxiliar, aplicando-se (2.54) e (2.126) em (2.85) chega-se a,

$$L_{a_Sai_turn-off} = \frac{N(V_{zy} - v_{Load}) + V_{zy}}{\Delta i_{Sai} / \Delta t_{T2}} \quad (2.138)$$

e

$$L_{a_Si_turn-on} = N \frac{N(V_{zy} - v_{Load}) + V_{zy}}{\Delta i_{Si} / \Delta t_{T2}} . \quad (2.139)$$

As equações (2.136), (2.137), (2.138), (2.139), (2.127) e (2.135) são ilustradas na Figura 2.48.

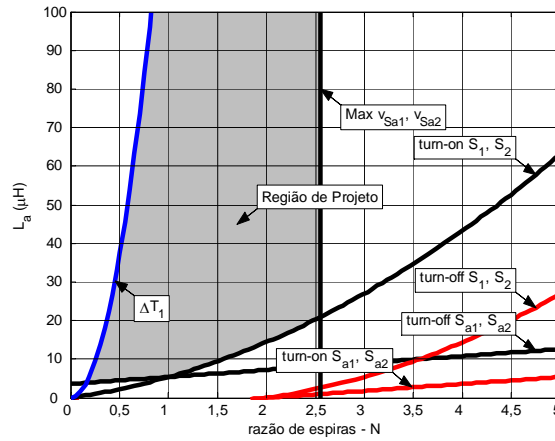


Figura 2.48. Indutância L_a em função dos valores de N e das di/dts nas chaves.

A razão de espiras, N é definida de acordo com (2.135). O valor de L_a é definido em função das taxas de variação de corrente (di/dts) permitidas para as chaves principais e auxiliares. Dessa forma

$$L_{a_Min} = 21 \mu H . \quad (2.140)$$

2.7.5 Inversores *snubber* de *turn-on*: Topologia 5.

Para a topologia 5 tem-se que

$$V_a = 0 . \quad (2.141)$$

Aplicando as expressões (2.91), (2.92) e (2.141) na expressão (2.55) tem-se para o período da transição T_1 :

$$\Delta t_{T1} = \frac{L_a}{N V_{Load}} \left(\frac{i_{Load}}{N} \right). \quad (2.142)$$

A equação (2.142) é ilustrada na Figura 2.49.

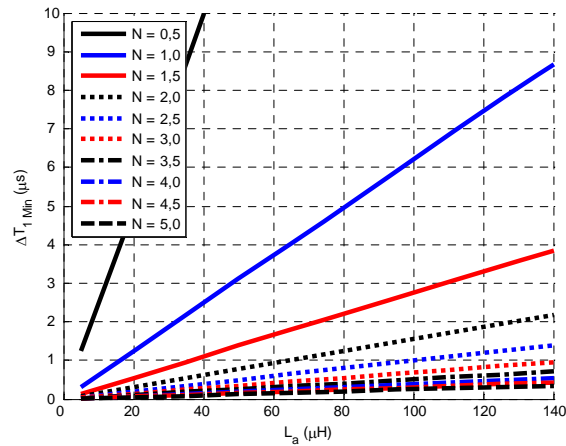


Figura 2.49. ΔT_1 em função de L_a e N .

O período de tempo da transição T_2 é obtido a partir da expressão (2.67) e ilustrado na Figura 2.50.

$$\Delta t_{T2_Max} = \frac{L_a \Delta i_{L_a}}{N (V_{zy} - V_{Load_Max})}. \quad (2.143)$$

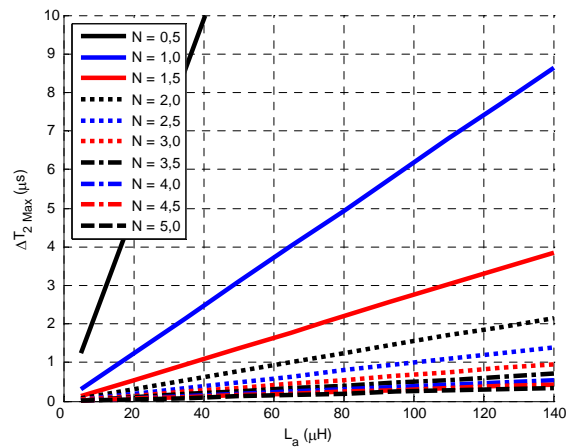


Figura 2.50. ΔT_2 em função de L_a e N .

Para determinar o valor mínimo da razão de espiras para que o período da transição T_2 não ultrapasse (2.53) iguala-se (2.53) a (2.142) chegando a

$$\frac{L_a}{Nv_{Load} - V_{zy}/2} \left(\frac{i_{Load}}{N} \right) = (1-M_a) T_s. \quad (2.144)$$

Isolando N:

$$N \geq \frac{\sqrt{4v_{Load}L_a i_{Load} / (T_s(1-M_a))}}{2v_{Load}}. \quad (2.145)$$

A Figura 2.51 ilustra a expressão (2.145) em função da variação de i_{Load} e v_{Load} , enquanto que a Figura 2.52 em função da variação de L_a . Observa-se que o comportamento das curvas da Figura 2.51 e da Figura 2.52 é semelhante ao comportamento das curvas da Figura 2.22 e da Figura 2.23, respectivamente.

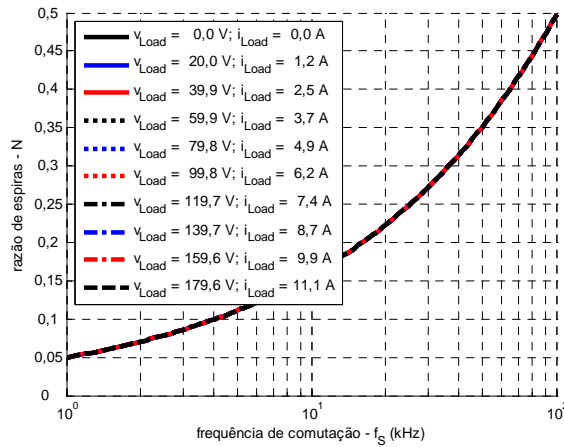


Figura 2.51. Razão de espiras em função de f_s , v_{Load} e i_{Load} .

A tensão máxima suportada pela chave auxiliar para cada período de operação é definida pela expressão a seguir:

$$V_{Sa_Max} = N(V_{zy} - v_{Load}). \quad (2.146)$$

Para a tensão de carga nula, tem-se

$$V_{Sa_Max} = NV_{zy}. \quad (2.147)$$

A expressão (2.146) é ilustrada na Figura 2.53.

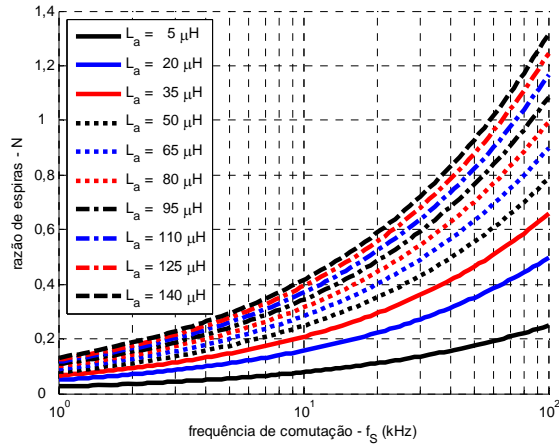


Figura 2.52. Razão de espiras em função de f_s e L_a .

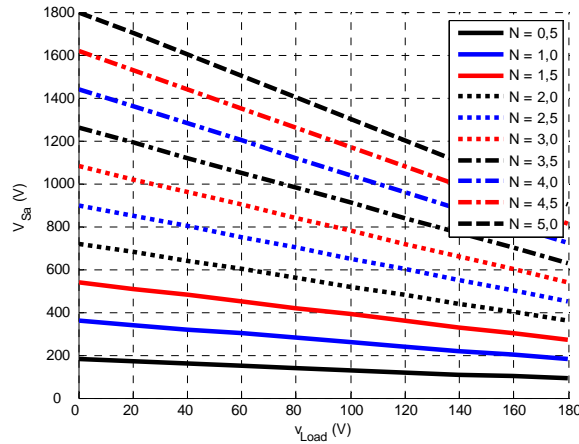


Figura 2.53. Tensão máxima sobre S_a por período de operação em função de v_{Load} e N .

Isolando N na expressão (2.147):

$$N = \frac{V_{Sa_Max}}{V_{zy}} \tag{2.148}$$

A Figura 2.54 mostra o comportamento do valor de N frente à variação do fator de potência. Observa-se que existe uma grande tendência do aumento do valor de N para correntes e tensões menores.

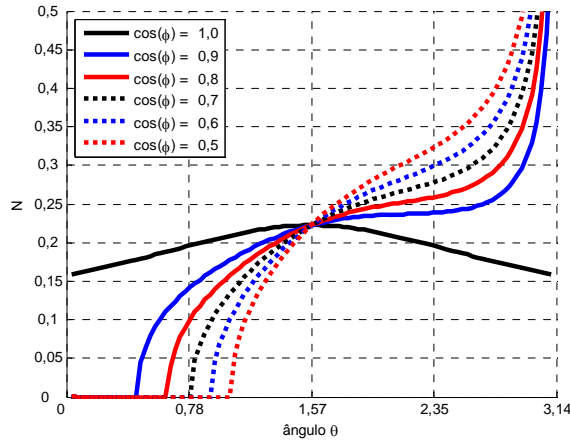


Figura 2.54. Razão de espiras mínima em função do fator de potência.

2.7.5.1 Exemplo de projeto

Utilizando os mesmos parâmetros do projeto da Topologia 1, verifica-se que com base na expressão (2.148) pode-se determinar o valor máximo para a razão de espiras:

$$N \leq \frac{V_{Sa_Max}}{V_{zy}} = \frac{640}{360} \approx 1,77. \quad (2.149)$$

A Figura 2.51 mostra que para uma frequência de 40 kHz

$$N > 0,32. \quad (2.150)$$

Por sua vez, a Figura 2.52 mostra que para valores de L_a inferiores a 100 μH , é suficiente que

$$N > 0,7. \quad (2.151)$$

Na Figura 2.54 é mostrado que para $N > 0,45$ ($L_a = 20 \mu\text{H}$) a carga pode ter um fator de potência maior que 0,5 que o circuito auxiliar continua operando corretamente para mais que 90% do período da tensão de saída.

Com vista no que foi discutido acima, faz-se então

$$0,5 < N < 1,77. \quad (2.152)$$

Para a topologia 5, aplicando-se (2.20), (2.92) e (2.126) em (2.80) obtém-se

$$L_{a_Si_turn-off} = N \frac{Nv_{Load}}{\Delta i_{Si}/\Delta t_{T1}} \quad (2.153)$$

e

$$L_{a_Sai_turn-on} = \frac{N v_{Load}}{\Delta i_{Sai} / \Delta t_{T1}}. \quad (2.154)$$

Para a chave auxiliar, aplicando-se (2.54) e (2.141) em (2.85) chega-se a

$$L_{a_Sai_turn-off} = \frac{N(V_{zy} - v_{Load})}{\Delta i_{Sai} / \Delta t_{T2}} \quad (2.155)$$

e

$$L_{a_Si_turn-on} = N \frac{N(V_{zy} - v_{Load})}{\Delta i_{Si} / \Delta t_{T2}}. \quad (2.156)$$

As equações (2.153), (2.154), (2.155), (2.156), (2.142) e (2.149) são ilustradas na Figura 2.55.

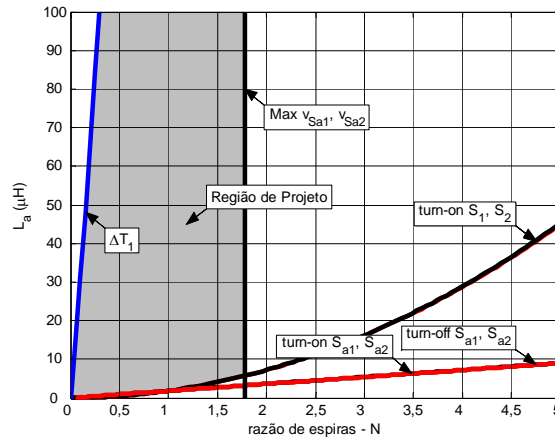


Figura 2.55. Indutância L_a em função dos valores de N e das di/dts nas chaves.

A razão de espiras, N é definida dentro dos limites estabelecidos por (2.152). Os valores de N e L_a são definidos em função das taxas de variação de corrente (di/dts) permitidas para as chaves principais e auxiliares.

Dessa forma

$$N = 1,5 ; \quad (2.157)$$

$$L_{a_Min} = 4 \mu H . \quad (2.158)$$

2.8 Simulação da Topologia 1 dos inversores *snubber de turn-on*

As principais formas de onda referentes aos comandos das chaves dos inversores *snubber de turn-on* são ilustradas na Figura 2.56.

Define-se que as chaves S_3 e S_4 comutam em baixa frequência durante o período considerado. Durante o semiciclo em que a corrente se dirige do pólo x_2 para o pólo x_1 a chave S_4 permanece acionada. Para o semiciclo complementar a chave S_3 fica acionada.

Estes inversores necessitam que uma das chaves auxiliares permaneça acionada durante cada um dos semiciclos. A chave S_{a1} é acionada enquanto a chave S_4 está acionada e a chave S_{a2} enquanto a chave S_3 está acionada.

Pode ser que as chaves auxiliares não necessitem estar acionadas durante todo o semiciclo. Isso pode ocorrer quando as perdas no circuito auxiliar são maiores que a energia que deixa de ser dissipada no circuito principal devido à ação do circuito auxiliar. Nesse caso pode criar-se um intervalo durante a qual o circuito auxiliar está ativo (regiões em cinza na Figura 2.56).

As chaves principais S_1 e S_2 são acionadas conforme ilustrado na Figura 2.56. No entanto, para a simulação mostrada a seguir, as chaves S_{a1} e S_{a2} permanecem acionadas durante um semiciclo inteiro, diferentemente da Figura 2.56.

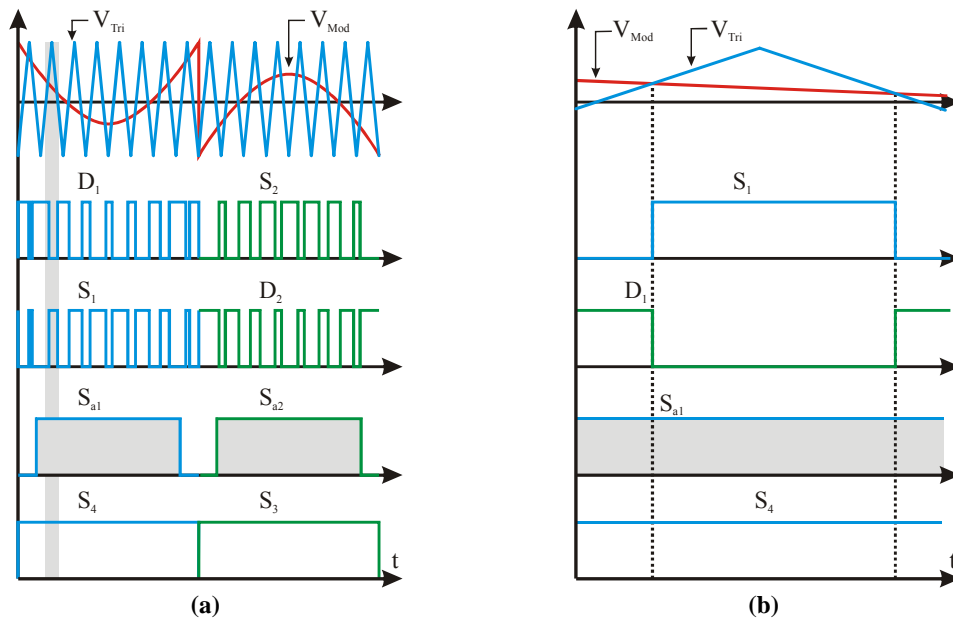


Figura 2.56. Comandos das chaves dos inversores *snubber de turn-on*.
(a) Para um período e (b) Detalhe.

A topologia 1 simulada é ilustrada na Figura 2.57 e as formas de onda obtidas através da simulação são mostradas na Figura 2.58. Os parâmetros de simulação são dados na Tabela 2.5.

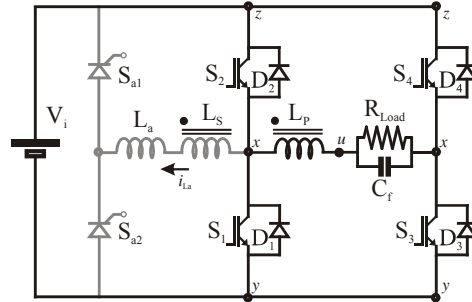


Figura 2.57. Estágio de Potência da Topologia 1 dos inversores ST-ON CS.

Tabela 2.5. Parâmetros de Simulação.

Parâmetro	Valor
V_{zy}	360 V _{DC}
V_{Load}	127 V _{AC}
P_{Load}	1000 W
R_{Load}	16,2 Ω
f_s	40 kHz
f_{Load}	60 Hz
L_a	9 μ H
C_f	1,65 μ F
L_f	0,9 mH
N_s/N_p	0,6

Na Figura 2.58(a) observa-se que as envoltórias das formas de onda através dos enrolamentos primário e secundário, bem como através das chaves S_1 e S_2 são senoidais. Também pode ser visto que a forma de onda da tensão sobre a carga também possui formato senoidal. A amplitude da corrente através do enrolamento secundário é cerca da metade daquela através do primário. A Figura 2.58(b) mostra um único período de comutação. Observa-se que o diodo antiparalelo da chave S_2 bloqueia sob di/dt limitado, da mesma forma como a chave S_1 entra em condução. Também se pode observar que a sobreposição das formas de onda de tensão e corrente é mínima durante o acionamento de S_1 . A chave auxiliar S_{a1} permanece acionada durante todo o período de comutação.

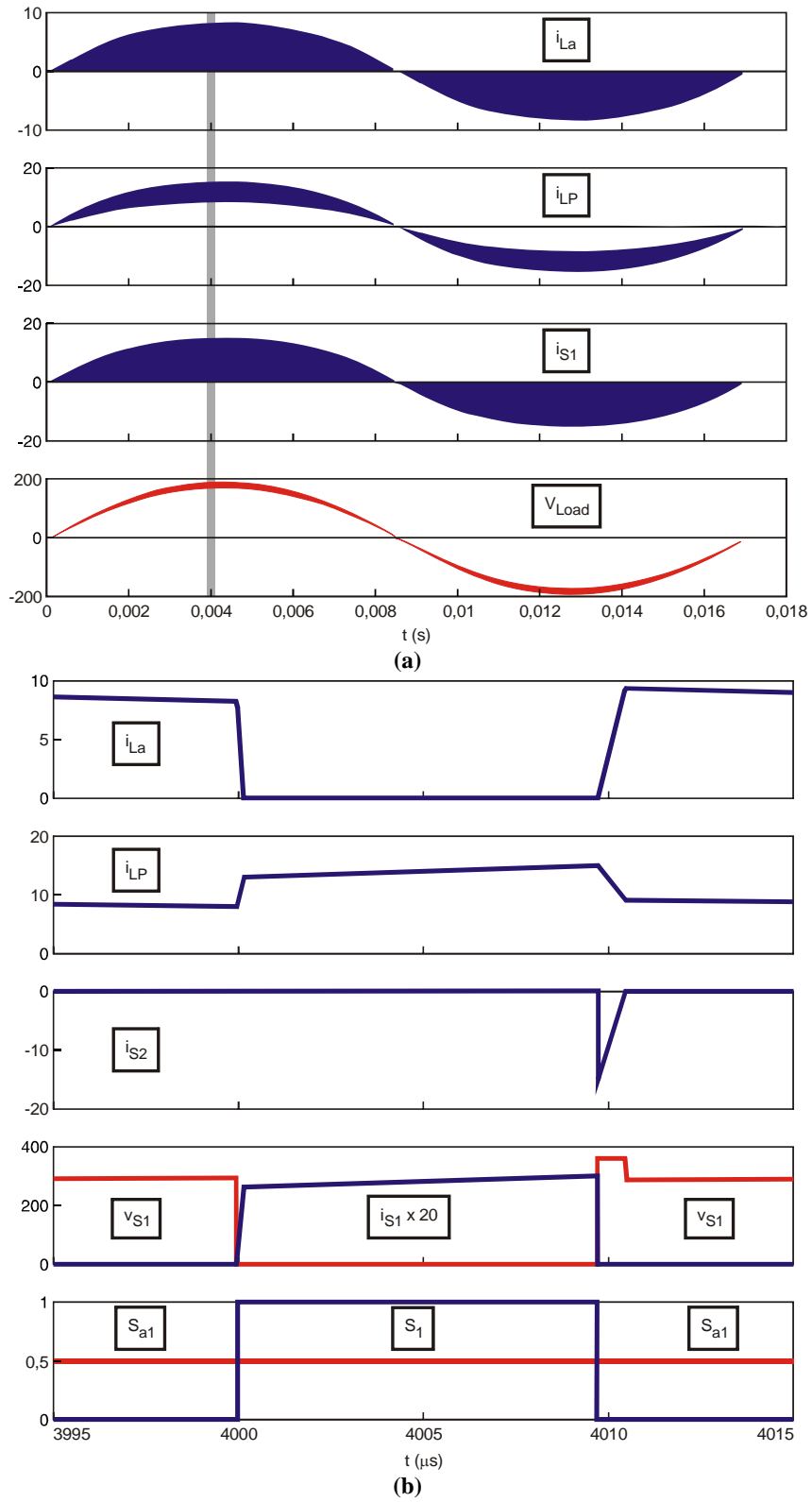


Figura 2.58. Formas de onda de simulação da Topologia 1 dos inversores *snubber* de *turn-on*.

2.9 Resultados experimentais

A fim de validar o circuito auxiliar de comutação proposto, o mesmo foi implementado em laboratório, seguindo o diagrama esquemático ilustrado na Figura 2.59. O circuito ilustrado nesta figura corresponde à topologia 1 dos inversores *snubber de turn-on*.

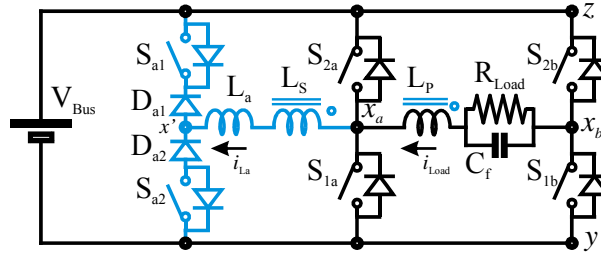


Figura 2.59. Inversor implementado.

Para facilitar a implementação o conversor foi dividido em subsistemas, os quais são ilustrados na Figura 2.60. Essa divisão também tem por objetivo permitir uma maior modularidade, de modo que é possível a substituição de um circuito auxiliar por outro, alterando-se a técnica de comutação implementada, ao mesmo tempo que se conserva o mesmo circuito principal.

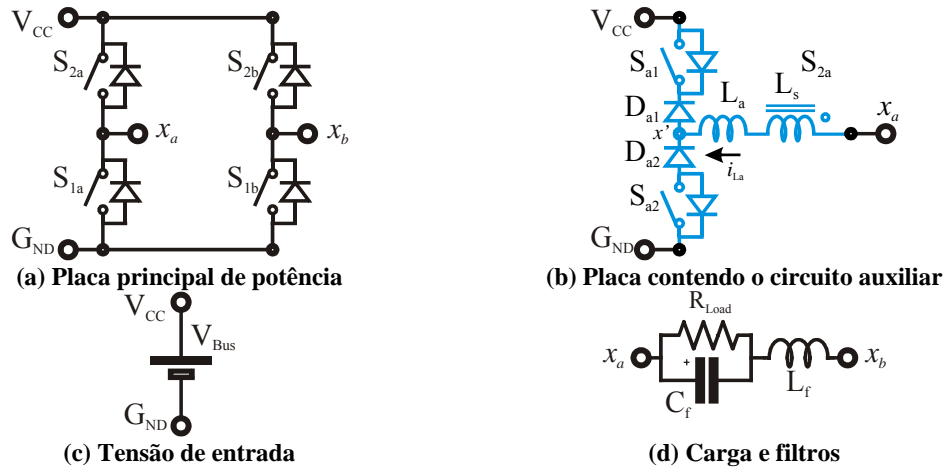
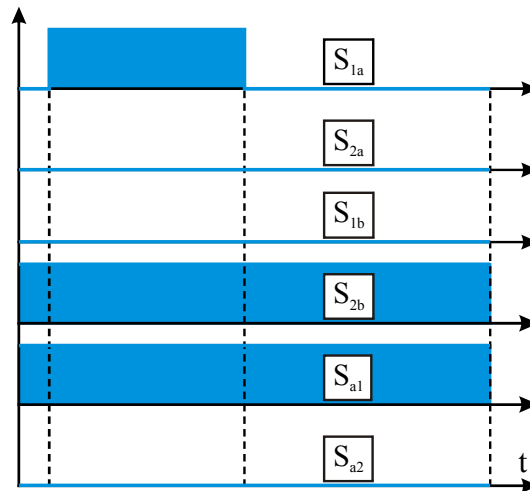


Figura 2.60. Subsistemas utilizados na implementação.

Os parâmetros utilizados para a implementação são exibidos na Tabela 2.6 e as formas de onda para o comando das chaves na Figura 2.61.

Tabela 2.6. Parâmetros utilizados na implementação.

Parâmetro	Valor
V_{Bus}	360 V
I_{Load_Max}	7,8 A
V_{Load_Max}	127 V
P_{Load}	1000 W
$L_f (L_m)$	2,3 mH
C_f	4 μ F
S_{1a}, S_{2a}, S_{1b} e S_{2b}	IRG4PC40UD
S_{a1} e S_{a2}	IRG4PC30UD
D_{a1} e D_{a2}	RHRP870
f_{Load}	60 Hz
f_s	40 kHz
L_a	19 μ H
$N (N_s/N_p)$	0,58

**Figura 2.61. Comandos das chaves.**

Os oscilogramas mostrados a seguir foram obtidos para o conversor operando em condições nominais, as quais são dadas na Tabela 2.6.

A Figura 2.62(a) mostra que as correntes através dos enrolamentos L_p (i_{Load}) e L_s ($i_{L,a}$) variam lentamente quando a chave S_{1a} bloqueia. A corrente através da chave S_{1a} é definida como

$$i_{S1a}(t) - i_{S2a}(t) = i_{Load}(t) - i_{La}(t). \quad (2.159)$$

Com base nesta equação, observa-se que a corrente através do diodo antiparalelo de S_{2a} (uma vez que S_{1a} encontra-se bloqueado, ou seja, sua corrente é nula) decresce vagarosamente, de modo que o mesmo bloqueia com taxa de variação de corrente controlada.

Na Figura 2.62(b) observa-se que enquanto a corrente i_{La} decresce gradualmente, i_{Load} cresce também gradualmente. De acordo com a expressão (2.159), como estas correntes variam gradualmente, a corrente através da chave S_{1a} , quando é acionada, também o faz, ou seja, o *snubber* de *turn-on* opera adequadamente.

A Figura 2.62(c) mostra as formas de onda de tensão no pólo x_a , bem como a corrente através do circuito auxiliar e o sinal de acionamento de S_a durante dois períodos de comutação. Observa-se que o período de tempo necessário para que ocorram as transições corresponde a cerca de 10% do período de comutação.

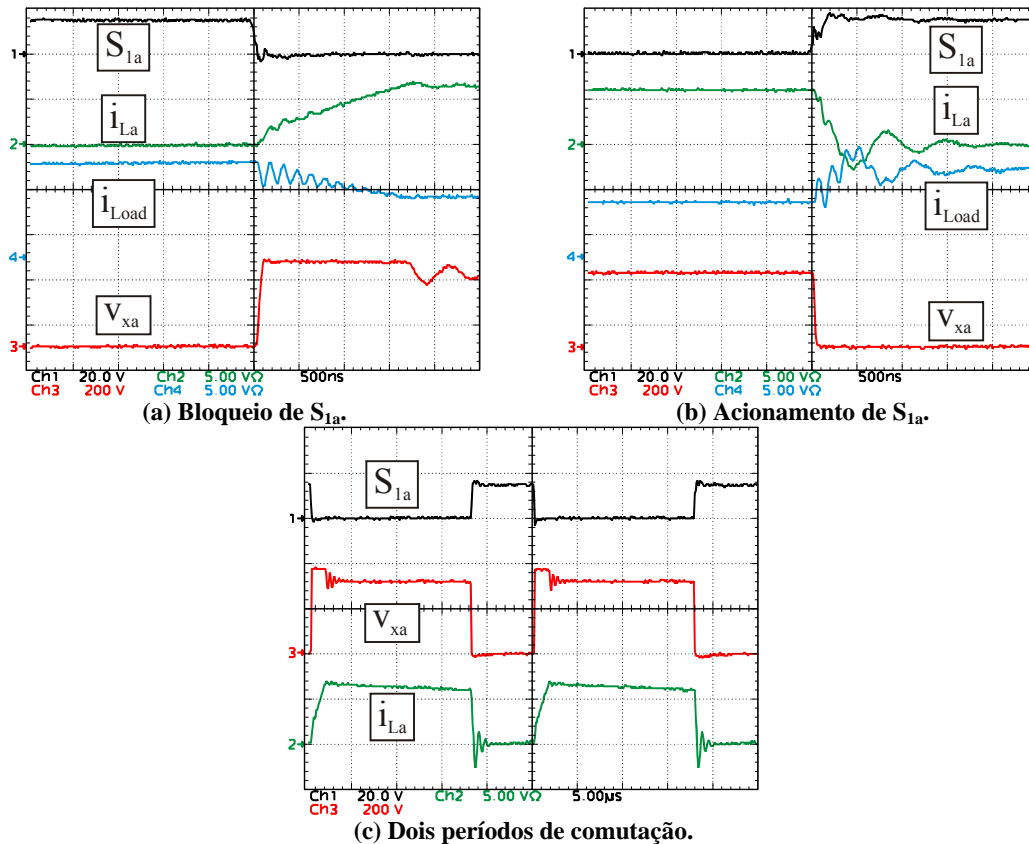


Figura 2.62. Formas de onda experimentais. Escalas: S; 20 V/div; v; 200 V/div; i; 5 A/div; Tempo (a) e (b): 500 ns/div; Tempo (c): 5 µs/div.

Na Figura 2.63 é mostrada a curva de rendimento para diversas condições de carga para o sistema implementado operando nas condições dadas pela Tabela 2.6. Observa-se que o melhor rendimento ocorre para baixas potências devido à redução dos valores RMS de corrente que circula através do circuito auxiliar para baixas potências.

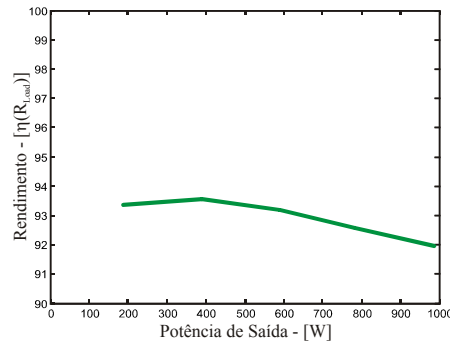


Figura 2.63. Curva de rendimento.

2.10 Conclusões

Neste capítulo foi visto o princípio básico de operação dos inversores *snubber* de *turn-on*. Igualmente, foi apresentado um diagrama genérico para os inversores supracitados, sendo que as formas de implementação da chave auxiliar foram mostradas.

A partir da topologia genérica proposta, os diagramas esquemáticos dos principais representantes dos inversores com indutor acoplado de filtro foram derivados.

Em termos da operação destes inversores, foram estudadas as condições para que ocorram as transições necessárias para a correta operação.

Além disso, foram derivadas expressões para estimar os períodos de tempo necessários para as transições, sendo que estas expressões foram individualizadas para cada um dos conversores derivados.

A topologia 4 apresenta o maior período de tempo para a transição T_1 , enquanto que a topologia 1 apresenta o menor. Isso ocorre porque a tensão aplicada através da indutância L_a é menor para a topologia 4 do que para as demais topologias. Embora a tensão aplicada sobre L_a seja a mesma para as topologias 4 e 1, a malha auxiliar da topologia 1 colabora para desviar a corrente dos diodos antiparalelos devido à sua conexão física com o terminal x , tornando T_1 mais rápida para esta topologia.

A topologia 3 apresenta os maiores períodos de tempo para a transição T_2 , enquanto que a topologia 5 apresenta os menores. Isso ocorre pelas mesmas razões explicadas acima.

O período para a transição T_1 das topologias 1, 2 e 5 independe dos níveis de tensão e de corrente da carga desde que os mesmos variem mantendo a mesma proporção entre si. O mesmo não ocorre para as topologias 3 e 4 que aumentam o período T_1 com a redução proporcional da tensão e corrente da carga.

As topologias 1 e 4 apresentam as maiores sobretensões sobre as chaves auxiliares S_{a1} e S_{a2} . Por outro lado, as topologias 2 e 5 apresentam as menores. A tensão sobre as chaves auxiliares atinge o valor máximo quando uma das chaves principais se encontra em condução e é função principalmente do valor da fonte V_a .

Os gráficos que mostram a variação da tensão e da corrente de carga conjuntamente com o tempo disponível para a transição T_1 em função de θ indicam que o valor mínimo para N ocorre para meio semiciclo ($\pi/2$) para as topologias 1, 2 e 5. Isso é fundamental pois estas topologias podem operar com comutação assistida para praticamente todo o período da tensão de saída. Além disso, estas topologias são menos sensíveis à fatores de potência não unitários, conforme demonstrado.

A topologia 4 necessita ter uma razão de espiras elevada quando comparada com as demais topologias. Tal fato expõe os semicondutores auxiliares à maiores estresses de tensão, o que dificulta a implementação prática desta topologia.

A topologia 2 não apresenta descontinuidade da corrente de carga durante o período em que somente a malha auxiliar está ativa devido à conexão da malha auxiliar ao terminal u . Este é um ponto positivo desta topologia, pois pode reduzir os requerimentos do capacitor em paralelo com a carga.

Finalmente, foram apresentados resultados experimentais para a topologia 1, os quais comprovam a eficácia do circuito auxiliar, proporcionando comutações com taxa de variação de corrente limitada para a entrada em condução das chaves principais, bem como para o bloqueio dos diodos antiparalelos das mesmas.

CAP. 3

PRINCÍPIOS E SÍNTESE DOS INVERSORES ZVT

3.1 Introdução

Neste capítulo é averiguado o princípio de funcionamento dos inversores ZVT com indutor de filtro acoplado. São estudadas as condições para garantir que as transições de corrente ocorram adequadamente, bem como as condições necessárias para assegurar a operação dos inversores sob comutação suave.

Os inversores ZVT com indutor de filtro acoplado apresentam a característica de bloqueio das chaves auxiliares sob condições ZCS, da mesma forma que a Classe B [20] dos conversores ZVT.

Além disso, as células ZVT aqui estudadas auxiliam não só na redução das perdas no acionamento das chaves principais, que ocorre sob tensão nula, mas também na redução das perdas devido à recuperação reversa dos diodos antiparalelos das chaves principais. É proposto um procedimento de projeto e resultados experimentais e de simulação são apresentados no intuito de avaliar e validar o procedimento de projeto proposto.

3.2 Princípios dos inversores ZVT

Os inversores ZVT têm por finalidade (i) propiciar o bloqueio dos diodos antiparalelos sob uma taxa finita de variação de corrente. Além disso, (ii) propiciam a entrada em condução das chaves de maneira suave, sob tensão nula. (iii) O bloqueio das chaves principais ocorre sob variação da tensão limitada. Para tanto, os inversores ZVT estudados nesse trabalho utilizam uma malha auxiliar para a qual a corrente que circula através do circuito principal do conversor pode ser desviada e retomada de acordo com a conveniência. A Figura 3.1 ilustra a operação dos inversores ZVTs citados e as principais etapas que ocorrem durante um ciclo de operação destes inversores. O princípio de operação dos inversores ZVT é desviar a corrente que circula através dos diodos antiparalelos (Etapa 1) gradativamente para o circuito auxiliar (Etapa 2) através do acionamento de uma chave auxiliar ativa. O circuito auxiliar deve ser capaz além de desviar essa corrente, de descarregar as capacitâncias em paralelo com as chaves (capacitâncias *snubber*, Etapa 3) afim de que estas sejam acionadas sob tensão nula. A chave ativa permite que o circuito auxiliar permaneça ativo apenas durante um curto período de tempo, durante o qual deve ocorrer a comutação. Com ambas as comutações (diodos e chaves) realizadas, a corrente através do circuito auxiliar é redirecionada novamente para o circuito principal do inversor (Etapa 4). Comparando-se aos inversores ST-ON CS, o circuito auxiliar dos inversores ZVT fica ativo durante uma parcela bem menos significativa do período de comutação. Isso significa que o circuito auxiliar processa menos energia no caso dos inversores ZVT quando comparados aos inversores ST-ON CS.

A Figura 3.1 mostra que a operação dos inversores ZVT pode ser dividida em seis etapas básicas.

(1) Etapa de roda livre: Durante esta etapa a tensão aplicada sobre a carga e filtro é nula. A corrente de carga circula através de um diodo antiparalelo;

(2) Etapa de magnetização da malha auxiliar: Durante esta etapa a corrente é transferida de um diodo antiparalelo para o circuito auxiliar;

(3) Etapa da malha auxiliar: período durante o qual a corrente é nula simultaneamente na chave principal e no diodo antiparalelo de um mesmo braço. Nesta etapa ocorre a descarga (ou a carga) da capacitância *snubber*;

(4) Etapa de desmagnetização da malha auxiliar: Durante esta etapa a corrente é transferida do circuito auxiliar para uma chave principal;

(5) Etapa de transferência de energia: Durante esta etapa ocorre a transferência de energia entre a carga e a fonte de entrada; e

(6) Etapa de carga do capacitor *snubber*: Durante esta etapa ocorre a carga (descarga) da capacitância *snubber* como resultado do bloqueio de uma chave principal.

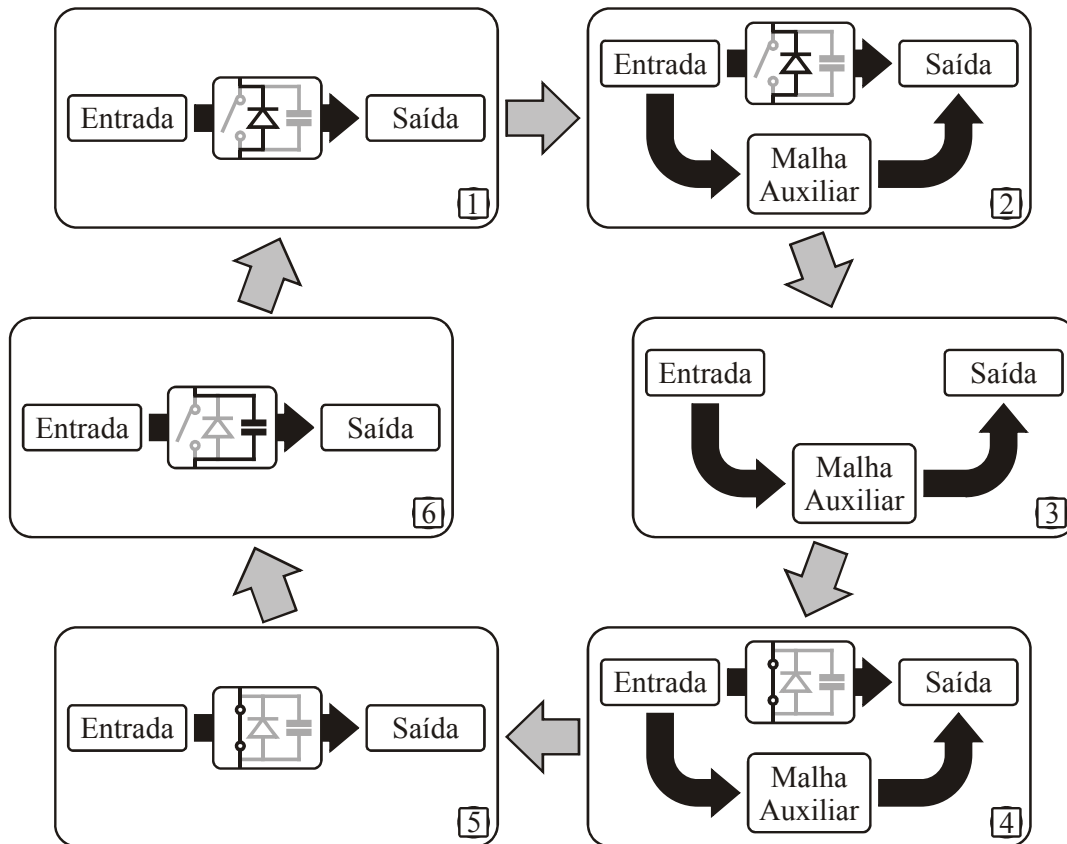


Figura 3.1. Princípio de operação do inversor ZVT.

O controle do fluxo de corrente do circuito principal para o circuito auxiliar e vice-versa é feito através da inserção de uma fonte de corrente controlada ao circuito básico do inversor.

Para o caso de inversores ZVT, existem duas possibilidades para a localização da fonte auxiliar de corrente:

- Adicionar um ramo auxiliar com a fonte de corrente conectada ao terminal x , Figura 3.2(a). Nesse caso, a fonte de corrente dependente é normalmente implementada através de um indutor em série com uma fonte de tensão controlada, a qual é responsável por aplicar as tensões adequadas através dos terminais do indutor. Tais tensões devem possibilitar que a corrente através do indutor auxiliar cresça ou decresça conforme a necessidade da comutação que se pretende realizar. Por exemplo, a corrente i_a (Figura 3.2(a)) deve crescer para comutar o diodo D_1 e decrescer para comutar D_2 .

- Da mesma forma como acontece para os inversores *snubber*, a fonte auxiliar de corrente pode estar integrada ao indutor de filtro. Isso ocorre quando se utiliza indutor acoplado para implementar o indutor de filtro, cujo modelo Cantilever apresenta uma fonte de corrente em paralelo com a indutância magnetizante, a qual pode operar como filtro. Nessa caso, a fonte auxiliar de corrente está localizada no ramo ux , conforme ilustrado na Figura 3.2 (b).

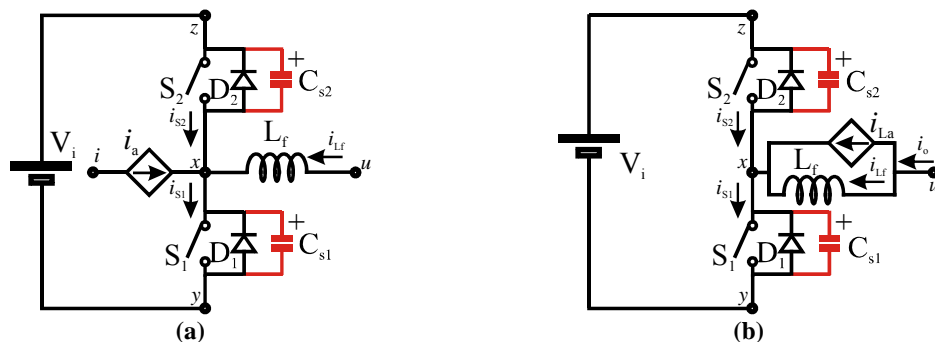


Figura 3.2. Possibilidades de localização da fonte de corrente para conversores ZVT. (a) Conectada ao terminal x ; e (b) Fonte de corrente controlada integrada ao indutor de filtro.

Para o caso em que a fonte auxiliar de corrente é integrada ao indutor de filtro é necessário haver uma malha auxiliar com a função de controlar a corrente i_{La} , de acordo com a ilustração da Figura 2.4. A malha citada deverá não somente ser capaz de anular a corrente que entra no pólo x , como também inverter essa corrente. Esta malha deve ser

simétrica, para que opere de maneira semelhante para ambas as direções de corrente de carga.

Os inversores ZVT devem permanecer com a malha auxiliar desativada durante as etapas PWM de seu funcionamento. Assim, esta malha deve ser ativada somente nos curtos períodos de tempo durante os quais ocorrem as transições de corrente de um diodo antiparalelo (D_2 e D_1) para a chave principal complementar (S_1 e S_2). Portanto, deve haver uma chave em série com esta malha, Figura 2.7.

Dessa forma, os inversores ZVT necessitam de chaves auxiliares para controlar (permitir/bloquear) o fluxo de corrente através da malha auxiliar. As chaves utilizadas devem ser unidirecionais em corrente e bidirecionais em tensão, sendo que o bloqueio pode ser comandado ou não, uma vez que ocorre sob ZCS. Diferentemente dos inversores ST-ON CS, o acionamento e o bloqueio das chaves auxiliares deve ocorrer na frequência de comutação.

Com base na discussão do parágrafo anterior, as chaves auxiliares podem ser implementadas como visto na Figura 3.3. Os terminais d e e devem ser conectados aos barramentos. O terminal c é conectado ao ramo auxiliar. A tensão V_{a3} indica a tensão aplicada entre os terminais d e e .

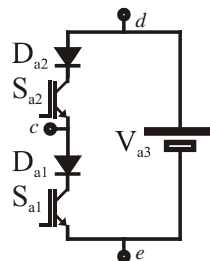


Figura 3.3. Implementação da chave S_a .

As diferenças básicas entre os inversores *snubber* de *turn-on* e os inversores ZVT podem ser resumidas como:

- (i) A presença das capacitâncias *snubber* (C_{si}) em paralelo com as chaves principais;
- (ii) O acionamento das chaves auxiliares somente durante as transições de corrente de um diodo antiparalelo para uma chave principal;
- (iii) O modo como devem ser implementadas as chaves auxiliares; e

(iv) O terminal c é conectado (por meio das chaves auxiliares) ao barramento oposto daquele do caso do ST-ON CS.

O período de tempo máximo utilizado para as etapas ressonantes é definido como:

$$T_{\text{Res_Max}} = \frac{\pi}{\omega_i} \quad (3.1)$$

e o período mínimo:

$$T_{\text{Res_Min}} = \frac{\pi}{2\omega_i}, \quad (3.2)$$

onde ω_i denota a frequência de ressonância da etapa em questão.

Os períodos necessários para as transições de corrente que ocorrem durante a operação do inversor podem ser avaliados da mesma forma como foi feito para os inversores ST-ON CS, o que será feito na próxima seção.

3.3 Condições de existência para as transições T_1 e T_2

Para assegurar o perfeito funcionamento dos inversores ZVT é necessário que as transições de corrente sejam asseguradas, as quais ocorrem devido à ação do acoplamento magnético entre o indutor de filtro e o indutor auxiliar. Como essas transições ocorrem de maneira bastante semelhante àsquelas dos inversores *snubber* de *turn-on* serão apenas comentadas brevemente a seguir.

3.3.1 Condição para a transição T_1

Durante a transição T_1 (Figura 3.4), a corrente que circula através de um diodo antiparalelo deve ser transferida para o circuito auxiliar. Quando a corrente flui através do diodo D_2 , para que a chave S_1 seja acionada sob condições favoráveis, é necessário que a derivada da corrente que entra no terminal x seja negativa. Então

$$\frac{d}{dt}(i_{L_m} + Ni_{L_a}) < 0. \quad (3.3)$$

Durante esta etapa a corrente que circula através do diodo antiparalelo D_2 é transferida para o circuito auxiliar (transição T_1), conforme ilustrado nas formas de onda da Figura 3.4 e na Figura 3.5(a).

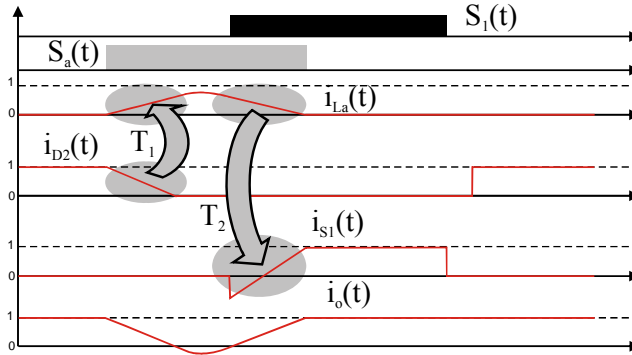


Figura 3.4. Formas de onda teóricas para o inversor ZVT.

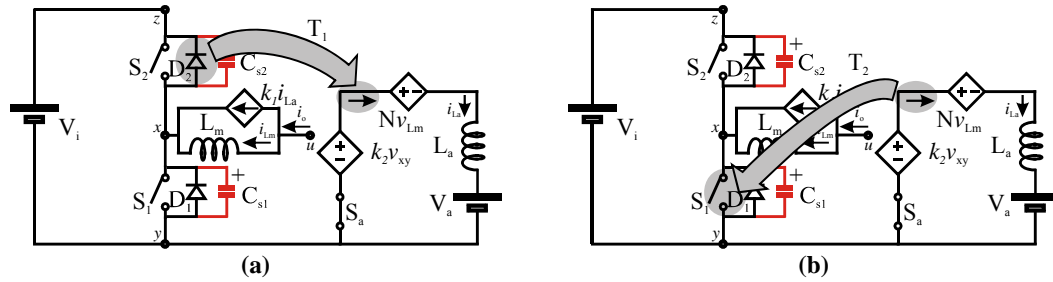


Figura 3.5. Transferências de corrente.

(a) De D_2 para o circuito auxiliar; e (b) Do circuito auxiliar para S_1 .

Aplicando a lei das malhas à malha auxiliar, obtém-se a equação (2.5),

Para o diodo D_2 sob condução, tem-se $v_{xy} = V_{zy}$, obtendo-se (2.6).

3.3.1.1 Malha auxiliar desconectada do terminal x

Para a malha auxiliar desconectada do terminal x , tem-se $k_1 = -N$ e $k_2 = 0$.

Resolvendo para N , obtém-se a equação (2.11).

3.3.1.2 Malha auxiliar conectada ao terminal x

Considerando a malha auxiliar conectada ao terminal x e i_{La} saindo deste terminal tem-se $k_1 = -N-1$ e $k_2 = 1$.

Resolvendo (2.6) para N , obtém-se a equação (2.16).

3.3.2 Condição para transição T_2

Após a entrada em condução (sob ZVS) das chaves S_1 e S_2 , tem lugar a Transição T_2 (Figura 3.4 e Figura 3.5(b)) durante a qual, a corrente que entra no terminal x deve crescer novamente, expressão (3.4).

$$\frac{d}{dt}(i_{Lm} + Ni_{La}) > 0. \quad (3.4)$$

3.3.2.1 Malha auxiliar desconectada do terminal x

Para a chave S_1 fechada, tem-se $v_{xy} = 0$, então os valores válidos para N quando o circuito auxiliar está desconectado do terminal x são dados pela expressão (2.24).

3.3.2.2 Malha auxiliar conectada ao terminal x

Para o circuito auxiliar conectado ao terminal x , a faixa de variação para N é definida pela expressão (2.29).

3.4 Períodos de tempo necessários para as transições T_1 e T_2

Nesta seção são avaliados os períodos de tempo necessários para que as transições T_1 e T_2 , ilustradas na Figura 3.4, ocorram. O conhecimento destes períodos é útil, por exemplo, para a determinação das taxas de variação de corrente (di/dts) através das chaves principais e auxiliares.

3.4.1 Período de tempo para transição T_1

O período de tempo necessário para a transição T_1 da Figura 3.4 pode ser determinado fazendo-se $v_{xy} = V_{zy}$ em (2.32). Tem-se então

$$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{k_2 V_{zy} + N(V_{zy} - v_{uy}) - V_a}. \quad (3.5)$$

3.4.1.1 Malha auxiliar desconectada do terminal x

Para a malha auxiliar desconectada do terminal x , fazendo $k_2 = 0$ em (3.5):

$$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{N(V_{zy} - v_{uy}) - V_a}. \quad (3.6)$$

3.4.1.2 Malha auxiliar conectada ao terminal x

Para a malha auxiliar conectada do terminal x , com $k_2 = 1$ em (3.5):

$$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{V_{zy} + N(V_{zy} - v_{uy}) - V_a}. \quad (3.7)$$

3.4.2 Período de tempo para transição T_2

Para a transição T_2 representada na Figura 3.4, tem-se $v_{xy} = 0$ em (2.32). Então se obtém

$$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{N v_{uy} + V_a}. \quad (3.8)$$

A seguir, são apresentadas e avaliadas as topologias de inversores ZVT com indutor de filtro acoplado.

3.5 Topologias dos inversores ZVT

As diferentes topologias para os inversores ZVT podem ser obtidas através das conexões do ramo auxiliar do diagrama esquemático da Figura 2.13 ao inversor PWM ilustrado na Figura 2.16.

A Tabela 3.1 ilustra algumas das possibilidades para as conexões da malha auxiliar.

Tabela 3.1. Possibilidades para os conversores ZVT.

Configuração	Terminal a	Terminal b	k_1	k_2	V_a
1	x	y/z	-N-1	1	0
2	u	y/z	-N	0	$-v_{uy}$
3	v	y/z	-N	0	$-V_{zy}/2$
4	y/z	z/y	-N	0	$-V_{zy}$
5	b	a	-N	0	0

As possibilidades topológicas mostradas na Tabela 3.1 são ilustradas na Figura 3.6.

A topologia 1 (Figura 3.6(a)) possui o circuito auxiliar conectado ao terminal x , o que faz com que o ramo auxiliar desvie corrente do pólo independentemente da conexão magnética entre o indutor de filtro e o indutor auxiliar. Isto não acontece com os demais conversores que o fazem somente devido ao acoplamento magnético entre os indutores.

A topologia 2 (Figura 3.6(b)) possui o circuito auxiliar conectado ao terminal u . Tal fato faz com que a variação da tensão aplicada através da malha auxiliar seja função da tensão da carga.

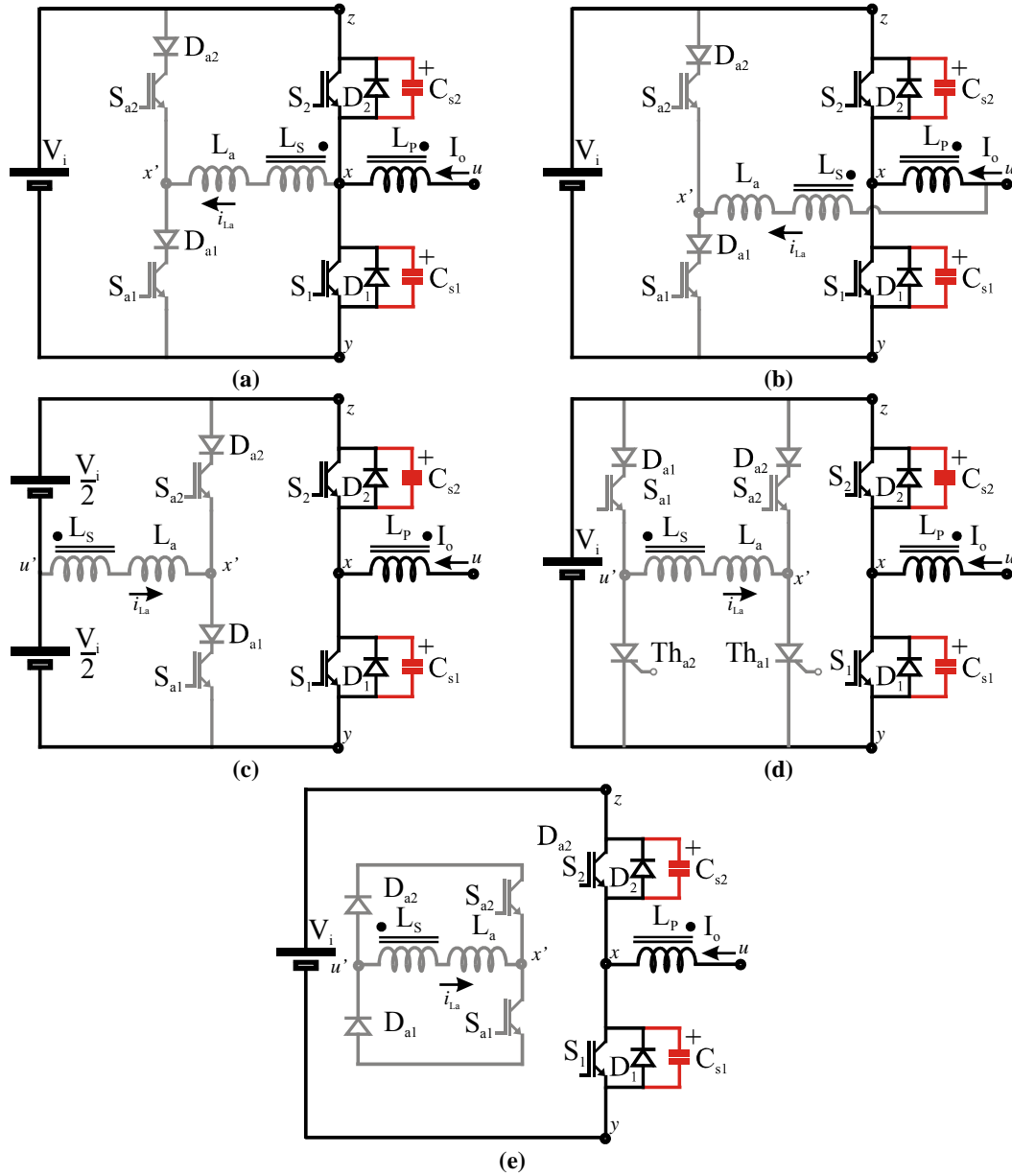


Figura 3.6. Diagrama dos circuitos auxiliares bidirecionais para os novos inversores ZVT monofásicos com indutor acoplado de filtro. (a) Topologia 1; (b) Topologia 2; (c) Topologia 3; (d) Topologia 4; (e) Topologia 5.

A topologia 3 (Figura 3.6(c)) apresenta o circuito auxiliar conectado ao terminal u' , sendo que metade da tensão do barramento fica aplicada através do circuito auxiliar. Para esta topologia é necessário que haja a disponibilidade da conexão do ponto médio do barramento, o que costuma ser obtido através da utilização de um divisor capacitivo.

A topologia 4 (Figura 3.6(d)) necessita de duas chaves auxiliares extras quando comparada com as outras topologias. Cada uma destas chaves opera em baixa frequência,

permanecendo acionadas alternadamente para cada meio ciclo da forma de onda da tensão de saída. Existem diversas possibilidades para a localização das chaves auxiliares desta topologia, as quais estão ilustradas na Figura 3.7. Todas as topologias necessitam da mesma quantidade de chaves auxiliares.

A topologia 5 (Figura 3.6(e)) é a única das topologias ZVT estudadas aqui que não possui uma fonte de tensão aplicada através do enrolamento auxiliar ($V_a = 0$). Isso causa problemas para que essa topologia opere sob ZVT com baixa tensão de carga, tornando-a mais adequada para aplicações que apresentem alto índice de modulação (M_a).

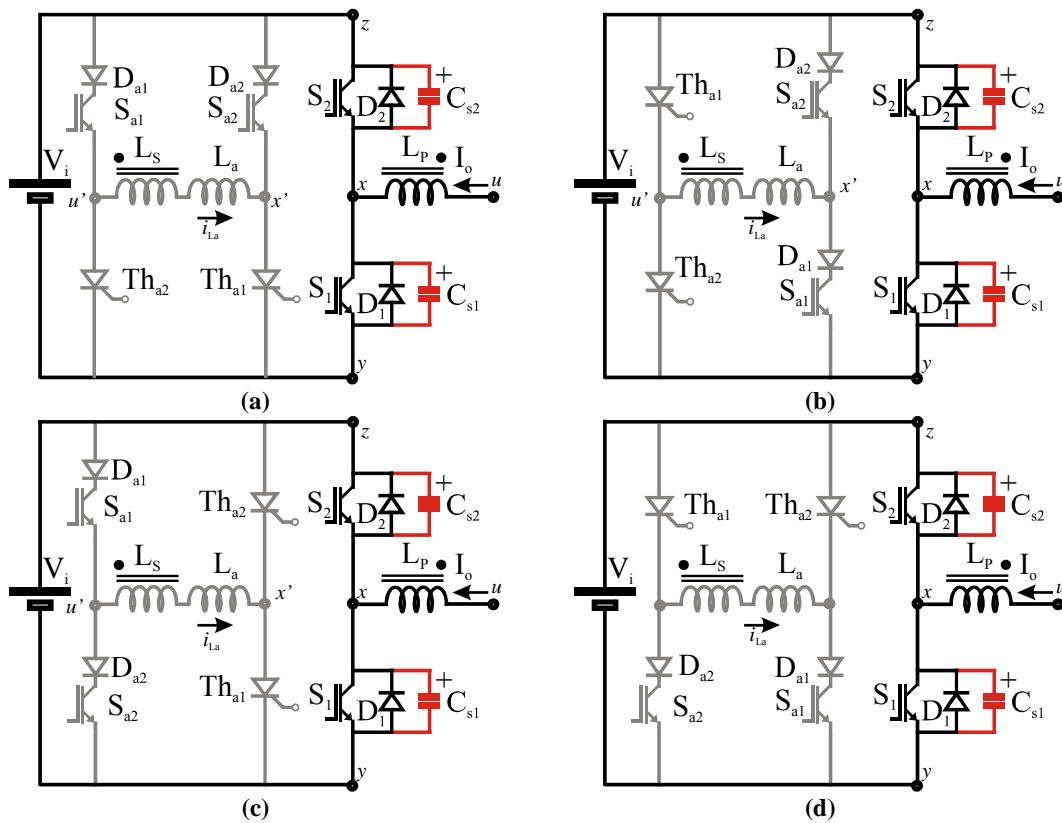


Figura 3.7. Possibilidades de implementação da Topologia 4.

Com alguns representantes dos inversores ZVT identificados, pode-se verificar os períodos de tempo necessários para que as transições T_1 e T_2 se realizem, de acordo com as equações (3.6), (3.7) e (3.8), bastando para isso substituir os valores de V_a , k_1 e k_2 dados na Tabela 3.1.

As expressões que definem a duração dos períodos das transições T_1 e T_2 são mostradas na Tabela 3.2.

Tabela 3.2. Períodos de tempo necessários para as transições T_1 e T_2 .

Topologia	Transição T_1 (3.6) e (3.7)	Transição T_2 (3.8)	V_a
1	$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{V_{zy} + N(V_{zy} - v_{uy})}$	$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{N v_{uy}}$	0
2	$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{N(V_{zy} - v_{uy}) + v_{uy}}$	$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{(N-1)v_{uy}}$	$-v_{uy}$
3	$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{N(V_{zy} - v_{uy}) + V_{zy}/2}$	$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{N v_{uy} - V_{zy}/2}$	$-V_{zy}/2$
4	$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{N(V_{zy} - v_{uy}) + V_{zy}}$	$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{N v_{uy} - V_{zy}}$	$-V_{zy}$
5	$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{N(V_{zy} - v_{uy})}$	$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{N v_{uy}}$	0

É importante enfatizar que durante a transição T_1 a corrente através de L_a deve crescer, de modo que o termo à direita da igualdade das equações de Δt_{T1} deve ser positivo.

Da mesma forma, durante T_2 a corrente através de L_a deve decrescer ($\Delta i_{La} < 0$) e, portanto, os denominadores das equações que descrevem Δt_{T2} devem possuir valores positivos.

A Tabela 3.2 mostra que para variações de corrente iguais através da indutância L_a , as topologias 1 e 4 apresentam os mesmos períodos de tempo para a transição T_1 . Esta transição ocorre mais rapidamente para a topologia 5, seguida pela topologia 3 e finalmente pelas topologias 1 e 4. Para a topologia 2 o período de tempo para a transição T_1 é mais dependente da tensão de carga.

Em relação ao período da transição T_2 , a topologia 4 apresenta a transição mais rápida, seguida pela topologia 3 e finalmente pelas topologias 1 e 5 que possuem tempos

idênticos. Novamente a topologia 2 é mais dependente do valor da tensão de carga que as demais topologias pois a carga faz parte da malha auxiliar desta topologia.

3.6 Projeto dos inversores ZVT

Os conversores ZVT com indutor de filtro acoplado apresentam a corrente através do enrolamento auxiliar com a forma geral definida pela equação (3.9).

$$i_{La}(t) = I_0 + I_1 \sin(\omega t) + I_2 t. \quad (3.9)$$

Esta forma de onda pode ser visualizada na Figura 3.8(a)

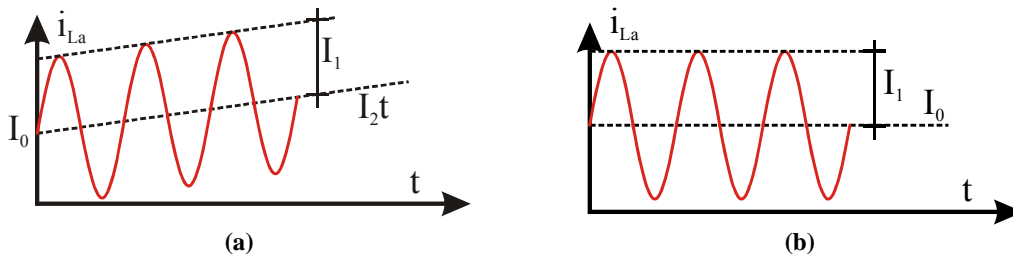


Figura 3.8. Formas de onda. (a) Considerando termo linear e (b) Desconsiderando termo linear.

Quando o termo I_2 possui dimensões muito menores que I_1 , este termo pode ser desconsiderado e a forma de onda resultante é aquela representada na Figura 3.8(b), expressão (3.11). Tal característica costuma ocorrer para os inversores ZVT com indutor de filtro acoplado, pois I_2 costuma ser proporcional à razão entre a indutância de dispersão (L_a) e a indutância de magnetização (L_m), as quais possuem uma ordem de grandeza distinta.

Dessa forma, assumindo que a razão entre L_a e a indutância magnetizante (L_m) é muito pequena, (3.10), implica que o valor de I_2 possui valor igualmente muito pequeno quando comparado aos valores de I_0 e I_1 .

$$L_a/L_m \approx 0. \quad (3.10)$$

Então o termo multiplicado por I_2 pode ser desconsiderado, Figura 3.8(b).

$$i_{La}(t) \approx I_0 + I_1 \sin(\omega t). \quad (3.11)$$

Verifica-se que a expressão (3.11) possui valor máximo igual a

$$i_{La}(t) = I_0 + I_1, \quad (3.12)$$

o qual ocorre quando

$$\omega t = \frac{\pi}{2}. \quad (3.13)$$

A equação de tensão através da capacitância C_s , a qual encontra-se em paralelo com a chave principal, tem a seguinte forma geral:

$$v_{C_s}(t) = V_0 + V_1 \cos(\omega t). \quad (3.14)$$

O centro de ressonância de tensão ($V_{C_s_C}$) pode ser definido como o valor médio da tensão de um dado capacitor cuja energia ressona durante um período de 2π .

O valor médio da expressão (3.14) é dado por

$$V_{C_s_C} = v_{C_s}(\pi/2) = V_0. \quad (3.15)$$

Define-se a constante k_v como sendo a razão entre a tensão V_{zy} e o centro do plano de fase, $V_{C_s_C}$.

$$k_v = \frac{V_{zy}}{V_{C_s_C}}. \quad (3.16)$$

A Figura 3.9 mostra que para o ponto em que a corrente no indutor é máxima (curva superior), a tensão no capacitor se encontra em seu valor médio (curva inferior), *i.e.*, encontra-se no centro de ressonância.

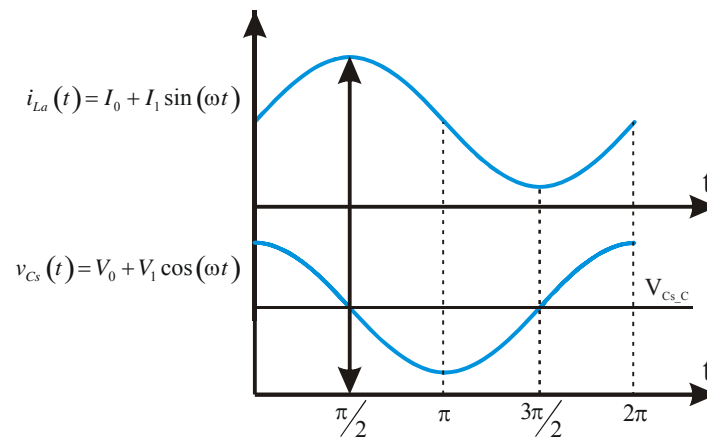


Figura 3.9. Formas de onda típicas de um processo ressonante no indutor (curva superior) e no capacitor (curva inferior).

A ocorrência ou não de comutação suave pode ser determinada através da definição analítica do centro de ressonância de tensão (V_{Cs_C}). Essa definição é obtida através do equacionamento da tensão através do capacitor em questão durante a etapa ressonante ao final da qual deve ocorrer comutação suave.

Existem três possibilidades para o que ocorre quando o circuito auxiliar é acionado e inicia a descarga do capacitor C_{s1} em paralelo com a chave S_1 .

(i) O capacitor C_{s1} não é completamente descarregado - Figura 3.10(a). Neste caso, a chave S_1 deve ser ativada quando a tensão através de C_{s1} atinge seu nível mínimo. O período da etapa ressonante é definido por

$$\omega_i t = \pi, \quad (3.17)$$

onde ω_i é a frequência ressonante do circuito em questão.

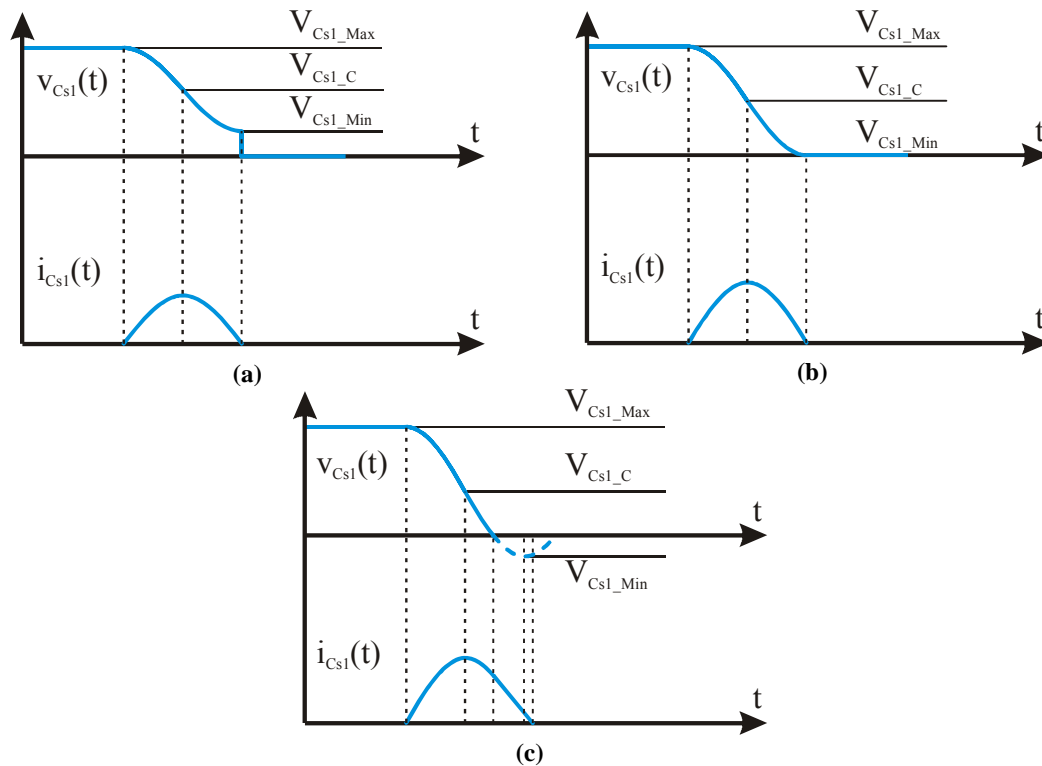


Figura 3.10. Possibilidades da ação do circuito auxiliar.

Essa possibilidade ocorre quando

$$V_{Cs1_C} > \frac{V_{Cs1_Max}}{2} = \frac{V_{zy}}{k_v}. \quad (3.18)$$

(ii) A tensão através do capacitor C_{s1} se anula no exato instante dado pela expressão (3.17) - Figura 3.10(b). O diodo antiparalelo da chave S_1 não chega a entrar em condução, pois a corrente através de C_{s1} anula-se simultaneamente com a tensão. Embora as perdas devido ao acionamento de S_1 sejam mínimas para esse caso, existem dificuldades práticas para o acionamento desta chave no instante exato em que a tensão v_{Cs1} se anula.

A condição (ii) ocorre quando

$$V_{Cs1_C} = \frac{V_{Cs1_Max}}{2} = \frac{V_{zy}}{k_v}. \quad (3.19)$$

(iii) A tensão através de C_{s1} pode se anular antes que sua corrente se anule, ou seja, a tensão através de C_{s1} se tornaria negativa na ausência do diodo antiparalelo de S_1 - Figura 3.10(c). A corrente que circula através de C_{s1} passa a circular através de D_1 quando a tensão através de C_{s1} se anula e existe um período de tempo finito para que a chave S_1 seja acionada. Esta condição ocorre quando

$$V_{Cs1_C} < \frac{V_{Cs1_Max}}{2} = \frac{V_{zy}}{k_v}. \quad (3.20)$$

Considerando o caso de inversores PWM, o centro de ressonância (V_{Cs1_C}) varia de acordo com a tensão da carga. Especificamente para inversores com indutor de filtro acoplado, o valor da razão de espiras pode ser determinado para que ocorra a situação (iii), descrita acima, para todas as condições de carga.

Embora não seja visível na Figura 3.10, o aumento de V_{Cs_C} devido ao aumento da razão de espiras (N) tem como efeito a redução da corrente através do circuito auxiliar, pois reduz o raio de ressonância, o qual é definido como

$$r_{res} = V_{zy} - V_{Cs_C}. \quad (3.21)$$

Esse efeito é mostrado na Figura 3.11, na qual se observa que para o maior valor de V_{Cs_C} o valor de corrente através do indutor L_a é menor. Nesta figura Z_i é a impedância característica do circuito ressonante. Assim sendo, procura-se fazer o valor de N o mais alto possível para minimizar a corrente através do circuito auxiliar, reduzindo assim as perdas resistivas através do mesmo.

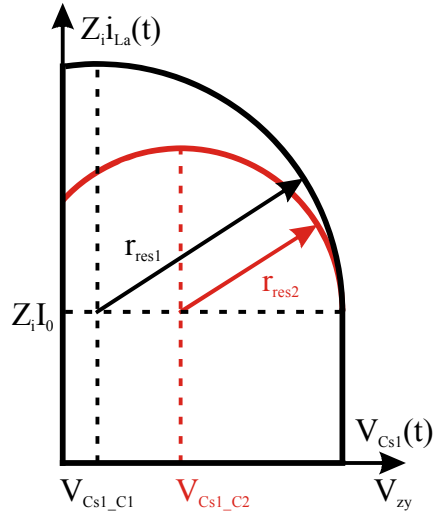


Figura 3.11. Efeito do aumento de $V_{C_{s_C}}$.

A tensão máxima através da chave auxiliar pode ser obtida aplicando a lei das malhas à malha auxiliar do diagrama esquemático da Figura 3.5.

$$-k_2 v_{xy} - v_{Sa} + N v_{Lm} + v_{La} + V_a = 0. \quad (3.22)$$

Isolando v_{Sa} na expressão (3.22),

$$v_{Sa} = -k_2 v_{xy} + N(v_{uy} - v_{xy}) + v_{La} + V_a. \quad (3.23)$$

Como a chave auxiliar se encontra aberta, $v_{La} = 0$, então (3.23) se torna

$$v_{Sa} = -k_2 v_{xy} + N(v_{uy} - v_{xy}) + V_a. \quad (3.24)$$

Lembrando que para o inversor *full-bridge*, de acordo com a expressão (2.54), tem-se

$$v_{uy} = V_{zy} - v_{Load}. \quad (3.25)$$

Substituindo (3.25) em (3.24):

$$v_{Sa} = -k_2 v_{xy} + N(V_{zy} - v_{Load} - v_{xy}) + V_a. \quad (3.26)$$

A sobretensão sobre a chave auxiliar ocorre quando diodo antiparalelo da chave S_2 está conduzindo. Dessa forma,

$$v_{xy} = V_{zy}. \quad (3.27)$$

Substituindo (3.27) em (3.26):

$$v_{Sa} = -k_2 V_{zy} + N(-v_{Load}) + V_a. \quad (3.28)$$

Substituindo os valores da fonte auxiliar, V_a , da Tabela 3.1 em (3.28) para cada topologia podem ser obtidos os valores de sobretensão sobre a chave auxiliar, como mostrado na Tabela 3.3.

Tabela 3.3. Sobretensões sobre as chaves auxiliares

Topologia	Sobretensão
1	$V_{Sa_Max} = -V_{zy} - Nv_{Load}$
2	$V_{Sa_Max} = (1-N)v_{Load} - V_{zy}$
3	$V_{Sa_Max} = -Nv_{Load} - V_{zy}/2$
4	$V_{Sa_Max} = -Nv_{Load} - V_{zy}$
5	$V_{Sa_Max} = -Nv_{Load}$

O valor da indutância L_a pode ser determinado com base nos requerimentos de di/dt das chaves a partir das expressões (2.80) e (2.85).

Assim, a taxa de variação de corrente através da chave auxiliar durante seu bloqueio é dada por

$$L_{a_Sai_turn-off} = \frac{N(V_{zy} - v_{Load}) + V_a}{di/dt}. \quad (3.29)$$

Durante seu acionamento:

$$L_{a_Sai_turn-on} = \frac{k_2 V_{zy} + Nv_{Load} - V_a}{di/dt}. \quad (3.30)$$

Para o bloqueio do diodo antiparalelo de uma chave principal tem-se

$$L_{a_Si_turn-off} = k_1 \frac{k_2 V_{zy} + Nv_{Load} - V_a}{di/dt}. \quad (3.31)$$

Para seu acionamento:

$$L_{a_Si_turn-on} = k_1 \frac{N(V_{zy} - v_{Load}) + V_a}{di/dt}. \quad (3.32)$$

Sendo que o indutor L_a possui valor máximo para as equações (3.29) e (3.31) quando

$$V_{\text{Load}} = 0 \quad (3.33)$$

e para as expressões (3.30) e (3.32) quando

$$V_{\text{Load}} = V_{\text{Load_Max}} \quad (3.34)$$

Os valores utilizados para o projeto e para os gráficos apresentados nesta seção são definidos na Tabela 3.4.

Tabela 3.4. Parâmetros de Projeto.

Parâmetro	Valor
$V_i (V_{zy})$	360 V _{DC}
V_{Load}	127 V _{AC} (RMS)
$V_{\text{Load_Max}}$	180 V (pico)
I_{Load}	7,8 A (RMS)
$I_{\text{Load_Max}}$	11,1 A (pico)
P_{Load}	1000 W
R_{Load}	48,4 Ω
f_s	40 kHz
f_o	60 Hz
C_{si}	0,5 nF
$V_{\text{Sa_Max}}$ (Topologias 1, 2, 3 e 5)	640 V
$V_{\text{Sa_Max}}$ (Topologia 4)	960 V
$di/dt_{\text{Max_Si,Sai}}$ (2.88)	100 A/ μ s

3.6.1 Inversores ZVT: Topologia 1.

Tomando a topologia 1 dos inversores ZVT:

$$v_{\text{Csl}}(t) = \left(1 - \left(\frac{\omega_a}{\omega} \right)^2 \right) v_{\text{uy}} + \left(V_i - \left(1 - \left(\frac{\omega_a}{\omega} \right)^2 \right) v_{\text{uy}} \right) \cos(\omega t), \quad (3.35)$$

cujo valor médio é

$$v_{Cs1}\left(\frac{\pi}{2}\right) = v_{Cs1_C} = \left(1 - \left(\frac{\omega_a}{\omega}\right)^2\right) v_{uy}, \quad (3.36)$$

onde:

$$\omega = \sqrt{\frac{L_a + L_m(1+N)^2}{L_m L_a C_s}} \quad (3.37)$$

e

$$\omega_a = \sqrt{\frac{1+N}{L_a C_s}}. \quad (3.38)$$

O centro do plano de fase é a razão entre a tensão V_{zy} e uma constante k_v . Então de (3.16):

$$V_{Cs_C} = \frac{V_{zy}}{k_v}. \quad (3.39)$$

Dessa forma:

$$V_{Cs_C} = \frac{V_{zy}}{k_v} = \left(1 - \left(\frac{\omega_a}{\omega}\right)^2\right) v_{uy}. \quad (3.40)$$

Substituindo-se (3.36) e (3.37) e resolvendo-se para N:

$$N = \frac{-v_{uy}k_v + 2V_{zy} + \sqrt{(k_v v_{uy})^2 - (V_{zy} - k_v v_{uy})^2} 4L_a/L_m}{2(k_v v_{uy} - V_{zy})}. \quad (3.41)$$

A fronteira de operação sob comutação suave pode ser determinada fazendo-se $k_v = 2$, (3.19), na expressão (3.41). Os demais valores são definidos na Tabela 3.4, lembrando que $v_{uy} = V_{zy} - v_{Load}$. A expressão (3.41) é ilustrada na Figura 3.12. De acordo com esta figura, o ponto mais restritivo para o valor da relação de espiras, ou seja, o ponto onde é mais difícil a obtenção de comutação suave ocorre para tensão de saída nula. Quando a tensão de saída é nula, a tensão refletida no indutor L_a é máxima, se aproximando do limite definido por (3.20). Para que o inversor opere sempre com

comutação suave a razão de espiras (N) deve ser inferior ao menor valor de ordenada dado pelo gráfico da Figura 3.12.

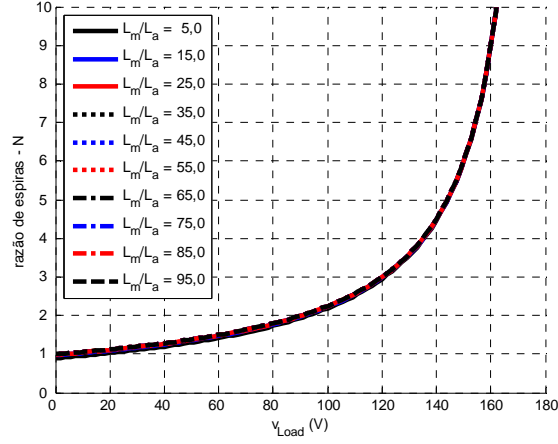


Figura 3.12. Fronteira de operação sob comutação suave.

O valor da indutância L_a pode ser determinado através dos requerimentos de di/dt das chaves principais e auxiliares.

Para a topologia 1 tem-se $k_1 = -(N+1)$, $k_2 = 1$ e $V_a = 0$, Tabela 3.1. Então de (3.29), (3.30), (3.31) e (3.32) se obtém

$$L_{a_Sai_turn-off} = \frac{N(V_{zy} - v_{Load})}{di/dt}; \quad (3.42)$$

$$L_{a_Sai_turn-on} = \frac{V_{zy} + Nv_{Load}}{di/dt}; \quad (3.43)$$

$$L_{a_Si_turn-off} = -(1+N) \frac{V_{zy} + Nv_{Load}}{di/dt}; \quad e \quad (3.44)$$

$$L_{a_Si_turn-on} = -(1+N) \frac{N(V_{zy} - v_{Load})}{di/dt}. \quad (3.45)$$

A condição para que a transição T_2 ocorra é mostrada na expressão (2.29). Da Tabela 3.1 se obtém

$$N > \frac{-v_{uy} + \sqrt{v_{uy}^2 - 4v_{uy}^2 L_a/L_m}}{2v_{uy}}. \quad (3.46)$$

A Figura 3.13 tem por função auxiliar no projeto da indutância L_a . Para isso são avaliados quatro parâmetros:

(i) Procura-se garantir que as taxas de variação de corrente (di/dts) através das chaves não ultrapassem o valor estipulado na Tabela 3.4. As expressões (3.42), (3.43), (3.44) e (3.45) avaliam as di/dts durante a entrada em condução e durante o bloqueio das chaves principais e auxiliares;

(ii) Deve-se igualmente garantir que o conversor opere sob comutação suave com o intuito de maximizar a sua eficiência. Para tal, utiliza-se a expressão (3.41) fazendo-se $k_v = 2$; e

(iii) Outro ponto que deve ser avaliado diz respeito à tensão máxima sobre as chaves auxiliares, a qual é definida na Tabela 3.3. Observa-se nesta tabela que a tensão máxima ocorre para a tensão máxima de carga (Tabela 3.4). Dessa forma, tem-se

$$N = \frac{V_{Sa_Max} - V_{zy}}{V_{Load}}; \quad (3.47)$$

(iv) A transição T_2 deve ser assegurada, (3.46).

O valor de L_a é escolhido, então, dentro da região que satisfaça as condições enunciadas acima.

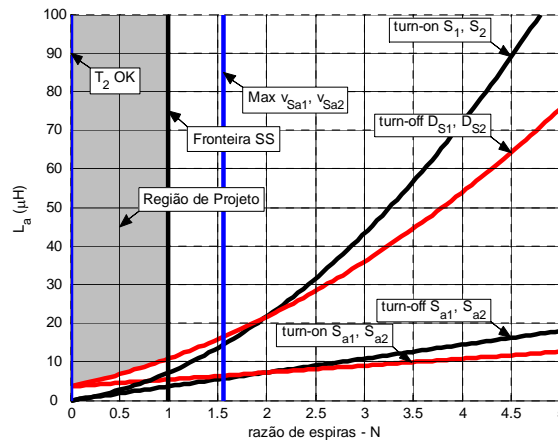


Figura 3.13. Indutância L_a em função dos valores de N e das di/dts nas chaves.

A Figura 3.13 indica que para indutâncias acima de 11 μH todas as taxas de variação de corrente avaliadas ficam abaixo de 100 A/ μs , que é um limite estabelecido em (2.88).

Dessa forma, define-se:

$$N = 0,9 \quad (3.48)$$

e

$$L_{a_Min} = 11 \mu\text{H}. \quad (3.49)$$

3.6.2 Inversores ZVT: Topologia 2.

A tensão do capacitor C_{s1} durante o estágio de sua descarga ressonante é definida por

$$v_{Cs1}(t) = \left(1 - \left(\frac{\omega_{a2}}{\omega_2}\right)^2\right) v_{uy} + \left(V_{zy} - \left(1 - \left(\frac{\omega_{a2}}{\omega_2}\right)^2\right) v_{uy}\right) \cos(\omega_2 t), \quad (3.50)$$

onde:

$$\omega_2 = \sqrt{\frac{L_a + L_m N^2}{L_m L_a C_s}} \quad (3.51)$$

e

$$\omega_{a2} = \sqrt{\frac{N}{L_a C_s}}, \quad (3.52)$$

cujos centro de ressonância é definido como

$$v_{Cs1}(t) = \left(1 - \left(\frac{\omega_{a2}}{\omega_2}\right)^2\right) v_{uy} = \left(1 - \frac{NL_m}{L_a + L_m N^2}\right) v_{uy}. \quad (3.53)$$

Através do procedimento descrito para a Topologia 1, obtém-se:

$$N = \frac{v_{uy} k_v + \sqrt{(v_{uy} k_v)^2 - (V_{zy} - v_{uy} k_v)^2 4L_a/L_m}}{2(v_{uy} k_v - V_{zy})}. \quad (3.54)$$

O inversor opera sob comutação suave fazendo-se $k_v = 2$, (3.19), na expressão (3.54). Tal expressão é ilustrada na Figura 3.14. O valor máximo de N para que o inversor opere com comutação suave para toda a faixa de carga ocorre para tensão de saída nula, conforme visto nesta figura. Portanto, o valor máximo de N para que seja assegurada comutação suave para toda a faixa de tensão de saída é definido como sendo igual ao ponto de mínimo da curva traçada na Figura 3.14.

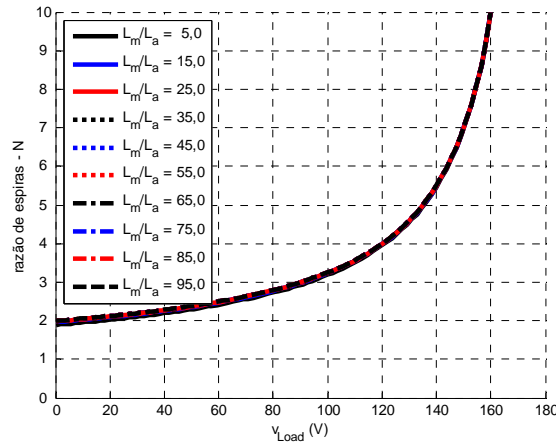


Figura 3.14. Fronteira de operação sob comutação suave.

Para a topologia 2: $k_1 = -N$, $k_2 = 0$ e $V_a = -v_{uy}$, Tabela 3.1. Então de (3.29), (3.30), (3.31) e (3.32) se obtém

$$L_{a_Sai_turn-off} = \frac{N(V_{zy} - v_{Load}) - v_{uy}}{di/dt}; \quad (3.55)$$

$$L_{a_Sai_turn-on} = \frac{Nv_{Load} + v_{uy}}{di/dt}; \quad (3.56)$$

$$L_{a_Si_turn-off} = -N \frac{Nv_{Load} + v_{uy}}{di/dt}; \quad (3.57)$$

$$L_{a_Si_turn-on} = -N \frac{N(V_{zy} - v_{Load}) - v_{uy}}{di/dt}. \quad (3.58)$$

A condição para que a transição T_2 ocorra é mostrada na expressão (2.24). Da Tabela 3.1 se obtém

$$N > \frac{v_{uy} + \sqrt{(-v_{uy})^2 - 4v_{uy}^2 L_a/L_m}}{2v_{uy}} \quad (3.59)$$

A região de projeto mostrada na Figura 3.15 é delimitada na parte inferior de forma a garantir que as taxas de variação de corrente (di/dts) definidas na Tabela 3.1 sejam respeitadas, expressões (3.55), (3.56), (3.57) e (3.58). O limite lateral direito é definido de modo a garantir que a topologia opere com comutação suave, (3.54) com $k_v = 2$ e que a tensão sobre as chaves auxiliares (Tabela 3.3) não ultrapasse o limite definido, Tabela 3.1. O limite lateral esquerdo é definido para que a transição T_2 seja assegurada, (3.59).

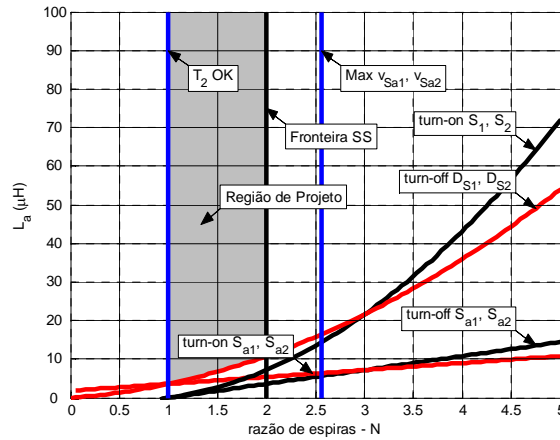


Figura 3.15. Indutância L_a em função dos valores de N e das di/dts nas chaves.

A Figura 3.15 indica que para indutâncias acima de $11 \mu\text{H}$ todas as taxas de variação de corrente (di/dts) dentro da região de projeto ficam abaixo de $100 \text{ A}/\mu\text{s}$ (2.88) uma vez que as curvas que representam as di/dts delimitam este valor.

Dessa forma, define-se:

$$N = 1,9 \quad (3.60)$$

e

$$L_{a_Min} = 11 \mu\text{H}. \quad (3.61)$$

3.6.3 Inversores ZVT: Topologia 3

A tensão do capacitor C_{s1} durante o estágio de sua descarga ressonante é definida por

$$v_{Cs1}(t) = v_{uy} - \frac{V_{zy}}{2} \left(\frac{\omega_{a2}}{\omega_2} \right)^2 + \left(V_{zy} - v_{uy} + \frac{V_{zy}}{2} \left(\frac{\omega_{a2}}{\omega_2} \right)^2 \right) \cos(\omega_2 t), \quad (3.62)$$

cujo centro de ressonância é

$$v_{Cs1_C} = v_{uy} - \frac{V_{zy}}{2} \left(\frac{\omega_{a2}}{\omega_2} \right)^2 = v_{uy} - \left(\frac{V_{zy}}{2} \right) \frac{NL_m}{L_a + L_m N^2}. \quad (3.63)$$

Através do procedimento descrito para a Topologia 1, obtém-se:

$$N = \frac{k_v V_{zy}/2 + \sqrt{(k_v V_{zy}/2)^2 - (V_{zy} - v_{uy} k_v)^2 4L_a/L_m}}{2(v_{uy} k_v - V_{zy})}. \quad (3.64)$$

Para verificar-se a fronteira de operação sob comutação suave faz-se $k_v = 2$ (3.19) em (3.64). Esta condição é ilustrada na Figura 3.16 para diferentes valores da tensão sobre a carga (v_{Load}).

Nesta figura são traçadas curvas para a fronteira de comutação suave considerando diversas razões de L_m e L_a . Estas curvas representam o valor máximo da razão de espiras, pois para valores maiores a tensão refletida sobre a indutância L_a ultrapassa o valor definido em (3.19). Portanto, analisando a Figura 3.16 observa-se que o valor máximo que N pode apresentar para que o inversor opere com comutação suave para toda a faixa de carga ocorre para tensão de saída nula. Conseqüentemente, o valor de N deve ser projetado considerando a tensão de carga nula.

A tensão máxima sobre as chaves auxiliares é avaliada na Figura 2.39.

Para a topologia 3 $k_1 = -N$, $k_2 = 0$ e $V_a = -V_{zy}/2$. Então de (3.29), (3.30), (3.31) e (3.32) se obtém

$$L_{a_Sai_tum-off} = \frac{N(V_{zy} - v_{Load}) - V_{zy}/2}{di/dt}; \quad (3.65)$$

$$L_{a_Sai_turn-on} = \frac{Nv_{Load} + V_{zy}/2}{di/dt}; \quad (3.66)$$

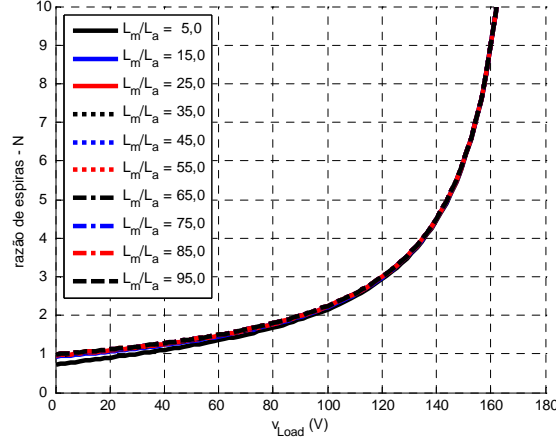


Figura 3.16. Fronteira de operação sob comutação suave.

$$L_{a_Si_turn-off} = -N \frac{Nv_{Load} + V_{zy}/2}{di/dt}; \quad (3.67)$$

$$L_{a_Si_turn-on} = -N \frac{N(V_{zy} - v_{Load}) - V_{zy}/2}{di/dt}. \quad (3.68)$$

A condição para que a transição T_2 ocorra é mostrada na expressão (2.24). Da Tabela 3.1 se obtém

$$N > \frac{V_{zy}/2 + \sqrt{\left(-V_{zy}/2\right)^2 - 4v_{uy}^2 L_a/L_m}}{2v_{uy}}. \quad (3.69)$$

A Figura 3.17 tem por finalidade auxiliar no projeto da indutância L_a e da razão de espiras. Em função disso, esta figura apresenta uma região sombreada, a qual é delimitada por uma curva na parte inferior. Esta curva representa os valores de L_a para os quais o inversor apresenta as máximas variações de corrente através das chaves dentro das especificações definidas na Tabela 3.1, expressões (3.65), (3.66), (3.67) e (3.68). O limite lateral direito é definido de modo a garantir que a topologia opere com comutação suave durante 80% do período da corrente de saída, (3.64) com $k_v = 2$ e $v_{Load} = 50V$ e que a tensão sobre as chaves auxiliares (Tabela 3.3) não ultrapasse o limite definido, Tabela 3.1.

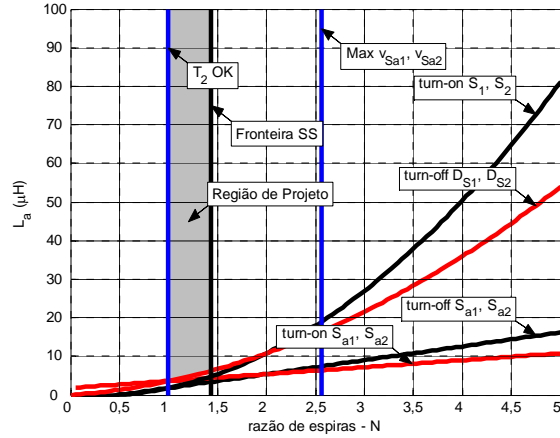


Figura 3.17. Indutância L_a em função dos valores de N e das di/dt s nas chaves.

A Figura 3.17 indica que para indutâncias acima de $8 \mu\text{H}$ todas as di/dt s avaliadas ficam abaixo de $100 \text{ A}/\mu\text{s}$.

Dessa forma, define-se:

$$N = 1,3 \quad (3.70)$$

e

$$L_{a_Min} = 8 \mu\text{H}. \quad (3.71)$$

3.6.4 Inversores ZVT: Topologia 4.

A tensão do capacitor C_{s1} durante o estágio de sua descarga ressonante é definida por

$$v_{Cs1}(t) = v_{uy} - V_{zy} \left(\frac{\omega_{a2}}{\omega_2} \right)^2 + \left(V_{zy} - v_{uy} + V_{zy} \left(\frac{\omega_{a2}}{\omega_2} \right)^2 \right) \cos(\omega_2 t), \quad (3.72)$$

que tem por centro de ressonância

$$v_{Cs1_C} = v_{uy} - V_{zy} \left(\frac{\omega_{a2}}{\omega_2} \right)^2 = v_{uy} - V_{zy} \frac{NL_m}{L_a + L_m N^2}. \quad (3.73)$$

Através do procedimento descrito para a Topologia 1, obtém-se:

$$N = \frac{k_v V_{zy} + \sqrt{(k_v V_{zy})^2 - (V_{zy} - k_v v_{uy})^2} 4L_a/L_m}{2(k_v v_{uy} - V_{zy})}. \quad (3.74)$$

A fronteira de operação sob comutação suave pode ser obtida fazendo-se $k_v = 2$ em (3.74). Esta condição é ilustrada na Figura 3.18 para diferentes valores da tensão sobre a carga (v_{Load}).

Da mesma forma que para as topologias anteriores, o valor máximo de N para que o inversor opere com comutação suave para toda a faixa de carga ocorre para tensão de saída nula. Conseqüentemente, o ponto de mínimo da curva da Figura 3.18 deve ser levado em consideração para o projeto da topologia.

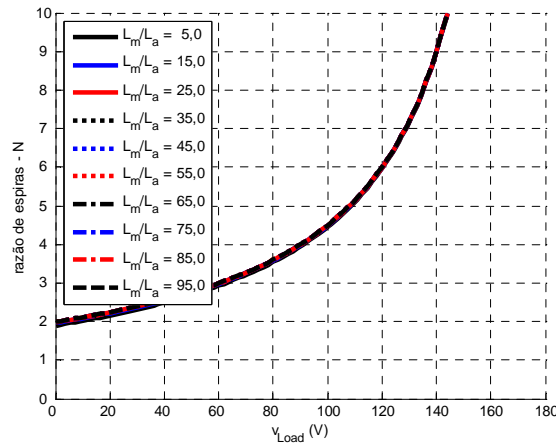


Figura 3.18. Fronteira de operação sob comutação suave.

A tensão máxima sobre as chaves auxiliares é ilustrada na Figura 2.46.

Para a topologia 4 tem-se $k_1 = -N$, $k_2 = 0$ e $V_a = -V_{zy}$, Tabela 3.1. Então de (3.29), (3.30), (3.31) e (3.32) se obtém

$$L_{a_Sai_turn-off} = \frac{N(V_{zy} - v_{Load}) - V_{zy}}{di/dt}; \quad (3.75)$$

$$L_{a_Sai_turn-on} = \frac{Nv_{Load} + V_{zy}}{di/dt}; \quad (3.76)$$

$$L_{a_Si_turn-off} = -N \frac{Nv_{Load} + V_{zy}}{di/dt}; \quad (3.77)$$

$$L_{a_Si_turn-on} = -N \frac{N(V_{zy} - v_{Load}) - V_{zy}}{di/dt}. \quad (3.78)$$

A condição para que a transição T_2 ocorra é mostrada na expressão (2.24). Da Tabela 3.1 se obtém

$$N > \frac{V_{zy} + \sqrt{(-V_{zy})^2 - 4v_{uy}^2 L_a/L_m}}{2v_{uy}}. \quad (3.79)$$

As expressões (3.75), (3.76), (3.77) e (3.78) são ilustradas na Figura 3.19 em função do valor da relação de espiras. Além disso, são mostrados os limites de comutação suave e da tensão máxima admitida sobre as chaves auxiliares.

O projeto do inversor é feito de modo a atender as limitações quanto às taxas de variação de corrente (di/dts) das chaves, Tabela 3.4 – expressões (3.75), (3.76), (3.77) e (3.78); comutação sob ZVS para 80% do período da tensão de saída ($k_v = 2$ e $v_{Load} = 50V$), (3.74); garantia que a transição T_2 ocorra, (3.79) e operação com baixas sobre tensões sobre as chaves auxiliares, Tabela 3.4. Estas três condições delimitam a área sombreada mostrada na Figura 3.19.

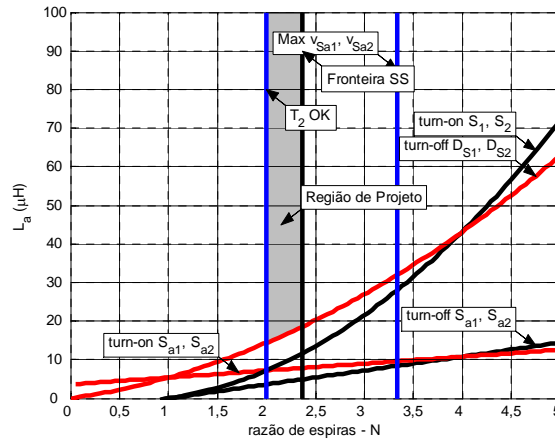


Figura 3.19. Indutância L_a em função dos valores de N e das di/dts nas chaves.

A Figura 3.19 indica que para indutâncias acima de $19 \mu H$ todos os valores de di/dt avaliados ficam abaixo de $100 A/\mu s$, uma vez que as curvas de di/dt delimitam esta fronteira.

Dessa forma, define-se:

$$N = 2,3 \quad (3.80)$$

e

$$L_{a_Min} = 19 \mu\text{H}. \quad (3.81)$$

3.6.5 Inversores ZVT: Topologia 5

A tensão do capacitor C_{s1} durante o estágio de sua descarga ressonante é definida por

$$v_{Cs1}(t) = v_{uy} - v_{uy} \cos(\omega_2 t), \quad (3.82)$$

cujo centro de ressonância é definido como:

$$V_{Cs1_C} = v_{uy}. \quad (3.83)$$

Como visto na equação (3.83) a tensão através do capacitor não é função de N . Portanto, o método até aqui utilizado para as demais topologias deixa de ser útil.

O fato do centro de ressonância não ser função de N também implica na limitação da faixa que esta topologia pode operar com comutação suave. A operação de modo suave esta assegurada quando

$$V_{zy} - v_{Load} = v_{uy} \geq \frac{V_{zy}}{2}, [19]. \quad (3.84)$$

Portanto a Topologia 5 opera com comutação suave somente quando a expressão (3.84) é satisfeita, o que ocorre apenas para parte do período da tensão de saída.

Isolando-se a tensão sobre a carga em (3.84),

$$\frac{V_{zy}}{2} \geq v_{Load}. \quad (3.85)$$

Considerando-se um índice de modulação unitário,

$$V_{Load_Max} = V_{zy}. \quad (3.86)$$

A expressão (3.85) é satisfeita para

$$\frac{V_{zy}}{2} \geq V_{\text{Load_Max}} \text{sen}(\theta). \quad (3.87)$$

Isolando-se θ tem-se

$$\theta = \begin{cases} \pi/6 \\ 5\pi/6 \end{cases}. \quad (3.88)$$

O que implica que o inversor pode operar com comutação suave no máximo durante um terço do período de cada semiciclo, ou seja, no intervalo entre as raízes de *theta* (θ).

A tensão máxima sobre as chaves auxiliares é ilustrada na Figura 2.53.

Para a topologia 5 $k_1 = -N$, $k_2 = 0$ e $V_a = 0$, Tabela 3.1. Então de (3.29), (3.30), (3.31) e (3.32) se obtém

$$L_{a_Sa_turn-off} = \frac{N(V_{zy} - V_{\text{Load}})}{di/dt}; \quad (3.89)$$

$$L_{a_Sa_turn-on} = \frac{NV_{\text{Load}}}{di/dt}; \quad (3.90)$$

$$L_{a_S2_turn-off} = -N \frac{NV_{\text{Load}}}{di/dt}; \quad (3.91)$$

$$L_{a_S1_turn-on} = -N \frac{N(V_{zy} - V_{\text{Load}})}{di/dt}. \quad (3.92)$$

A condição para que a transição T_2 ocorra é mostrada na expressão (2.24). Da Tabela 3.1 se obtém

$$N > \frac{\sqrt{-4v_{uy}^2 L_a/L_m}}{2v_{uy}}. \quad (3.93)$$

As expressões (3.89), (3.90), (3.91) e (3.92) são ilustradas na Figura 3.20 em função do valor da relação de espiras. Esta figura também mostra um limite para a tensão máxima sobre os semicondutores auxiliares, Tabela 3.3, bem como o limite para que ocorra a transição T_2 . A área dentro da qual as condições citadas são obedecidas é definida como sendo a região de projeto para esta topologia.

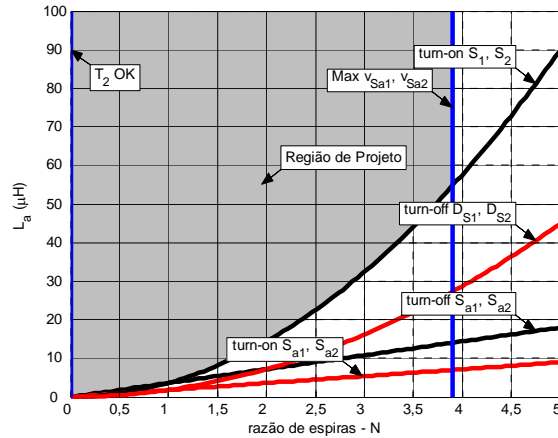


Figura 3.20. Indutância L_a em função dos valores de N e das di/dts nas chaves.

A Figura 3.20 indica que para indutâncias acima de $55 \mu\text{H}$ todas as taxas de variação de corrente (di/dts) avaliadas ficam abaixo de $100 \text{ A}/\mu\text{s}$, conforme expressão (2.88).

Para evitar que a indutância L_a seja muito grande, define-se:

$$N = 2 \quad (3.94)$$

e

$$L_a = 15 \mu\text{H}. \quad (3.95)$$

Tendo em vista as especificações da tensão de saída, verifica-se que a tensão de pico na carga é inferior à metade da tensão de barramento, V_{zy} , o que implica que a topologia 5 não comutará sua chave principal sob condições ZVS. No entanto, os benefícios do bloqueio do diodo antiparalelo com taxa de variação de corrente limitada ocorrem independentemente de a condição ZVS ser ou não atingida.

3.7 Simulação dos inversores ZVT

Define-se que as chaves S_3 e S_4 , Figura 3.22, comutam em baixa frequência, ou seja, na frequência da tensão da carga. Da mesma forma que para os inversores *snubber* de *turn-on*, durante o semiciclo em que a corrente se dirige do pólo x_2 para o pólo x_1 a chave S_4 permanece acionada. Para o semiciclo complementar a chave S_3 permanece acionada.

Estes inversores necessitam que uma das chaves auxiliares seja acionada antes da entrada em condução da chave principal correspondente durante cada um dos semiciclos. A chave auxiliar é bloqueada quando a corrente através do circuito auxiliar retorna à zero, ou seja, sob ZCS. A chave S_{a1} é acionada enquanto a chave S_4 está acionada e a chave S_{a2} enquanto a chave S_3 está acionada.

A estratégia de acionamento das chaves para os inversores ZVT é ilustrada na Figura 3.21. Para a simulação realizada, o circuito auxiliar foi acionado (por meio de S_{a1} ou de S_{a2}) para a entrada em condução das chaves (S_{a1} ou S_{a2}) durante todo o período da tensão de saída.

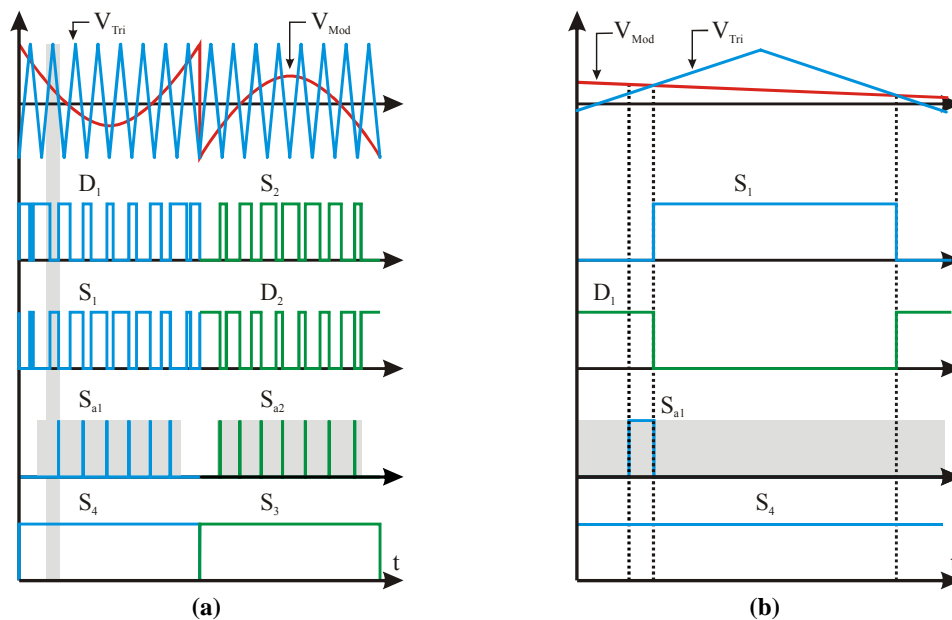


Figura 3.21. Comandos das chaves dos inversores ZVT. (a) Para um período e (b) Detalhe.

Foi simulada a topologia 1 dos inversores ZVT, Figura 3.22. Os parâmetros utilizados são dados na Tabela 3.5. As formas de onda são mostradas na Figura 3.23.

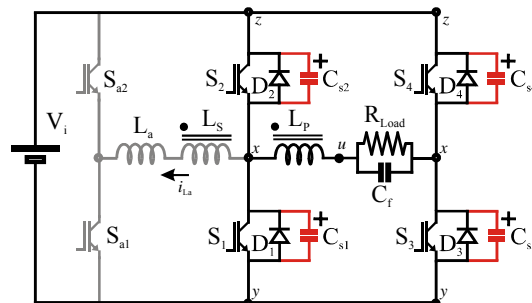


Figura 3.22. Estágios de Potência da Topologia 1 dos inversores ZVT.

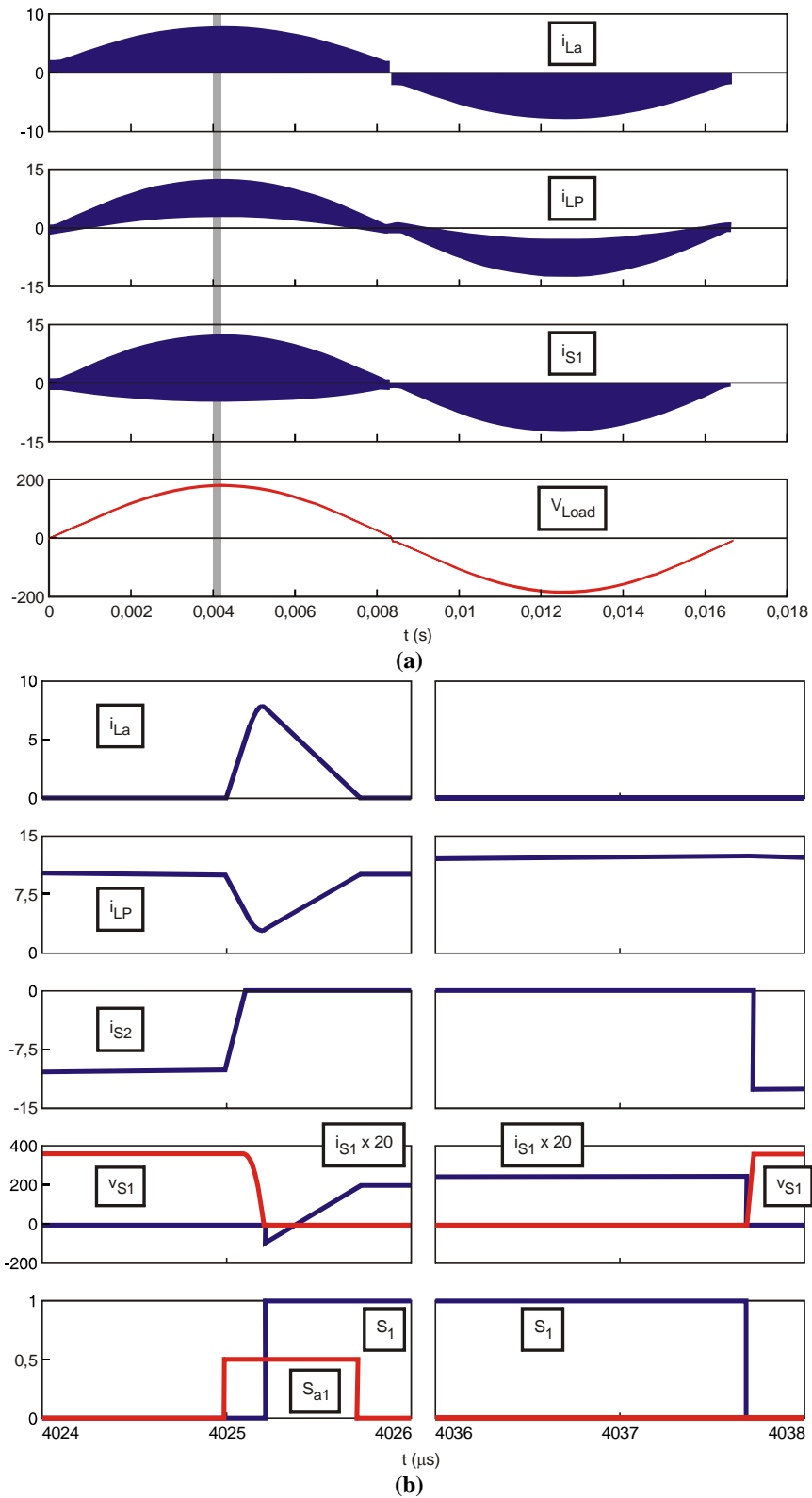


Figura 3.23. Formas de onda de simulação da topologia 1 dos inversores ZVT.

Na Figura 3.23(a) e (b) são mostradas formas de onda obtidas através de simulação para a topologia 1 dos inversores ZVT. As envoltórias das formas de onda através dos enrolamentos primário e secundário e através da chave S_1 são senoidais como no caso dos inversores *snubber* de *turn-on*, Figura 3.23(a). Na Figura 3.23(b) é mostrado que a chave S_1 entra em condução sob condições de tensão nula. Como a corrente através da chave auxiliar (S_{a1}) é a mesma que aquela através do enrolamento secundário do indutor acoplado, pode-se observar que S_{a1} entra em condução e bloqueia sob condições de corrente nula. A área em cinza na Figura 3.23(a) indica o ponto de operação do inversor correspondente às formas de onda da Figura 3.23(b).

Tabela 3.5. Parâmetros de Simulação.

Parâmetro	Valor
$V_i (V_{zy})$	$360 V_{CC}$
V_{Load}	$127 V_{CA}$
P_{Load}	1000 W
R_{Load}	16,2 Ω
f_s	40 kHz
f_{Load}	60 Hz
L_a	11 μ H
C_f	1,65 μ F
L_f	0,9 mH
C_{si}	0,5 nF
N_s/N_p	0,9

3.8 Resultados experimentais

O sistema implementado corresponde á topologia 1 dos inversores ZVT, sendo mostrado na Figura 3.24. O inversor sem componentes auxiliares é ilustrado em preto nesta figura.

Os parâmetros utilizados para a implementação são mostrados na Tabela 3.6 e os comandos utilizados para o ensaio são mostrados na Figura 3.25.

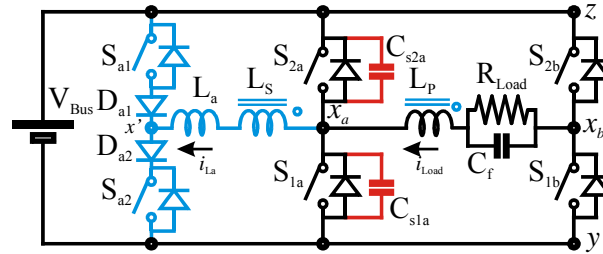


Figura 3.24. Sistema implementado.

Tabela 3.6. Parâmetros utilizados para a implementação.

Parâmetro	Valor
V_{Bus}	360 V
I_{Load_Max}	7,8 A
V_{Load_Max}	127 V
P_{Load}	1000 W
$L_f (L_m)$	2,3 mH
C_f	4 μ F
S_{1a}, S_{2a}, S_{1b} e S_{2b}	IRG4PC40UD
S_{a1} e S_{a2}	IRG4PC30UD
D_{a1} e D_{a2}	RHRP870
f_{Load}	60 Hz
f_s	40 kHz
L_a	40 μ H
$N (N_S/N_P)$	0,85
C_{s1a} e C_{s2a}	1,5 nF + 1,0 nF

Na Figura 3.26(a) observam-se as formas de onda relevantes para a entrada em condução da chave S_{1a} . Quando a chave S_{1a} é acionada, a tensão através da mesma (v_{xa}) já é nula, indicando que a mesma entra em condução sob ZVS. Observa-se nessa figura, que a chave auxiliar bloqueia sob condições de corrente nula.

Por sua vez, na Figura 3.26(b) são apresentadas as formas de onda para o bloqueio de S_{1a} . Pode-se notar que a tensão de S_{1a} (v_{xa}) cresce lentamente até o valor da tensão de barramento devido à capacitância C_{s1a} em paralelo com a mesma. Além disso, a chave auxiliar não é acionada para esta transição conforme indicam as formas de onda de i_{La} e de S_{a1} .

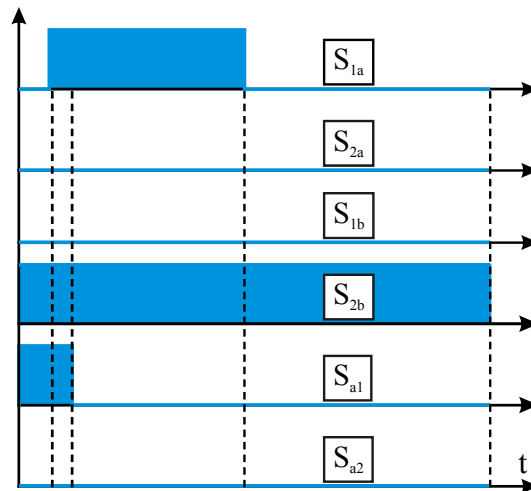


Figura 3.25. Comandos utilizados.

A Figura 3.26(c) mostra as formas de onda de i_{L_a} , v_{x_a} e v_{x_b} para dois períodos de chaveamento. Observa-se através de i_{L_a} que o circuito auxiliar somente fica acionado durante cerca de 10% do período de chaveamento.

Finalmente, a Figura 3.26(d) mostra que o circuito auxiliar interfere na corrente através da carga, fazendo com que esta se reduza enquanto o mesmo se encontra ativo.

3.9 Conclusões

Neste capítulo foram discutidas as transições necessárias para a correta operação dos inversores ZVT. Também foram avaliados os períodos de tempo necessários para as transições e as condições para a operação sob comutação suave. Além disso, foi apresentada uma metodologia de projeto para estes inversores.

De acordo com os princípios descritos e das condições para operação foram derivadas topologias ZVT com indutor de filtro acoplado.

Estes inversores ZVT possuem somente duas transições de corrente (do circuito principal para o auxiliar e vice-versa) da mesma forma que os inversores *snubber* de *turn-on*.

O período da transição de corrente de um diodo antiparalelo para o circuito principal (transição T_1) costuma ser menor para os inversores ZVTs quando comparados aos inversores ST-ON CS. Tal fato se deve à conexão do circuito auxiliar ao barramento positivo para os *snubbers* de *turn-on* e à conexão do circuito auxiliar ao barramento

negativo no caso dos ZVTs, o que tem efeito direto na tensão aplicada através do braço auxiliar. Por outro lado, a transição T_2 ocorre mais rápida para os inversores *snubber* de *turn-on* por motivos semelhantes.

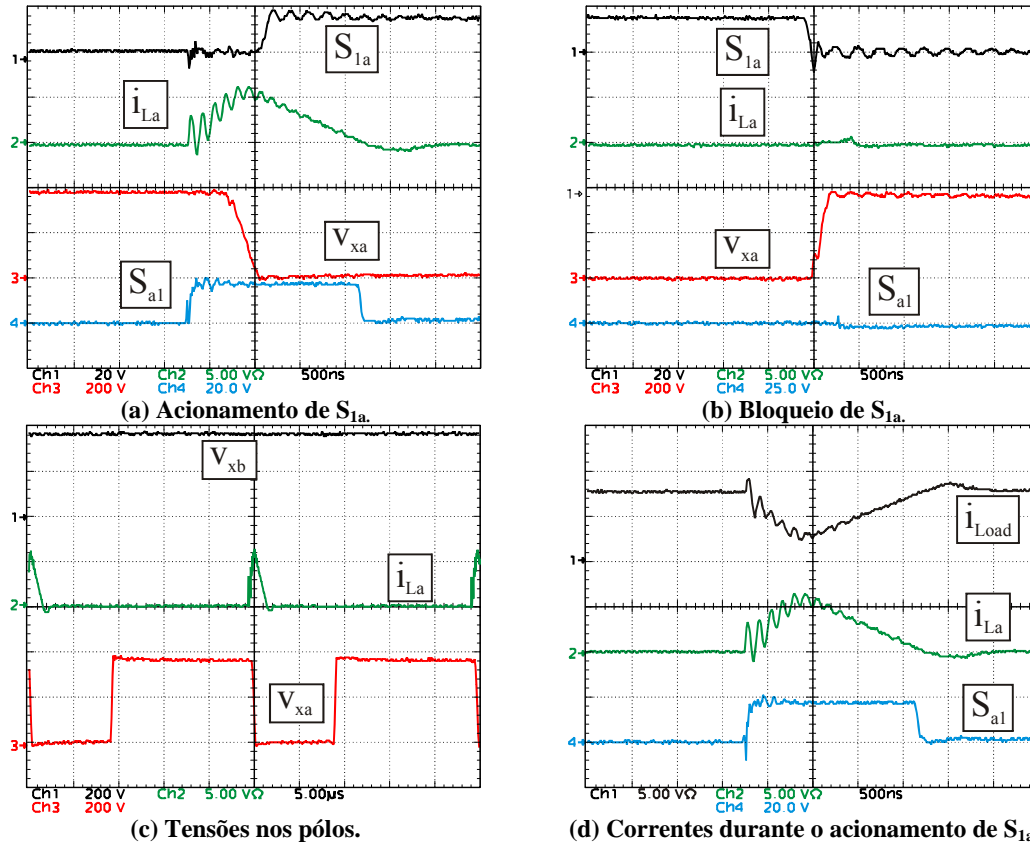


Figura 3.26. Formas de onda experimentais. Escalas: S_i : 20 V/div; v_i : 200 V/div; i_i : 5 A/div; Tempo (a), (b) e (d): 500 ns/div; Tempo (c): 5 μ s/div.

Na Figura 3.27 pode-se notar que esta topologia apresenta o rendimento praticamente constante para toda faixa de potência avaliada, sendo este superior a 94%.

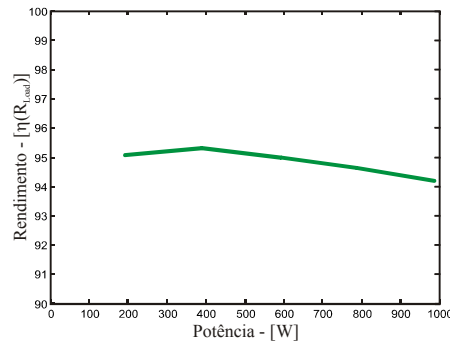


Figura 3.27. Curva de rendimento experimental.

A topologia 1 (Figura 3.6(a)) possui o circuito auxiliar conectado ao terminal x , o que faz com que o ramo auxiliar desvie corrente do pólo independentemente da conexão magnética entre o indutor de filtro e o indutor auxiliar. Isto não acontece com os demais conversores que o fazem somente devido ao acoplamento magnético entre os indutores.

Um aspecto positivo da topologia 2 (Figura 3.6(b)) em relação as demais é que a mesma possui o circuito auxiliar conectado ao terminal u . Tal fato faz com que a variação da tensão aplicada através da malha auxiliar seja função da tensão da carga.

A topologia 3 (Figura 3.6(c)) apresenta o circuito auxiliar conectado ao terminal u' , sendo que metade da tensão do barramento fica aplicada através do circuito auxiliar. Para esta topologia é necessário que haja a disponibilidade da conexão do ponto médio do barramento, o que costuma ser obtido através da utilização de um divisor capacitivo tornando mais difícil sua implementação.

A topologia 4 (Figura 3.6(d)) necessita de duas chaves auxiliares extras quando comparada com as outras topologias, o que encarece a sua implementação em função das chaves propriamente ditas e dos *drives* necessários para seus acionamentos. Cada uma destas chaves opera em baixa frequência, permanecendo acionada alternadamente para meio ciclo da forma de onda da tensão de saída. Existem diversas possibilidades para a localização das chaves auxiliares desta topologia, as quais estão ilustradas na Figura 3.7.

As topologias 1, 2, 3 e 4 têm a operação sob ZVT garantida, bastando para isso projetar adequadamente o valor da relação de espiras dos indutores acoplados. As taxas de variação de corrente máximas através das chaves podem ser adequadas às especificações destas chaves graças ao projeto da indutância L_a .

A topologia 5 (Figura 3.6(e)) é a única das topologias ZVT estudadas aqui que não possui uma fonte de tensão aplicada através do enrolamento auxiliar ($V_a = 0$). Isso é um aspecto negativo, pois causa problemas para que essa topologia opere sob ZVT com baixa tensão de carga. Esta topologia não opera sob ZVT para toda a faixa de carga, sendo que este inversor pode operar com comutação suave no máximo durante dois terços do período da forma de onda da tensão de saída. De qualquer forma, as perdas devido à recuperação reversa dos diodos antiparalelos deste conversor são amenizadas pela ação do circuito auxiliar.

O projeto dos inversores é baseado em garantir que o inversor opere com comutação suave, em respeitar as taxas de variação de corrente determinadas para as chaves auxiliares e principais e na tensão máxima que os semicondutores auxiliares devem suportar.

Foram apresentados resultados experimentais que demonstram a viabilidade de conversores ZVTs com indutor de filtro acoplado. O protótipo apresentou entrada em condução de uma chave principal sob tensão nula e bloqueio com uma variação regulada de tensão. Por sua vez, a chave auxiliar apresentou bloqueio sob corrente nula.

CAP. 4

PRINCÍPIOS E SÍNTESE DOS INVERSORES ZCZVT

4.1 Introdução

Neste capítulo é averiguado o princípio básico de funcionamento dos inversores ZCZVT com indutor de filtro acoplado. As condições para garantir que as transições de corrente ocorram adequadamente são estudadas. Além disso, são averiguadas as condições necessárias para assegurar a operação dos inversores sob comutação suave.

Os inversores ZCZVT com indutor de filtro acoplado apresentam para o acionamento das chaves principais as mesmas características vistas no capítulo anterior para os inversores ZVT. Por outro lado, o bloqueio das chaves principais ocorre sob condições ZCS.

Neste capítulo, um procedimento de projeto é proposto e resultados experimentais e de simulação são apresentados no intuito de avaliá-lo e validá-lo.

Com base nas condições estudadas são obtidas três topologias de conversores ZCZVT, os quais operam de acordo com os princípios enunciados.

4.2 Princípios dos inversores ZCZVT

Da mesma forma que os inversores ZVT, os inversores ZCZVT têm por finalidade propiciar o bloqueio dos diodos antiparalelos sob uma taxa finita de variação de corrente, bem como propiciar a entrada em condução das chaves de maneira suave, ou seja, sob tensão nula. Entretanto, os inversores ZCZVT devem também propiciar o bloqueio das chaves principais sob condições de corrente nula.

Para auxiliar as comutações os conversores ZCZVT estudados nesse trabalho utilizam uma malha auxiliar para a qual a corrente que circula através do circuito principal do conversor pode ser desviada e retomada conforme necessário. O princípio de operação dos inversores ZCZVT é desviar a corrente através dos diodos antiparalelos (Etapa 1) gradativamente para o circuito auxiliar através do acionamento de uma chave ativa (Etapa 2). O circuito auxiliar deve ser capaz além de desviar essa corrente, de descarregar as capacitâncias em paralelo com as chaves a fim de que estas sejam acionadas sob tensão nula (Etapa 3). Isso ocorre através do acionamento de uma chave ativa, do mesmo modo como ocorre para os conversores ZVT. Ao final da comutação, a corrente através do circuito auxiliar deverá retornar para o circuito principal do inversor (Etapa 4). Finalizado o período de condução das chaves (Etapa 5), o circuito auxiliar deve ser novamente acionado de forma a anular a corrente através destas chaves (Etapas 6 e 7) e a seguir, a corrente através do circuito auxiliar deve retornar para o circuito principal do inversor (Etapa 8). A Figura 4.1 ilustra o princípio de operação do inversor ZCZVT, que pode ser dividido em oito etapas, conforme descrito a seguir.

(1) Etapa de roda livre: Durante esta etapa a tensão aplicada sobre a carga e filtro é nula. A corrente de carga circula através de um diodo antiparalelo;

(2) Etapa I de magnetização da malha auxiliar: Durante esta etapa a corrente é transferida de um diodo antiparalelo para o circuito auxiliar;

(3) Etapa I da malha auxiliar: período durante o qual a corrente é nula simultaneamente na chave principal e no diodo antiparalelo de um mesmo braço. Nesta etapa ocorre a (descarga) carga da capacitância *snubber*;

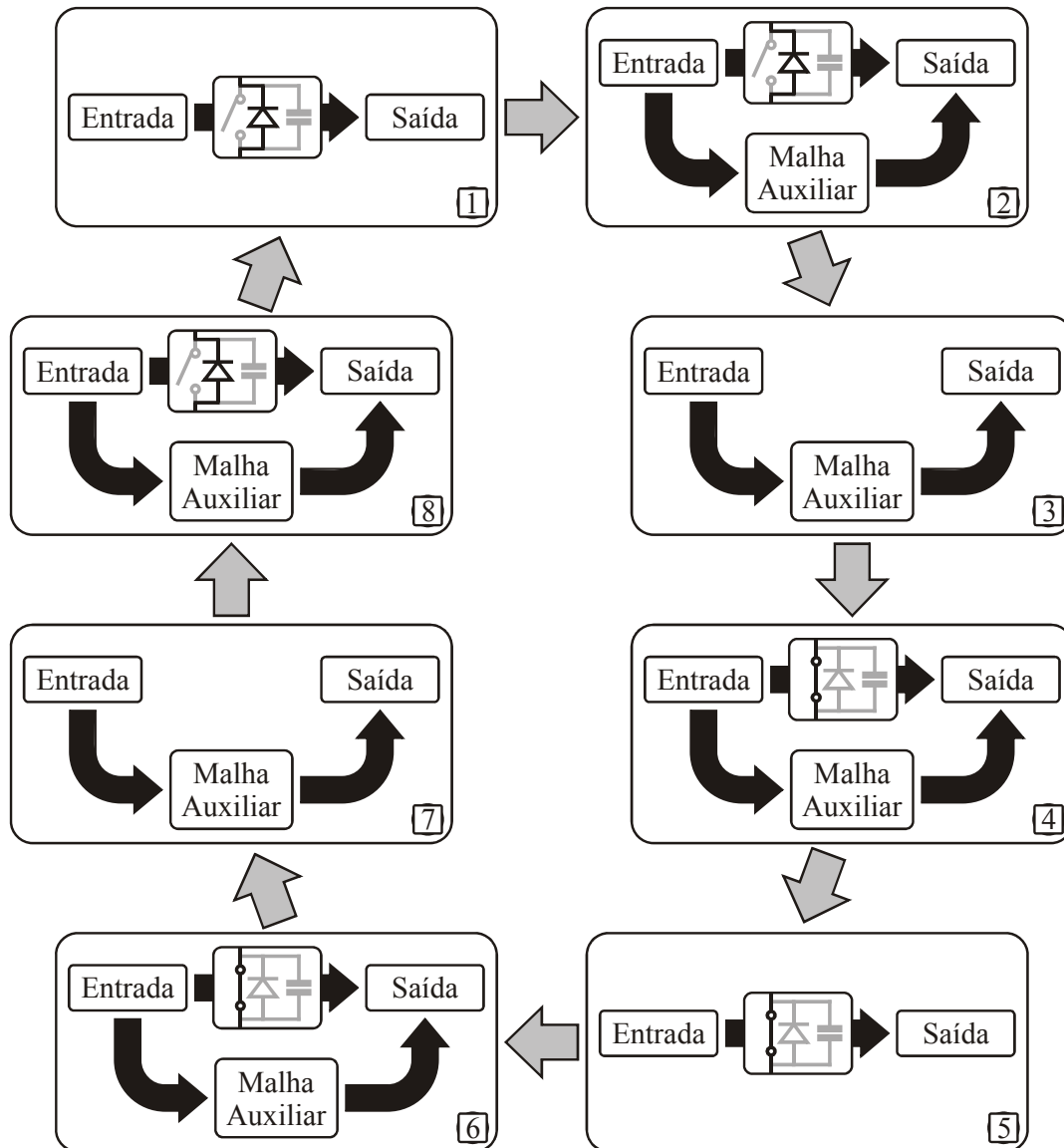


Figura 4.1. Princípio de operação do inversor ZVT.

(4) Etapa I de desmagnetização da malha auxiliar: Durante esta etapa a corrente é transferida do circuito auxiliar para uma chave principal;

(5) Etapa de transferência de energia: Durante esta etapa ocorre a transferência de energia entre a carga e a fonte de entrada;

(6) Etapa II de magnetização da malha auxiliar: Durante esta etapa a corrente é transferida de uma chave principal para o circuito auxiliar;

(7) Etapa II da malha auxiliar: durante este período, a corrente é nula simultaneamente na chave principal e no diodo antiparalelo de um mesmo braço. Nesta etapa ocorre a (carga) descarga parcial da capacitância *snubber*; e

(8) Etapa II de desmagnetização da malha auxiliar: Durante esta etapa a corrente é transferida do circuito auxiliar para um diodo antiparalelo.

Conforme visto acima, os inversores ZCZVT possuem mais etapas fundamentais de operação que os conversores ZVT, o que acarreta em uma maior complexidade relativa ao comando e ao projeto dos inversores ZCZVT.

As possibilidades de localização da fonte auxiliar de corrente para o caso de conversores ZCZVT são as mesmas que para os conversores ZVT, sendo ilustradas na Figura 3.2.

Para o bloqueio da chave S_1 , tem-se que a corrente que entra no terminal x deve decrescer, enquanto essa chave encontra-se em condução ($v_{Lm} = v_{uy}$ e $v_{xy} = 0$).

$$\frac{d}{dt}(i_{Lm} + Ni_{La}) > 0. \tag{4.1}$$

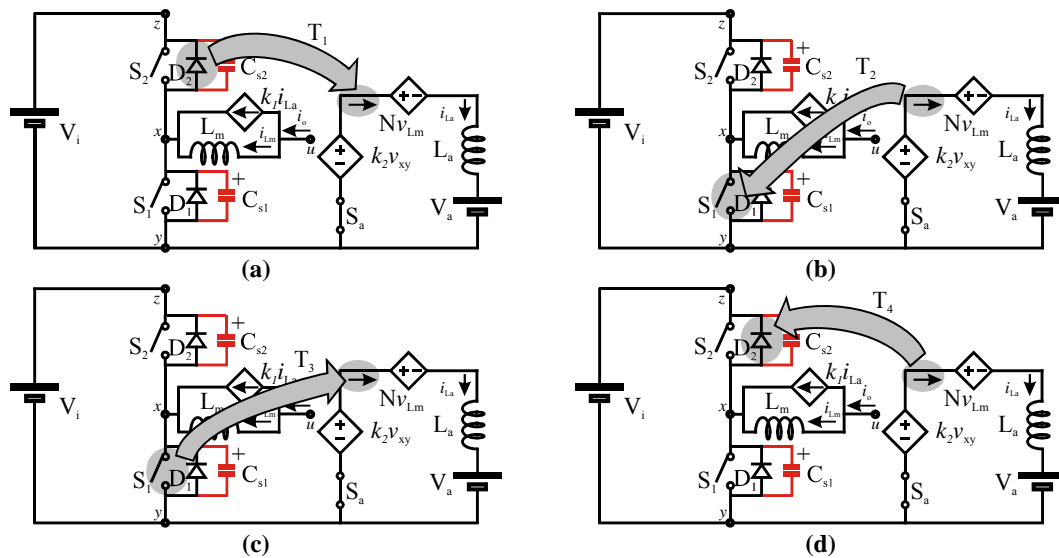


Figura 4.2. Transferências de corrente. (a) De D_2 para o circuito auxiliar; (b) Do circuito auxiliar para S_1 ; (c) De S_1 para o circuito auxiliar; (d) Do circuito auxiliar para D_2 ;

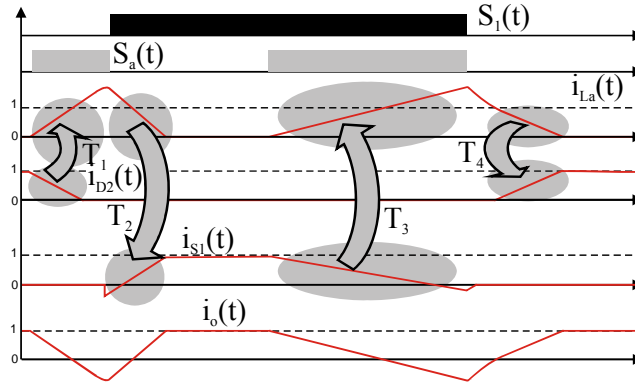


Figura 4.3. Formas de onda de corrente teóricas.

Os conversores ZCZVT diferentemente dos conversores ZVT possuem maiores restrições quanto à faixa de validade para a razão de espiras, N . Este fato ocorre em função destes conversores possuírem a necessidade de realizar quatro transições de corrente (Figura 4.2 e Figura 4.3). Com o intuito de amenizar as restrições decorrentes deste fato, a fonte auxiliar V_a deve aplicar dois valores distintos de tensão à malha auxiliar. Isso pode ser feito através das conexões da chave auxiliar, a qual passa a incorporar uma fonte extra, normalmente do próprio circuito principal do inversor, Figura 4.4.

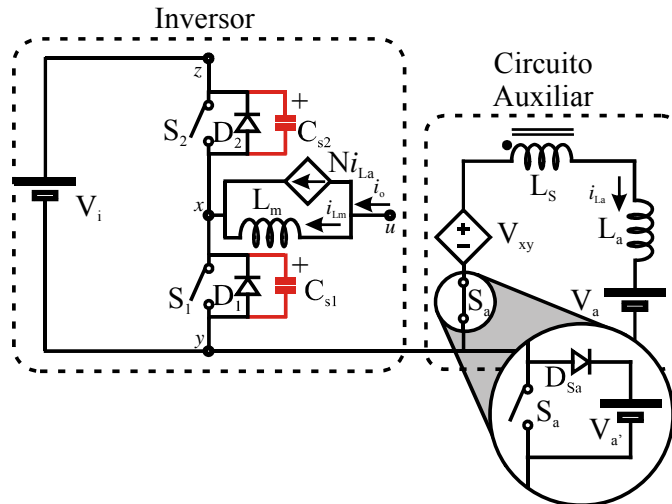


Figura 4.4. Detalhe da chave auxiliar para inversores ZCZVT.

Em decorrência disso, para as equações mostradas neste capítulo, a fonte auxiliar V_a possui valor V_{a1} para a chave S_a acionada e valor V_{a2} ($V_{a2} = V_a - V_{a'}$) para o diodo D_{Sa} sob condução.

$$\begin{cases} V_a = V_{a1}, S_a \text{ acionada} \\ V_a = V_{a2}, D_{Sa} \text{ conduzindo} \end{cases} \quad (4.2)$$

As fontes de tensão da malha auxiliar devem ser simétricas, da mesma maneira como ocorre para os inversores ST-ON CS e ZVT.

A chave auxiliar deve ser bidirecional em corrente e unidirecional em tensão. Além de ser, para cada direção de corrente através do filtro (L_m), formada por um arranjo de uma chave ativa e um diodo. Dessa forma, as chaves auxiliares podem ser implementadas conforme ilustrado na Figura 4.5. Os terminais “d” e “e” são conectados à barramentos opostos da Figura 2.12 e o terminal c ao terminal a ou b da Figura 2.12.

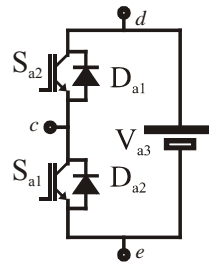


Figura 4.5. Implementação da chave S_a .

4.3 Condições de existência para as transições T_1 , T_2 , T_3 e T_4

No intuito de garantir a operação adequada dos inversores ZCZVT faz-se necessário assegurar que as transições de corrente ocorram de acordo com o princípio de funcionamento enunciado anteriormente. Estas transições ocorrem devido à ação do acoplamento magnético entre o indutor de filtro e o indutor auxiliar. Diferentemente dos inversores *snubber* de *turn-on* e ZVT investigados anteriormente, ocorrem quatro transições de corrente para os inversores ZCZVT.

4.3.1 Condição para transição T_1

A faixa de validade para os valores do parâmetro N durante a entrada em condução da chave S_1 é definida como segue. Durante a transição T_1 a corrente que entra no terminal x deve se anular, expressão (2.3). A partir da expressão (2.6), pode-se determinar a faixa de valores para a razão de espiras, N . Durante esta transição a chave S_1 encontra-se aberta ($v_{xy} = V_{zy}$).

4.3.1.1 Malha auxiliar desconectada do terminal x

Para o caso em que a malha auxiliar se encontra desconectada do terminal x , $k_1 = -N$, $k_2 = 0$ e $V_a = V_{a1}$.

Assumindo que N deve ser positivo,

$$N > \frac{V_{a1} + \sqrt{V_{a1}^2 - 4(V_{zy} - v_{uy})^2 L_a / L_m}}{2(V_{zy} - v_{uy})}. \quad (4.3)$$

4.3.1.2 Malha auxiliar conectada ao terminal x

Considerando a malha auxiliar conectada ao terminal x e i_{La} entrando neste terminal, ($k_1 = 1 - N$, $k_2 = 1$ e $V_a = V_{a1}$) obtém-se

$$N > \frac{v_{uy} + V_{a2} - 2V_{zy} + \sqrt{(v_{uy} - V_{a2})^2 + 4(V_{zy} - v_{uy})^2 L_a / L_m}}{2(V_{zy} - v_{uy})}. \quad (4.4)$$

4.3.2 Condição para transição T_2

Durante a transição T_2 a corrente no terminal x deve voltar a crescer. A partir da expressão (2.18) pode-se determinar N . A chave S_1 encontra-se fechada ($v_{xy} = 0$) durante esta transição.

4.3.2.1 Malha auxiliar desconectada do terminal x

Para a malha auxiliar desconectada do terminal x tem-se $k_1 = -N$, $k_2 = 0$ e $V_a = V_{a2}$. Dessa forma

$$N > \frac{-V_{a2} + \sqrt{V_{a2}^2 - 4v_{uy}^2 L_a / L_m}}{2v_{uy}}. \quad (4.5)$$

4.3.2.2 Malha auxiliar conectada ao terminal x

Nesse caso, tem-se $k_1 = 1 - N$, $k_2 = 1$ e $V_a = V_{a2}$. Então

$$N > \frac{-v_{uy} - V_{a2} + \sqrt{(v_{uy} - V_{a2})^2 + 4v_{uy}^2 L_a / L_m}}{2v_{uy}}. \quad (4.6)$$

4.3.3 Condição para transição T₃

Para a transição T₃, Figura 4.3, a derivada da corrente que entra no terminal x deve ser inicialmente negativa, expressão (2.3). A partir da expressão (2.6) pode-se obter a faixa de validade de N para esta transição.

4.3.3.1 Malha auxiliar desconectada do terminal x

Para a malha auxiliar desconectada do terminal x , tem-se $k_1 = -N$, $k_2 = 0$ e $V_a = V_{a1}$. Então se obtém

$$N > \frac{-V_{a1} + \sqrt{V_{a1}^2 - 4v_{uy}^2 L_a/L_m}}{2v_{uy}}. \quad (4.7)$$

4.3.3.2 Malha auxiliar conectada ao terminal x

Nesse caso tem-se $k_1 = 1-N$, $k_2 = 1$ e $V_a = V_{a1}$. Dessa forma,

$$N > \frac{-v_{uy} - V_{a2} + \sqrt{(v_{uy} - V_{a2})^2 + 4v_{uy}^2 L_a/L_m}}{2v_{uy}}. \quad (4.8)$$

4.3.4 Condição para transição T₄

Para a Transição T₄, Figura 4.3, a derivada da corrente deve ser inicialmente positiva, expressão (2.17). Desta expressão deriva-se a expressão (2.18). Para esta transição, tem-se a chave S₁ aberta ($v_{xy} = V_{zy}$).

4.3.4.1 Malha auxiliar desconectada do terminal x

Para a malha auxiliar desconectada do terminal x , $k_1 = -N$, $V_a = V_{a2}$ e $k_2 = 0$. Substituindo na expressão (2.18) e resolvendo-se para N ,

$$N > \frac{V_{a2} + \sqrt{V_{a2}^2 - 4(V_{zy} - v_{uy})^2 L_a/L_m}}{2(V_{zy} - v_{uy})}. \quad (4.9)$$

4.3.4.2 Malha auxiliar conectada ao terminal x

Considerando a malha auxiliar conectada ao terminal x e i_{La} entrando neste terminal ($k_1 = 1-N$, $k_2 = 1$ e $V_a = V_{a2}$), obtém-se

$$N > \frac{v_{uy} + V_{a2} - 2V_{zy} + \sqrt{(v_{uy} - V_{a2})^2 + 4(V_{zy} - v_{uy})^2} L_a / L_m}{2(V_{zy} - v_{uy})}. \quad (4.10)$$

É fundamental lembrar que o valor de V_a pode variar também em função das conexões da chave da malha auxiliar.

4.4 Períodos de tempo necessários para as transições T_1 , T_2 , T_3 e T_4

Nesta seção são avaliados os períodos de tempo necessários para que as transições T_1 , T_2 , T_3 e T_4 , ilustradas na Figura 4.2 e na Figura 4.3, ocorram. Através da determinação destes períodos pode-se, por exemplo, definir as taxas de variação de corrente das chaves principais e auxiliares durante as transições necessárias para as comutações.

Os períodos de tempo utilizados pelas transições dos inversores ZCZVT são determinados a partir da expressão (2.32).

4.4.1 Período para a transição T_1

4.4.1.1 Malha auxiliar desconectada do terminal x

Para a transição T_1 ($k_2 = 0$) fazendo $V_a = V_{a1}$ na equação (2.35),

$$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{N(V_{zy} - v_{uy}) - V_{a1}}. \quad (4.11)$$

4.4.1.2 Malha auxiliar conectada ao terminal x

Para a transição T_2 fazendo $V_a = V_{a1}$ e $k_2 = -1$ na equação (2.34),

$$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{-V_{zy} + N(V_{zy} - v_{uy}) - V_{a1}}. \quad (4.12)$$

4.4.2 Período para a transição T₂

Fazendo $V_a = V_{a2}$ na expressão (2.37):

$$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{N v_{uy} + V_{a2}}. \quad (4.13)$$

4.4.3 Período para a transição T₃

Para a transição T₃ da Figura 4.3, tem-se $v_{xy} = 0$.

$$\Delta t_{T3} = -\frac{L_a \Delta i_{La}}{N v_{uy} + V_{a1}}. \quad (4.14)$$

4.4.4 Período para a transição T₄

Para a transição T₄ da Figura 4.3, tem-se $v_{xy} = V_{zy}$ e $V_a = V_{a2}$. Da expressão (2.32) se obtém

$$\Delta t_{T4} = \frac{L_a \Delta i_{La}}{k_2 v_{xy} + N(V_{zy} - v_{uy}) - V_{a2}}. \quad (4.15)$$

4.4.4.1 Malha auxiliar desconectada do terminal x

Para a malha auxiliar desconectada do terminal x, $k_2 = 0$.

$$\Delta t_{T4} = \frac{L_a \Delta i_{La}}{N(V_{zy} - v_{uy}) - V_{a2}}. \quad (4.16)$$

Portanto, para que a corrente através de L_a decresça é necessário que

$$N(V_{zy} - v_{uy}) > V_{a2}. \quad (4.17)$$

4.4.4.2 Malha auxiliar conectada ao terminal x

Para a malha auxiliar conectada ao terminal x, $k_2 = -1$.

$$\Delta t_{T4} = \frac{L_a \Delta i_{La}}{-V_{zy} + N(V_{zy} - v_{uy}) - V_{a2}}. \quad (4.18)$$

As equações (4.11), (4.12), (4.13), (4.14), (4.16) e (4.18) fornecem uma estimativa dos períodos de tempo gastos para as transições T_1 , T_2 , T_3 e T_4 .

Na próxima seção são apresentadas e avaliadas as topologias dos inversores ZCZVT com indutor de filtro acoplado.

4.5 Topologias dos inversores ZCZVT

As variações topológicas para os inversores ZCZVT são obtidas através das diferentes possibilidades de conexão do ramo auxiliar do diagrama esquemático da Figura 2.12 ao inversor PWM (Figura 1.1).

A Tabela 4.1 ilustra algumas das possibilidades para as conexões da malha auxiliar.

Tabela 4.1. Possibilidades para os conversores ZCZVT.

Topologia	Terminal a	Terminal b	k_1	k_2	V_{a1}	V_{a2}
1	y/z	x	$1-N$	-1	0	$-V_{zy}$
2	u	y/z	$-N$	0	$-v_{uy}$	$V_{zy}-v_{uy}$
3	v	y/z	$-N$	0	$-V_{zy}/2$	$V_{zy}/2$

As topologias da Tabela 4.1 são ilustradas na Figura 4.6. O sentido de corrente através da indutância L_a da topologia 1 foi definido como entrando no pólo x , diferentemente das demais topologias em função da posição do ponto do enrolamento L_a do indutor acoplado em relação à Figura 4.4.

A topologia 1 (Figura 4.6(a)) apresenta o circuito auxiliar conectado ao terminal x . Este fato permite que o ramo auxiliar desvie corrente do pólo independentemente da conexão magnética entre o indutor auxiliar e o indutor de filtro. Além disso, este é o único dos inversores obtidos cuja fonte de tensão auxiliar V_{a1} não é negativa e o único com a fonte auxiliar V_{a2} negativa.

A topologia 2 (Figura 4.6(b)) possui o circuito auxiliar conectado ao terminal u . Assim sendo, a tensão aplicada através do circuito auxiliar é função da tensão de carga.

A topologia 3 (Figura 4.6(c)) apresenta o circuito auxiliar conectado ao terminal u' . Dessa forma, sempre que uma chave auxiliar for acionada, metade da tensão do barramento fica aplicada através do circuito auxiliar. Para esta topologia é necessário que

haja a disponibilidade da conexão do ponto médio do barramento, o que costuma ser obtido através da utilização de um divisor capacitivo.

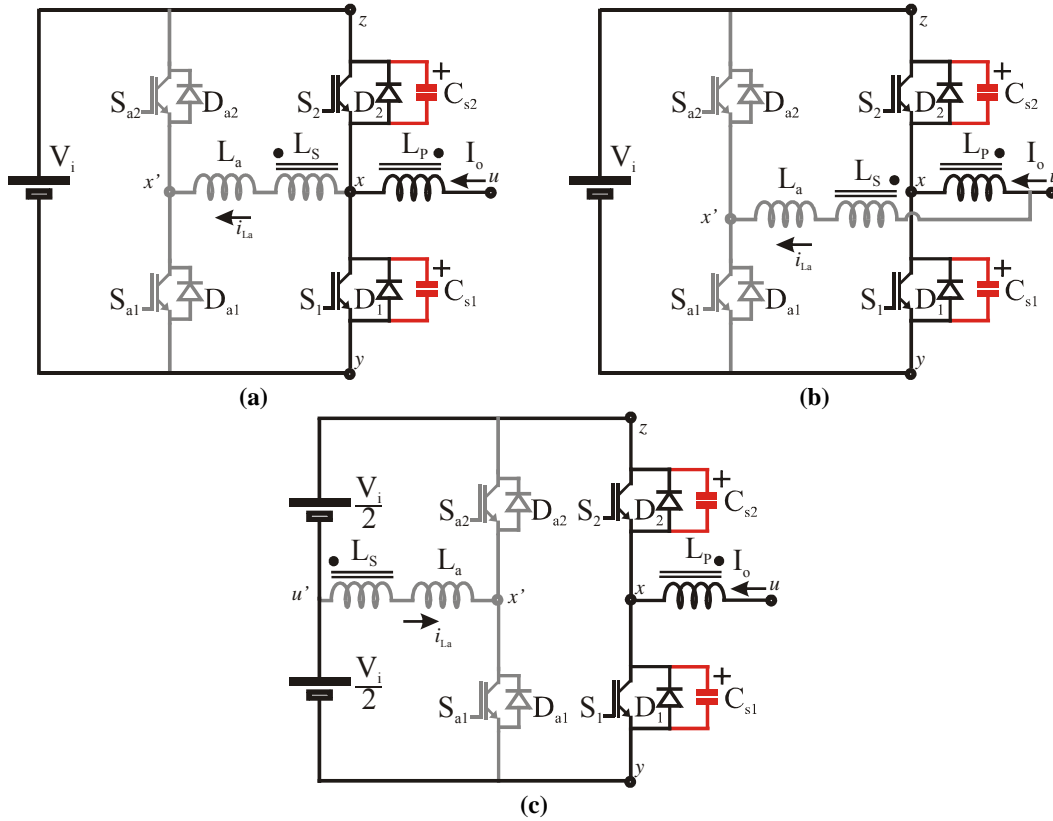


Figura 4.6. Diagrama dos circuitos auxiliares bidirecionais para os novos inversores ZCZVT monofásicos com indutor acoplado de filtro. (a) Topologia 1; (b) Topologia 2; (c) Topologia 3.

Com alguns dos inversores ZCZVT identificados, pode-se verificar os períodos de tempo necessários para que as transições T_1 , T_2 , T_3 e T_4 se realizem, de acordo com as equações derivadas.

Tabela 4.2. Períodos de tempo necessários para as transições T_1 e T_2 .

Topologia	Transição T_1 (4.11) e (4.12)	Transição T_2 (4.13)	V_{a1}	V_{a2}
1	$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{-V_{zy} + N(V_{zy} - v_{uy})}$	$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{Nv_{uy} - V_{zy}}$	0	$-V_{zy}$
2	$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{N(V_{zy} - v_{uy}) - v_{uy}}$	$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{(N+1)v_{uy} - V_{zy}}$	$-v_{uy}$	$V_{zy} - v_{uy}$
3	$\Delta t_{T1} = \frac{L_a \Delta i_{La}}{N(V_{zy} - v_{uy}) + V_{zy}/2}$	$\Delta t_{T2} = -\frac{L_a \Delta i_{La}}{Nv_{uy} + V_{zy}/2}$	$-V_{zy}/2$	$V_{zy}/2$

Tabela 4.3. Períodos de tempo necessários para as transições T₃ e T₄.

Topologia	Transição T ₃ (4.14)	Transição T ₄ (4.16) e (4.18)	V _{a1}	V _{a2}
1	$\Delta t_{T3} = -\frac{L_a \Delta i_{La}}{N v_{uy}}$	$\Delta t_{T4} = \frac{L_a \Delta i_{La}}{N (V_{zy} - v_{uy})}$	0	-V _{zy}
2	$\Delta t_{T3} = -\frac{L_a \Delta i_{La}}{N v_{uy} + v_{uy}}$	$\Delta t_{T4} = \frac{L_a \Delta i_{La}}{(N+1)(V_{zy} - v_{uy})}$	v _{uy}	v _{uy} -V _{zy}
3	$\Delta t_{T3} = -\frac{L_a \Delta i_{La}}{N v_{uy} - V_{zy}/2}$	$\Delta t_{T4} = \frac{L_a \Delta i_{La}}{N (V_{zy} - v_{uy}) - V_{zy}/2}$	-V _{zy} /2	V _{zy} /2

4.6 Projeto dos inversores ZCZVT

O projeto dos inversores ZCZVT é feito levando-se em consideração quatro fatores básicos, os quais são comentados ao longo desta seção.

Restrição (i): Garantia da ocorrência de ZVT para a entrada em condução das chaves principais;

Restrição (ii): Respeito das taxas de variação de corrente máximas para o acionamento das chaves principais e auxiliares;

Restrição (iii): Garantia que os inversores operem normalmente durante os períodos PWM; e

Restrição (iv): Minimizar a corrente através do circuito auxiliar.

Os valores utilizados para o projeto e para os gráficos apresentados nesta seção são definidos na Tabela 4.4.

O valor da indutância L_a pode ser determinado com base nos requerimentos de di/dt das chaves a partir das expressões (2.80) e (2.85).

Para a transição T₁ tem-se que a tensão aplicada ao circuito auxiliar corresponde a V_{a1} e como o diodo D₂ está conduzindo, $v_{xy} = V_{zy}$. Substituindo em (2.80),

$$L_{a_Sai_T1} = \frac{k_2 V_{zy} + N V_{Load} - V_{a1}}{di/dt}. \quad (4.19)$$

Tabela 4.4. Parâmetros de Projeto.

Parâmetro	Valor
$V_i (V_{zy})$	360 V _{DC}
V_{Load}	127 V _{AC} (RMS)
V_{Load_Max}	180 V (pico)
I_{Load}	7,8 A (RMS)
I_{Load_Max}	11,1 A (pico)
P_{Load}	1000 W
R_{Load}	48,4 Ω
f_s	40 kHz
f_{Load}	60 Hz
C_{Si}	0,5 nF
$di/dt_{Max_Si,Sai}$ (2.88)	100 A/ μ s

E para a transição T_2 o valor da fonte de tensão auxiliar é V_{a2} , sendo que a chave S_1 encontra-se sob condução, $v_{xy} = 0$ e $v_{uy} = V_{zy} - V_{Load}$. Substituindo em (2.85),

$$L_{a_Sai_T2} = \frac{-N(V_{zy} - V_{Load}) - V_{a2}}{di/dt}. \quad (4.20)$$

Durante a transição T_3 , $V_a = V_{a1}$ e S_1 continua conduzindo ($v_{xy} = 0$). Substituindo em (2.85) resulta em

$$L_{a_Sai_T3} = \frac{-N(V_{zy} - V_{Load}) - V_{a1}}{di/dt}. \quad (4.21)$$

Para a transição T_4 , o valor da fonte de tensão auxiliar é V_{a2} . O diodo D_2 entra novamente em condução, $v_{xy} = V_{zy}$. Assim, substituindo na expressão (2.80),

$$L_{a_Sai_T4} = \frac{k_2 V_{zy} + N V_{Load} - V_{a2}}{di/dt}. \quad (4.22)$$

A variação de corrente através de uma chave principal é proporcional à variação de corrente através da chave auxiliar correspondente, tendo como constante de proporcionalidade o fator k_1 (já definido para cada topologia) para o mesmo valor de L_a . Se o valor de di/dt desejado é o mesmo, então a proporção entre os valores de L_a em função da

taxa de variação de corrente de uma chave principal e de L_a em função da taxa de variação de corrente de uma chave auxiliar é mantida. Dessa forma,

$$L_{a_Si} = k_1 L_{a_Sai} \cdot \quad (4.23)$$

tem-se de (4.19), (4.20), (4.21), (4.22) e (4.23):

$$L_{a_Si_T1} = k_1 L_{a_Sai_T1} ; \quad (4.24)$$

$$L_{a_Si_T2} = k_1 L_{a_Sai_T2} ; \quad (4.25)$$

$$L_{a_Si_T3} = k_1 L_{a_Sai_T3} ; \quad (4.26)$$

e

$$L_{a_Si_T4} = k_1 L_{a_Sai_T4} \cdot \quad (4.27)$$

Da Tabela 4.1 e das expressões (4.19), (4.20), (4.21) e (4.22) obtém-se para as três topologias os valores mostrados na Tabela 4.5. As expressões citadas, bem como a Tabela 4.5 permitem a determinação de L_a em função de uma taxa de variação de corrente determinada. Existe um valor de L_a capaz de garantir que nenhum dos valores de di/dt escolhidos para as chaves principais e auxiliares sejam ultrapassados. Este valor corresponde ao valor máximo resultante das equações (4.19), (4.20), (4.21) e (4.22) e das equações presentes na Tabela 4.5.

Tabela 4.5. Indutância L_a em função dos di/dts .

Indutor	Topologia 1	Topologia 2	Topologia 3
$L_{a_Sai_T1} =$	$\frac{V_{zy} - Nv_{Load}}{di/dt}$	$\frac{(N-1)v_{Load} + V_{zy}}{di/dt}$	$\frac{Nv_{Load} + V_{zy}/2}{di/dt}$
$L_{a_Sai_T2} =$	$\frac{-N(V_{zy} - v_{Load}) + V_{zy}}{di/dt}$	$\frac{N(V_{zy} - v_{Load}) + v_{Load}}{di/dt}$	$\frac{N(V_{zy} - v_{Load}) + V_{zy}/2}{di/dt}$
$L_{a_Sai_T3} =$	$\frac{N(V_{zy} - v_{Load})}{di/dt}$	$\frac{(1-N)(V_{zy} - v_{Load})}{di/dt}$	$\frac{-N(V_{zy} - v_{Load}) + V_{zy}/2}{di/dt}$
$L_{a_Sai_T4} =$	$\frac{Nv_{Load}}{di/dt}$	$\frac{(1-N)v_{Load}}{di/dt}$	$\frac{-Nv_{Load} + V_{zy}/2}{di/dt}$

Os valores máximos de di/dt para cada topologia ocorrem para diversas condições de tensão de carga, como dado na Tabela 4.6.

Tabela 4.6. Valores de v_{Load} para os quais o di/dt é máximo.

Topologia	Transição T ₁	Transição T ₂	Transição T ₃	Transição T ₄
1	0	V_{Load_Max}	0	V_{Load_Max}
2	0	V_{Load_Max}	0	V_{Load_Max}
3	V_{Load_Max}	0	V_{Load_Max}	0

Durante a etapa PWM na qual a corrente circula através de uma chave principal a tensão aplicada através da indutância L_a deve ser negativa. Caso esta condição não seja respeitada, uma chave auxiliar entrará em condução inoportunamente.

$$v_{La} < 0. \quad (4.28)$$

Aplicando a lei das malhas à malha auxiliar do diagrama esquemático da Figura 2.7.

$$-k_2 v_{xy} + N v_{Lm} + v_{La} + V_a = 0. \quad (4.29)$$

Isolando v_{La} na expressão (4.29),

$$v_{La} = k_2 v_{xy} - N(v_{uy} - v_{xy}) - V_a. \quad (4.30)$$

Como S_1 está em condução, $v_{xy} = 0$ e $v_{uy} = V_{zy} - v_{Load}$.

$$v_{La} = -N(V_{zy} - v_{Load}) - V_a \quad (4.31)$$

e

$$V_a = V_{a1}. \quad (4.32)$$

De (4.28), (4.31) e (4.32):

$$0 < -N(V_{zy} - v_{Load}) - V_a. \quad (4.33)$$

Isolando N:

$$N < \frac{-V_a}{V_{zy} - v_{Load}}. \quad (4.34)$$

Verifica-se na equação (4.34) que o valor mais restritivo para N ocorre quando $V_{\text{Load}} = 0$.

Os valores limites para N definidos com base na restrição vista acima são obtidos para as topologias ZCZVT substituindo os valores de V_{a1} das mesmas na expressão (4.34). Os resultados conseguidos são mostrados na Tabela 4.7. Observa-se nesta tabela que a desigualdade da topologia 1 (Figura 4.6) é diferente das demais topologias, o que ocorre devido à direção da corrente através da indutância L_a ter sido definida como saindo da chave S_{a1} , diferentemente do que ocorreu para as demais topologias.

Tabela 4.7. Limitação de N em função da expressão (4.34).

Carga	Topologia 1	Topologia 2	Topologia 3
$V_{\text{Load}} = 0$	$N > \frac{0}{V_{zy}} = 0$	$N < \frac{V_{zy}}{V_{zy}} = 1$	$N < \frac{V_{zy}/2}{V_{zy}} = \frac{1}{2}$
$V_{\text{Load}} = V_{\text{Load_Max}}$	$N > \frac{0}{V_{zy} - V_{\text{Load_Max}}} = 0$	$N < \frac{V_{zy} - V_{\text{Load_Max}}}{V_{zy} - V_{\text{Load_Max}}} = 1$	$N < \frac{V_{zy}/2}{V_{zy} - V_{\text{Load_Max}}}$

4.6.1 Inversores ZCZVT: Topologia 1.

O primeiro critério (restrição (i)) utilizado para o projeto desta topologia diz respeito à assegurar que o inversor comute sob ZVT.

A tensão através do capacitor C_{s1} durante a etapa em que deve acontecer comutação ZCS é dada por

$$v_{Cs1}(t) = \left(1 - \left(\frac{\omega_{a1}}{\omega_1} \right)^2 \right) v_{uy} + \left(V_{zy} - \left(1 - \left(\frac{\omega_{a1}}{\omega_1} \right)^2 \right) v_{uy} \right) \cos(\omega_1 t), \quad (4.35)$$

cujo valor médio é

$$v_{Cs1} \left(\frac{\pi}{2} \right) = v_{Cs1_C} = \left(1 - \left(\frac{\omega_{a1}}{\omega_1} \right)^2 \right) v_{uy}, \quad (4.36)$$

onde

$$\omega_1 = \sqrt{\frac{L_a + L_m (1-N)^2}{L_m L_a C_{eq}}} \quad (4.37)$$

e

$$\omega_{a1} = \sqrt{\frac{1-N}{L_a C_{eq}}} \quad (4.38)$$

Definindo o centro do plano de fase como sendo a razão entre a tensão V_{zy} e uma constante k_v ,

$$V_{Cs_C} = \frac{V_{zy}}{k_v} \quad (4.39)$$

Então:

$$V_{Cs_C} = \frac{V_{zy}}{k_v} = \left(1 - \left(\frac{\omega_{a1}}{\omega_1} \right)^2 \right) v_{uy} \quad (4.40)$$

Resolvendo-se para N:

$$N = \frac{2V_{zy} - v_{uy} k_v - \sqrt{(k_v v_{uy})^2 - (V_{zy} - k_v v_{uy})^2} 4L_a/L_m}{2(V_{zy} - k_v v_{uy})} \quad (4.41)$$

Lembrando que para o inversor *full-bridge* tem-se $v_{uy} = V_{zy} - v_{Load}$.

A fronteira dentro da qual o inversor opera sob comutação suave pode ser averiguada fazendo-se $k_v = 2$ na expressão (4.41), a qual é ilustrada na Figura 4.7. Esta figura indica que o ponto mais restritivo para o valor da relação de espiras ocorre para tensão de saída nula, ou seja, para que se opere sempre com comutação suave a razão de espiras, N, deve ser inferior ao menor valor dado pelo gráfico da Figura 4.7.

O projeto dos valores de L_a e de N é feito com base no ábaco da Figura 4.8. Esta figura possui uma região sombreada dentro da qual deverão ser projetados os parâmetros citados. O valor de L_a deve ser projetado para que sejam respeitadas as taxas de variação de corrente máximas estabelecidas para as chaves principais e auxiliares (Tabela 4.4), as quais são dados na Tabela 4.5, Tabela 4.6 e pelas expressões (4.24), (4.25), (4.26) e (4.27) – restrição (ii). O valor de L_a em função dos valores de di/dt corresponde aos traços

inclinados na Figura 4.8. O valor de N deve ser definido para que o conversor opere sob comutação suave (restrição (i)), expressão (4.41) e para que os diodos antiparalelos das chaves auxiliares não entrem em condução enquanto S_1 ou S_2 estão acionadas (restrição (iii)), Tabela 4.7.

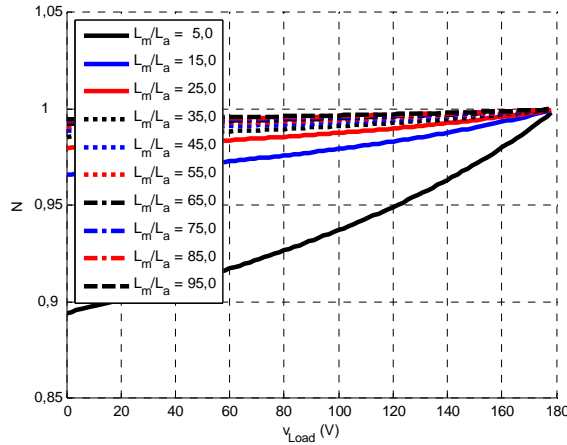


Figura 4.7. Fronteira de operação sob comutação suave.

A Figura 4.8, bem como a Figura 4.9 e a Figura 4.10 estão divididas em duas apenas por uma questão de clareza. No caso de se utilizar uma única figura para o projeto de cada uma das topologias, esta figura ficaria com uma densidade de informação muito elevada em função da quantidade de restrições avaliadas para o projeto. Assim, considera-se para L_a somente os valores que fazem parte da interseção das regiões cinzas nessa figura.

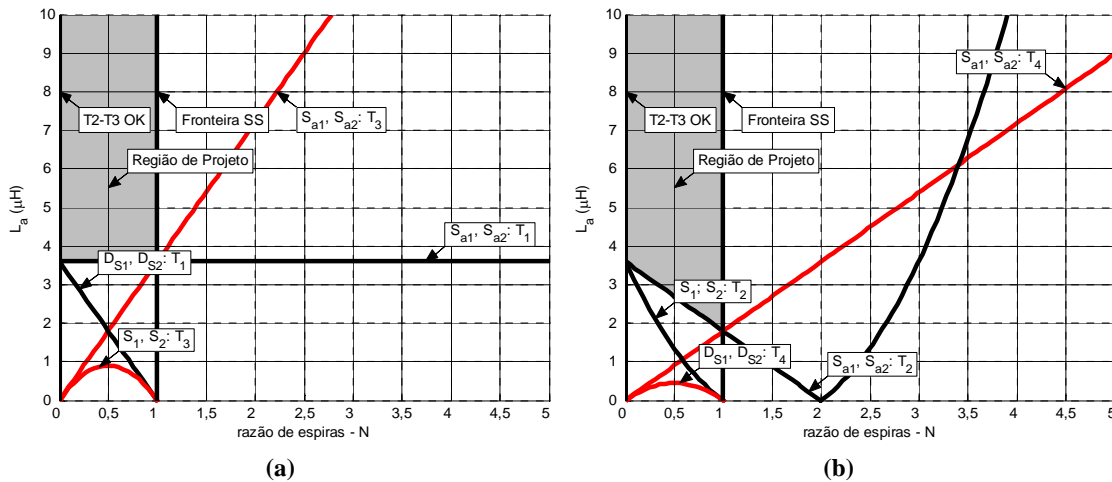


Figura 4.8. Projeto da indutância L_a .

A Figura 4.8 indica que para indutâncias acima de 4 μH todas as taxas de variação de corrente avaliadas ficam abaixo de 100 A/ μs . Uma vez que os traços inclinados indicam os valores limites de L_a em função dos valores de di/dt determinados na Tabela 4.4, qualquer valor de L_a acima do valor máximo dos diversos traços inclinados garante que nenhum dos valores de di/dt da Tabela 4.4 seja ultrapassado.

Dessa forma, define-se:

$$L_{a_Min} = 4 \mu\text{H} . \quad (4.42)$$

Uma vez que a relação entre as variações de corrente entre a chave principal e a chave auxiliar correspondente é definida por

$$\Delta I_{Sai} = \frac{\Delta I_{Si}}{k_1} . \quad (4.43)$$

Para a topologia 1 tem-se $k_1 = 1-N$. Substituindo-se em (4.43) obtém-se

$$\Delta I_{Sai} = \frac{\Delta I_{Si}}{1-N} . \quad (4.44)$$

A variação de corrente através de uma chave principal corresponde à corrente de carga. Para minimizar-se o valor de pico da corrente que circula através da chave auxiliar, a relação de espiras também deve ser mínima. Dessa forma, dentro dos limites definidos para N na Figura 4.8 ($0 < N < 1$) deve-se definir para N um valor pequeno, mas que não fique tão próximo das fronteiras definidas (restrição (iv)). Assim faz-se

$$N = 0,3 . \quad (4.45)$$

4.6.2 Inversores ZCZVT: Topologia 2

O valor da razão de espiras é determinado em função do centro de ressonância da etapa em que ocorre ZVS, da mesma forma que foi feito para a topologia 2 dos conversores ZVT.

$$N = \frac{v_{uy}k_v + \sqrt{(v_{uy}k_v)^2 - (V_{zy} - v_{uy}k_v)^2} 4L_a/L_m}{2(v_{uy}k_v - V_{zy})} . \quad (4.46)$$

A fronteira de comutação sob ZVT pode ser determinada fazendo-se $k_v = 2$ na expressão (4.46), da mesma forma como foi feito no capítulo anterior para os conversores ZVT. A expressão resultante é ilustrada na Figura 3.14.

O projeto dos valores da razão de espiras, N e da indutância L_a é baseado no ábaco da Figura 4.9. O valor de N deve ser definido de modo que a comutação ocorra de maneira suave (restrição (i)), expressão (4.46), e que os diodos antiparalelos das chaves auxiliares não entrem em condução enquanto S_1 ou S_2 estão acionadas, Tabela 4.7. Por sua vez L_a deve ser projetado para que sejam respeitados os valores de di/dt máximos das chaves principais e auxiliares (Tabela 4.4), sendo estes definidos pelas expressões (4.24), (4.25), (4.26), (4.27) e pela Tabela 4.5 e Tabela 4.6 (restrição (ii)). Além disso, a área de projeto da Figura 4.9 apresenta um limite para que a corrente através do circuito auxiliar não cresça fora dos períodos de transição, restrição (iii).

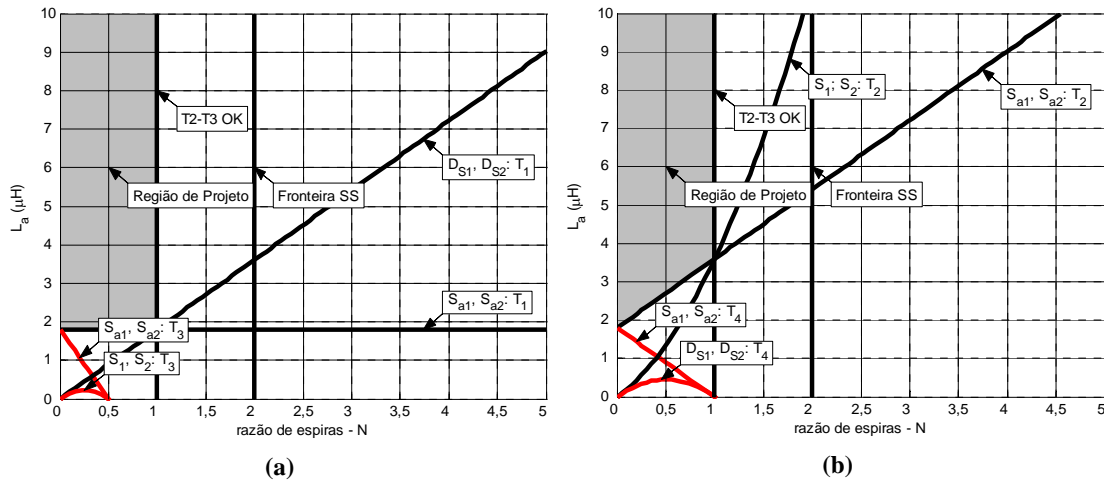


Figura 4.9. Projeto da indutância L_a .

A Figura 4.9 indica que para indutâncias acima de $4 \mu\text{H}$ todos os valores de di/dt s avaliados ficam abaixo de $100 \text{ A}/\mu\text{s}$.

Dessa forma, define-se:

$$L_{a_Min} = 4 \mu\text{H} . \quad (4.47)$$

O valor de N é definido dentro dos limites estabelecidos pela Figura 4.9 para minimizar o pico de corrente através das chaves auxiliares

Para a topologia 2 tem-se $k_1 = -N$. Substituindo-se em (4.44) obtém-se

$$\Delta I_{Sai} = \frac{\Delta I_{Si}}{-N}. \quad (4.48)$$

Para minimizar-se o valor de pico da corrente que circula através da chave auxiliar, a relação de espiras deve ser próxima da máxima permitida, pois assim minimiza-se o valor de ΔI_{Sai} , restrição (iv). Faz-se dessa forma

$$N = 0,8. \quad (4.49)$$

4.6.3 Inversores ZCZVT: Topologia 3.

Para auxiliar no projeto da razão de espiras, determina-se o centro de ressonância da etapa em que ocorre ZVS, da mesma forma que foi feito para a topologia 3 dos conversores ZVT, de forma a se determinar a fronteira de comutação suave.

$$N = \frac{k_v V_{zy}/2 + \sqrt{(k_v V_{zy}/2)^2 - (V_{zy} - v_{uy} k_v)^2 4L_a/L_m}}{2(v_{uy} k_v - V_{zy})}. \quad (4.50)$$

Pode-se determinar a fronteira de comutação sob ZVT fazendo-se $k_v = 2$ na expressão (4.50), da mesma forma como foi feito para os conversores ZVT no capítulo anterior. A expressão resultante é ilustrada na Figura 3.16.

O projeto dos valores da razão de espiras, N e da indutância L_a é baseado no ábaco da Figura 4.10. O valor de L_a deve ser projetado para que sejam respeitados os valores de di/dt s máximos das chaves principais e auxiliares (Tabela 4.4), sendo que estes valores são definidos pelas expressões (4.24), (4.25), (4.26), (4.27) e pela Tabela 4.5 e Tabela 4.6, restrição (ii). O valor de N deve ser definido de modo que a comutação sob ZVS ocorra de maneira suave (restrição (i)), expressão (4.50), bem como, que os diodos antiparalelos das chaves auxiliares não entrem em condução enquanto S_1 ou S_2 estão acionadas (restrição (iii)), Tabela 4.7.

A Figura 4.10 indica que para indutâncias acima de $4 \mu\text{H}$ todas as taxas de variação de corrente avaliadas ficam abaixo de $100 \text{ A}/\mu\text{s}$.

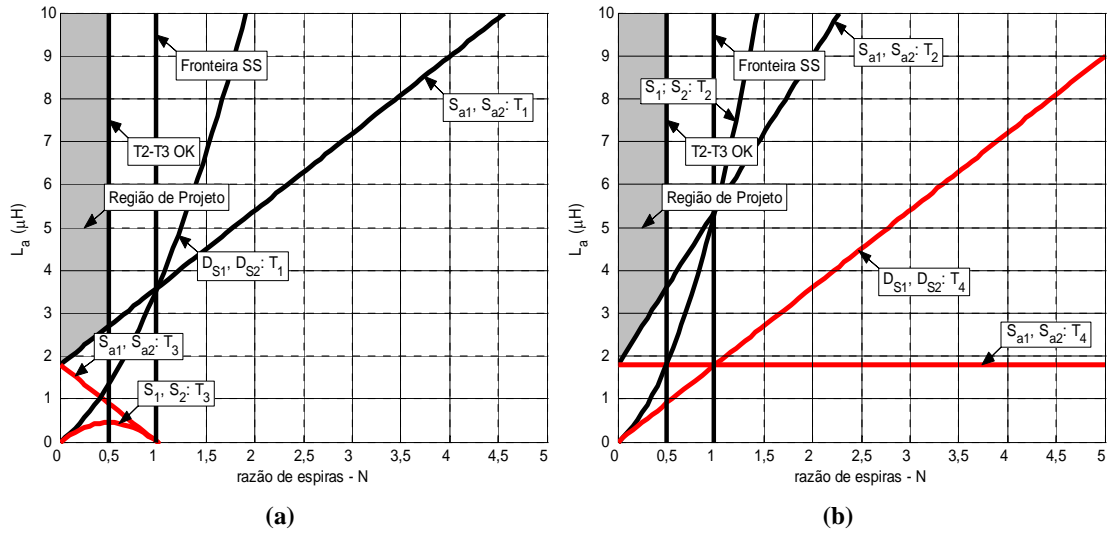


Figura 4.10. Projeto da indutância L_a .

Dessa forma, define-se:

$$L_{a_Min} = 4 \mu H . \quad (4.51)$$

O valor de N é definido dentro dos limites estabelecidos pela Figura 4.10 para minimizar o pico de corrente através das chaves auxiliares

Para a topologia 3 tem-se $k_1 = -N$. Substituindo-se em (4.44) obtém-se

$$\Delta I_{Sai} = \frac{\Delta I_{Si}}{-N} . \quad (4.52)$$

Para minimizar-se o valor de pico da corrente que circula através da chave auxiliar, a relação de espiras deve ser próxima à máxima possível. Com isso, o valor de ΔI_{Sa} pode ser minimizado, reduzindo-se os valores de corrente através do circuito auxiliar (restrição (iv)), expressão (4.52). Faz-se dessa forma,

$$N = 0,3 . \quad (4.53)$$

4.7 Simulação dos inversores ZCZVT

Define-se que as chaves S_3 e S_4 comutam na frequência da tensão de saída do inversor durante o período considerado. Da mesma forma que para os inversores *snubber* de *turn-on* e inversores ZVT, durante o semiciclo em que a corrente se dirige do pólo x_2

para o pólo x_j a chave S_4 permanece acionada. Para o semiciclo complementar a chave S_3 fica acionada.

Os inversores ZCZVT necessitam que uma das chaves auxiliares seja acionada antes da entrada em condução da chave principal correspondente durante cada um dos semiciclos. Quando a chave principal atinge as condições de tensão nula, esta chave é acionada, ao mesmo tempo que a chave auxiliar é bloqueada. A mesma chave auxiliar que foi acionada para possibilitar o acionamento da chave principal sob ZVS deve ser novamente acionada para que o bloqueio da chave principal ocorra sob ZCS. Quando a corrente através da chave principal se anula, esta chave e a chave auxiliar são bloqueadas. A chave S_{a1} é acionada enquanto a chave S_4 está acionada e a chave S_{a2} enquanto a chave S_3 está acionada.

A estratégia de acionamento das chaves para os inversores ZVT é ilustrada na Figura 4.11. Para a simulação realizada o circuito auxiliar foi acionado tanto para o bloqueio, como para a entrada em condução das chaves principais para todo o período da tensão de saída.

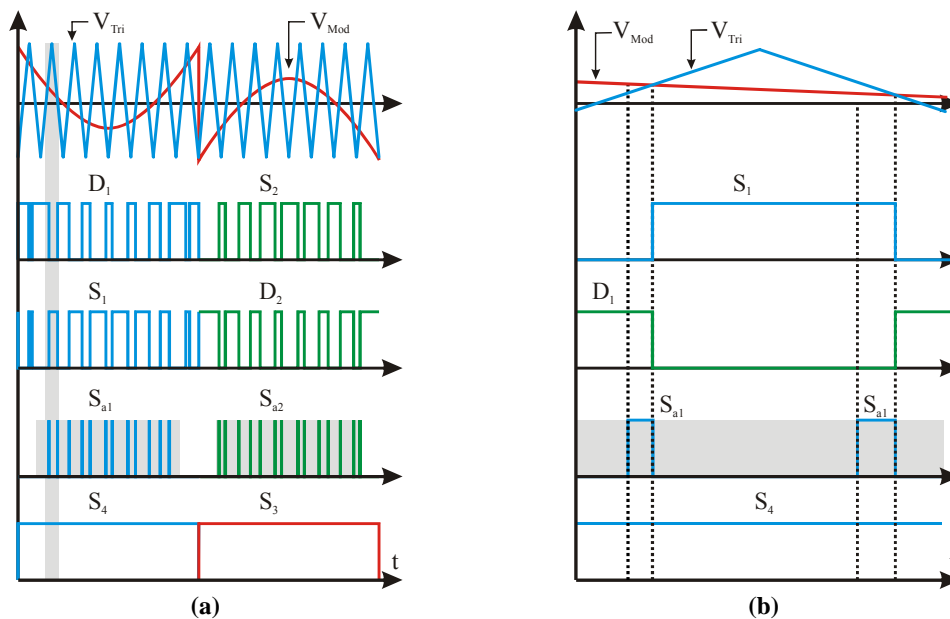
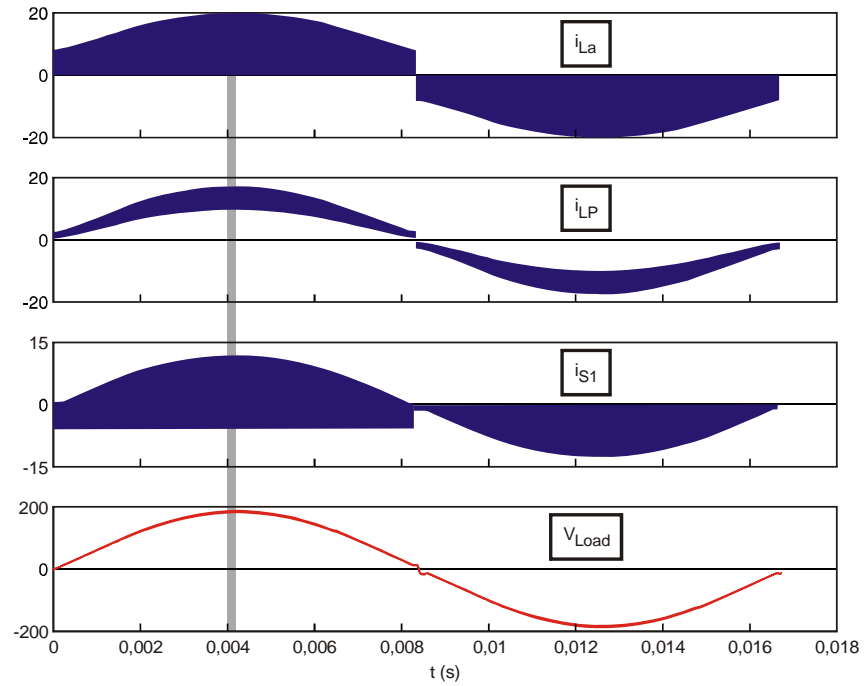
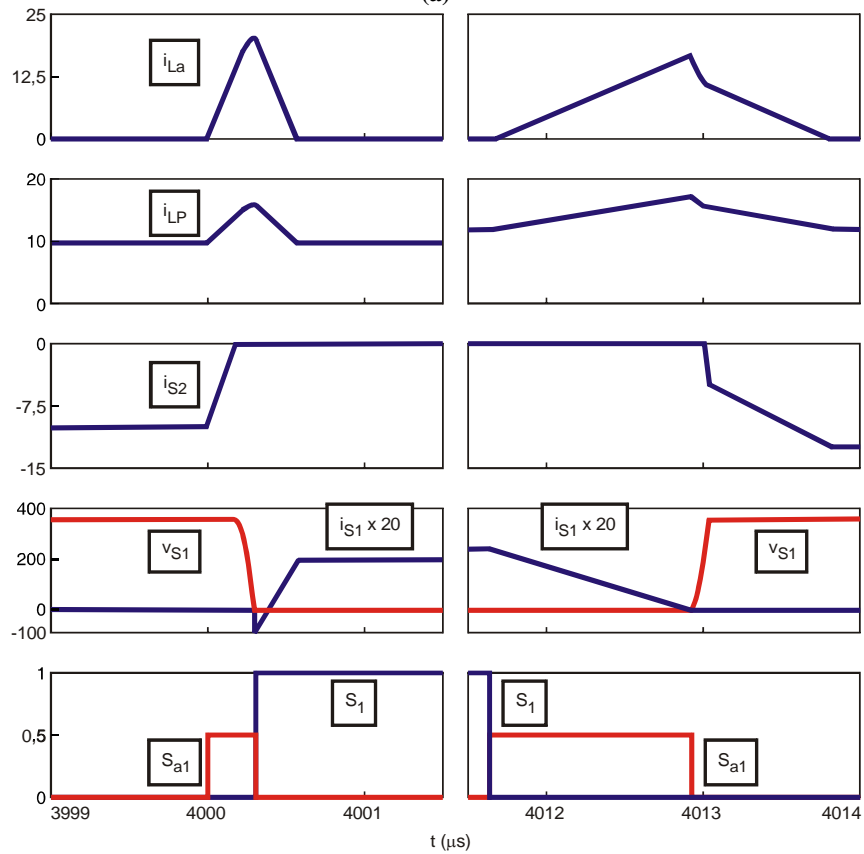


Figura 4.11. Comandos das chaves dos inversores ZCZVT.
(a) Para um período e (b) Detalhe.

A Figura 4.12 mostra o estágio de potência para o inversor ZCZVT simulado, sendo que este corresponde à topologia 1 dos inversores ZCZVT.



(a)



(b)

Figura 4.13. Formas de onda de simulação topologia 1 dos inversores ZCZVT.

4.8 Resultados experimentais

A topologia implementada é mostrada na Figura 4.14. Para reduzir-se a recuperação reversa da chave S_{a1} (S_{a2}), Figura 4.14(a), colocou-se um diodo em série com a mesma, e outro em antiparalelo com o sistema resultante, conforme Figura 4.14(b).

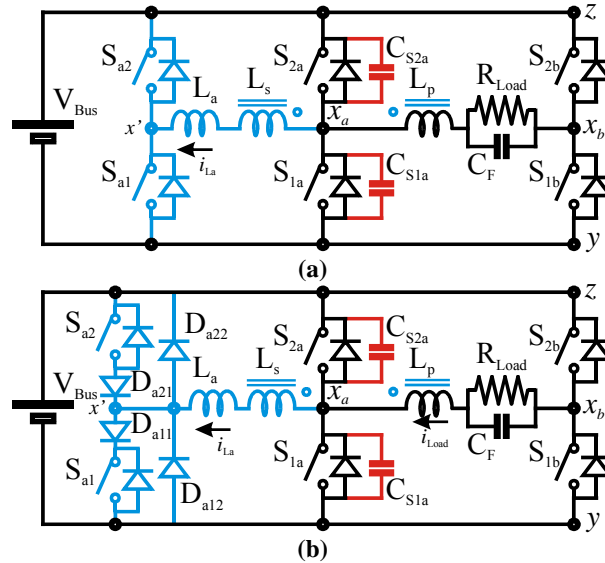


Figura 4.14. Topologia implementada.

Os parâmetros utilizados para a implementação são dados pela Tabela 4.9 e a estratégia de comando das chaves é mostrada na Figura 4.15.

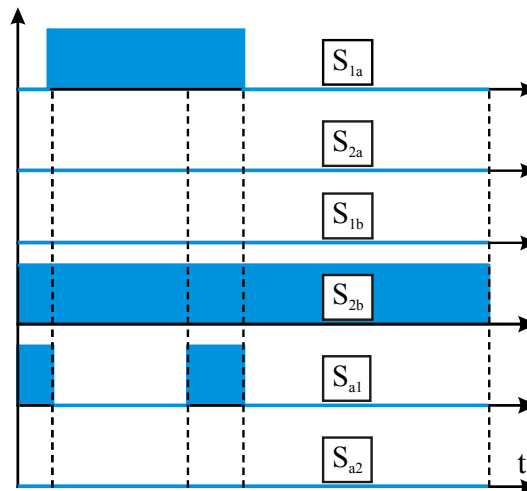


Figura 4.15. Lógica de comando utilizada.

Tabela 4.9. Parâmetros utilizados para a implementação.

Parâmetro	Valor
V_{Bus}	360 V
I_{Load_Max}	7,8 A
V_{Load_Max}	127 V
P_{Load}	1000 W
$L_f (L_m)$	2,3 mH
C_f	4 μ F
S_{1a}, S_{2a}, S_{1b} e S_{2b}	IRG4PC40UD
S_{a1} e S_{a2}	IRFP360
$D_{a11}, D_{a12}, D_{a21}$ e D_{a22}	RHRP870
f_{Load}	60 Hz
f_s	40 kHz
L_a	4,2 μ H
$N (N_s/N_p)$	0,3
C_{s1a} e C_{s2a}	1,5 nF + 1,0 nF

A Figura 4.16(a) mostra que a chave S_{1a} somente é acionada após a sua tensão (v_{xa}) ter sido anulada devido à ação do circuito auxiliar utilizado, caracterizando o seu acionamento sob condições ZVS.

Observa-se na Figura 4.16(b) que a tensão através da chave S_{1a} (v_{xa}) somente começa a crescer após o bloqueio da chave S_{1a} ter sido comandado. Isso ocorre devido ao fato do diodo antiparalelo desta chave estar em condução, o que comprova o bloqueio de S_{1a} sob corrente nula.

Na Figura 4.16(c) e (d) pode ser visto que ainda circula corrente através do circuito auxiliar nos instantes em que a chave auxiliar S_{a1} é bloqueada, de modo que a indutância de dispersão L_a é desmagnetizada graças ao diodo D_{a22} . Este é um aspecto negativo desta topologia, devido às perdas que ocorrem durante o bloqueio de S_{a1} sob condução.

A Figura 4.16(e) mostra que para a técnica ZCZVT o circuito auxiliar se encontra ativo durante um tempo superior ao do *snubber* de *turn-on* (Figura 2.62(c)) e do ZVT (Figura 3.26(d)).

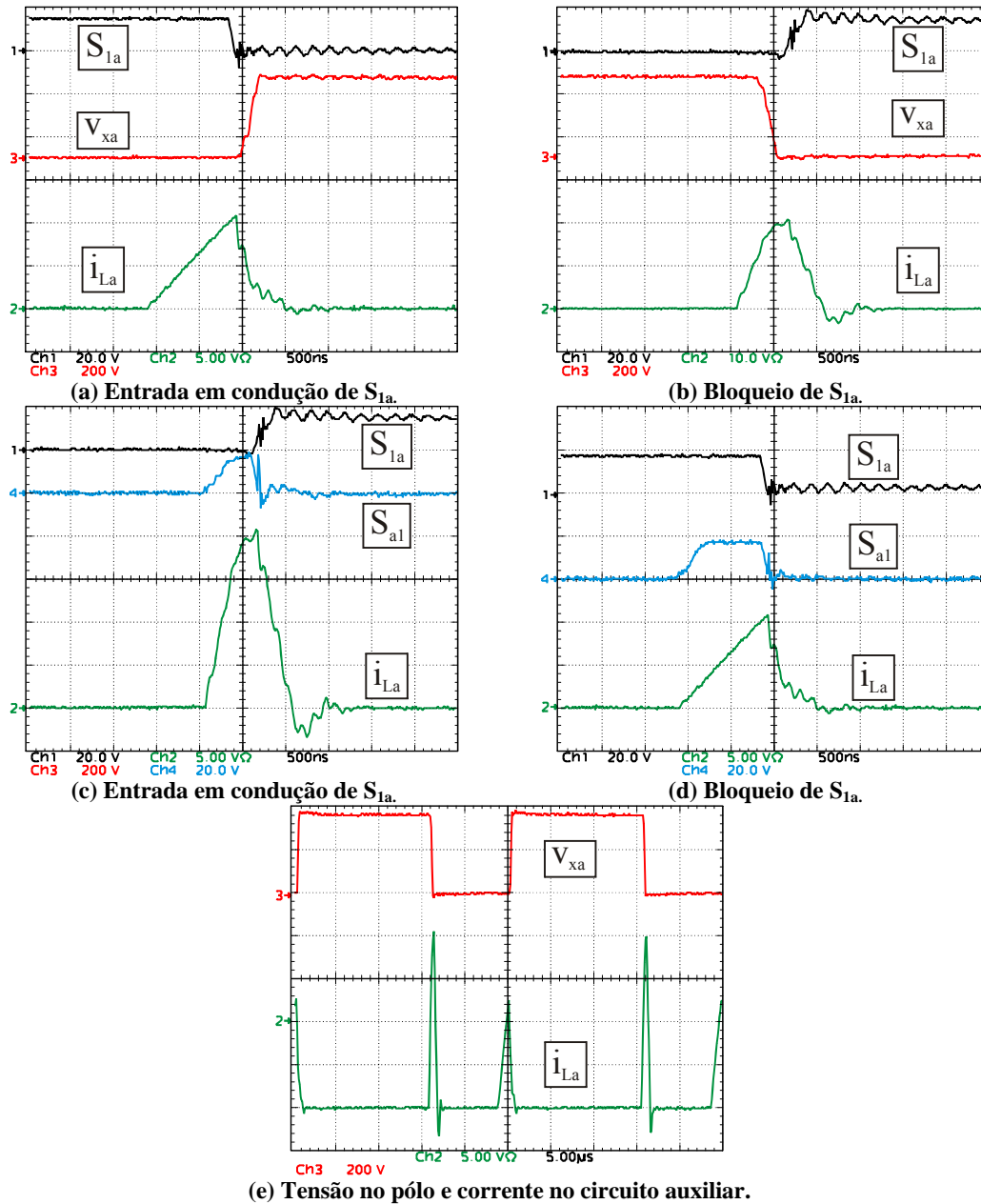


Figura 4.16. Formas de onda experimentais. Escalas: S_i : 20 V/div; v_i : 200 V/div; i_i (a), (c), (d) e (e): 5 A/div; i_i (b): 10 A/div; Tempo (a), (b), (c) e (d): 500 ns/div; Tempo (e): 5 μ s/div.

A Figura 4.17 mostra a curva de rendimento experimental. Pode-se notar que o menor rendimento ocorre para baixas potências devido aos altos valores de corrente RMS através do circuito auxiliar, os quais são significativos para as baixas potências.

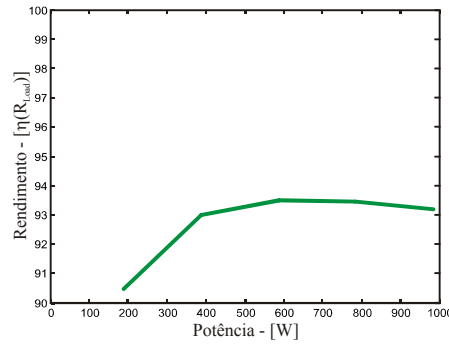


Figura 4.17. Curva de rendimento experimental.

4.9 Comparação experimental

Nessa seção é realizada uma comparação experimental a respeito do rendimento dos inversores *snubber* de *turn-on*, ZVT e ZCZVT propostos. Além disso, foram implementados mais dois inversores para serem comparados com aqueles apresentados até agora, conforme segue.

4.9.1 Snubber de turn-off dissipativo

A topologia implementada pode ser vista na Figura 4.18. Em preto está desenhado o circuito principal do inversor.

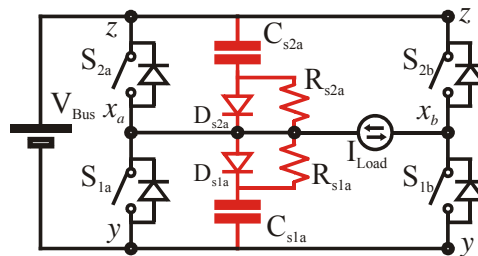


Figura 4.18. Topologia implementada.

A Figura 4.19 mostra a estratégia de comando das chaves do inversor.

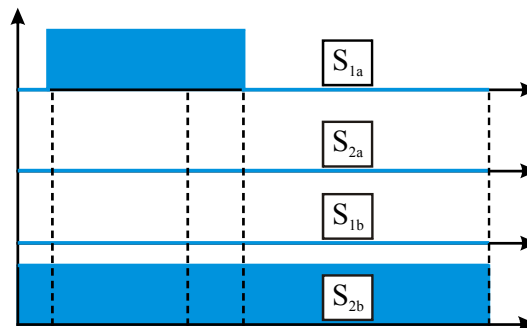


Figura 4.19. Comandos utilizados para as chaves.

Os oscilogramas mostrados a seguir foram obtidos para o conversor operando em condições nominais, as quais são dadas na Tabela 4.10.

Tabela 4.10. Parâmetros utilizados para a implementação.

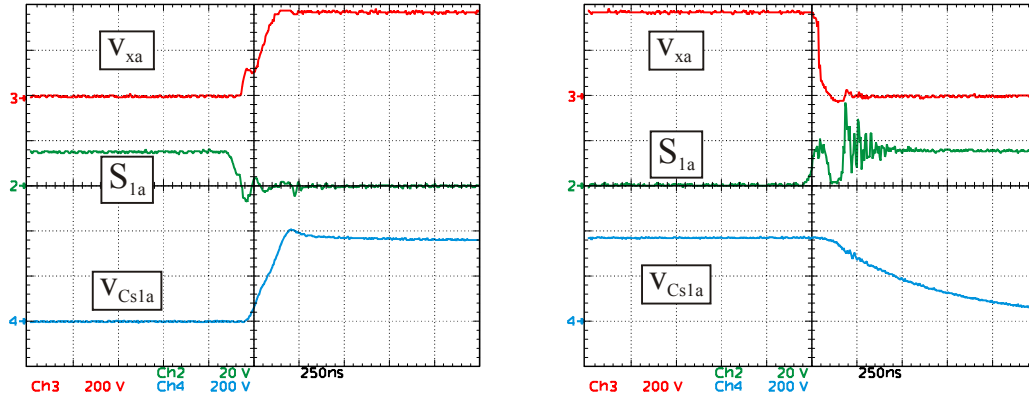
Parâmetro	Valor
V_{Bus}	360 V
I_{Load_Max}	7,8 A
V_{Load_Max}	127 V
P_{Load}	1000 W
L_f	2,3 mH
C_f	4 μ F
S_{1a}, S_{2a}, S_{1b} e S_{2b}	IRG4PC40UD
R_{s1a} e R_{s2a}	235 Ω
D_{s1a} e D_{s2a}	RHRP870
f_{Load}	60 Hz
f_s	40 kHz
C_{s1a} e C_{s2a}	1,5 nF + 1,0 nF

A Figura 4.20(a) mostra que a tensão através da chave S_{1a} (v_{xa}) aumenta lentamente quando a mesma bloqueia, graças ao capacitor C_{s1a} em paralelo com a mesma. A diferença observada entre as formas de onda de v_{xa} e v_{Cs1a} se deve à indutância do cabo que liga S_{1a} ao capacitor C_{s1a} .

Na Figura 4.20(b) observa-se que a tensão de S_{1a} reduz-se rapidamente quando esta chave é acionada. Quando isso ocorre, o capacitor C_{s1a} descarrega lentamente.

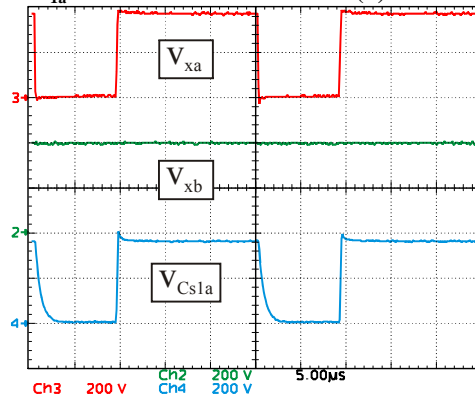
A Figura 4.20(c) mostra as formas de onda de tensão nos pólos bem como a tensão de C_{s1a} durante dois períodos de comutação. Observa-se que o capacitor C_{s1a} leva cerca de 10% do período de chaveamento para descarregar.

A Figura 4.21 mostra a curva de rendimento. Observa-se que o rendimento aumenta junto com o aumento da potência, o que ocorre devido às perdas no circuito auxiliar serem aproximadamente constantes, independente da potência de saída.



(a) Bloqueio de S_{1a}

(b) Entrada em condução de S_{1a}



(c) Tensões dos pólos

Figura 4.20. Formas de onda experimentais.

Escalas: S_i : 20 V/div; v_i : 200 V/div; Tempo (a) e (b): 250 ns/div; Tempo (c): 5 μ s/div.

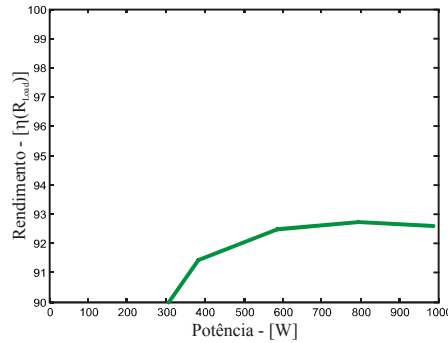


Figura 4.21. Curva de rendimento.

4.9.2 Inversor ZVT tradicional

Na Figura 4.22 pode ser visto o conversor implementado. A estratégia de comando das chaves pode ser vista na Figura 4.23 e os parâmetros utilizados na Tabela 4.11.

Na Figura 4.24(a) observa-se que a chave S_{1a} é somente acionada quando a tensão através da mesma (v_{xa}) é nula, ou seja, a chave S_{1a} entra em condução sob ZVS.

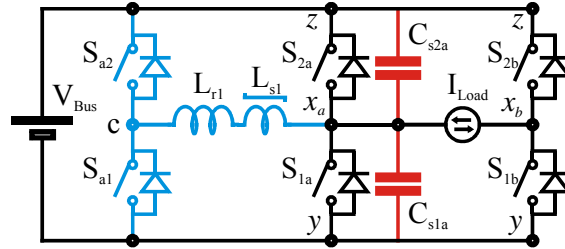


Figura 4.22. Topologia implementada.

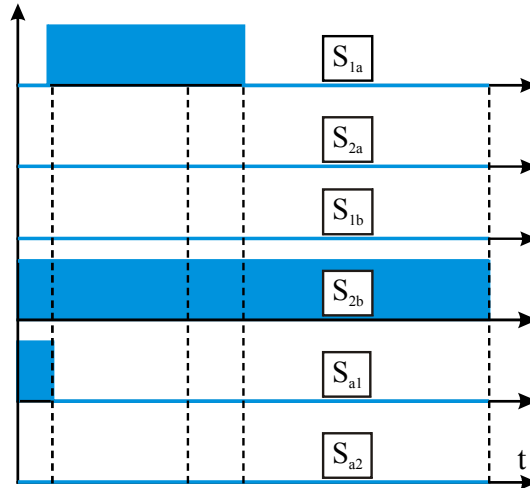


Figura 4.23. Estratégia de comandos.

Tabela 4.11. Parâmetros utilizados para a implementação.

Parâmetro	Valor
V_{Bus}	360 V
I_{Load_Max}	7,8 A
V_{Load_Max}	127 V
P_{Load}	1000 W
L_f	2,3 mH
C_f	4 μ F
S_{1a}, S_{2a}, S_{1b} e S_{2b}	IRG4PC40UD
S_{a1} e S_{a2}	IRG4PC30UD
f_{Load}	60 Hz
f_s	40 kHz
L_{r1}	22 μ H
L_{s1}	SA 14x8x4,5 – 3 espiras
$C_{s1a} + C_{s2a}$	1,5 nF + 1,0 nF

A Figura 4.24(b) mostra que o bloqueio de S_{1a} é auxiliado pela capacitância em paralelo com esta chave (C_{s1a}), pois a sua tensão (v_{xa}) aumenta lentamente até atingir a tensão de barramento. Durante esse processo, não há corrente através do circuito auxiliar (i_{Lr1}).

A tensão nos pólos durante dois períodos de comutação é exibida na Figura 4.24(c). Observa-se também que o circuito auxiliar permanece ativo somente durante cerca de 10% do período de comutação.

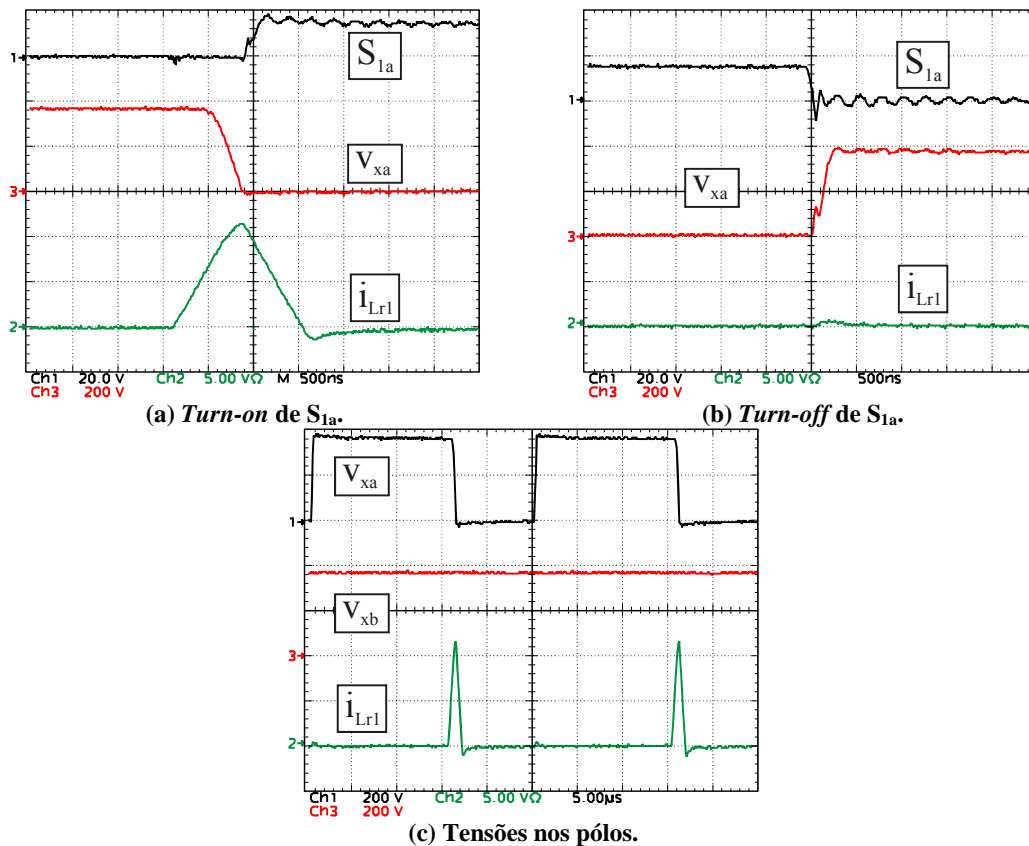


Figura 4.24. Formas de onda experimentais.

Escalas: S_i : 20 V/div; v_i : 200 V/div; i_i : 5 A/div; Tempo (a) e (b): 500 ns/div; Tempo (c): 5 μ s/div.

Na Figura 4.25 pode-se observar a curva de rendimento para o conversor em questão. Pode-se notar que com o aumento da potência de saída, o rendimento da topologia diminui devido ao aumento das perdas de bloqueio da chave S_{1a} . O rendimento baixo para potências baixas ocorre devido às perdas no circuito auxiliar se tornarem mais significativas para estas potências.

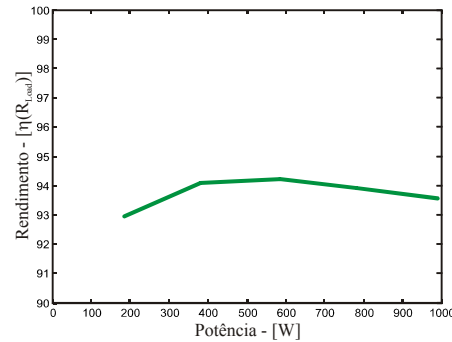


Figura 4.25. Curva de rendimento experimental.

4.9.3 Comparativo experimental

Na Figura 4.26 pode-se observar que o melhor rendimento foi obtido pelo conversor ZVT CS. Isso resulta de diversos aspectos positivos de sua operação, como por exemplo, a entrada em condução das chaves principais sob tensão nula, seus bloqueios auxiliados pelas capacitâncias em paralelo com as chaves, o baixo valor de corrente RMS através do circuito auxiliar e o bloqueio sob corrente nula do circuito auxiliar. O segundo melhor rendimento para uma ampla faixa da potência de saída ocorreu para a topologia ZVT tradicional, que apresenta as mesmas qualidades do ZVT CS, exceto que o bloqueio das chaves auxiliares ocorre enquanto as mesmas conduzem corrente superior à corrente de carga. O terceiro melhor rendimento para potência nominal ocorreu para o conversor ZCZVT CS, o qual apresenta a entrada em condução das chaves principais sob tensão nula e seu bloqueio sob corrente nula. Entretanto, a corrente através do circuito auxiliar deste conversor apresenta corrente RMS alta e as chaves auxiliares bloqueiam enquanto conduzem correntes superiores à corrente de carga. O quarto melhor rendimento para potência nominal foi apresentado pelo conversor ST-OFF, que possui capacitâncias para auxiliar o bloqueio das chaves principais, sendo que a energia armazenada nestas capacitâncias é dissipada em resistores próprios para isso. Finalmente, o menor rendimento para potência nominal foi apresentado pelo conversor ST-ON CS. Entretanto, este conversor apresentou um rendimento bem melhor para potências mais baixas. O baixo rendimento em valores nominais pode ser creditado às perdas devido aos altos níveis de corrente RMS através do circuito auxiliar, bem como ao bloqueio da chave principal sem qualquer forma de auxílio.

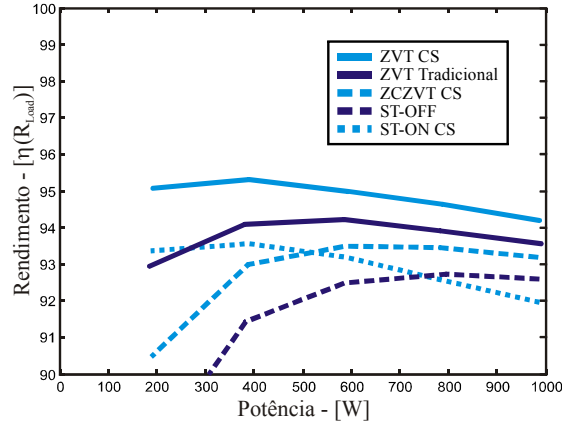


Figura 4.26. Comparativo experimental de rendimento.

4.10 Conclusões

As condições fundamentais para garantir que ocorram as transições necessárias para a correta operação dos inversores ZCZVT foram discutidas neste capítulo. Da mesma forma, foram avaliados os períodos de tempo necessários que estas transições necessitam, bem como as condições para a operação sob ZVS. Além disso, foi apresentada uma metodologia de projeto para estes inversores.

A metodologia de projeto é baseada em garantir que as derivadas de corrente através das chaves não ultrapassem um valor pré-estabelecido. Além disso, deve-se garantir que as comutações da entrada em condução das chaves principais ocorram sob ZVS da mesma forma que ocorre para os conversores ZVT. Finalmente, deve-se assegurar também que os diodos antiparalelos das chaves auxiliares não entrem em condução enquanto que as chaves principais S_{a1} ou S_{a2} estão acionadas. Todas estas condições foram obtidas através de expressões analíticas derivadas ao longo desde capítulo e/ou dos anteriores.

A partir das condições de operação enunciadas foram verificadas as possibilidades de topologias que operam segundo a técnica ZCZVT, resultando em um total de três topologias.

Os inversores ZCZVT possuem quatro transições de corrente, diferentemente dos inversores ZVT e *snubber* de *turn-on* que possuem somente duas. Além disso, as chaves auxiliares são acionadas duas vezes: tanto para a entrada em condução de uma chave principal, como para o seu bloqueio.

Para que as topologias ZCZVT operem adequadamente devem ser aplicados dois níveis de tensão distintos através do circuito auxiliar. Um destes níveis tem como função magnetizar a indutância L_a , enquanto que o outro serve para desmagnetizá-la.

A topologia 1 apresenta o circuito auxiliar conectado ao terminal x . Este fato permite que o ramo auxiliar desvie corrente do pólo independentemente da conexão magnética entre o indutor auxiliar e o indutor de filtro. Além disso, este é o único dos inversores obtidos cuja fonte de tensão auxiliar V_{a1} não é negativa e a fonte auxiliar V_{a2} é negativa.

A topologia 2 possui o circuito auxiliar conectado ao terminal u . Assim sendo, a tensão aplicada através do circuito auxiliar é função da tensão de carga.

A topologia 3 apresenta o circuito auxiliar conectado ao terminal u' . Dessa forma, sempre que uma chave auxiliar for acionada, metade da tensão do barramento fica aplicada através do circuito auxiliar. Para esta topologia é necessário que haja a disponibilidade da conexão do ponto médio do barramento, o que costuma ser obtido através da utilização de um divisor capacitivo, sendo que isto dificulta um pouco a implementação deste inversor.

Todas as topologias podem ser projetadas para operar sob ZCZVT para toda a faixa de carga, através do projeto adequado utilizando-se os ábacos desenvolvidos.

Os resultados de simulação mostram que os inversores ZCZVT operam sob comutação suave tanto na entrada em condução das chaves principais, que ocorre sob ZVS, como no bloqueio, que ocorre sob ZCS. Estes resultados demonstram que a partir do diagrama genérico apresentado no Capítulo 2 em conjunto com as condições apresentadas no capítulo corrente possibilitam a geração de topologias que apresentam as características típicas da técnica conhecida como ZCZVT.

Foram apresentados resultados experimentais, os quais corroboram o estudo teórico apresentado anteriormente. Observa-se que as chaves principais do conversor ZCZVT implementado entram em condução sob condições de tensão nula e bloqueiam sob condições de corrente nula. Entretanto, a chave auxiliar bloqueia enquanto ainda está conduzindo uma quantidade significativa de corrente.

Finalmente, foi apresentado um estudo comparativo experimental a respeito do rendimento das topologias com indutor de filtro acoplado implementadas, no qual o inversor ZVT com indutor de filtro acoplado apresentou o melhor rendimento.

CAP. 5

SISTEMATIZAÇÃO DOS CONVERSORES ZVT MULTI-PÓLOS INTEGRADOS

5.1 Introdução

Este capítulo apresenta uma metodologia capaz de sintetizar e integrar células de comutação do tipo ZVT para aplicações em conversores formados por múltiplos pólos (multi-pólos).

É mostrado que existem similaridades entre uma série de trabalhos propostos na literatura originalmente como topologias isoladas, mostrando que estes trabalhos compartilham os mesmos princípios. O método apresentado mostra as possibilidades de integração de técnicas de comutação do tipo ZVT em conversores estáticos multi-pólos e, a partir deste método, novas topologias são derivadas.

Adicionalmente, a partir da abordagem unificada apresentada, a análise das topologias geradas pode se tornar mais fácil, uma vez que os conversores originados desta abordagem apresentam características comuns, facilitando assim o entendimento e a assimilação dessas características.

Primeiramente é apresentada uma metodologia de classificação para os conversores bidirecionais ZVT que possuem um único pólo, ampliando-se, dessa forma, para os conversores CA-CC e CC-CA o conceito que foi inicialmente apresentado para conversores CC-CC em [40] e, portanto, tornando esta abordagem mais genérica. A seguir, mostra-se o procedimento de síntese das topologias simplificadas o qual é baseado em arranjos de chaves e em quatro diagramas derivados ao longo deste capítulo. Alguns exemplos são apresentados e a metodologia desenvolvida é aplicada para gerar uma célula de comutação suave integrada com somente uma chave ativa para um sistema de fornecimento ininterrupto de energia (UPS) do tipo *double-conversion*.

Finalmente são apresentados resultados experimentais que corroboram a metodologia proposta, explicitando a viabilidade da mesma.

5.2 Princípio de operação dos conversores ZVT com um pólo bidirecional

Um pólo bidirecional pode ser visto na Figura 5.1(a), o qual é a célula básica de construção das topologias PWM.

A técnica de comutação suave ZVT utiliza um caminho paralelo para desviar tanto a corrente que flui em direção ao pólo, como aquela que flui do pólo. Desta maneira, a corrente através do diodo antiparalelo pode ser anulada antes do acionamento de uma chave principal. Para executar esta tarefa e também estabelecer uma taxa de variação de corrente limitada, o caminho auxiliar precisa englobar pelo menos um elemento indutivo, L_a (Figura 5.1(b)). Como o circuito auxiliar precisa ser ativado somente durante os intervalos de transição, a energia armazenada no indutor deve ser descarregada após a comutação do pólo PWM. Para concretizar a descarga de L_a , o circuito auxiliar precisa prover uma polaridade negativa através dos terminais de L_a . Esta polaridade negativa é produzida por um conjunto de elementos que caracterizam a Fonte Auxiliar de Tensão (AVS), V_{aux1} e V_{aux2} , mostrada na Figura 5.1(c).

Para comutar a corrente do diodo D_1 para S_2 , a AVS deve fornecer uma tensão menor que v_{xy} , Figura 5.2, durante o intervalo de carga (t_1 - t_2) e com isso permitir o desvio da corrente do pólo para o circuito auxiliar. A energia armazenada em L_a durante o intervalo de magnetização precisa ser suficiente para descarregar os capacitores em paralelo com as chaves dentro do intervalo ressonante (t_2 - t_3), conforme mostra a Figura 5.2. Durante o intervalo de desmagnetização (t_3 - t_4), o valor gerado pela AVS precisa ser maior que v_{xy} para desmagnetizar o indutor auxiliar. Um processo similar ocorre para comutar a corrente do diodo D_2 para a chave S_1 .

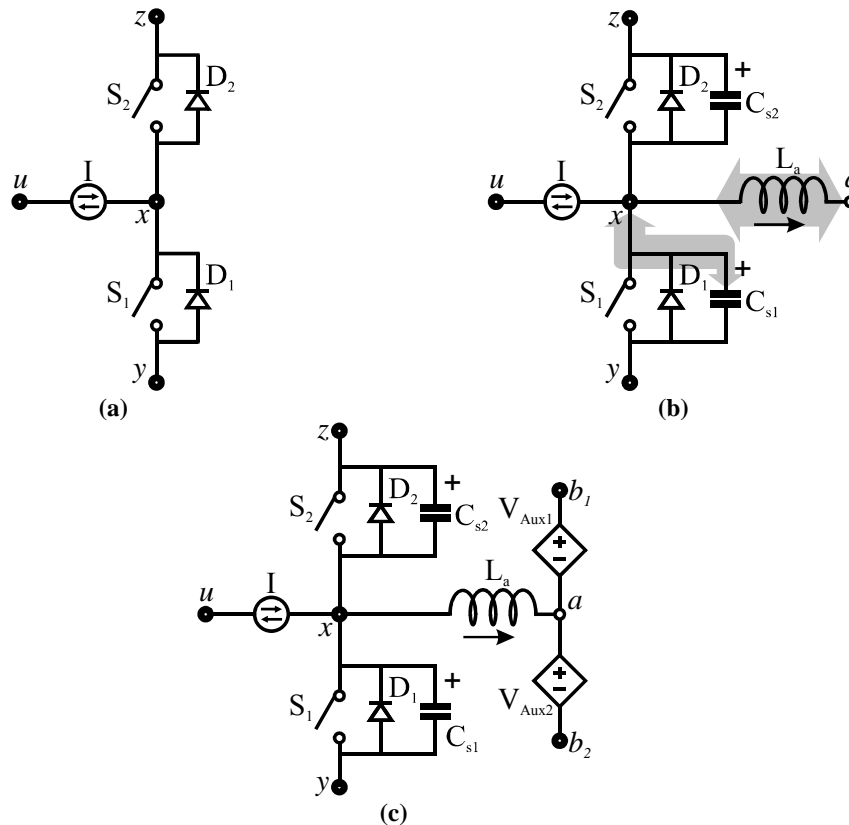


Figura 5.1. (a) Pólo bidirecional; (b) Princípio básico de uma célula de comutação ZVT; e (c) Célula de comutação ZVT.

Dependendo de como a AVS é implementada, o circuito auxiliar ZVT apresenta características distintas. De uma maneira geral, existem três modos diferentes para a implementação da AVS [40], sendo este o critério adotado para a classificação aqui apresentada. Desse modo, para conversores que possuem um único pólo bidirecional, três diferentes classes podem ser derivadas, de maneira similar àquela que foi apresentada em

[40] para conversores CC-CC. Nesta seção, a abordagem apresentada para os conversores CC-CC é ampliada, generalizando-o para conversores CA-CC e CC-CA.

- Classe A: Conversores ZVT PWM com fontes auxiliares de tensão comutadas (Figura 5.3(a)) [29];
- Classe B: Conversores ZVT PWM com fonte de tensão auxiliar CC (Figura 5.3(b)) [30], [6], [32] e [37]; e
- Classe C: Conversores ZVT PWM com fonte de tensão auxiliar ressonante (Figura 5.3(c)) [38].

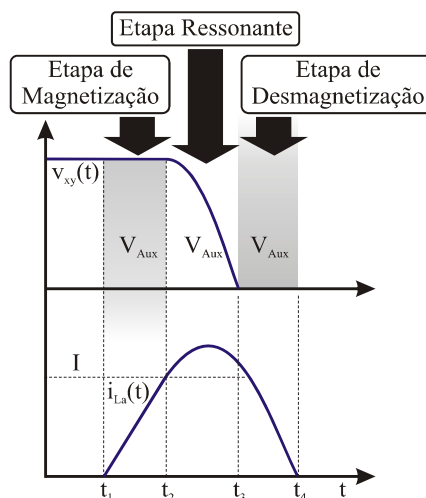


Figura 5.2. Formas de onda de tensão no pólo e de corrente no indutor auxiliar.

5.2.1 Classe A: conversores ZVT PWM com fontes auxiliares de tensão comutadas

A fonte de tensão auxiliar para esta classe de conversores é implementada por um conjunto de chaves que alteram os valores de tensão aplicados sobre o indutor ressonante, através da troca de conexão do terminal comum destas chaves para terminais com diferentes níveis de tensão, os quais são usualmente os barramentos da topologia, conforme ilustrado na Figura 5.3(a). Durante o estágio de magnetização, uma tensão positiva constante é aplicada através dos terminais do indutor ressonante, o que fará com que a sua corrente cresça. Depois de permitir a comutação suave de uma chave ativa, a chave auxiliar é bloqueada para que seja aplicada uma tensão negativa através do indutor auxiliar no intuito de desmagnetizá-lo (etapa de desmagnetização, Figura 5.2). O problema principal

para esta classe é o bloqueio da chave auxiliar, pois o mesmo ocorre sob condução de corrente. Se as chaves auxiliares são implementadas por dispositivos de portadores majoritários (como os MOSFETs, por exemplo), elas sofrerão de perdas capacitivas de acionamento (*turn-on capacitive losses*) e caso sejam implementadas por dispositivos de portadores minoritários (como IGBTs) haverá perdas devido à corrente de cauda característica destes dispositivos.

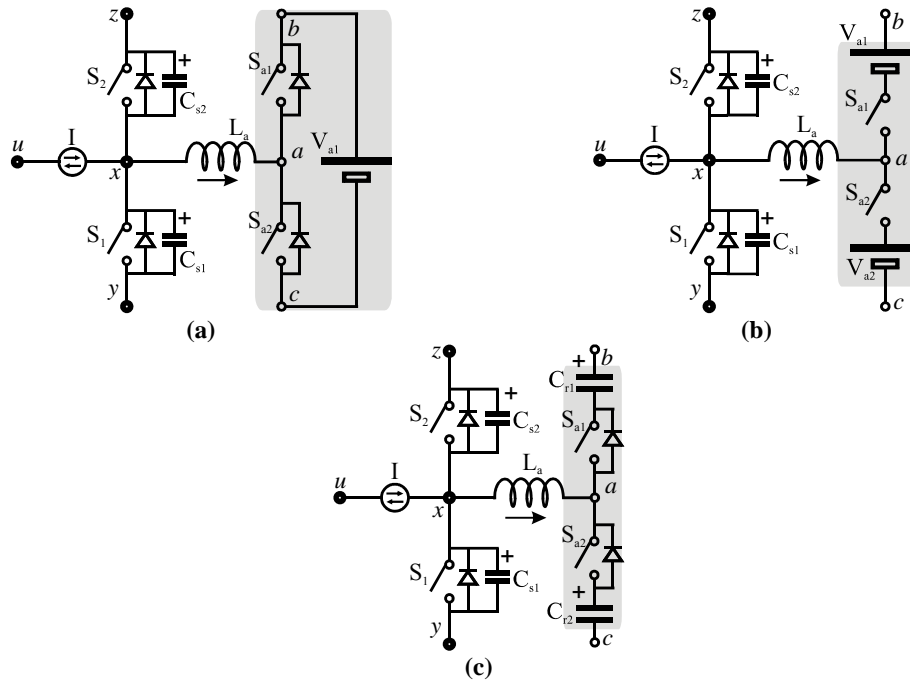


Figura 5.3. Possibilidades para a implementação da fonte de tensão auxiliar.

(a) Classe A: Conversores com fontes auxiliares de tensão comutadas;

(b) Classe B: Conversores com fonte de tensão auxiliar CC; e

(c) Classe C: Conversores com fonte de tensão auxiliar ressonante.

5.2.2 Classe B: conversores ZVT PWM com fonte de tensão auxiliar CC

Os conversores pertencentes a esta classe possuem fontes de tensão auxiliares CC, as quais fazem com que a corrente através do circuito auxiliar retorne a zero após a chave principal ser acionada, conforme mostrado na Figura 5.3(b). Como resultado, a chave auxiliar bloqueia sob zero de corrente, eliminando assim a comutação dissipativa existente na chave auxiliar das estruturas da classe A. As fontes de tensão auxiliares são geralmente implementadas pelo ponto médio do barramento CC [30], [37] (Figura 5.3(b)) ou através de acoplamento magnético [6], [32]. Para o último caso, de acordo com a configuração do transformador ou do indutor acoplado, a corrente que circula através da chave auxiliar

pode ser até mesmo menor que a corrente de pólo, reduzindo o esforço de corrente através dos componentes auxiliares e, deste modo, as perdas resistivas no circuito auxiliar. Entretanto, alguns dos conversores desta classe têm problemas relacionados à implementação prática da fonte de tensão magneticamente acoplada, como por exemplo, o surgimento de corrente residual magnetizante [33].

5.2.3 Classe C – Conversores ZVT PWM com fonte de tensão auxiliar ressonante

Os conversores desta classe possuem a característica favorável de bloqueio sob zero de corrente para a chave auxiliar (como ocorre para a classe B) devido a um tanque ressonante LC, conforme ilustrado na Figura 5.3(c). Por outro lado, o circuito auxiliar expõe as chaves principais à esforços de corrente e energia reativa adicional, o que reduz a eficiência do conversor. Esta classe, além dos intervalos de operação mostrados na Figura 5.2, pode apresentar um modo de operação adicional para restabelecer os capacitores ressonantes (C_{r1} e C_{r2}) às suas condições iniciais [21].

Os conversores da classe A são atrativos, pois possuem um pequeno número de elementos auxiliares. Por outro lado, esses conversores apresentam problemas relacionados à comutação das chaves auxiliares. Para os conversores da classe B, é possível reduzir a energia reativa desviada para o circuito auxiliar através do projeto apropriado do nível de tensão da fonte de tensão auxiliar, o que pode diminuir as perdas de condução nestas chaves. Entretanto, os conversores desta classe precisam de um transformador ou do ponto médio do barramento CC para implementar a fonte de tensão auxiliar. Os conversores da classe C apresentam uma complexidade adicional relacionada ao projeto do tanque ressonante uma vez que há estágios de terceira ordem envolvidos no processo de comutação. Por outro lado, o circuito auxiliar pode ser mais compacto do que para a classe B. Os conversores da classe C apresentam condições de bloqueio sob zero de corrente para as chaves auxiliares, assim como os conversores da classe B.

5.3 Princípio de operação dos conversores ZVT com múltiplos pólos bidirecionais

A conexão paralela de n células básicas de construção das topologias PWM, iguais àquela da Figura 5.1(a) dá origem a um conversor PWM multi-pólos.

As condições de comutação suave podem ser obtidas para todas as chaves de conversores multi-pólos simplesmente adicionando células de comutação suave, derivadas das configurações mostradas na Figura 5.3, [29], [30], [6], [32], [33], [36], [37], [38], para cada um dos pólos que compõem os sistemas representados em [2], [4], [5], [7], [32], [39]. O inconveniente deste procedimento é que o número de chaves auxiliares geralmente corresponde ao dobro do número de pólos e a quantidade de circuitos de *drives* necessários para o acionamento dessas chaves aumenta do mesmo modo.

Na Figura 5.4 pode ser visto um sistema com dois pólos bidirecionais nos quais as células ZVT estão conectadas em um arranjo independente. Pode ser visto que existem AVSs para cada pólo para controlar a tensão aplicada aos indutores L_{r1} e L_{r2} e desta maneira, o fluxo de energia através dos circuitos auxiliares.

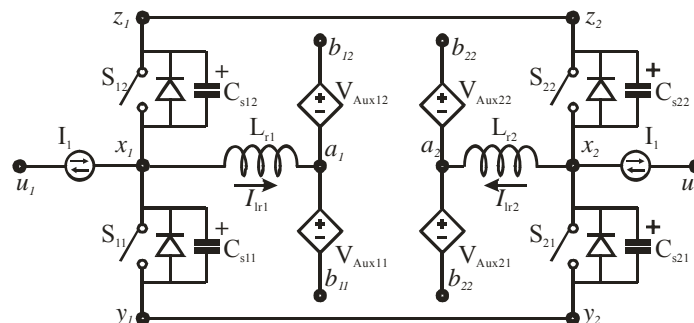


Figura 5.4. Conversor multi-pólos com célula auxiliar ZVT individual.

Para reduzir a quantidade de componentes auxiliares, algum dispositivo auxiliar deve ser compartilhado por mais que um circuito auxiliar. Geralmente o componente compartilhado é uma chave ou uma fonte de tensão. O procedimento de compartilhamento de componentes permite a redução do número de dispositivos auxiliares, o que proporciona circuitos auxiliares de comutação mais atrativos (mais compactos e menos caros).

Com o objetivo de reduzir o número de componentes do circuito auxiliar, as fontes de tensão podem ser interconectadas. Isto pode ser realizado pela (i) conexão em série das AVSs (a corrente é transferida de um pólo para outro, Figura 5.5(a)) ou (ii) pela conexão

em paralelo das AVSs (a corrente dos pólos é desviada de/para um terminal com nível de tensão constante, Figura 5.5(b)).

5.3.1 Fontes auxiliares de tensão conectadas em série (SC-AVS)

O circuito auxiliar mostrado na Figura 5.5(a) é denominado como Fontes Auxiliares de Tensão Conectadas em Série (SC-AVS). Quando o circuito auxiliar é ativado, a corrente de cada pólo é comutada do diodo para a chave, conectando o pólo ao barramento CC complementar do diodo comutado. Existem diversas possibilidades para a localização dos componentes auxiliares para células SC-AVS, as quais são ilustradas na Figura 5.7. Nestas células os terminais x_1, x_2, \dots, x_i são conectados aos pólos do conversor. Os terminais x_{m1} e x_{m2} devem ser curto-circuitados para permitir o fluxo de corrente do(s) pólo(s) conectado(s) ao barramento CC positivo para o(s) pólo(s) conectado(s) ao barramento CC negativo, *i.e.*, deve haver no mínimo um diodo superior e no mínimo um diodo inferior conduzindo.

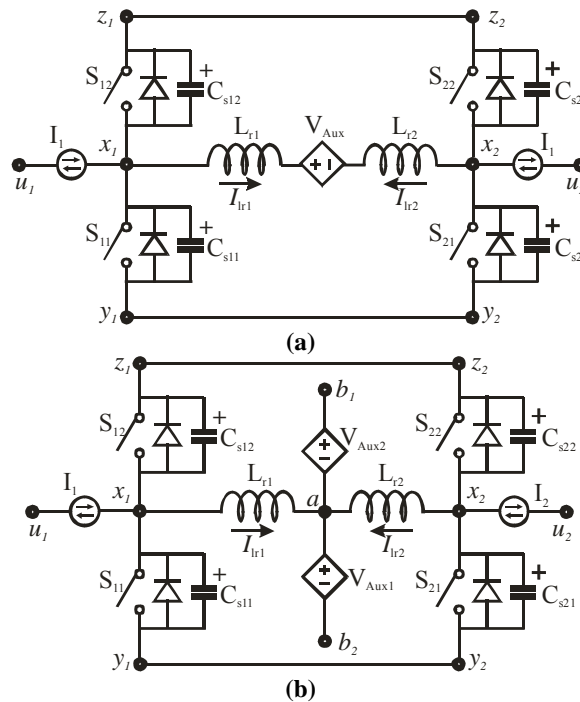


Figura 5.5. Possibilidades de conexão da fonte de tensão auxiliar para um sistema de conversores bidirecionais. (a) SC-AVS; e (b) PC-AVS.

5.3.2 Fontes auxiliares de tensão conectadas em paralelo (PC-AVS)

O circuito auxiliar mostrado na Figura 5.5(b) é denominado como Fontes Auxiliares de Tensão Conectadas em Paralelo (PC-AVS). Quando uma chave auxiliar for ativada, será drenada corrente dos pólos conectados ao barramento CC positivo ou será injetada corrente nos pólos conectados ao barramento CC negativo. Para esse caso, na Figura 5.7, os terminais x_1, x_2, \dots, x_i são conectados aos pólos do conversor e o terminal x_{m1} deve ser conectado ao barramento CC positivo e x_{m2} ao barramento CC negativo ou vice-versa.

A corrente através da região localizada à esquerda da ponte de diodos (Figura 5.7), que é chamada de lado CA, pode circular em ambos os sentidos para pólos bidirecionais. Esta característica é importante devido às diferentes necessidades de um pólo bidirecional (necessidades de injetar ou drenar corrente). A ação retificadora da ponte de diodos permite que a corrente flua em um único sentido na região localizada à direita da fonte retificadora. A minimização do número de chaves auxiliares ativas pode somente ser obtida pela ação da ponte retificadora, a qual cria uma região onde a corrente é unidirecional através de cada ramo, chamada como lado CC.

5.4 Arranjos para chaves auxiliares de múltiplos pólos

As células auxiliares com componentes compartilhados (como aquelas da Figura 5.5) requerem o bloqueio simultâneo de todas as chaves passivas, uma vez que para esses arranjos a operação das duas (ou mais) malhas é independente uma da outra. Para permitir o bloqueio independente das chaves ativas, uma ponte de diodos precisa ser inserida entre as interconexões dos ramos auxiliares do sistema.

O circuito auxiliar, em paralelo com as chaves de um pólo precisa possuir os seguintes elementos: (i) um indutor; (ii) um arranjo de diodos e chaves; e (iii) uma fonte de tensão auxiliar.

Para permitir o compartilhamento dos componentes auxiliares, é necessária a utilização de arranjos de chaves que tenham mais de uma entrada ou de uma saída. Alguns arranjos básicos de chaves de tensão e corrente unidirecionais são mostradas, como segue.

1. *Single-Pole Single-Throw* (Figura 5.6(a)), SPST: usado para conectar um pólo à um único terminal da topologia;
2. *Single-Pole Multi-Throw* (Figura 5.6(b)), SPMT: conecta um pólo a diversos terminais da topologia;
3. *Multi-Pole Single-Throw* (Figura 5.6(c)), MPST: conecta diversos pólos à um único terminal da topologia;
4. *Multi-Pole Multi-Throw* (Figura 5.6(d)), MPMT: conecta diversos pólos a diversos terminais da topologia;

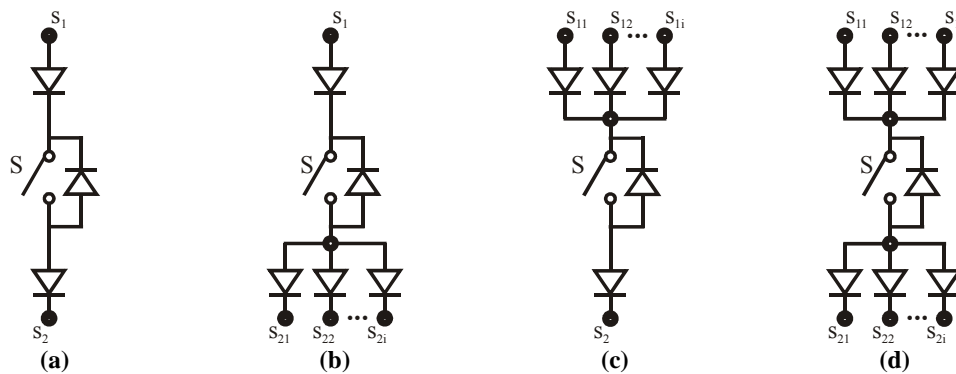


Figura 5.6. Arranjos de chaves. (a) *Single-Pole Single Throw*; (b) *Single-Pole Multi Throw*; (c) *Multi-Pole Single-Throw*; e (d) *Multi-Pole Multi-Throw*.

5.5 Metodologia de síntese generalizada para os conversores ZVT

Uma célula de comutação suave ZVT é composta por quatro elementos básicos, os quais são: (i) um indutor para permitir que a corrente que é desviada ou injetada no pólo possua uma taxa de variação (di/dt) finita; (ii) um arranjo formado por diodos e chaves para controlar o fluxo de corrente entre dois ou mais pólos ou entre um pólo e uma fonte de tensão; (iii) uma fonte de tensão auxiliar para controlar a carga (magnetização) e descarga (desmagnetização) do indutor auxiliar; e (iv) um capacitor para prover o bloqueio das chaves principais sob taxa de variação de tensão finita.

Uma vez que o capacitor possui uma função definida e uma localização fixa nas topologias ZVT compartilhadas, este componente não será considerado nos diagramas desenvolvidos no decorrer desta seção.

As células ZVT compartilhadas possuem normalmente uma estrutura composta pelos terminais que são conectados aos pólos e fazem parte do lado CA da estrutura ($x_1, x_2,$

..., x_i), por uma ponte de diodos e pelo lado DC, onde a corrente através de cada ramo apresenta como comportamento um fluxo unidirecional. Os terminais do lado CC (x_{m1} e x_{m2}) podem ser interconectados ou conectados a fontes de tensão do próprio conversor PWM. A Figura 5.7 ilustra a estrutura das células ZVT compartilhadas e a Figura 5.8 mostra um diagrama simplificado.

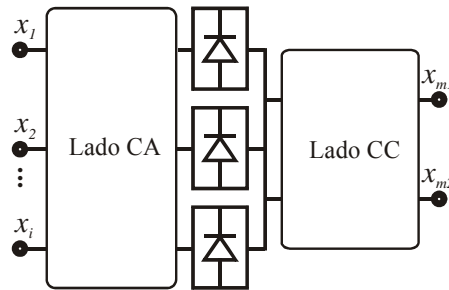


Figura 5.7. Estrutura das células ZVT compartilhadas.

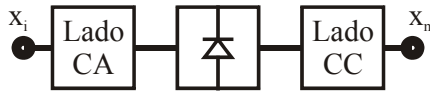


Figura 5.8. Diagrama simplificado.

Através do arranjo dos componentes que compõem as células ZVT compartilhadas podem-se observar as possibilidades de combinações que dão origem às topologias ZVT compartilhadas. O número de combinações possíveis para o arranjo de quatro componentes (chave auxiliar, diodo, indutor e fonte auxiliar) é dado por:

$$\text{Combinações possíveis} = 4! = 24 . \tag{5.1}$$

Assim sendo, existem 24 combinações que podem originar células ZVT compartilhadas, as quais são ilustradas na Figura 5.9.

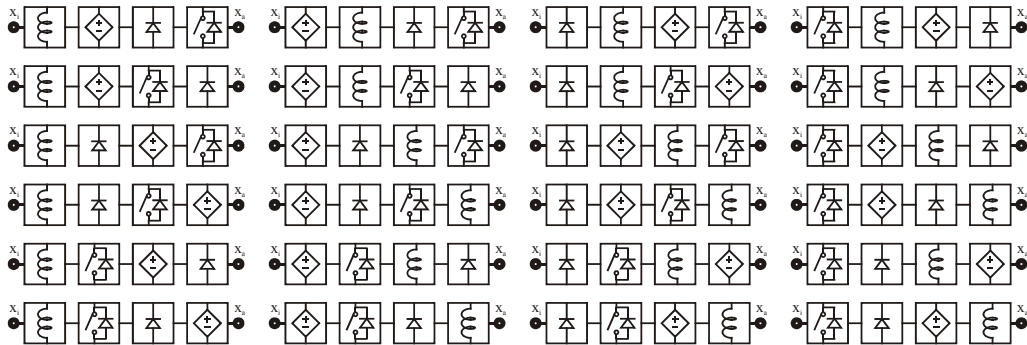


Figura 5.9. Combinações que podem originar células ZVT compartilhadas.

No entanto, algumas das configurações mostradas na Figura 5.9 são redundantes uma vez que em função da classe de conversores derivada o mesmo componente pode executar a função de dois dos blocos desta figura.

No intuito de possibilitar a obtenção de estruturas mais compactas faz-se necessário introduzir algumas restrições para as mesmas, conforme será visto no decorrer deste capítulo.

Para evitar que as chaves ativas do circuito auxiliar sejam necessariamente bidirecionais, estas chaves devem localizar-se no lado CC, ou seja, à direita do bloco diodo. Esta restrição permite minimizar o número de chaves, sendo que a Figura 5.10 ilustra as possibilidades restantes após esta restrição ter sido levada em consideração.

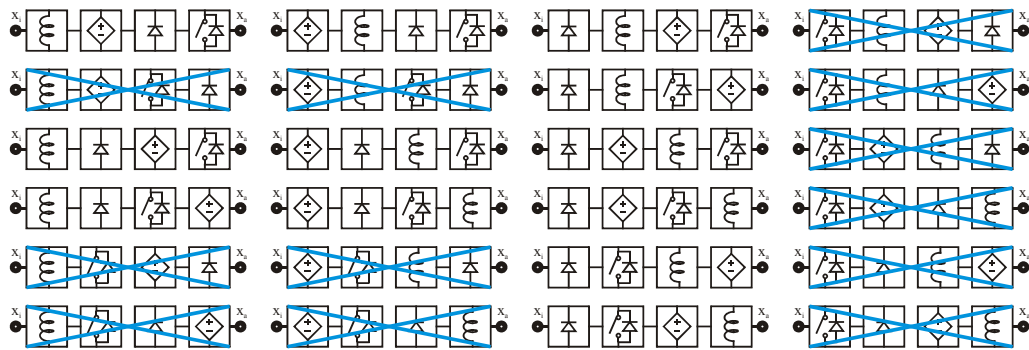


Figura 5.10. Minimização da quantidade de chaves.

Existem duas possibilidades para a localização da fonte auxiliar: (i) para a classe B esta fonte deve estar localizada ao lado de um indutor uma vez que a dispersão dos transformadores usualmente representa o papel da indutância de comutação; e (ii) para a classe A esta fonte deve estar localizada junto à chave auxiliar, pois é implementada através da comutação desta chave. Os arranjos que obedecem a estas duas primeiras restrições podem ser observados na Figura 5.11.

Conforme comentado, para a classe A, a fonte auxiliar é implementada pela ação de comutação da chave auxiliar, ou seja, a fonte auxiliar não aparece de maneira explícita nas topologias, embora, esta chave execute a sua função. Por esta razão, os diagramas que diferem apenas na localização da fonte e da chave auxiliar são redundantes. Na Figura 5.12 são ilustradas as configurações redundantes em cinza.

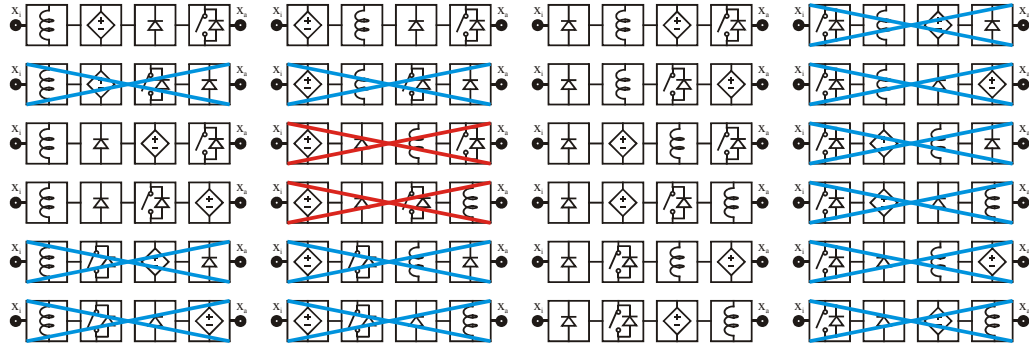


Figura 5.11. As fontes devem estar próximas às indutâncias ou às chaves.

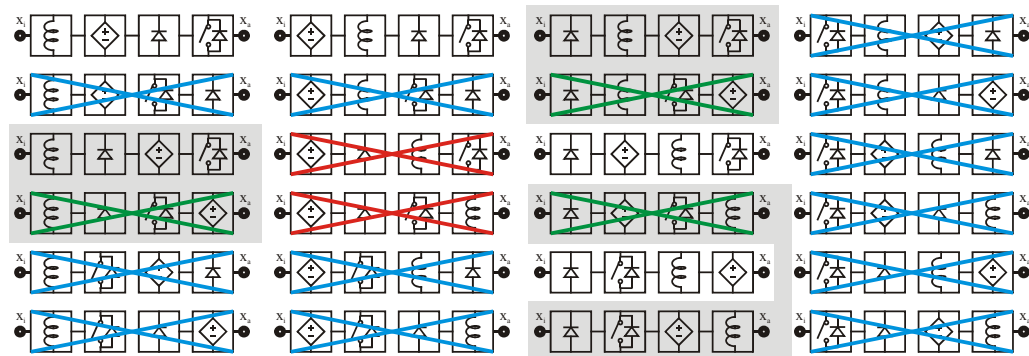


Figura 5.12. A ordem da fonte e da chave auxiliar é redundante.

Por sua vez, para a classe B a fonte auxiliar é implementada por um transformador ou autotransformador e a indutância de comutação é normalmente a dispersão deste transformador. Por este motivo, os diagramas que diferem apenas na localização da fonte auxiliar e do indutor auxiliar são redundantes. Na Figura 5.13 os grupos das configurações redundantes estão destacadas em cinza.

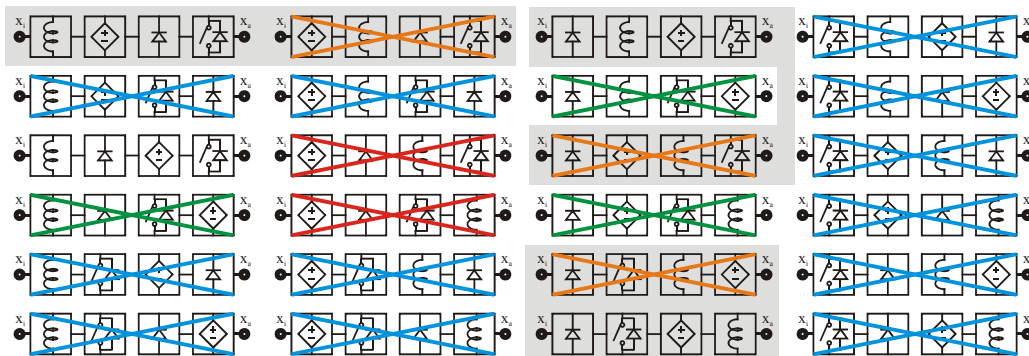


Figura 5.13. A ordem do indutor e da fonte auxiliar é redundante.

Após a eliminação de algumas das configurações devido às restrições citadas, restam quatro configurações, as quais são ilustradas na Figura 5.14.

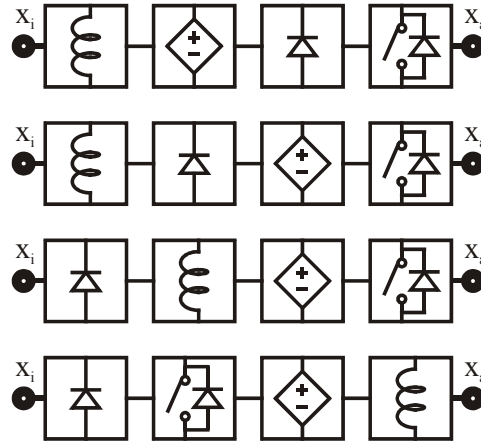


Figura 5.14. Configurações restantes.

Os diagramas de blocos mostrados na Figura 5.14 são representações simplificadas das topologias compartilhadas. Por exemplo, o diagrama da Figura 5.15 é uma representação da topologia ilustrada na Figura 5.16(a).

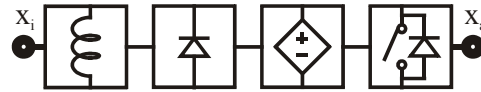


Figura 5.15. Diagrama de blocos.

Uma vez que os indutores permitem o fluxo de corrente nas duas direções, pode ser utilizado um único indutor em série com cada grupo de dois diodos Figura 5.16(b).

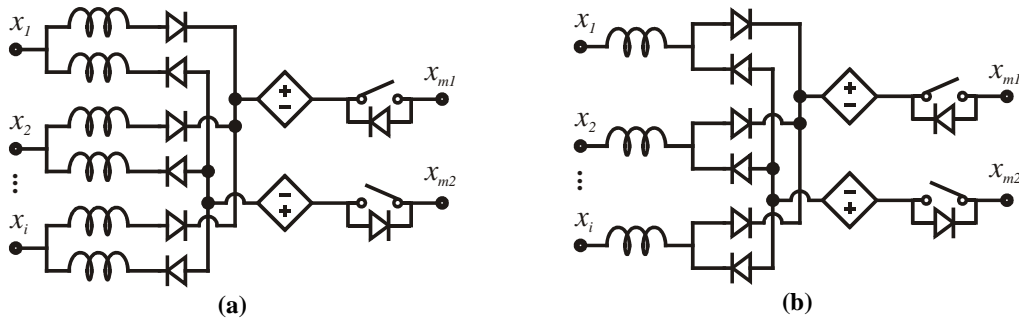


Figura 5.16. Representações topológicas do diagrama da Figura 5.15. (a) Completo; (b) Simplificado.

As topologias mostradas na Figura 5.16 podem, por sua vez, ser representadas como na Figura 5.17, onde as diferenças quanto ao número de componentes entre os lados CC e CA ficam mais evidentes. A quantidade de componentes do lado CA corresponde ao número de pólos enquanto que a quantidade máxima de cada componente do lado CC é igual a dois, sendo um componente de cada tipo para cada sentido de corrente possível no lado CC.

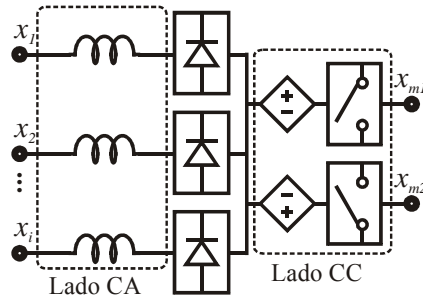


Figura 5.17. Diagrama expandido da Figura 5.15.

Os quatro diagramas resultantes da Figura 5.14 são ilustrados na Figura 5.18.

A metodologia de síntese é baseada nos diagramas da Figura 5.18. Como as chaves auxiliares para conversores ZVT multi-pólos, Figura 5.6, são de fato um arranjo de uma chave ativa e no mínimo um diodo, é mais ilustrativo mostrá-las em diagramas, como os da Figura 5.18. Cada diagrama é formado por indutores, AVSs, blocos diodo e bloco chave. Quando os terminais x_{m1} e x_{m2} são conectados ao barramento CC, cada configuração apresenta uma chave *single-pole multi-throw* (Figura 5.6(b)) e uma chave *multi-pole single-throw* (Figura 5.6(c)). Se esses terminais (x_{m1} and x_{m2}) são curto-circuitados, então a configuração apresenta uma chave *multi-pole multi-throw*.

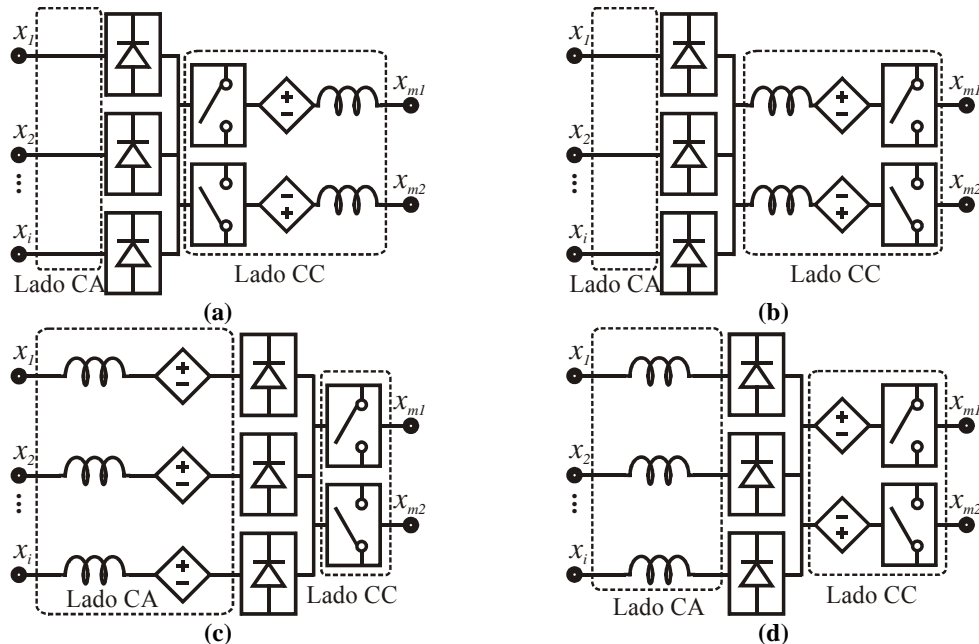


Figura 5.18. Possibilidades de conexão dos componentes auxiliares.

5.6 Metodologia de síntese dos conversores ZVT multi-pólos

Nesta seção é apresentada a metodologia de síntese dos conversores ZVT multi-pólos tanto para a classe A como para a classe B.

5.6.1 Metodologia de síntese dos conversores da Classe A

Os conversores ZVT da Classe A podem ser gerados pelos diagramas generalizados mostrados na Figura 5.18(a), (b) e (d). Como a AVS é implementada pela ação de comutação da chave auxiliar, esta chave e a fonte de tensão auxiliar não podem aparecer separadas nos diagramas. Consequentemente, o diagrama da Figura 5.18(c) não pode gerar conversores para a Classe A. O procedimento de síntese dos conversores é explicado com base nos exemplos providos a seguir.

Caso A: Considere o sistema composto por dois pólos operando como conversores *buck* (denominados como r e t) e um pólo operando como conversor *boost* (denominado como s), Figura 5.19(a). Para gerar um circuito auxiliar capaz de comutar dos diodos para as chaves ativas sob condições de tensão nula, o diagrama mostrado na Figura 5.18(d) é aplicado ao conversor PWM. Para a Classe A, a AVS é implementada pela ação de chaveamento da chave auxiliar e , dessa forma, a AVS não aparece de forma explícita nas topologias.

Para implementar a chave auxiliar, utiliza-se o arranjo de chaves SPST (Figura 5.6(a)) conectado (através do indutor L_a) ao pólo s (*boost*) e um arranjo SPMT (Figura 5.6(b)) conectado através dos indutores L_{a1} e L_{a3} aos pólos r e t (*buck*), pelo fato de serem necessárias uma conexão de entrada e duas conexões de saída. Este arranjo possibilita a transferência de energia do pólo *boost* para os pólos *buck* e, desta forma, a descarga dos capacitores em paralelo com as chaves.

Deve haver no mínimo um indutor para cada braço auxiliar com o objetivo de prover uma taxa de variação de corrente finita para o bloqueio dos diodos principais. O(s) indutor(es) pode(m) ser inserido(s) em várias posições. Para este caso, como a configuração da Figura 5.18(d) está sendo utilizada, eles são inseridos no lado CA.

A operação de conversores ZVT da Classe A é tipicamente composta pelo estágio de magnetização do indutor, um estágio ressonante, e finalmente, o estágio de

desmagnetização do indutor, que inicia com o bloqueio da chave auxiliar. Como o estágio de descarga ocorre quando a chave auxiliar bloqueia, deve haver um caminho alternativo para que ocorra a desmagnetização deste indutor. Este caminho é implementado geralmente através de um diodo extra com um terminal conectado entre o indutor e uma chave auxiliar. Para este caso, o diodo auxiliar D_{a1} é inserido na topologia para prover um caminho para desmagnetizar o indutor auxiliar L_{a2} e o diodo D_{a2} para desmagnetizar L_{a1} e L_{a3} .

Caso B: O sistema é composto por um pólo *buck* (r) e dois pólos *boost* (s e t), conforme Figura 5.19(b). Aplicando o diagrama da Figura 5.18(d) ao conversor PWM, é obtida a topologia da Figura 5.19(b). Neste caso, é usado um arranjo MPST (Figura 5.6(c)) conectado aos pólos dos pólos *boost*, s e t (através dos indutores L_{a2} e L_{a3}), e um arranjo SPST (Figura 5.6(a)) conectado ao pólo *buck*, r , (através de L_{a1}), os quais são conectados em série. Da mesma forma que no exemplo anterior, os diodos D_{a1} e D_{a2} ajudam a desmagnetizar L_{a1} , L_{a2} e L_{a3} .

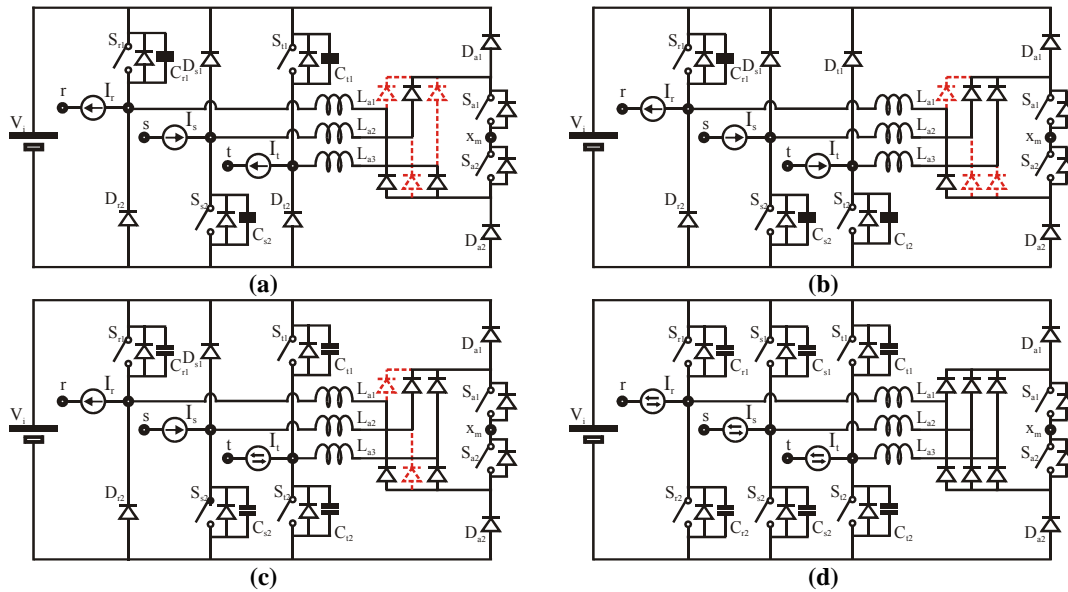


Figura 5.19. Exemplo de síntese utilizando o diagrama da Figura 5.18.
(a) Caso A; (b) Caso B; (c) Caso C e (d) Caso D.

Caso C: O sistema é composto por um pólo *buck* (chamado r), um pólo *boost* (chamado s) e um pólo bidirecional (chamado t): o ramo conectado ao pólo *boost* deve ser capaz de drenar corrente deste pólo; similarmente, o ramo conectado ao conversor *buck* deve ser capaz de injetar corrente neste pólo. Por outro lado, o pólo bidirecional deve estar

apto a injetar e também a drenar corrente do pólo, resultando no circuito auxiliar mostrado na Figura 5.19(c). A chave auxiliar é implementada através de um arranjo SPMT (Figura 5.6(b)) conectada aos pólos r e t através dos indutores L_{a1} e L_{a3} e um arranjo MPST (Figura 5.6(c)), o qual é conectado aos pólos s e t através dos indutores L_{a2} e L_{a3} . Para o terminal x_m desconectado, o arranjo MPMT (Figura 5.6(d)) aparece na topologia.

Caso D: Neste caso, todos os pólos são bidirecionais; este caso é similar ao caso C, sendo que a principal diferença está no fato de que todos os ramos conectados ao pólo devem ser capazes de injetar e de drenar corrente dos pólos. Na Figura 5.19(d) é utilizado um arranjo SPMT (Figura 5.6(b)) conectado aos pólos r , s e t por meio dos indutores L_{a1} , L_{a2} e L_{a3} e um arranjo de chaves MPST (Figura 5.6(c)) conectado de maneira semelhante. Da mesma forma como ocorre para o caso C, para o terminal x_m desconectado, o arranjo MPMT (Figura 5.6(d)) aparece na topologia substituindo os arranjos SPMT e MPST.

Deve ser observado que, para todos os exemplos dados até agora, para o terminal x_m desconectado do ponto médio do barramento CC:

- (i) Uma das chaves auxiliares ativas em série (S_{a1} , S_{a2}) é redundante;
- (ii) O processo de comutação de todas as chaves principais ativas inicia no mesmo instante;
- (iii) A célula auxiliar do tipo SC-AVS aplicada aos conversores PWM é somente útil quando existe ao menos um diodo superior e ao menos um diodo inferior sob condução, *i.e.*, um pólo deve estar conectado ao barramento CC positivo e outro pólo deve estar conectado ao barramento CC negativo. Esta é uma condição essencial para a utilização de braços auxiliares conectados em série e deve ocorrer para cada um dos modos de operação; e
- (iv) As chaves auxiliares são acionadas no mesmo instante de tempo.

Na Figura 5.20(a), (b) e (c) são apresentadas as células SC-AVS baseadas no diagrama de blocos mostrado na Figura 5.18 para conversores PWM n-fásicos. Conforme comentado, quando os terminais x_{m1} e x_{m2} são curto-circuitados (terminal x_m) para as células SC-AVS, esta configuração passa a apresentar um arranjo de chaves MPMT (Figura 5.6(d)). Caso o ponto médio do barramento CC não se encontre disponível, as células auxiliares podem ser simplificadas, chegando-se a um único indutor auxiliar

(Figura 5.20(a)) e uma única chave auxiliar (Figura 5.20(b) e (c)). Por outro lado, caso o ponto médio do barramento CC esteja disponível, o terminal x_m pode ser conectado a este ponto, reduzindo pela metade a tensão aplicada sobre as chaves auxiliares.

Pode ser visto que as células de comutação suave da Figura 5.20(a), (b) e (c) correspondem aos diagramas da Figura 5.18(a), (b) e (d), respectivamente. Do diagrama da Figura 5.18(c) não é possível a obtenção de nenhum conversor da Classe A, uma vez que a fonte de tensão e as chaves são na verdade o mesmo componente, *i.e.*, estes componentes não podem aparecer separados como na Figura 5.18(c).

Conectando os terminais x_{m1} e x_{m2} em barramentos opostos são obtidas as células auxiliares do tipo PC-AVS (Figura 5.21(a) e (b)). Observa-se que os conversores mostrados na Figura 5.21(a) e (b) originam-se dos diagramas da Figura 5.18(c) e (b), respectivamente. O diagrama da Figura 5.18(a) não pôde gerar qualquer PC-AVS devido a problemas decorrentes da falta de um caminho para a desmagnetização do indutor auxiliar.

Dentre as possibilidades topológicas para os conversores da classe A, as células do tipo SC-AVS já são conhecidas na literatura (Figura 5.20), [39], [4], [2], [3], [4] (com *tap* central), [11], [39] e [41]. Embora já conhecidas, estas células foram apresentadas de maneira desconexa, devido a não terem sido geradas a partir de um processo metódico e por serem resultado do trabalho de autores distintos. Por outro lado, as células do tipo PC-AVS (Figura 5.21) são inéditas e possuem a vantagem de comutar os pólos conectados ao barramento positivo independentemente de comutar os pólos conectados ao barramento negativo e vice-versa. Tanto as topologias do tipo SC-AVS como as do tipo PC-AVS aqui mostradas são resultado de uma abordagem unificada proposta nas seções anteriores.

5.6.2 Metodologia de síntese dos conversores ZVT para a Classe B

Os conversores ZVT da Classe B são gerados a partir dos diagramas da Figura 5.18, da mesma forma que os conversores da Classe A.

O indutor auxiliar para esta classe pode ser implementado pela indutância de dispersão da AVS acoplada magneticamente, o que traz como resultado os diagramas com um número mínimo de componentes auxiliares para esta classe.

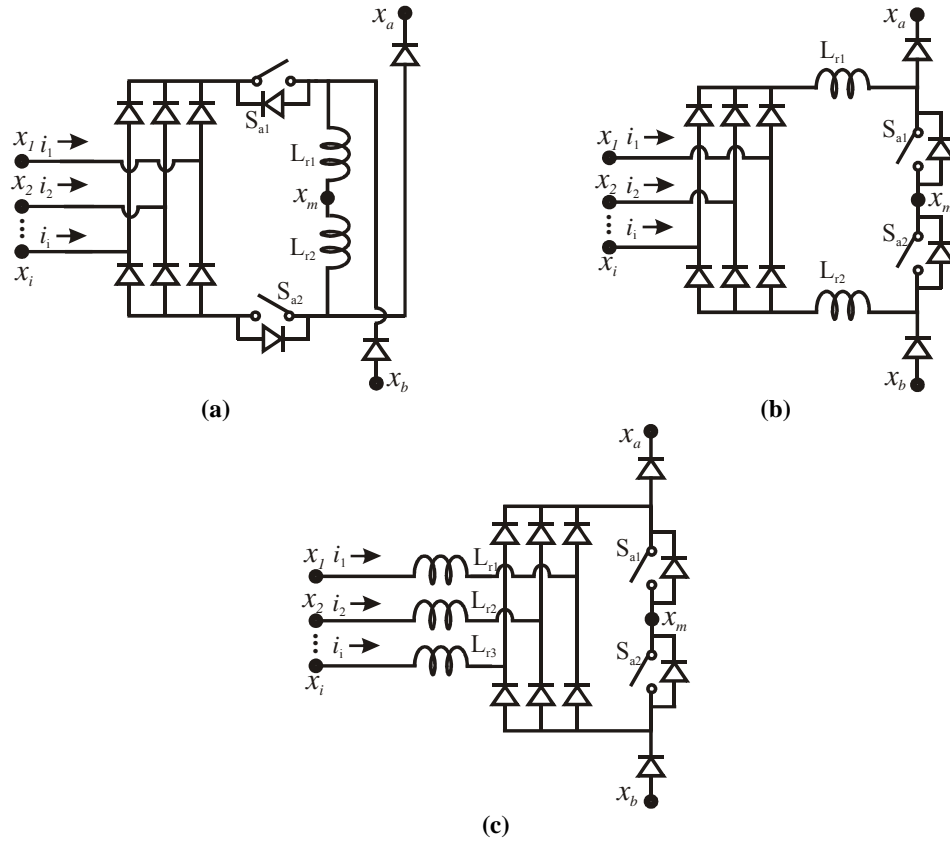


Figura 5.20. Classe A: células SC-AVS. (a) [39]; (b) [4]; (c) [2], [3], [4] (com *tap* central), [11], [39] e [41].

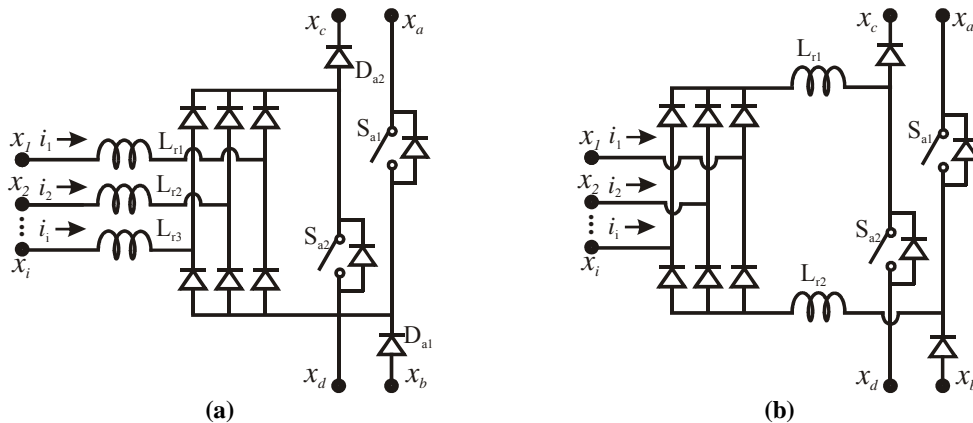


Figura 5.21. Classe A: células PC-AVS. (a) Inédita; (b) Inédita.

Na Figura 5.22 e na Figura 5.23 são mostrados os conversores da Classe B que são derivados do inversor conhecido como *ZVT Inverter with Inductor Feedback* [33]. Diversas topologias novas podem ser derivadas de maneira semelhante da topologia

conhecida como *True PWM Pole ZVS Pole Inverter* [33], da mesma forma que da topologia *Transformer Assisted ZVS Pole Inverter* [33] e assim por diante.

As células trifásicas do tipo SC-AVS mostradas na Figura 5.22 são obtidas através dos diagramas da Figura 5.18. Duas das configurações obtidas possuem somente dois transformadores e duas delas possuem somente uma chave ativa.

Pode ser observado que as células de comutação suave da Figura 5.22(a), (b) e (c) correspondem às configurações mostradas na Figura 5.18(a), (b) e (c), respectivamente.

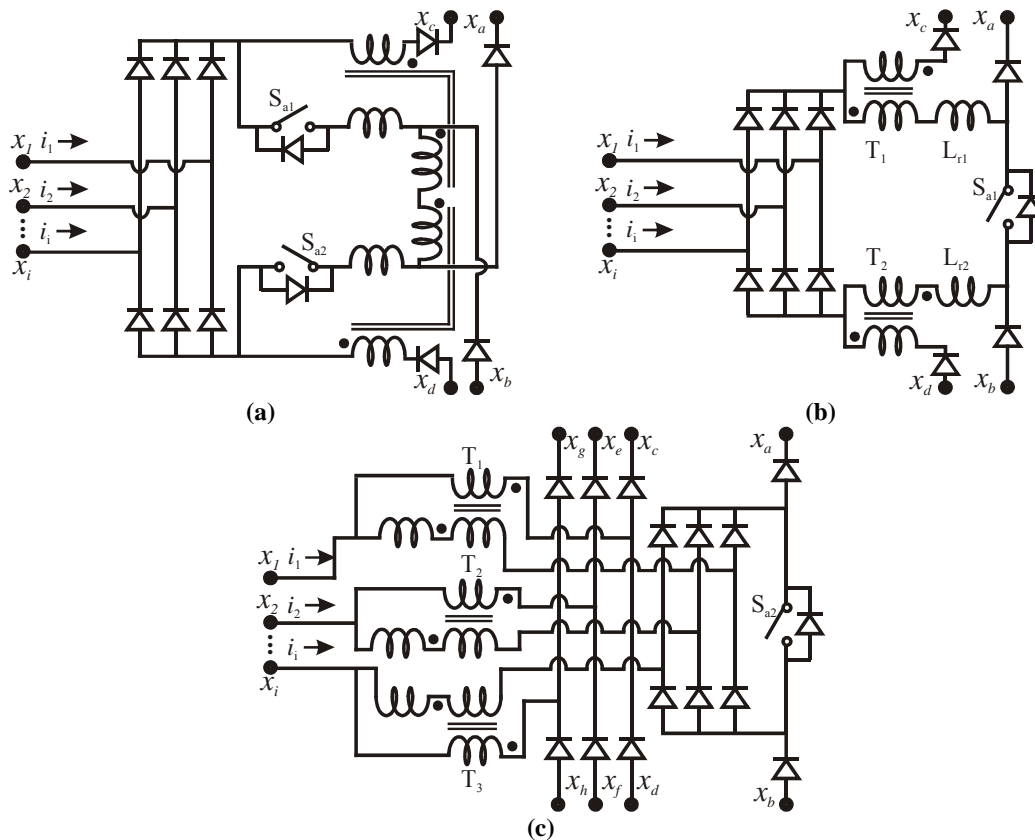


Figura 5.22. Classe B: células SC-AVS. (a) [5]; (b) Inédita; e (c) Inédita.

Os conversores do tipo PC-AVS são gerados conectando os terminais x_{m1} e x_{m2} para barramentos opostos (Figura 5.23(a) e (b)). Os conversores mostrados na Figura 5.23(a) e (b) correspondem àqueles da Figura 5.18(c) e (b), respectivamente. O diagrama da Figura 5.18(a) não pôde gerar qualquer PC-AVS devido a problemas relacionados com a desmagnetização do indutor auxiliar.

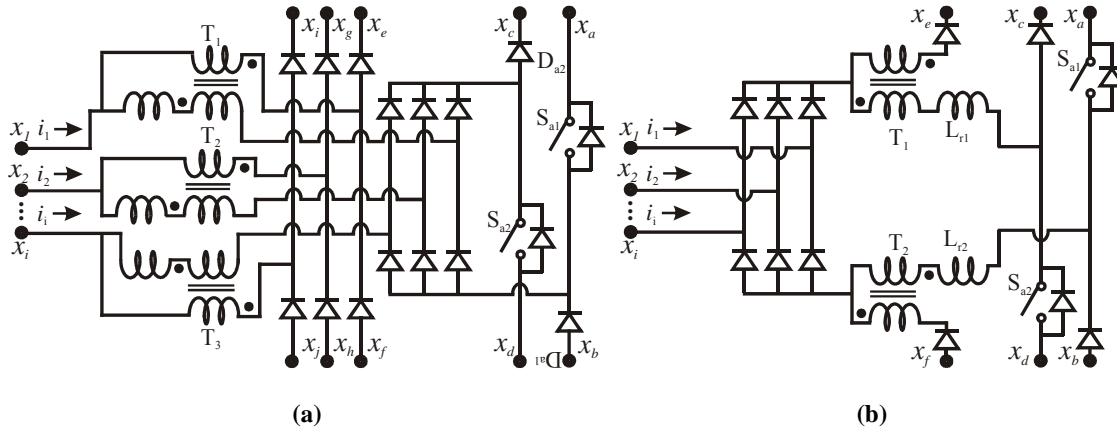


Figura 5.23. Classe B: células PC-AVS. (a) Inédita; (b) [7].

Cada diagrama da Figura 5.18 pode gerar mais que uma única célula de comutação suave da Classe B, como foi mostrado na Figura 5.22(a), (b) e (c), SC-AVS, e na Figura 5.23(a) e (b), PC-AVS. A Figura 5.24 mostra os demais conversores originados da Figura 5.18. As células mostradas na Figura 5.24(a), (b), (c) e (d) são derivadas do diagrama da Figura 5.18(c), enquanto que aquelas mostradas na Figura 5.24(g), (h), (i), (j), (k) e (l) são derivadas do diagrama da Figura 5.18(b). Por sua vez, as células de comutação suave ilustradas na Figura 5.24(m), (n) e (o) correspondem ao diagrama da Figura 5.18(a).

As topologias mostradas na Figura 5.24(e), (f), (i), (l) e (o) são uma versão do *True PWM ZVS Pole Inverter* [33], da mesma forma que as topologias da Figura 5.24(a), (b), (g), (j) e (m) são versões da topologia *Transformer Assisted ZVS Pole Inverter* [33]. Finalmente, as topologias da Figura 5.24(c), (d), (h), (k) e (n) são versões da topologia *Transformer-Assisted ZVS Pole*, [44]. As topologias mostradas na Figura 5.24(b), (d), (f), (j), (k) e (l) são do tipo SC-AVS, enquanto que as topologias da Figura 5.24(a), (c), (e), (g), (h), (i), (m), (n) e (o) são do tipo PC-AVS.

Observa-se dentre as topologias para da Classe B que apenas uma topologia do tipo SC-AVS e uma única topologia do tipo PC-AVS existem na literatura e, ainda assim, de uma forma desordenada e desconexa, sendo que ambas são derivadas do *ZVT Inverter with Inductor Feedback* [33]. O presente trabalho, através de uma abordagem metodológica permitiu derivar mais que uma dúzia de novas topologias baseadas no *True PWM ZVS Pole Inverter* [33], no *Transformer Assisted ZVS Pole Inverter* [33] e no *Transformer-Assisted ZVS Pole*, [44]. Além disso, foram derivadas mais três topologias inéditas baseadas no *ZVT Inverter with Inductor Feedback* [33]. Embora não investigadas profundamente, estas

topologias podem apresentar características que superam as topologias já conhecidas sob diversos aspectos, uma vez que as topologias com acoplamento magnético costumam apresentar o bloqueio da chave auxiliar sob condições ZCS.

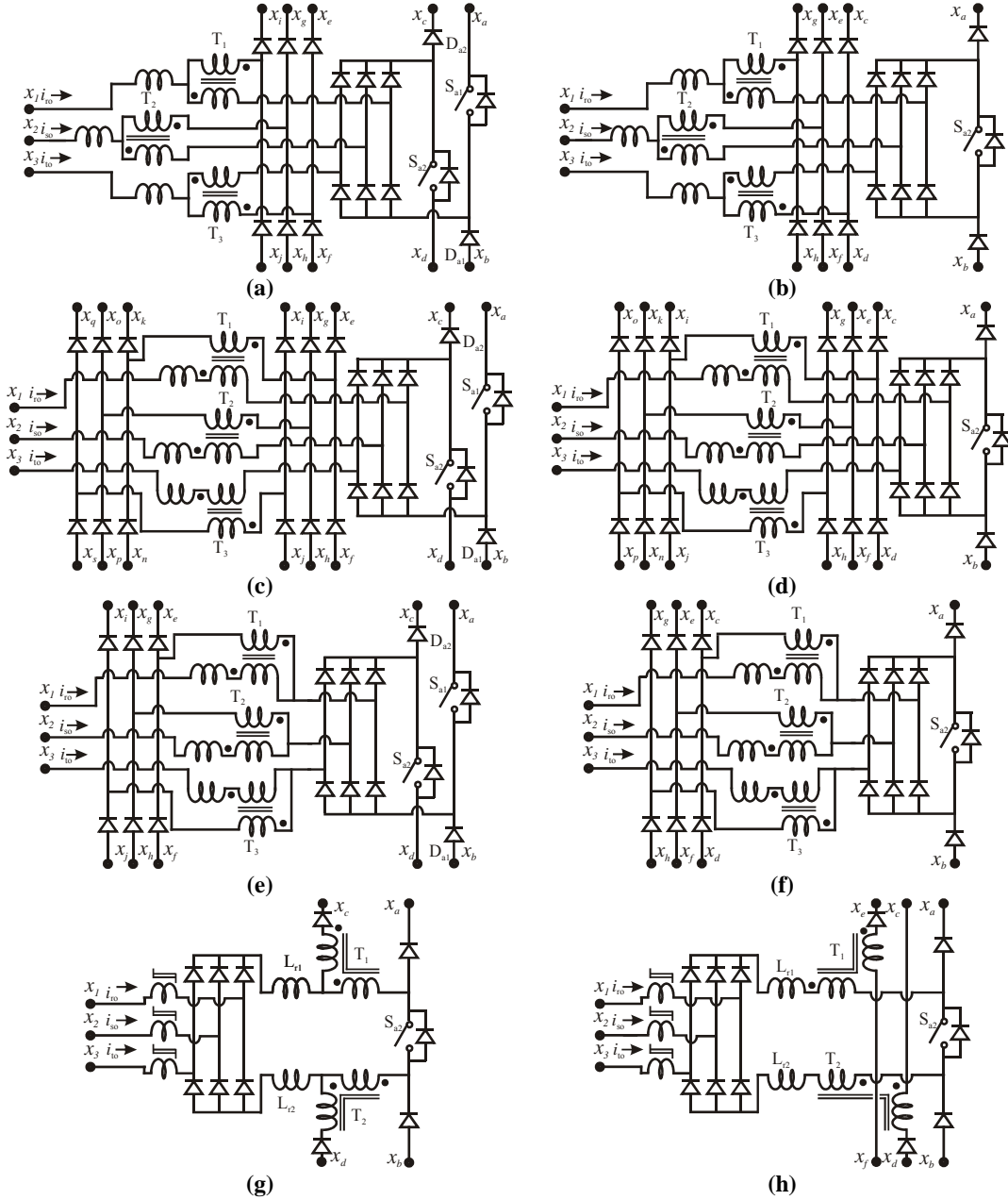


Figura 5.24. Demais conversores da Classe B.

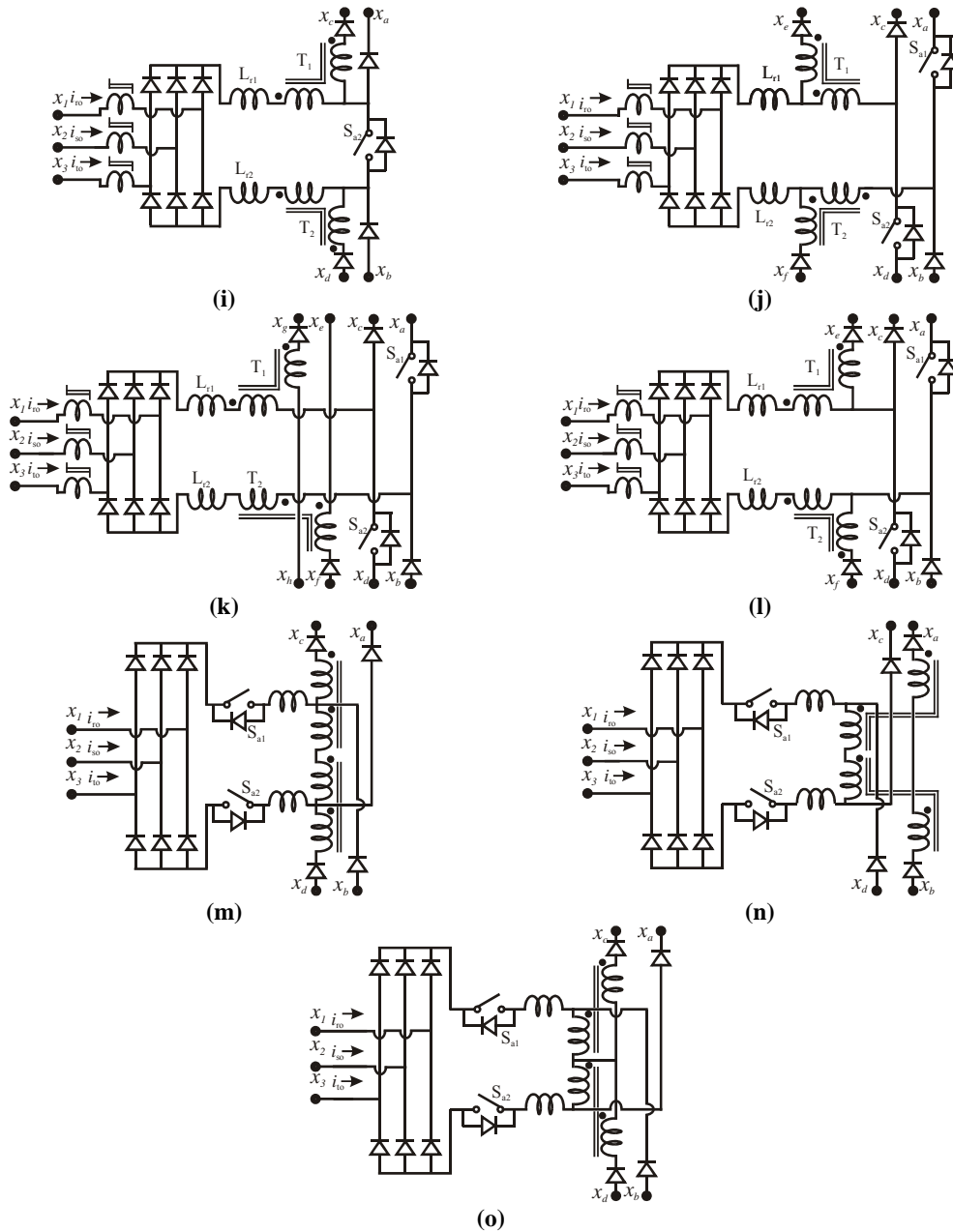


Figura 5.24 (Continuação). Demais conversores da Classe B.

5.7 Célula SC-AVS da Classe A aplicada a uma UPS

O procedimento proposto para sintetizar conversores do tipo ZVT integrados pode ser utilizado para gerar diversos sistemas multi-pólos como inversores e retificadores polifásicos, *drives* de velocidade variável e assim por diante.

A Figura 5.25 ilustra um sistema UPS com duplo estágio de conversão, o qual é composto por um pólo unidirecional: o conversor *boost* pré-regulador e por três pólos bidirecionais: carregador e descarregador da bateria (conversor bidirecional) e inversor de saída (*full-bridge*). De acordo com o que foi visto, a célula auxiliar de comutação deve ser capaz de injetar corrente e de drenar corrente dos pólos bidirecionais e capaz de drenar corrente do pólo unidirecional.

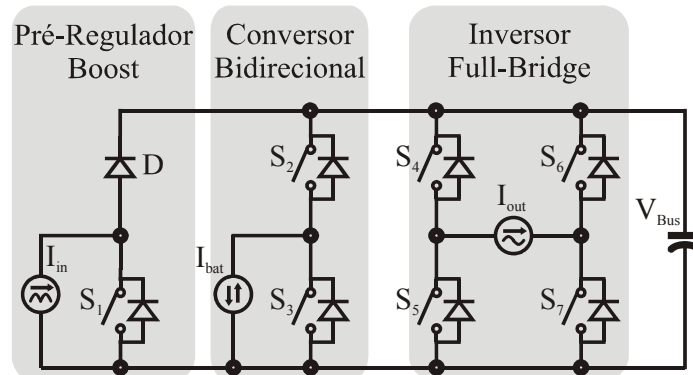


Figura 5.25. Fonte ininterrupta de energia - UPS.

A UPS em questão apresenta quatro modos de operação distintos, como segue:

➤ Modos Normal (1) e (2), Figura 5.26(a) e (b): o conversor *boost* pré-regulador fornece energia para o carregador de bateria, que opera como um conversor *buck*, e para o inversor *full-bridge* de saída.

➤ Modos *Backup* (3) e (4), Figura 5.26(c) e (d): O conversor bidirecional conectado à bateria opera como conversor *boost* suprindo energia para o inversor *full-bridge* conectado à carga. Durante estes modos o pré-regulador *boost* se encontra inativo.

Enquanto há corrente sendo injetada pelo *boost* pré-regulador, o sistema opera no modo normal (1) ou (2). A escolha entre os modos normal (1) e normal (2) é feita de acordo com o sentido da corrente de saída do inversor *full-bridge*. Por outro lado, quando não há corrente sendo injetada pelo *boost* pré-regulador, a topologia opera em um dos modos *backup*. A escolha entre os modos (3) e (4) é feita da mesma forma que a escolha entre os modos (1) e (2).

Finalmente, a escolha entre os modos *backup* e normal é feita com base no sensoriamento da tensão de entrada do *boost* pré-regulador.

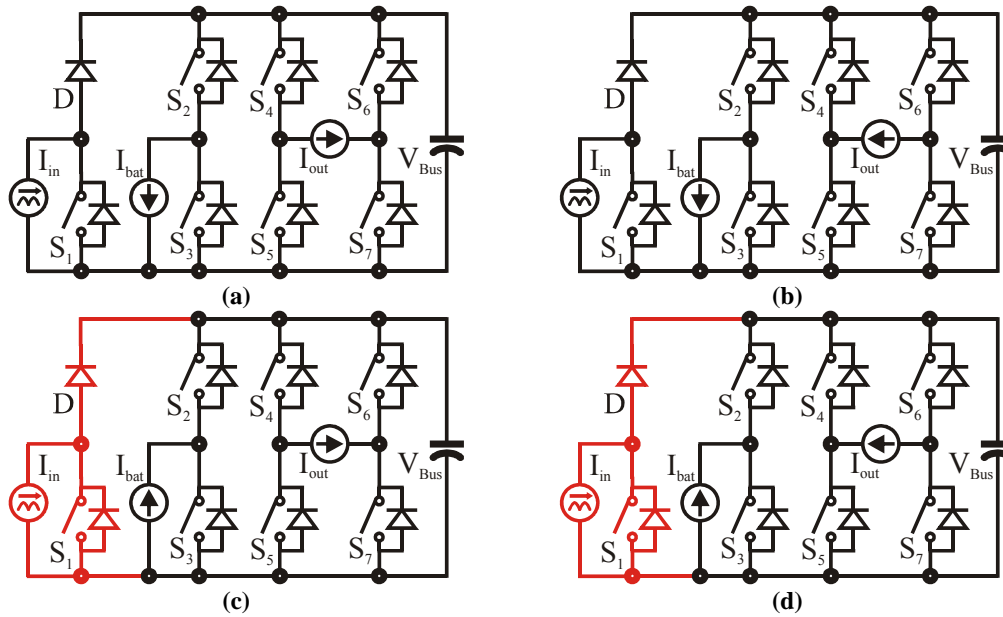


Figura 5.26. Modos de operação da UPS. (a) Modo normal (1); (b) Modo normal (2); (c) Modo *backup* (3) e (d) Modo *backup* (4).

Uma célula de comutação suave do tipo SC-AVS similar àquela da Figura 5.20(c) foi escolhida para ser aplicada à UPS da Figura 5.25. As diferenças entre a célula auxiliar da Figura 5.18(d) e a topologia resultante da Figura 5.27 são como segue:

(i) Para um sistema com quatro pólos, um indutor extra (L_{r4}) e os diodos D_5 e D_6 são necessários para injetar ou drenar corrente no pólo extra.

(ii) Uma vez que não existe conexão ao ponto médio do barramento CC, a célula pode ser simplificada, suprimindo-se uma das chaves auxiliares em série (S_{a1} ou S_{a2}).

(iii) Além disso, como o pré-regulador *boost* não necessita que seja injetada corrente em seu pólo, o diodo D_2 pode ser igualmente suprimido.

(iv) Os diodos auxiliares D_1 e D_{10} também podem ser suprimidos dependendo da estratégia de chaveamento. Entretanto, nesse caso a chave auxiliar (S_a) deve ser bloqueada imediatamente no momento em que sua corrente se torna nula, para evitar que circule corrente no sentido oposto através dos indutores. Como resultado, há uma significativa complexidade adicional para a geração dos sinais de comando das chaves, pois é necessário determinar com maior precisão os instantes nos quais a corrente ressonante se anula. Quando os diodos D_1 e D_{10} estão presentes, a chave auxiliar pode ser bloqueada sob condução e a desmagnetização dos indutores ocorre através destes diodos.

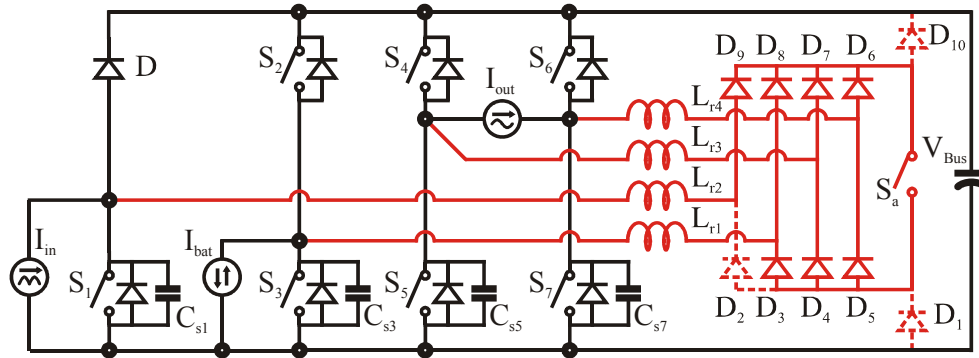


Figura 5.27. UPS com comutação suave.

5.8 Resultados experimentais

Para ilustrar a viabilidade do procedimento de síntese proposto, esta seção apresenta alguns resultados adquiridos de um protótipo do sistema UPS de duplo estágio de conversão de energia descrito na seção anterior.

A UPS foi implementada com os parâmetros dados na Tabela 5.1, [10]. Uma vez que os modos (1) e (2), bem como os modos (3) e (4) são muito similares, exceto pela direção da corrente no inversor *full-bridge*, os resultados experimentais são somente apresentados para os modos (1) e (3).

Modo Normal (1): durante este modo deve ser drenada corrente dos pólos das extremidades e injetada corrente nos pólos centrais, Figura 5.26(a). A lógica de comando pode ser vista na Figura 5.28(a). O objetivo da estratégia de chaveamento adotada é comutar a corrente do diodo D e do diodo antiparalelo da chave S_6 para as chaves S_1 e S_7 , respectivamente, armazenando energia suficiente nos indutores auxiliares. A energia armazenada será utilizada para comutar a corrente dos diodos antiparalelos das chaves S_3 e S_5 para as chaves S_2 e S_4 , respectivamente.

Como mostrado na Figura 5.28(a), as chaves S_3 e S_5 são mantidas acionadas mesmo depois que a chave auxiliar (S_a) é disparada. Assim que as tensões através das chaves S_1 e S_7 se anulam, estas chaves podem ser acionadas sob condições de comutação suave (S_1 , Figura 5.29(a) e S_7 , Figura 5.29(d)); quando S_1 e S_7 são acionadas, as chaves S_3 e S_5 são bloqueadas, permitindo que a corrente através dos indutores auxiliares seja injetada nos pólos centrais da topologia, fazendo com que as tensões através das chaves S_2 e S_4 se anulem; tão logo quanto as tensões através destas chaves se anulam, as chaves

mencionadas podem ser bloqueadas sob ZVS (S_2 , Figura 5.29(b) e S_4 , Figura 5.29(c)). O bloqueio de todas as chaves ativas ocorre naturalmente sob comutação suave da mesma forma como ocorre para conversores ZVT convencionais, [4], [6]. A Figura 5.29(e) mostra que a chave auxiliar comuta sob condições ZCS.

Tabela 5.1. Parâmetros Experimentais e Especificações.

Parâmetro	Valor
Potência nominal (P_o)	1000 W
Tensão de saída (V_o)	220 V _{RMS}
Tensão de entrada (V_{in})	220 V _{RMS} \pm 10%
Tensão do banco de baterias (V_{bat})	96V
Tensão do barramento (V_{bus})	400V
Corrente de carga do banco de baterias (I_{bat})	1,4 A
Frequência de comutação (f_s)	100 kHz
C_{s1}	3,3 nF
C_{s3}, C_{s5}, C_{s7}	0,47 nF
L_{r1}, L_{r2}, L_{r3} e L_{r4}	5 μ H

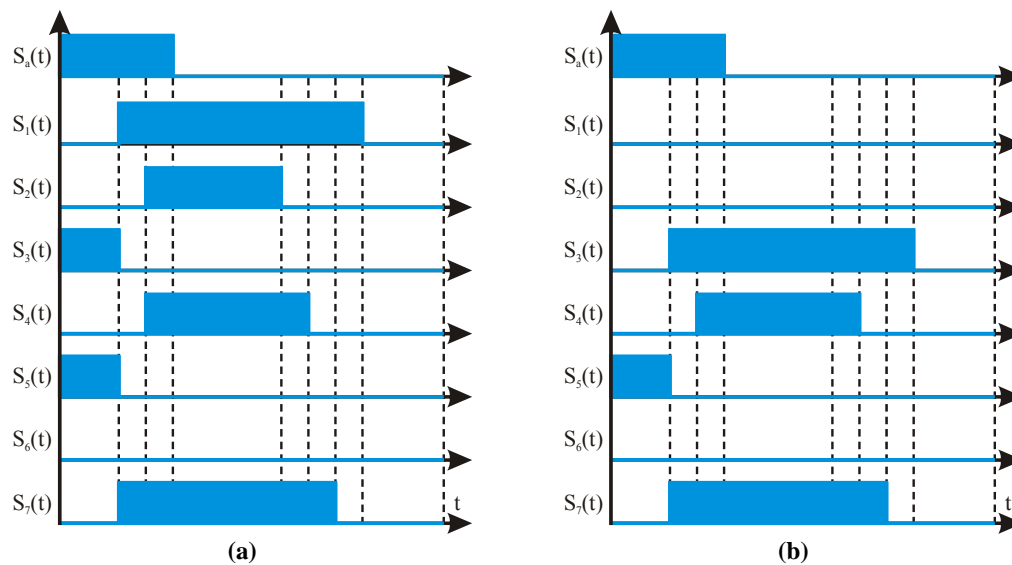


Figura 5.28. Lógica de comando. (a) Modo normal (1); e (b) Modo *backup* (3).

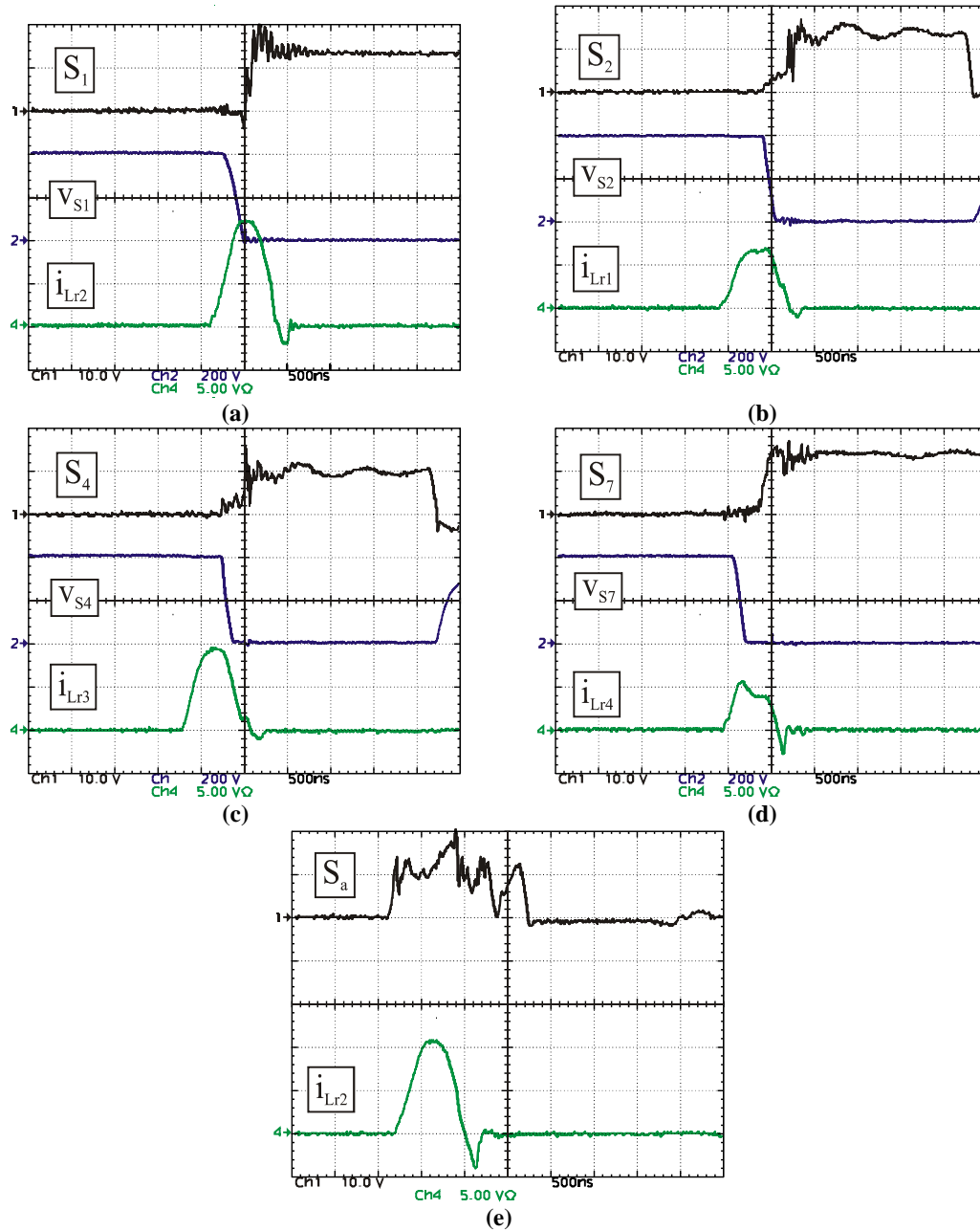


Figura 5.29. Resultados experimentais para o modo normal (1).
 Escalas: S_i – 10 V/div; v_{Si} – 200 V/div; i_{Lri} – 5 A/div; t – 500ns/div.

Modo *Backup* (3): durante este modo deve ser drenada corrente do pólo central esquerdo e do pólo da extrema direita e injetada corrente no pólo central direito, Figura 5.26(c). O objetivo da estratégia de comutação adotada para este modo é comutar a corrente dos diodos antiparalelos das chaves S_2 e S_6 para as chaves S_3 e S_7 , armazenando energia nos indutores auxiliares. A seguir, a energia armazenada é utilizada para comutar a

corrente do diodo antiparalelo da chave S_5 para a chave S_4 . A lógica de comando utilizada pode ser visualizada na Figura 5.28(b). Conforme mostrado, a chave auxiliar (S_a) é acionada enquanto a chave S_5 é igualmente mantida acionada até que as chaves S_3 e S_7 sejam comutadas de uma maneira suave (Figura 5.30(a) e (c)). Quando a chave S_5 é bloqueada, a corrente através dos indutores auxiliares começa a reduzir a tensão aplicada aos terminais da chave S_4 , permitindo sua entrada em condução sob condições de comutação suave (Figura 5.30(b)). O sinal de acionamento da chave S_a é mostrado na Figura 5.30(d).

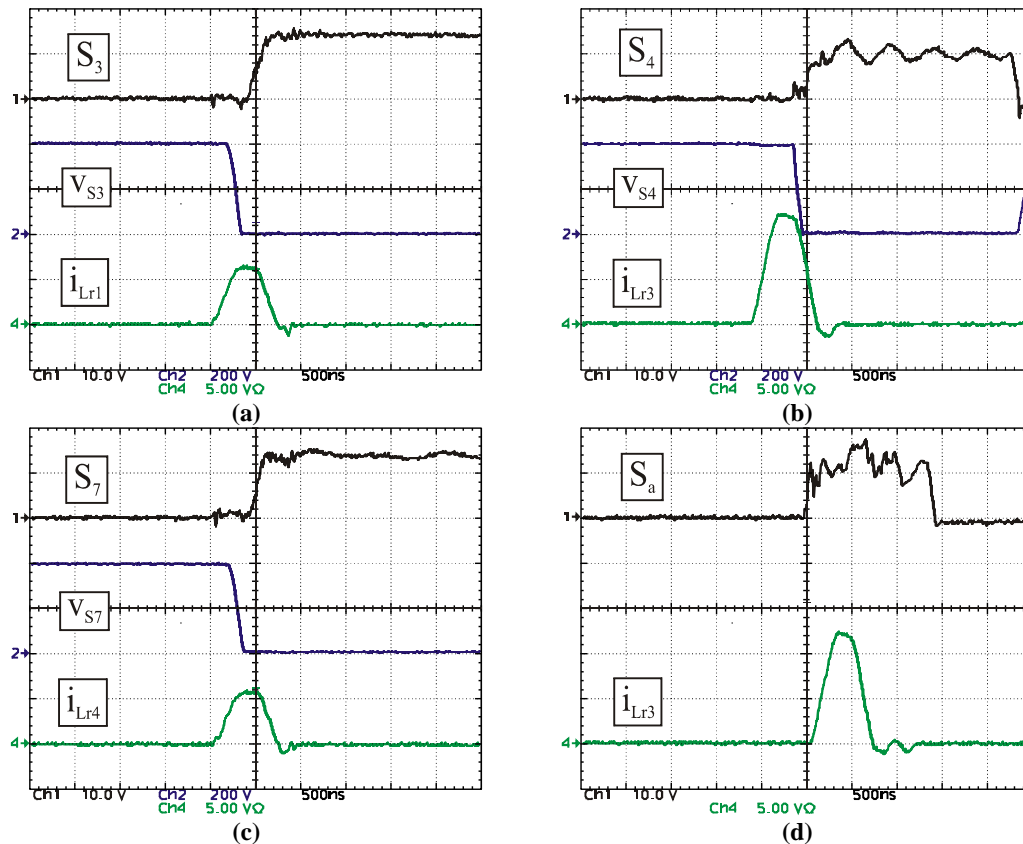


Figura 5.30. Resultados experimentais para o modo *backup* (1).
Escala: S_i – 10 V/div; v_{S_i} – 200 V/div; i_{Lr_i} – 5 A/div; t – 500ns/div.

Deve ser observado que o acionamento das chaves principais da topologia deve ser sincronizado, uma vez que a célula auxiliar atua sobre todos os pólos do sistema. Desta forma, a energia reativa de uma comutação fica armazenada nos indutores auxiliares e pode ser utilizada para assistir outra comutação. A energia circulante é minimizada em função da reutilização da mesma para atender mais que uma única comutação, o que deve

trazer como efeito a redução dos níveis RMS de corrente através do circuito auxiliar, fazendo com que o rendimento da topologia seja maximizado.

5.9 Conclusões

Este capítulo apresentou uma metodologia de classificação para os inversores ZVT com um único pólo baseado no modo como a fonte auxiliar de tensão é implementada. Essa classificação foi inicialmente apresentada para conversores CC-CC em [40], sendo que neste trabalho este conceito foi ampliado para conversores CA-CC e CC-CA e, portanto, tornou-se uma abordagem genérica. De acordo com o critério adotado, três classes distintas foram definidas.

- Classe A: Conversores ZVT PWM com fontes auxiliares de tensão comutadas;
- Classe B: Conversores ZVT PWM com fonte de tensão auxiliar CC; e
- Classe C: Conversores ZVT PWM com fonte de tensão auxiliar ressonante.

Este conceito foi expandido para conversores ZVT multi-pólos, gerando quatro diagramas que ilustram as possibilidades de arranjos para as células de comutação do tipo ZVT integradas.

O princípio geral para a geração de conversores simplificados do tipo ZVT é ilustrado por meio de diagramas de blocos e as configurações de chaves, sendo que os diagramas apresentados permitem a síntese de conversores ZVT multi-pólos simplificados.

Através dos diagramas apresentados foi possível gerar células de comutação suave integradas já previamente publicadas e algumas ainda inéditas, mostrando que os conversores já publicados na literatura estão conectados entre si e compartilham dos mesmos princípios.

Os resultados experimentais coletados para uma UPS de duplo estágio de conversão de potência validam o procedimento de síntese de conversores propostos neste capítulo.

A metodologia de síntese para conversores das Classes A e B de conversores ZVT permitiu derivar conversores ZVT integrados, alguns dos quais ainda inéditos na literatura.

CAP. 6

GENERALIZAÇÃO DA INTEGRAÇÃO DE CÉLULAS AUXILIARES DE COMUTAÇÃO

6.1 Introdução

Neste capítulo é desenvolvida uma metodologia para integrar as células auxiliares de diversas técnicas de comutação suave para conversores com múltiplos pólos, uma vez que até hoje existem apenas trabalhos direcionados à integração de células ZVT [3], [4], [5], [7], [8], [11].

Através da verificação de todas as possibilidades de interação entre diversas técnicas de comutação suave, a abordagem apresentada permite gerar novas células integradas. Estas células resultam da combinação de duas células com a mesma técnica de comutação ou mesmo com diferentes técnicas, ou seja, podem ser obtidas células integradas híbridas. As células integradas obtidas apresentam menos componentes, uma vez que alguns dos componentes são compartilhados entre ambas as células. Além disso,

espera-se um ganho na eficiência como resultado de uma única transferência de energia por ciclo de operação em vez de duas como ocorre para células individuais. Uma vez que diversas técnicas de comutação podem ser aplicadas para sistemas com múltiplos pólos, podem ser aplicadas as técnicas cujas características se adequam melhor para os níveis de tensão, corrente e frequência de cada pólo considerado.

Embora a literatura apresente a integração de topologias do tipo ZVT [7], [11], não há nenhum estudo disponível que considere a possibilidade da integração de células ZCT, ZCZVT, *snubber de turn-on*, *snubber de turn-on e turn-off*, etc. Além disso, não existe nenhum trabalho considerando a integração de diferentes técnicas de comutação. Assim, visando preencher essa lacuna, o principal objetivo deste capítulo é a integração de células de comutação suave com diferentes características visando tirar proveito dos benefícios inerentes a cada uma das técnicas.

Inicialmente são obtidos os modelos para diversas técnicas de comutação suave. Estes modelos apresentam os princípios básicos de operação, bem como possuem os componentes necessários para implementar cada uma das técnicas. Das análises dos modelos obtidos é fácil fazer-se a verificação de todas as possibilidades para obter células integradas de comutação suave. Finalmente, depois de obtidas as células integradas, os componentes redundantes podem ser eliminados resultando em estruturas ainda mais compactas.

As restrições para garantir que alguns dos sistemas de conversores obtidos operem adequadamente são investigadas no decorrer deste capítulo.

6.2 Modelos para as células auxiliares de comutação

São propostos modelos para seis tipos de circuitos de auxílio à comutação os quais serão avaliados, a saber:

- (i) *Snubber de turn-on* – ST-ON;
- (ii) *Snubber de turn-off* – ST-OFF;
- (iii) *Snubber de turn-off e turn-on* – ST-ON e ST-OFF;
- (iv) *Zero Current Transition* – ZCT;
- (v) *Zero Voltage Transition* – ZVT; e

(vi) *Zero Current and Zero Voltage Transition – ZCZVT.*

A obtenção e a análise destes modelos visam definir os elementos que são fundamentais para que uma determinada técnica de comutação opere adequadamente, conservando os princípios característicos da mesma. A partir da definição dos modelos também é possível definir quais elementos/funções podem ser implementados com diferentes configurações dando origem às variações topológicas dos conversores pertencentes a cada família.

6.2.1 *Snubber de turn-on – ST-ON*

Para que uma chave semicondutora entre em condução apresentando uma variação de corrente regulada faz-se necessário que haja a presença de um elemento amortizador (de corrente) conectado em série com a mesma. O indutor é um componente que apresenta tal característica, desde que não seja aplicada uma tensão infinita entre os seus terminais.

No entanto, a conexão série de um indutor com uma chave apresenta o problema de desmagnetização do indutor na oportunidade de bloqueio da chave. Dessa forma, deve haver um caminho alternativo para que a energia armazenada no campo magnético deste indutor seja escoada com segurança. Portanto, existe a necessidade de uma malha auxiliar que contenha o indutor e um elemento com característica de fonte de tensão, o qual é responsável por aplicar uma tensão com polaridade tal que seja capaz de desmagnetizar o indutor, anulando sua corrente. Tendo isso em vista, esse elemento será representado por uma fonte de tensão. Além disso, a malha auxiliar deve possuir um mecanismo capaz de desacoplar a fonte auxiliar do indutor de modo que a tensão através do indutor possa variar livremente durante a sua magnetização.

Conclui-se do que foi exposto que deve haver uma indutância em série com as chaves para que as mesmas entrem em condução sob condições de corrente nula (ZCS) e que é suficiente que haja uma fonte de tensão em paralelo com essa indutância (L_{sa}) a fim de desmagnetizá-la. Tendo em vista o que foi exposto, obtém-se o modelo proposto na Figura 6.1. Cabe ressaltar que a fonte E_a deve possuir valor negativo para que seja capaz de desmagnetizar L_{sa} . Os diferentes modos de implementação da fonte E_a dão origem às variações topológicas dos conversores *snubbers de turn-on*.

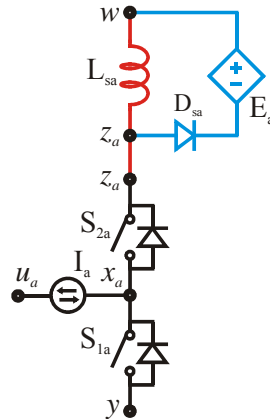


Figura 6.1. Modelo snubber de turn-on.

O modelo proposto possibilita:

- (i) A entrada em condução das chaves S_{1a} e S_{2a} sob taxa de variação de corrente limitada; e
- (ii) A desmagnetização do indutor L_{sa} após o bloqueio de S_{2a} .

Quando a corrente da fonte I_a está entrando no pólo x_a , inicialmente a mesma circula através do indutor L_{sa} e do diodo antiparalelo de S_{2a} em direção ao terminal w do barramento, conforme a Figura 6.2(a). Com o acionamento de S_{1a} , a corrente da fonte I_a é desviada linearmente de S_{2a} para S_{1a} (Figura 6.2(b)). A seguir, a corrente de I_a circula integralmente através de S_{1a} , Figura 6.2(c). Depois de terminado o período de condução de S_{1a} , esta chave é bloqueada e a corrente de I_a passa a circular através de D_{sa} , sendo transferida gradativamente deste diodo para o indutor L_{sa} - Figura 6.2(d).

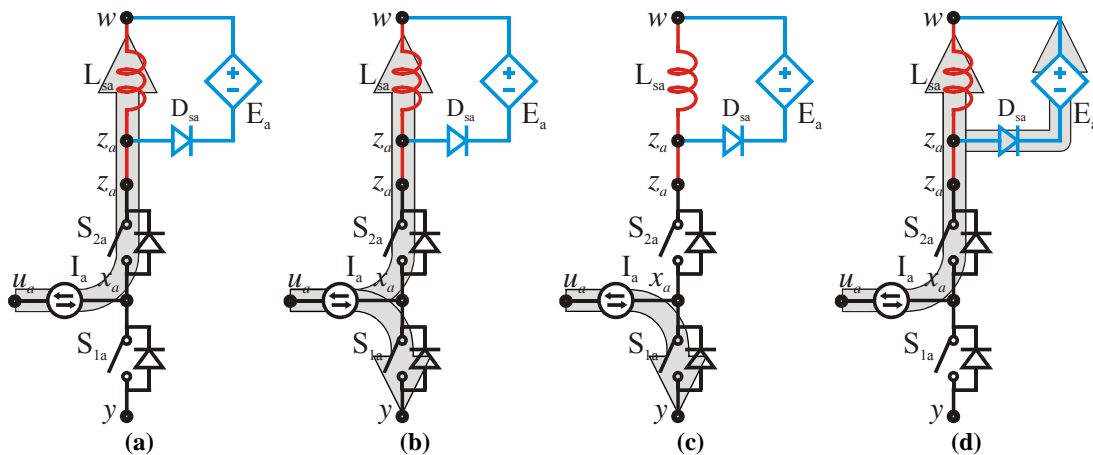


Figura 6.2. Etapas de operação.

Para a corrente I_a saindo do pólo x , inicialmente tem-se que a mesma circula através do indutor L_{sa} e da chave S_{2a} , Figura 6.3(a). Quando esta chave é bloqueada, a corrente I_a passa a circular através do diodo antiparalelo de S_{1a} e o indutor L_{sa} deve ser desmagnetizado através da aplicação de uma tensão através de seus terminais com sentido oposto ao de sua corrente, Figura 6.3(b). A corrente de I_a circula através do diodo antiparalelo de S_{1a} mesmo depois que L_{sa} é desmagnetizado - Figura 6.3(c). Depois de finalizado o período de condução de S_{1a} , a chave S_{2a} é acionada, sendo que a corrente I_a é transferida linearmente para S_{2a} - Figura 6.3(d). Finalmente, a corrente I_a circula integralmente através de S_{2a} e L_{sa} , Figura 6.3(a).

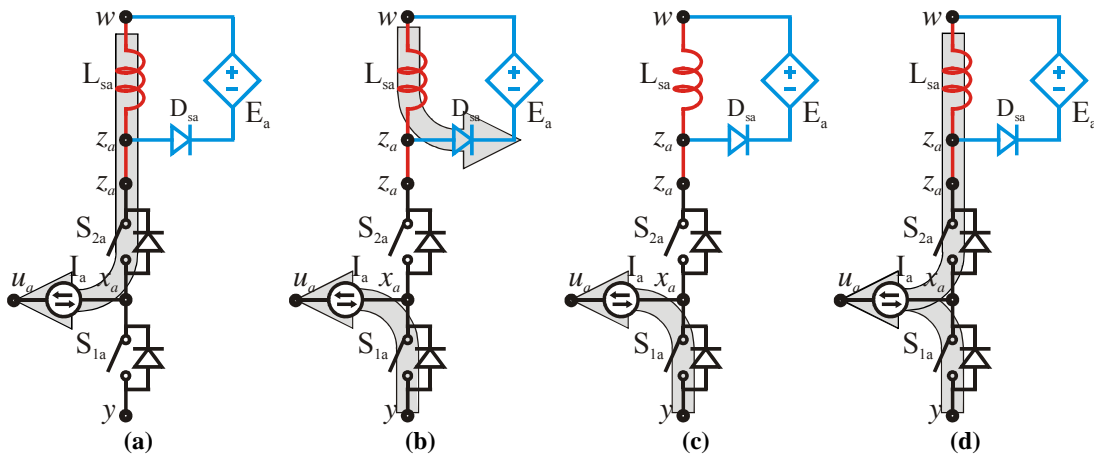


Figura 6.3. Etapas de operação.

O indutor L_{sa} deve ser desmagnetizado durante o período de tempo em que a chave S_{1a} está bloqueada. Devido a isso, existe um compromisso entre o valor da fonte de tensão responsável pela desmagnetização deste indutor e o período mínimo durante o qual S_{1a} não está acionada, ou seja:

$$V_{L_{sa}} = L_{sa} \frac{\Delta I}{\Delta t} \quad (6.1)$$

Desse modo,

$$E_a = -L_{sa} \frac{I_a}{T_{S_{1a_Off_Min}}} \quad (6.2)$$

6.2.2 *Snubber de turn-off* – ST-OFF

Para que uma chave semicondutora bloqueie apresentando uma variação de tensão regulada, faz-se necessário que haja a presença de um elemento amortizador em paralelo com a mesma. O capacitor é um componente que apresenta a característica de possuir uma variação de tensão lenta entre seus terminais desde que não circule uma corrente infinita através do mesmo. No entanto, a energia armazenada nesta capacitância deve ser descarregada antes que um novo ciclo ocorra, pois caso contrário a operação ciclo após ciclo ficaria comprometida. Dessa forma, algum dispositivo com a característica de uma fonte de corrente deverá ser conectado ao capacitor de modo a remover a energia armazenada no mesmo. Além disso, deve haver algum dispositivo capaz de bloquear a descarga da capacitância sobre a chave semicondutora em paralelo com a mesma, quando esta chave for acionada, descarregando a energia armazenada no capacitor. O modelo proposto para um pólo bidirecional com *snubber de turn-off* é mostrado na Figura 6.4. Este modelo possibilita:

- (i) Bloquear as chaves S_{1a} e S_{2a} sob taxa de variação de tensão limitada; e
- (ii) Restabelecer as condições iniciais dos capacitores C_{s1a} e C_{s2a} .

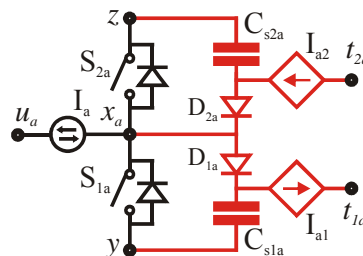


Figura 6.4. Modelo *snubber de turn-off*.

Considerando que a corrente da fonte I_a entra no pólo x_a , a mesma circula integralmente através da chave S_{1a} - Figura 6.5(a). Com o bloqueio desta chave, a corrente de I_a passa a carregar linearmente o capacitor C_{s1a} , até que este atinja a tensão de barramento, Figura 6.5(b). Com isso, toda a corrente de I_a passa a circular através do diodo antiparalelo de S_{2a} - Figura 6.5(c). Após a entrada em condução do diodo antiparalelo de S_{2a} , C_{s1a} deve ser descarregado para que o conversor opere no próximo ciclo de comutação, Figura 6.5(d). Com C_{s1a} descarregado, a corrente de I_a continua a circular através de S_{2a} , Figura 6.5(e).

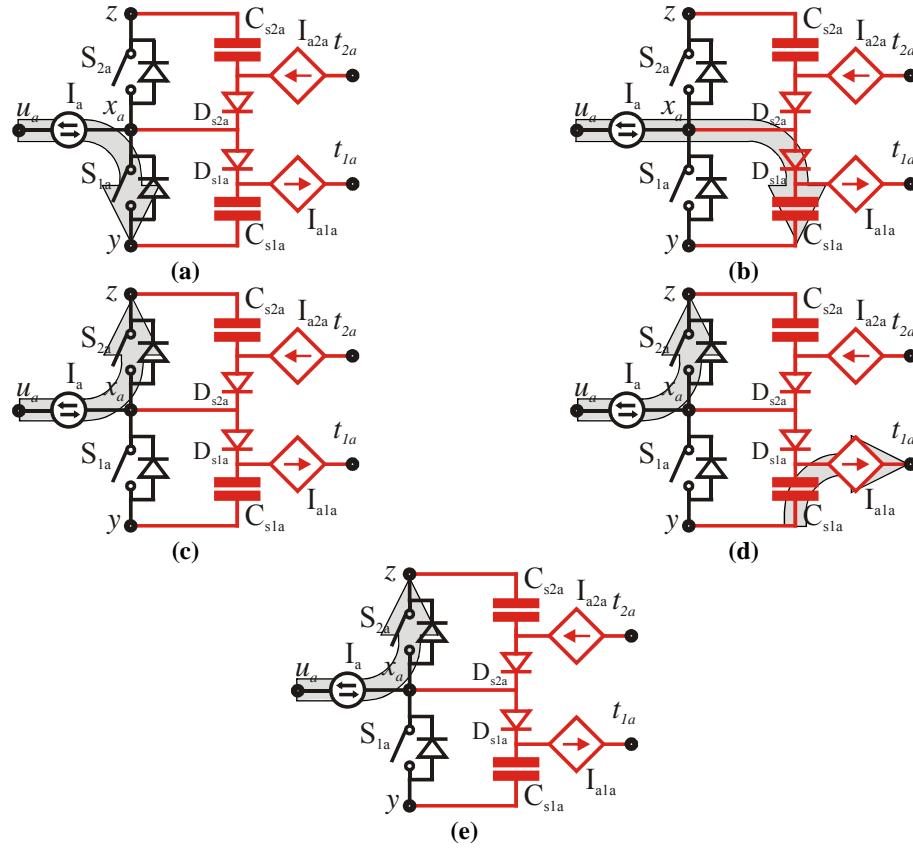


Figura 6.5. Etapas de operação.

Para que o conversor opere adequadamente faz-se necessário que os capacitores C_{s1a} e C_{s2a} sejam descarregados completamente.

A corrente que deve ser removida destes capacitores é definida como

$$i_{C_{sia}}(t) = \frac{d}{dt}(q_{C_{sia}}) = C_{sia} \frac{d}{dt}(v_{C_{sia}}). \tag{6.3}$$

onde i corresponde aos algarismos 1, referente a um componente da parte inferior do inversor e 2, a um componente da parte superior.

Integrando-se ambos os lados da equação e como $v_{C_{sia}} = V_{zy}$,

$$\int_0^{tf} i_{C_{sia}}(t) dt = C_{sia} V_{zy}. \tag{6.4}$$

O que demonstra que a integral da corrente a ser removida é proporcional à tensão do barramento e ao valor do capacitor C_{sia} .

Além disso, essa equação demonstra que a corrente removida de C_{s1a} (C_{s2a}) pode ter uma forma de onda arbitrária, contanto que satisfaça a condição imposta em (6.4).

A energia armazenada no capacitor C_{sia} é definida como

$$E_{C_{sia}} = \frac{1}{2} C_{sia} V_{zy}^2 = \frac{1}{2} q_{C_{sia}} V_{zy} \cdot \quad (6.5)$$

6.2.3 Snubber de turn-off e turn-on - ST-ON e ST-OFF

Para que uma chave semicondutora bloqueie apresentando uma variação de tensão regulada e entre em condução apresentando uma variação de corrente regulada faz-se necessário que haja a presença de um elemento amortizador (de tensão) em paralelo com a mesma e outro (amortizador de corrente) em série com a mesma, conforme discutido nas seções anteriores.

Uma topologia que apresente ambas características pode ser obtida através da união das topologias que apresentam individualmente estas características. Isso significa que a topologia obtida deverá apresentar um indutor em série com as chaves e um capacitor em paralelo com as mesmas. Além disso, conforme visto anteriormente é necessário que haja uma fonte de tensão com a função de desmagnetizar o indutor e fontes de corrente capazes de carregar (ou descarregar) os capacitores (C_{s1a} e C_{s2a}) em paralelo com as chaves. O modelo proposto na Figura 6.6 é capaz de:

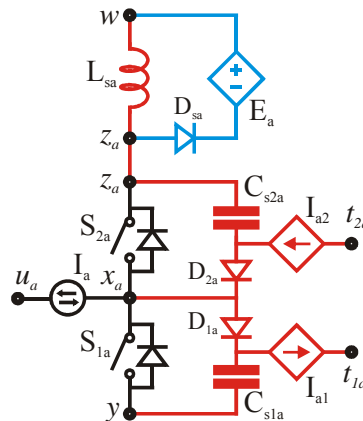


Figura 6.6. Modelo snubber de turn-on e turn-off.

- (i) Limitar a taxa de variação de tensão durante o bloqueio de S_{1a} e S_{2a} ;
- (ii) Limitar a taxa de variação de corrente durante o acionamento de S_{1a} e S_{2a} ;

- (iii) Desmagnetizar L_{sa} ; e
- (iv) Descarregar os capacitores C_{s1a} e C_{s2a} .

Quando a corrente da fonte I_a está entrando no pólo x_a , inicialmente a mesma circula integralmente através da chave S_{1a} - Figura 6.7(a). Com o bloqueio desta chave, a corrente de I_a passa a carregar linearmente o capacitor C_{s1a} , até que este atinja a tensão do barramento, Figura 6.7(b). Então, a corrente da fonte I_a passa a ser transferida do capacitor C_{s1} para o terminal z_a através do diodo antiparalelo de S_{2a} , Figura 6.7(c). Finalmente, toda a corrente de I_a passa a circular através do diodo antiparalelo de S_{2a} - Figura 6.7(d). Após o indutor L_{sa} assumir toda a corrente I_a , C_{s1a} deve ser descarregado para que o conversor opere no próximo ciclo de comutação, Figura 6.7(e). Com C_{s1a} descarregado, a corrente de I_a continua a circular através de S_{2a} , Figura 6.7(f). Com o acionamento de S_{1a} , a corrente da fonte I_a é desviada linearmente de S_{2a} para S_{1a} (Figura 6.7(g)). A seguir, a corrente de I_a circula integralmente através de S_{1a} , Figura 6.7(a).

Para a corrente I_a saindo do pólo x_a , inicialmente tem-se que a mesma circula através do indutor L_{sa} e da chave S_{2a} , Figura 6.8(a). Quando esta chave é bloqueada, a corrente que circulava através da mesma passa a carregar o capacitor C_{s2a} , até que este capacitor atinja a tensão de barramento, Figura 6.8(b). Quando isso ocorre, a corrente através de L_{sa} passa a ser transferida gradualmente para a chave S_{1a} , sendo que C_{s2a} é carregado com uma tensão superior à tensão de barramento, Figura 6.8(c). Com estes processos concluídos, a corrente de I_a passa a circular integralmente através do diodo antiparalelo de S_{1a} , Figura 6.8(d). Com o acionamento de S_{2a} , a corrente da fonte I_a é desviada linearmente de S_{1a} para S_{2a} (Figura 6.8(e)). A seguir, a corrente de I_a circula integralmente através de S_{1a} , Figura 6.8(a).

As condições para a desmagnetização do indutor são as mesmas daquelas comentadas para o caso do *snubber* de *turn-on*. A tensão do capacitor C_{s1a} quando a chave S_{1a} é acionada é definida como sendo

$$V_{C_{s1a}}(0) = V_{zy} + \sqrt{\frac{L_{sa}}{C_{s1a}}} I_a. \quad (6.6)$$

Substituindo em (6.3) e integrando:

$$\int_0^t i_{Cs1a}(t) dt = C_{S1a} \left(V_{zy} + \sqrt{\frac{L_{sa}}{C_{s1a}}} I_a \right). \quad (6.7)$$

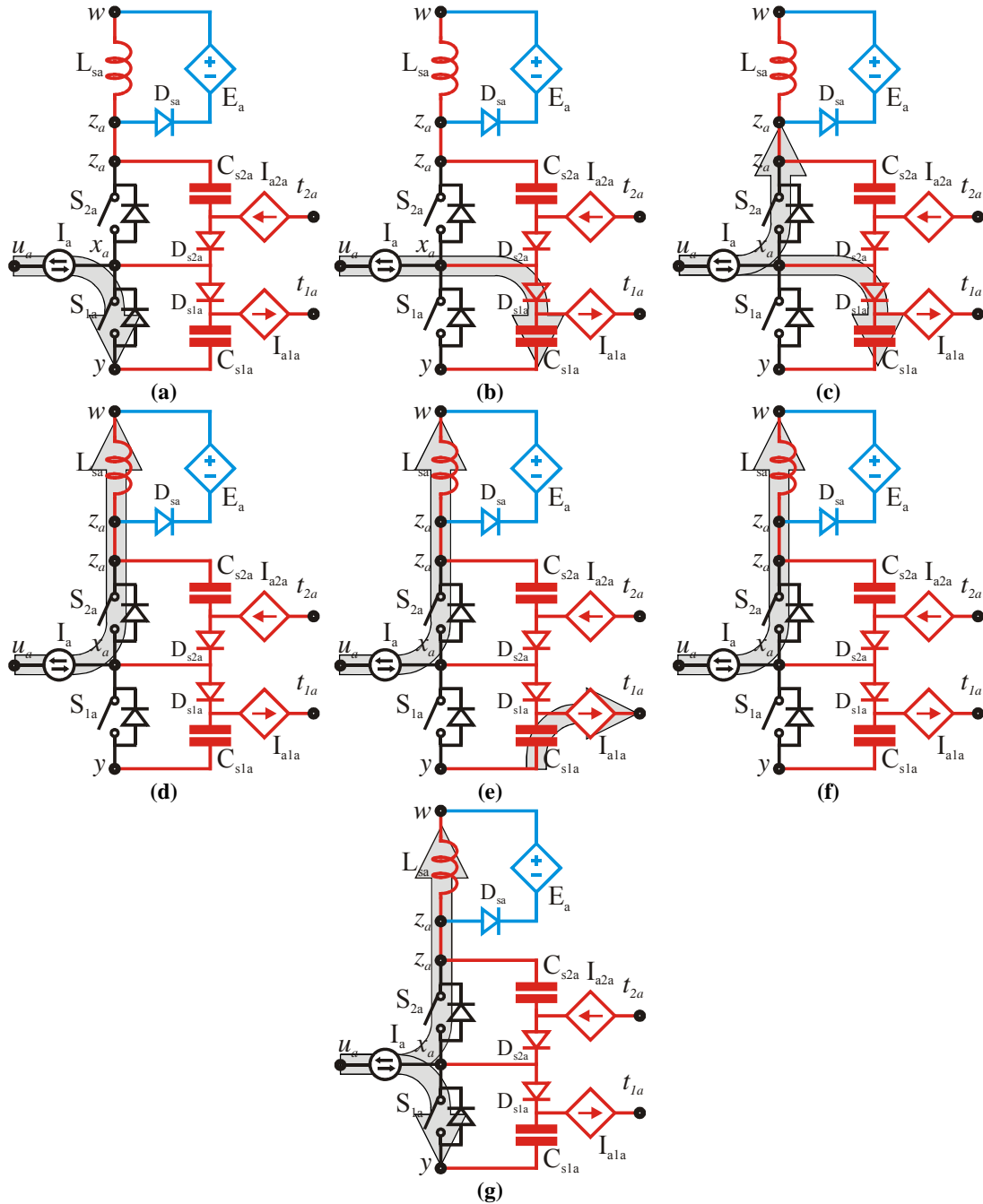


Figura 6.7. Etapas de operação.

A equação (6.7) mostra que a quantidade de corrente a ser removida do capacitor C_{s1a} do conversor *snubber* de *turn-on* e *turn-off* é maior que a do conversor *snubber* de

turn-off, (6.4). Isso ocorre devido à ausência de grampeamento do terminal z_a o que aumenta a quantidade de carga armazenada em C_{s1a} .

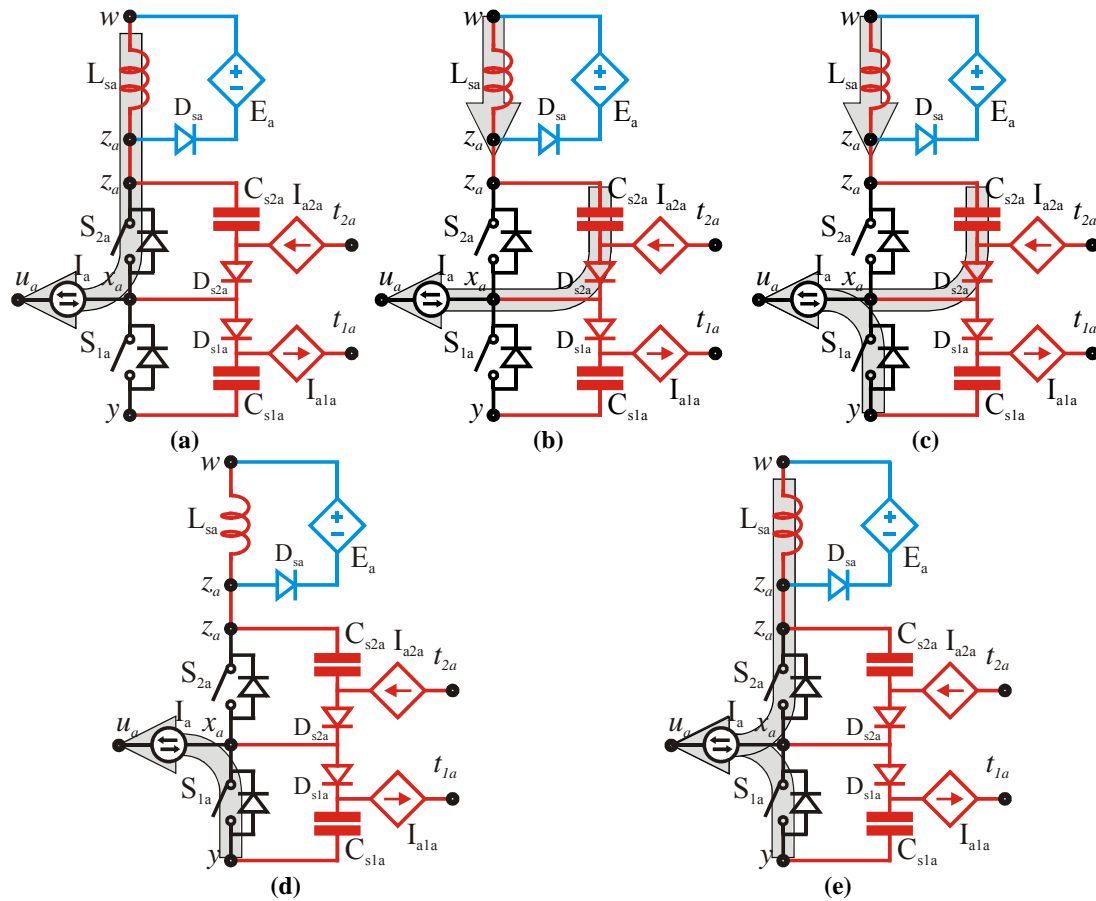


Figura 6.8. Etapas de operação.

6.2.4 Zero Current Transition - ZCT

Os conversores ZCT devem possuir um ramo auxiliar conectado ao pólo, o qual deve ser capaz de injetar e de drenar corrente do pólo. Esta corrente através do ramo auxiliar deve possuir uma intensidade suficiente para que anule a corrente que circula através de uma chave ativa, possibilitando que a mesma seja bloqueada sob condições de corrente nula (ZCS).

A corrente através do ramo auxiliar deve crescer ou decrescer vagarosamente para que ocorra um tempo finito durante o qual a corrente através da chave a ser comutada seja nula, permitindo que a sua comutação de bloqueio possa ocorrer sob essa condição.

Após ter sido realizado o bloqueio de uma chave principal a corrente I_{aa} deve decrescer ou crescer até se anular.

O modo como é implementada a fonte I_{aa} determina as variações topológicas e as características dos conversores ZCT.

O modelo proposto, Figura 6.9, possibilita:

- (i) bloquear as chaves S_{1a} e S_{2a} sob corrente nula;
- (ii) a entrada em condução do diodo antiparalelo de S_{1a} e S_{2a} com taxa de variação de corrente controlada.

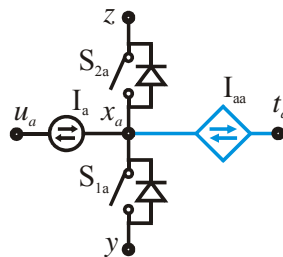


Figura 6.9. Modelo ZCT.

Inicialmente a corrente da fonte I_a , que está entrando no pólo x_a , circula integralmente pela chave S_{1a} - Figura 6.10(a). A fim de bloquear esta chave, a corrente da fonte I_{aa} deve começar a crescer de forma que a corrente através de S_{1a} se anule, Figura 6.10(b). Quando isso ocorre, a chave S_{1a} pode ser bloqueada sob corrente nula, pois somente circula corrente através de seu diodo antiparalelo, Figura 6.10(c). A corrente de I_a passa a circular através do diodo antiparalelo de S_{2a} , decrescendo através de I_{aa} - Figura 6.10(d). Finalmente toda a corrente de I_a circula através de S_{2a} , Figura 6.10(e).

Quando a corrente da fonte I_a deixa o pólo x_a , o processo de comutação ocorre de maneira análoga.

A única condição para que ocorra comutação sob ZCS é que a corrente através do ramo conectado ao terminal x_a , I_{aa} , seja superior à da fonte I_a , ou seja,

$$I_{aa} > I_a . \quad (6.8)$$

Cabe lembrar que para a técnica ZCT originalmente proposta em [52], o circuito auxiliar era acionado somente para a transição de bloqueio da chave principal. Mais tarde [55] propôs uma melhoria, na qual o circuito auxiliar é ativado também para a transição de

entrada em condução da chave principal, de modo que a mesma entra em condução com uma variação de corrente limitada e sob corrente nula. Para os propósitos deste trabalho, a técnica ZCT somente será considerada como uma técnica utilizada para o bloqueio de uma chave.

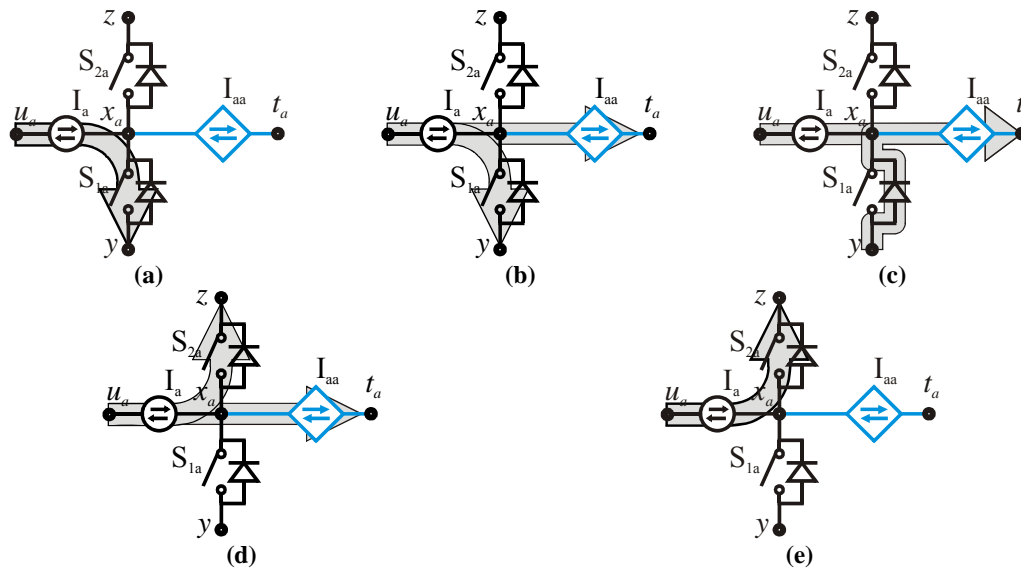


Figura 6.10. Etapas de operação.

6.2.5 Zero Voltage Transition - ZVT

Para que uma chave semicondutora apresente variações de tensão reguladas durante suas transições, faz-se necessário que haja a presença de um elemento amortizador em paralelo com a mesma, conforme comentado anteriormente. Para tal, os conversores ZVT possuem capacitâncias em paralelo com cada uma das chaves que os compõem.

A energia armazenada na capacitância em paralelo com uma chave deve ser evacuada antes que esta chave seja habilitada, de modo que desta forma, a chave seja habilitada sob condições de tensão nula, propiciando as condições ideais para o seu acionamento e minimizando as perdas de entrada em condução. A descarga da energia é realizada através de um ramo auxiliar que apresenta o comportamento de uma fonte de corrente, pois a energia é evacuada do capacitor sob a forma de corrente. A corrente através do ramo auxiliar deve não somente igualar-se à corrente da fonte conectada ao pólo (I_a), como também deve ser suficientemente maior e/ou possuir duração suficientemente maior para inverter a situação de carga das capacitâncias em paralelo com as chaves.

Além disso, as capacitâncias em paralelo com as chaves auxiliam no bloqueio das mesmas, pois garantem uma variação regulada da tensão através destas chaves.

O modelo proposto, Figura 6.11, é capaz de possibilitar:

- (i) O acionamento sob tensão nula das chaves S_{1a} e S_{2a} ;
- (ii) O bloqueio dos diodos antiparalelos de S_{1a} e S_{2a} sob taxa de variação de corrente limitada; e
- (iii) O bloqueio das chaves S_{1a} e S_{2a} com taxa de variação de tensão limitada.

Embora a técnica ZVT auxilie também no bloqueio de uma chave, isto ocorre de maneira passiva, graças à capacitância em paralelo com a chave. O circuito auxiliar é ativado somente para assistir a transição de acionamento de uma chave.

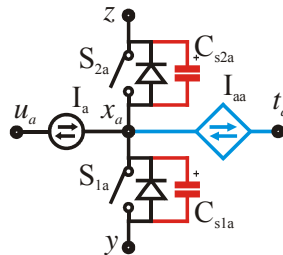


Figura 6.11. Modelo ZVT.

Inicialmente a corrente da fonte I_a entra no pólo x_a e circula pelo diodo antiparalelo da chave S_{2a} - Figura 6.12(a). Para bloquear este diodo e acionar a chave S_{1a} sob tensão nula, a corrente de I_{aa} passa a crescer até que a corrente de S_{2a} se anule - Figura 6.12(b). A seguir, o capacitor C_{s1a} é descarregado e C_{s2a} é carregado, Figura 6.12(c). A corrente de I_{aa} decresce até se anular - Figura 6.12(d). Então, A corrente de I_a passa a circular integralmente através de S_{1a} , Figura 6.12(e). Quando a chave S_{1a} bloqueia, a corrente de I_a carrega o capacitor C_{s1a} e descarrega C_{s2a} , Figura 6.12(f).

Quando a corrente de I_a deixa o pólo x_a , a operação do conversor é análoga ao caso anterior.

Conforme mencionado, a corrente desviada para o ramo conectado ao terminal x_a deve ser suficiente para assumir a corrente da fonte I_a e, além disso, carregar (ou descarregar) as capacitâncias em paralelo com as chaves. Como os capacitores C_{s2a} e C_{s1a} estão na verdade conectados em paralelo, define-se

$$C_s = C_{s2a} + C_{s1a} \cdot \tag{6.9}$$

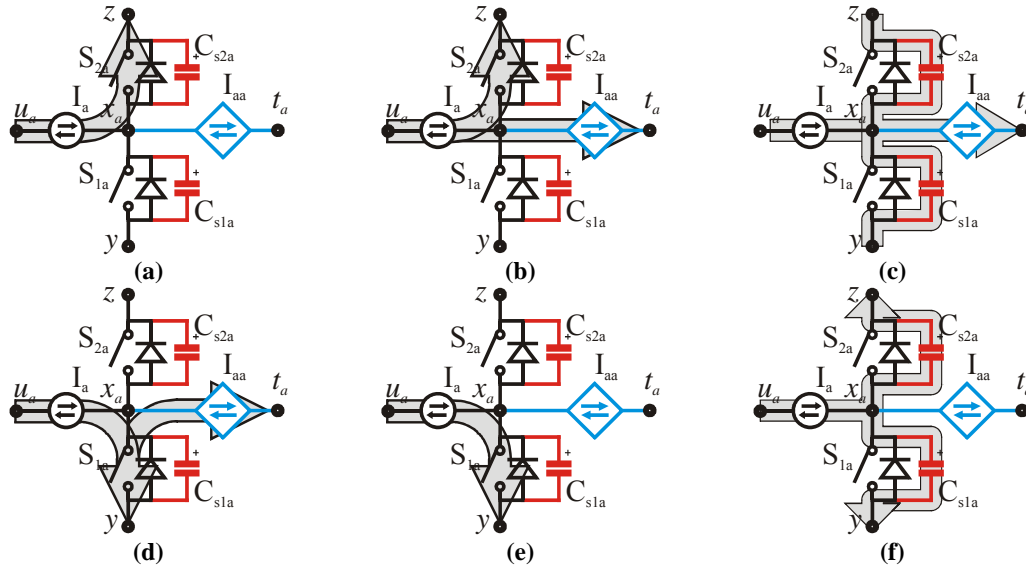


Figura 6.12. Etapas de operação.

A corrente que deve ser removida de C_s é definida como

$$i_{C_s}(t) - I_a = \frac{d}{dt}(q_{C_s}) = C_s \frac{d}{dt}(V_{C_s}) \tag{6.10}$$

Integrando-se ambos os lados da equação e como $V_{C_s} = V_{zy}$,

$$\int_0^{tf} (i_{C_s}(t) - I_a) dt = C_s V_{zy} \tag{6.11}$$

A corrente removida de C_s corresponde à corrente através do ramo auxiliar, I_{aa} , ou seja,

$$\int_0^{tf} (i_{aa}(t) - I_a) dt = C_s V_{zy} \tag{6.12}$$

A equação (6.11) mostra que a corrente removida por meio do ramo conectado à x_a deve ser maior que I_a .

6.2.6 Zero Current Zero Voltage Transition - ZCZVT

A técnica ZCZVT é uma combinação das técnicas ZCT e ZVT comentadas anteriormente. Dessa forma, o modelo resultante é função da combinação dos modelos destas duas técnicas. Além disso, o ramo auxiliar deve atuar tanto nas transições de

acionamento das chaves principais (ZVS) como nas transições de bloqueio (ZCS) das mesmas.

O modelo proposto na Figura 6.13, deve ser capaz de possibilitar:

- (i) O acionamento sob tensão nula das chaves S_{1a} e S_{2a} ;
- (ii) o bloqueio das chaves S_{1a} e S_{2a} sob corrente nula;
- (iii) O bloqueio dos diodos antiparalelos de S_{1a} e S_{2a} sob taxa de variação de corrente limitada; e
- (iv) O bloqueio e o acionamento das chaves S_{1a} e S_{2a} com taxa de variação de tensão limitada.

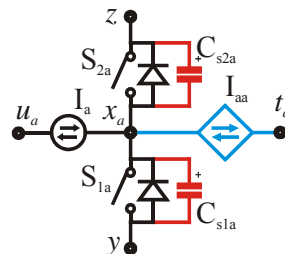


Figura 6.13. Modelo ZCZVT.

Inicialmente a corrente da fonte I_a entra no pólo x_a e circula pelo diodo antiparalelo da chave S_{2a} - Figura 6.14(a). Para bloquear este diodo e acionar a chave S_{1a} sob tensão nula, a corrente de I_{aa} passa a crescer até que a corrente de S_{2a} se anule - (Figura 6.14(b)). A seguir, o capacitor C_{s1a} é descarregado (e C_{s2a} é carregado), Figura 6.14(c), e a corrente de I_{aa} decresce até se anular - Figura 6.14(d). Então, A corrente de I_a passa a circular integralmente através de S_{1a} , Figura 6.14(e). A fim de bloquear esta chave, a corrente da fonte I_{aa} deve começar a aumentar de forma que a corrente através de S_{1a} se anule, Figura 6.14(f). Quando isso ocorre, a chave S_{1a} pode ser bloqueada sob corrente nula, Figura 6.14(g). A corrente de I_a carrega o capacitor C_{s1a} (e descarrega C_{s2a}) e, a seguir, esta corrente passa a circular através do diodo antiparalelo de S_{2a} , Figura 6.14(h), decrescendo através de I_{aa} - Figura 6.14(i). Finalmente, toda a corrente de I_a circula através de S_{2a} , Figura 6.14(a).

Para o sentido oposto da corrente I_a , o processo de operação ocorre de maneira análoga.

drenando corrente do pólo (o pólo opera como *buck*) e a fonte controlada de corrente I_{aa} deverá injetar corrente no pólo ou no capacitor C_{s2a} . Conseqüentemente, a transferência de corrente pode ocorrer da Célula Auxiliar de Comutação CAC_{1a} para a CAC_{2b} ou da CAC_{1b} para a CAC_{2a} , ou seja, somente se pode combinar uma célula que necessita que sua corrente seja drenada com uma célula que necessita de injeção de corrente. Semelhantemente, somente pode haver transferência de corrente de uma célula para outra quando um dos pólos opera como *buck* e o outro como *boost*.

O ramo através do qual ocorre a transferência de corrente passa a ser denominado de ramo auxiliar ou ramo de transferência, sendo que podem existir até dois ramos auxiliares para um sistema com dois pólos bidirecionais.

Conforme se pode observar na Figura 6.15, as tensões aplicadas aos barramentos de cada um dos pólos possuem o mesmo valor.

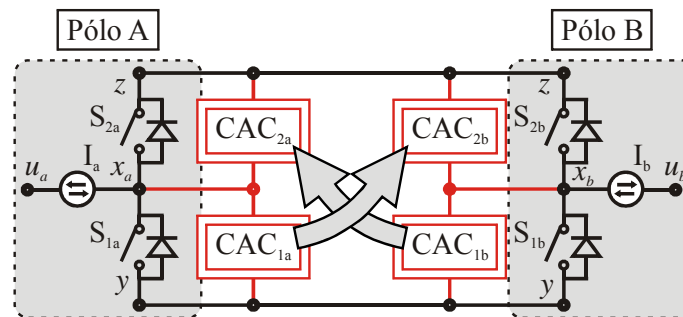


Figura 6.15. Sistema de conversores.

Caso o pólo A esteja operando como *boost*, deverá ser drenada corrente da CAC_{1a} (do capacitor C_{s1a} ou do pólo x_a). Caso contrário, quando o pólo A está operando como *buck*, deverá ser injetada corrente na CAC_{2a} (capacitor C_{s2a} ou no pólo x_a). O mesmo raciocínio pode também ser aplicado ao pólo B.

Como a corrente é sempre drenada do conversor operando como *boost* e injetada no conversor operando como *buck*, a mesma somente pode ser transferida de um conversor operando como *boost* para um conversor operando como *buck* e, dessa forma, estes dois conversores podem operar de maneira integrada. Nesse caso uma única transferência de energia é necessária em vez de duas, uma para cada pólo do sistema. A redução do número de transferências de energia é um aspecto positivo desta técnica, pois reduz as perdas nos

componentes do circuito auxiliar, uma vez que o valor RMS de corrente através do circuito auxiliar é menor.

A Figura 6.16 reúne os modelos de conversores obtidos para as seis técnicas de comutação avaliadas. Observa-se que todos os modelos, exceto o *snubber* de *turn-on*, apresentam uma fonte de corrente que drena e outra que injeta corrente nas células auxiliares. As técnicas que possuem fontes de corrente podem ser combinadas entre si, originando sistemas como aquele mostrado na Figura 6.15. Nesse sentido, as células cujas fontes de corrente drenam energia do capacitor C_{s1a} (C_{s1b}) ou do terminal x_a (x_b), podem interagir com as células cujas fontes de corrente injetam energia no capacitor C_{s2b} (C_{s2a}) ou no terminal x_b (x_a).

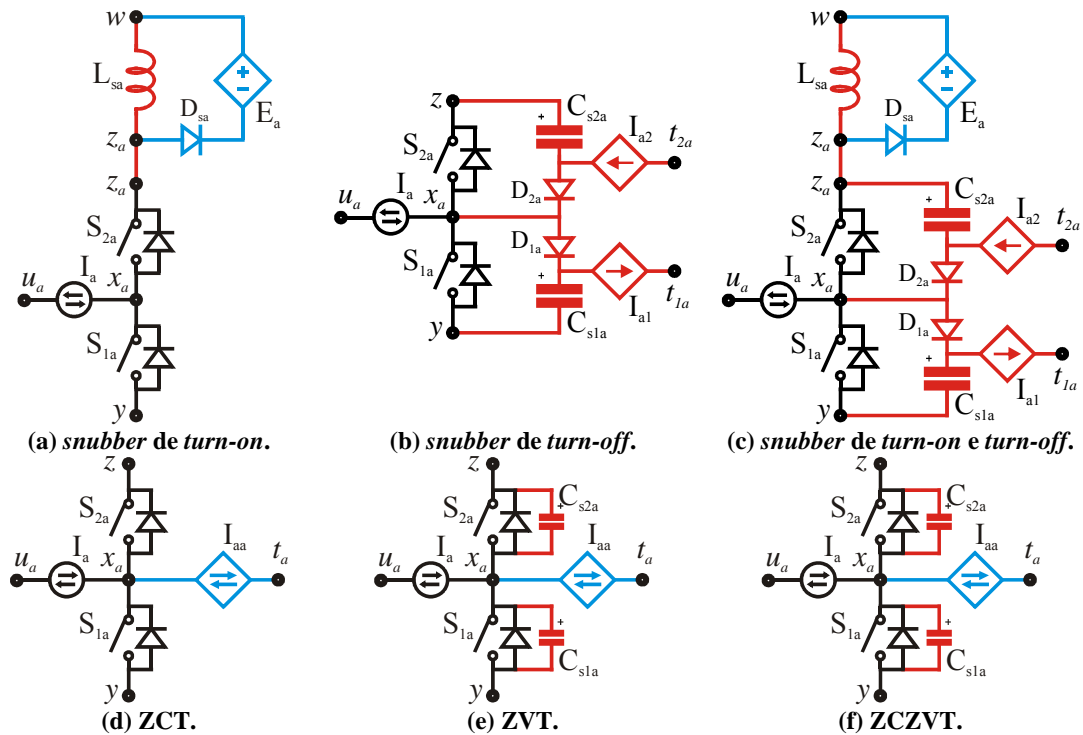


Figura 6.16. Resumo dos modelos apresentados.

A princípio, entende-se que a transferência de corrente deva ocorrer uma vez a cada ciclo de operação. Isso implicaria que ambos os pólos operassem de maneira síncrona. No entanto, o conversor ZCZVT necessita de auxílio durante duas de suas transições, de modo que quando interage com outra topologia, este conversor deve apresentar a metade da frequência de operação dessa outra topologia. A Tabela 6.1 sintetiza as relações entre as frequências de comutação de cada um dos pólos que compõe o sistema analisado de acordo

com as técnicas de comutação empregadas para o sistema em questão. Observa-se que as células auxiliares de ambos os conversores somente operam na mesma frequência caso as relações de frequências mostradas na Tabela 6.1 sejam obedecidas. Os dois pólos somente poderão comutar de maneira suave quando as células auxiliares operarem na mesma frequência. Mais adiante será analisada a relação entre as frequências de operação dos pólos para cada possibilidade de combinação mostrada na Tabela 6.1.

Tabela 6.1. Relação entre as frequências de operação.

Técnica	ST-ON	ST-OFF	ST-ON e ST-OFF	ZCT	ZVT	ZCZVT
ST-ON	-	-	-	-	-	-
ST-OFF	-	$f_{ST-OFF} = f_{ST-OFF}$	$f_{ST-OFF} =$ $f_{ST-OFFeST-ON}$	$f_{ST-OFF} = f_{ZCT}$	$f_{ST-OFF} = f_{ZVT}$	$f_{ST-OFF} =$ $2f_{ZCZVT}$
ST-ON e ST-OFF	-	$f_{ST-OFFeST-ON} =$ f_{ST-OFF}	$f_{ST-OFFeST-ON} =$ $f_{ST-OFFeST-ON}$	$f_{ST-OFFeST-ON} =$ f_{ZCT}	$f_{ST-OFFeST-ON} =$ f_{ZVT}	$f_{ST-OFFeST-ON} =$ $2f_{ZCZVT}$
ZCT	-	$f_{ZCT} = f_{ST-OFF}$	$f_{ZCT} =$ $f_{ST-OFFeST-ON}$	$f_{ZCT} = f_{ZCT}$	$f_{ZCT} = f_{ZVT}$	$f_{ZCT} = 2f_{ZCZVT}$
ZVT	-	$f_{ZVT} = f_{ST-OFF}$	$f_{ZVT} =$ $f_{ST-OFFeST-ON}$	$f_{ZVT} = f_{ZCT}$	$f_{ZVT} = f_{ZVT}$	$f_{ZVT} = 2f_{ZCZVT}$
ZCZVT	-	$2f_{ZCZVT} =$ f_{ST-OFF}	$2f_{ZCZVT} =$ $f_{ST-OFFeST-ON}$	$2f_{ZCZVT} = f_{ZCT}$	$2f_{ZCZVT} = f_{ZVT}$	$f_{ZCZVT} = f_{ZCZVT}$

As fontes controladas de corrente dos diagramas representados na Figura 6.16 estão conectadas aos terminais x_a , C_{s1a+} e C_{s2a-} . As tensões destes terminais antes de iniciar o processo de transferência de corrente de uma célula para outra são mostradas na Tabela 6.2. Nesta tabela, pode-se considerar a tensão do terminal y (V_y) como referência. A análise destas tensões é importante, pois através da mesma determina-se a facilidade ou dificuldade de escoamento de corrente de uma célula para outra. Por exemplo, se o ramo auxiliar for implementado através de um indutor, somente começará a fluir corrente através deste indutor (no sentido da seta da fonte de corrente) se a diferença de potencial entre os terminais aos quais o ramo auxiliar é conectado for positiva. Caso contrário haverá a necessidade de inserir-se um elemento com característica de fonte de tensão no ramo auxiliar a fim de obter-se esta condição.

Nas próximas seções, esta condição será estudada para cada uma das possibilidades de combinação das técnicas de comutação suave descritas.

Tabela 6.2. Tensões dos terminais conectados aos ramos auxiliares no início da transferência de corrente.

Técnica	Terminal inferior	Terminal superior
ST-ON	-	-
ST-OFF	$V_{Cs1a+} = V_{zy} = V_z$	$V_{Cs2a-} = V_y = 0$
ST-ON e ST-OFF	$V_{Cs1a+} = V_{zy} + \sqrt{\frac{L_{Sa}}{C_{s1a}}} I_a = V_z + \sqrt{\frac{L_{Sa}}{C_{s1a}}} I_a$	$V_{Cs2a-} = -\sqrt{\frac{L_{Sa}}{C_{s2a}}} I_a$
ZCT	$V_{xa} = V_y = 0$	$V_{xa} = V_{zy} = V_z$
ZVT	$V_{xa} = V_{Cs1a+} = V_{zy} = V_z$	$V_{xa} = V_{Cs2a-} = V_y = 0$
ZCZVT	$V_{xa} = V_y = 0$ $V_{xa} = V_{Cs1a+} = V_{zy} = V_z$	$V_{xa} = V_{zy} = V_z$ $V_{xa} = V_{Cs2a-} = V_y = 0$

As tensões dos terminais conectados aos ramos auxiliares ao final do processo de transferência de energia são mostradas na Tabela 6.3. Essas tensões estão relacionadas com o gerenciamento da energia que passou a circular através do ramo de transferência.

Tabela 6.3. Tensões dos terminais conectados aos ramos auxiliares ao final do processo de transferência de energia.

Técnica	Terminal inferior	Terminal superior
ST-ON	-	-
ST-OFF	$V_{Cs1a+} = 0$	$V_{Cs2a-} = V_{zy}$
ST-ON e ST-OFF	$V_{Cs1a+} = 0$	$V_{Cs2a-} = V_{zy}$
ZCT	$V_{xa} = V_{zy}$	$V_{xa} = 0$
ZVT	$V_{xa} = 0$	$V_{xa} = V_{zy}$
ZCZVT	$V_{xa} = V_{zy}$; $V_{xa} = 0$	$V_{xa} = 0$; $V_{xa} = V_{zy}$

Somente os conversores *snubber* de *turn-on* e *snubber* de *turn-on* e *turn-off* apresentam esforços de tensão através das chaves principais. Nenhuma das técnicas apresenta esforços de corrente, Tabela 6.4.

Tabela 6.4. Tensões e correntes máximas sobre as chaves.

Técnica	Esforços de Corrente	Esforços de Tensão
ST-ON	-	$V_{Si_Max} = V_{zy} + E_a $
ST-OFF	-	-
ST-ON e ST-OFF	-	$V_{Si_Max} = V_{zy} + I_a \sqrt{L_{Sa}/C_{sa}}$
ZCT	-	-
ZVT	-	-
ZCZVT	-	-

O estudo desenvolvido utiliza um sistema composto por dois conversores bidirecionais (Figura 6.17(a)) com o objetivo de que o mesmo seja o mais genérico possível. Portanto, o estudo também é válido para sistemas simplificados, como por exemplo, um sistema composto somente por um conversor *boost* e um conversor *buck* (Figura 6.17(b)), ou por um conversor bidirecional e um conversor *buck* (Figura 6.17(c)) ou *boost* (Figura 6.17(d)).

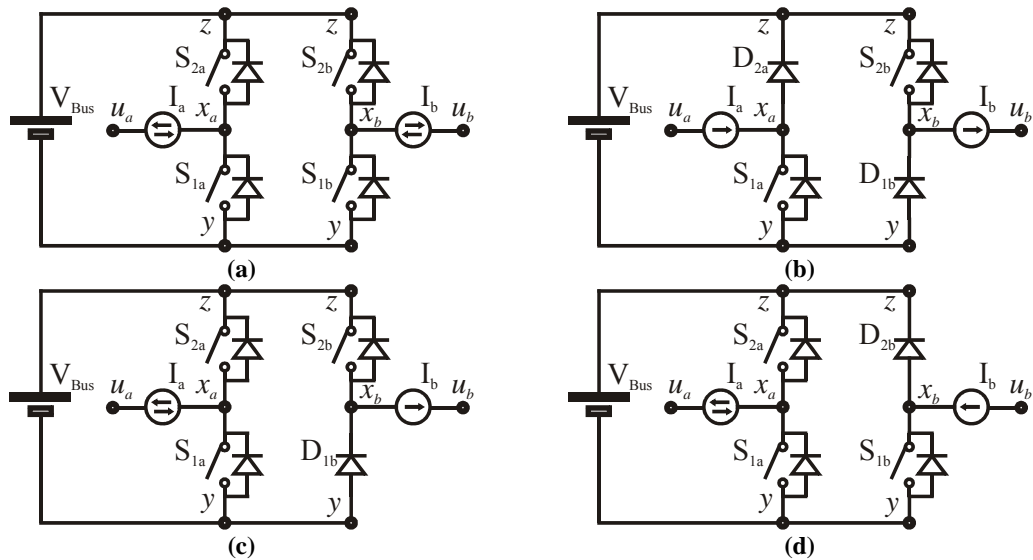


Figura 6.17. Sistemas com dois conversores.

A seguir, analisam-se as possibilidades de operação conjunta dos modelos propostos para as diversas técnicas. Uma vez que o modelo proposto para o *snubber* de *turn-on* é o único que não possui uma fonte de corrente em seu modelo, não se observa oportunidade para o mesmo trabalhar em conjunto com qualquer outro dos conversores apresentados na Figura 6.16.

6.3.1 Dois conversores *Snubber de turn-off*

A seguir, verificam-se as possibilidades de interação entre as células auxiliares de um sistema composto por dois conversores *snubber de turn-off*.

É possível transferir energia do barramento negativo para o barramento positivo. Durante esta transferência de energia podem-se descarregar os capacitor C_{s1a} e C_{s2b} ou os capacitores C_{s1b} e C_{s2a} .

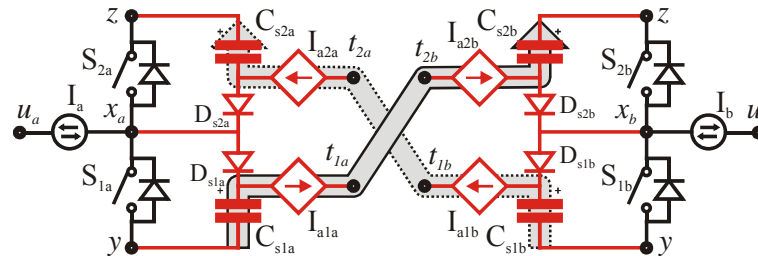


Figura 6.18. Interconexão entre as células auxiliares de dois conversores *snubber de turn-off*.

Uma vez que estes processos ocorrem de maneira semelhante, será somente descrito o processo durante o qual os capacitores C_{s1a} e C_{s2b} são descarregados.

Considerando I_a entrando no pólo x_a , quando a chave S_{1a} bloqueia, o capacitor C_{s1a} carrega-se até atingir a tensão do barramento V_{zy} . Após o acionamento de S_{1a} ocorre a oportunidade ideal para que ocorra a descarga de C_{s1a} .

De maneira semelhante, considerando que I_b sai do pólo x_b , quando a chave S_{2b} bloqueia, o capacitor C_{s2b} é carregado pela corrente I_b . Igualmente, após o acionamento de S_{2b} ocorre a oportunidade ideal para que ocorra a descarga de C_{s2b} .

Portanto, a transferência de energia do barramento negativo para o barramento positivo deve ocorrer após o acionamento das chaves S_{1a} e S_{2b} , ou seja, o acionamento destas chaves deve ocorrer de maneira síncrona.

Normalmente, a energia do capacitor C_{s1a} (ou de C_{s1b}) é drenada somente após o acionamento da chave S_{1a} . No entanto, este processo também pode ser iniciado instantes antes de ocorrer o acionamento de S_{1a} . Neste caso, é necessário remover uma quantidade maior de energia deste capacitor, uma vez que a fonte I_a se opõe à descarga do mesmo. Esta energia extra drenada de C_{s1a} pode ser necessária ou útil para realizar-se outra comutação do sistema em questão.

Para que seja possível a transferência de energia do barramento negativo para o barramento positivo, é necessário que um pólo esteja operando como *boost* e o outro pólo esteja operando como *buck*. Outra característica é que ambos os conversores devem operar com a mesma frequência de comutação para que seja possível a transferência de energia e a conseqüente descarga dos capacitores (C_{s1a} ou C_{s1b} e C_{s2a} ou C_{s2b}).

Uma vez que a carga de C_{s1a} devido ao bloqueio de S_{1a} não deve afetar o processo de carga de C_{s2b} , deve ser implementada uma forma para desacoplar os dois extremos do ramo auxiliar. Este desacoplamento permite o bloqueio das chaves S_{1a} e S_{2b} em momentos diferentes o que viabiliza a utilização de razões cíclicas diferentes. Uma das possibilidades de se obter essa característica é através da inserção de uma chave ativa no ramo de transferência.

Além disso, o circuito que une estes capacitores deverá conter um indutor para implementar a fonte de corrente e, caso necessário, algum elemento com característica de fonte de tensão para auxiliar na desmagnetização do indutor.

A Figura 6.19 apresenta um circuito que pode auxiliar na transferência de corrente de um capacitor para outro.



Figura 6.19. Possibilidade teórica de circuito auxiliar.

A diferença de tensão entre o terminal positivo do capacitor C_{s1a} e o terminal negativo de C_{s2b} no início do processo é definida como

$$\Delta V_t = V_{C_{s1a+}} - V_{C_{s2b-}} = V_{zy} \quad (6.13)$$

De modo que a corrente pode circular de C_{s1a} para C_{s2b} naturalmente, ou seja, sem a necessidade de auxílio de uma fonte de tensão.

E ao final do processo,

$$\Delta V_t = V_{C_{s1a+}} - V_{C_{s2b-}} = -V_{zy} \quad (6.14)$$

A expressão (6.14) afirma que a tensão através do ramo auxiliar se inverte após ter sido completado o processo de transferência de corrente do pólo A para o pólo B.

A quantidade mínima de corrente que deve ser transferida de C_{s1a} para C_{s2b} (ou de C_{s1b} para C_{s2a}) é definida como

$$\left\{ \begin{array}{l} \int_0^{tf} i_{Cs1a}(t) dt > C_{s1a} V_{zy} \\ \int_0^{tf} i_{Cs2a}(t) dt > C_{s2a} V_{zy} \end{array} \right. \quad (6.15)$$

A Figura 6.20 ilustra a necessidade de sincronismo entre as comutações das chaves S_{1a} e S_{2b} de dois conversores *snubber* de *turn-off*. Observa-se que a entrada em condução destas chaves deverá ocorrer simultaneamente, enquanto que não há nenhuma restrição para o bloqueio das mesmas. O acionamento simultâneo destas chaves implica na mesma frequência de operação para as mesmas.

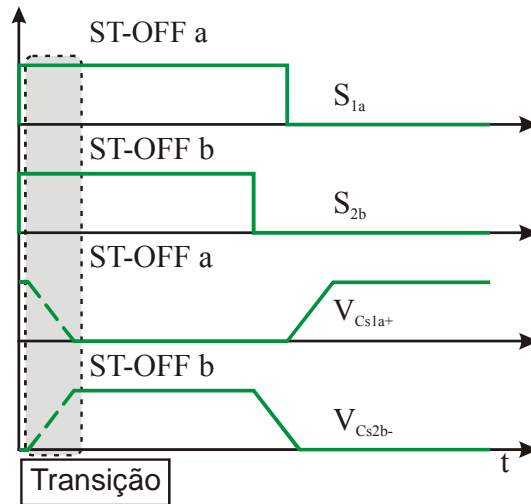


Figura 6.20. Representação dos requerimentos de sincronismo das chaves.

6.3.2 *Snubber de turn-off e snubber de turn-on e turn-off*

Da mesma forma que ocorre para a situação descrita na seção anterior, para a configuração da Figura 6.21 existe a possibilidade de transferir energia do barramento negativo para o barramento positivo, descarregando os capacitores C_{s1a} e C_{s2b} (ou C_{s1b} e C_{s2a}). A Figura 6.21 mostra como pode ocorrer a interação entre as energias dos componentes das células auxiliares de comutação dos dois conversores averiguados.

Os comentários feitos na seção anterior também são válidos para este caso. No entanto, para o conversor *snubber* de *turn-on* e *turn-off* a presença do indutor L_s em série com as chaves S_{1b} e S_{2b} desconecta o terminal z do barramento. Como consequência disso,

ocorre uma assimetria na operação deste conversor, pois a tensão do terminal z passa a flutuar.

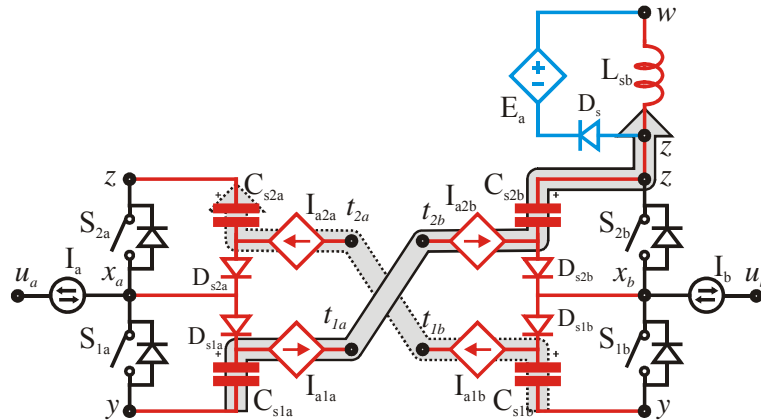


Figura 6.21. Interconexão entre as células auxiliares de um conversor *snubber* de *turn-off* e um conversor *snubber* de *turn-on* e *turn-off*.

Existe uma dificuldade muito maior para descarregar os capacitores do conversor *snubber* de *turn-on* e *turn-off* do que para descarregar os capacitores do conversor *snubber* de *turn-off* mesmo que suas capacitâncias sejam iguais. Isso ocorre em virtude das tensões de C_{s1b} e C_{s2b} poderem atingir níveis superiores à tensão de barramento, pois o conversor *snubber* de *turn-on* e *turn-off* não apresenta grampeamento da tensão através dos capacitores no valor da tensão do barramento.

Podem aparecer flutuações na tensão sobre a chave S_{1b} . Estas flutuações podem ocorrer devido à presença de um indutor em série com a chave S_{a2} , conforme já comentado.

A tensão aplicada entre os terminais do ramo auxiliar é definida como

$$\Delta V_t = V_{Cs1a+} - V_{Cs2b-} = V_{zy} + \sqrt{\frac{L_{sb}}{C_{s2b}}} I_b. \tag{6.16}$$

Dessa forma, a equação (6.16) demonstra que a corrente pode fluir naturalmente de uma célula auxiliar para a outra.

Ao final do processo de transferência de corrente, a tensão aplicada entre os terminais do ramo auxiliar é definida por

$$\Delta V_t = V_{Cs1a+} - V_{Cs2b-} = -V_{zy}. \tag{6.17}$$

Da mesma forma como ocorre para os dois conversores *snubber* de *turn-off*, ambos os conversores devem apresentar a mesma frequência de operação, sendo que o acionamento das chaves deve ocorrer de maneira síncrona, Figura 6.22. Por outro lado, não existe qualquer restrição quanto ao bloqueio destas chaves.

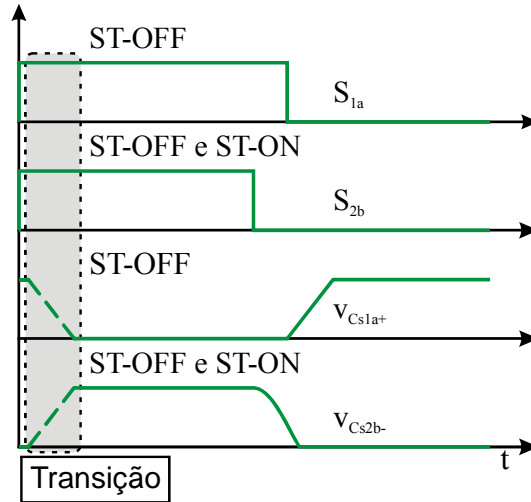


Figura 6.22. Representação dos requerimentos de sincronismo das chaves.

A restrição em relação à quantidade mínima de corrente que deve ser transferida através de C_{s1a} e C_{s1b} (ou de C_{s2a} e C_{s2b}) para descarregá-los é definida como

$$\left\{ \begin{array}{l} \int_0^{t_f} i_{Cs1a}(t) dt > C_{s1a} V_{zy} \\ \int_0^{t_f} i_{Cs1b}(t) dt > C_{s1b} \left(V_{zy} + \sqrt{\frac{L_{sb}}{C_{s1b}}} I_b \right) \end{array} \right. \quad (6.18)$$

6.3.3 *Snubber* de *turn-off* e ZCT

A Figura 6.23 ilustra uma possibilidade de interação entre as células de comutação auxiliares de um conversor *snubber* de *turn-off* e um conversor ZCT.

Existem duas possibilidades de interação. Quando o pólo A está operando como *boost* e o pólo B opera como *buck*, a energia que deve ser transferida circula do barramento negativo através do capacitor C_{s1a} e do terminal x_b do pólo B para o barramento positivo. Caso contrário, quando o pólo A está operando como *buck* e o pólo B opera como *boost*, a energia circula através do terminal x_b e do capacitor C_{s2a} .

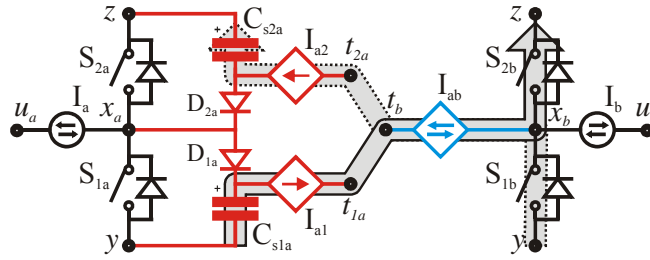


Figura 6.23. Interconexão entre as células auxiliares de um conversor *snubber* de *turn-off* e um conversor ZCT.

A diferença de potencial entre os extremos dos ramos auxiliares no início do processo de transferência de corrente é definida como

$$\Delta V_t = V_{C1a+} - V_{xb} = 0. \quad (6.19)$$

De modo que se faz necessário que o ramo que efetua a ligação entre os dois conversores possua uma fonte de tensão.

Ao final do processo de transferência de corrente ΔV_t é definido como

$$\Delta V_t = V_{C1a+} - V_{xb} = 0. \quad (6.20)$$

Novamente, observa-se que pode haver a necessidade de uma fonte de tensão para interromper o fluxo de corrente entre os terminais V_{C1a+} e V_{xb} .

A frequência de chaveamento de ambos os conversores deve ser coincidente. Além disso, o acionamento de S_{1a} (S_{2a}) deve ocorrer sincronizado com o bloqueio da chave S_{2b} (S_{1b}), Figura 6.24. Durante este processo, deve ocorrer a transferência de energia de uma célula auxiliar para outra.

6.3.4 *Snubber* de *turn-off* e ZVT

A Figura 6.25 mostra a representação de como pode ocorrer a interconexão de um conversor *snubber* de *turn-off* (pólo A) e um conversor ZVT (pólo B).

Quando o pólo A opera como *boost* e o pólo B opera como *buck*, a energia armazenada no capacitor C_{s1a} pode ser transferida para o pólo x_b . Caso o pólo A opere como *buck* e o pólo B como *boost*, a energia é transferida do pólo x_b em direção ao capacitor C_{s2a} .

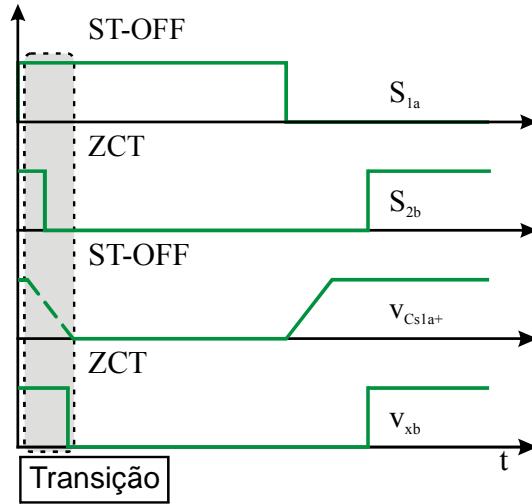


Figura 6.24. Representação dos requerimentos de sincronismo das chaves.

O terminal x_b está conectado através de um capacitor ao barramento oposto ao qual o pólo x_a está conectado no momento da transferência de energia. Além disso, a quantidade de energia a ser transferida é maior do que no caso do conversor ZCT integrado ao *snubber* de *turn-off* porque no caso atual existe energia armazenada nas capacitâncias em paralelo com as chaves do pólo ZVT.

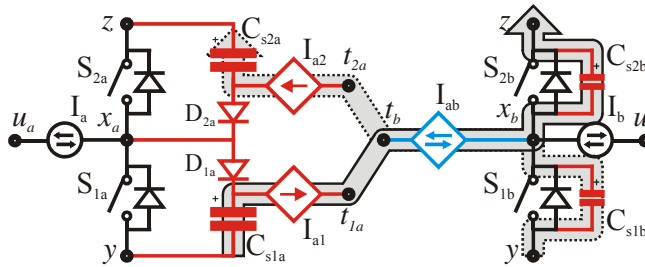


Figura 6.25. Interconexão entre as células auxiliares de um conversor *snubber* de *turn-off* e um conversor ZVT.

A diferença de potencial aplicada aos extremos do ramo auxiliar antes do processo de transferência de corrente é definida como sendo

$$\Delta V_t = V_{Cs1a+} - V_{xb} = V_{zy} \tag{6.21}$$

e ao final do processo,

$$\Delta V_t = V_{Cs1a+} - V_{xb} = -V_{zy} \tag{6.22}$$

De acordo com a equação (6.21) a transferência de corrente através dos capacitores C_{s1a} e C_{s2b} ocorre naturalmente, pois a diferença de potencial entre os dois terminais aos quais o ramo de transferência está conectado é positiva.

A quantidade mínima de corrente que deve fluir através do ramo de transferência para que os capacitores C_{s1a} e C_{s2b} sejam descarregados é definida como

$$\begin{cases} \int_0^{tf} (i_{ab}(t) - I_b) dt > C_s V_{zy} \\ \int_0^{tf} i_{Cs1a}(t) dt > C_{s1a} V_{zy} \end{cases}, \quad (6.23)$$

onde

$$C_s = C_{s1b} + C_{s2b}. \quad (6.24)$$

O acionamento da chave S_{2b} deve ocorrer um pouco após o da chave S_{1a} . Durante este intervalo deve ocorrer a transferência de corrente entre as duas células, conforme ilustrado na Figura 6.26. Por outro lado, não existem requisitos quanto ao bloqueio das chaves supracitadas.

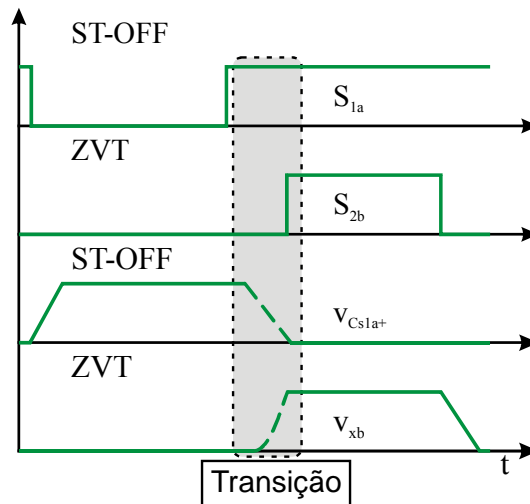


Figura 6.26. Representação dos requerimentos de sincronismo das chaves.

6.3.5 Snubber de turn-off e ZCZVT

Um modelo para a conexão das células auxiliares de um conversor *snubber* de *turn-off* e um conversor ZCZVT é mostrado na Figura 6.27.

Quando o pólo A opera como *boost* e o pólo B opera como *buck*, a energia armazenada em C_{s1a} deve ser transferida em direção ao pólo x_b , conectado ora ao terminal negativo do barramento por meio do diodo antiparalelo de S_{1b} e ora ao terminal positivo através da chave S_{2b} .

Na oportunidade em que o conversor *snubber* de *turn-off* opera como *buck* e o conversor ZCZVT opera como *boost*, a energia deverá ser transferida do pólo x_b em direção ao capacitor C_{s2a} .

Para cada período de operação do conversor ZCZVT deve ser injetada corrente duas vezes no terminal x_b deste conversor. Por sua vez, idealmente, deve ser drenada corrente do capacitor C_{s1a} (*snubber* de *turn-off*) uma única vez por período de operação do conversor *snubber* de *turn-off*. Em conseqüência do que foi exposto, conclui-se que o conversor *snubber* de *turn-off* deverá possuir o dobro da freqüência de operação do conversor ZCZVT.

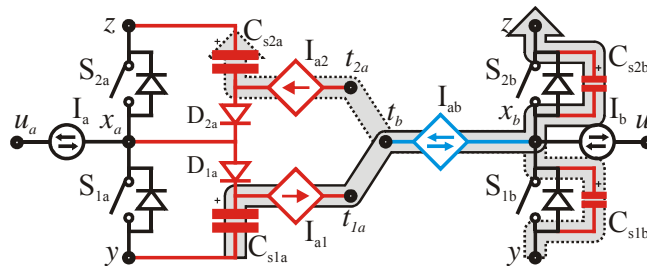


Figura 6.27. Interconexão entre as células auxiliares de um conversor *snubber* de *turn-off* e um conversor ZCZVT.

A seguir, considera-se que o pólo A opera como *boost* e o pólo B como *buck*.

A diferença de potencial entre os terminais aos quais o ramo auxiliar está conectado no início do processo de transferência de energia é definida como,

$$\begin{cases} \Delta V_t = V_{cS1a+} - V_{x_b} = 0, \text{ transição de } \textit{turn-off} \\ \Delta V_t = V_{cS1a+} - V_{x_b} = V_{z_y}, \text{ transição de } \textit{turn-on} \end{cases} \quad (6.25)$$

De acordo com (6.25), a corrente flui naturalmente do capacitor C_{s1a} para C_{s2b} durante a comutação do conversor ZCZVT sob ZVT e necessita que um elemento com característica de fonte de tensão seja inserido no ramo auxiliar para que flua durante a comutação ZCT.

Ao final do processo de comutação tem-se

$$\begin{cases} \Delta V_t = V_{Cs1a+} - V_{xb} = 0, \text{ transição de } turn - off \\ \Delta V_t = V_{Cs1a+} - V_{xb} = -V_{zy}, \text{ transição de } turn - on \end{cases} \quad (6.26)$$

As restrições em relação à quantidade mínima de corrente que deve ser transferida através de C_{s1a} e C_{s2b} são definidas como

$$\begin{cases} I_{aa} > I_a \\ \int_0^{tf} i_{Cs1a}(t) dt > C_{s1a} V_{zy} \end{cases}, \text{ transição de } turn - off \quad (6.27)$$

e

$$\begin{cases} \int_0^{tf} (i_{ab}(t) - I_b) dt > C_s V_{zy} \\ \int_0^{tf} i_{Cs1a}(t) dt > C_{s1a} V_{zy} \end{cases}, \text{ transição de } turn - on . \quad (6.28)$$

As transferências de corrente devem ocorrer logo após o acionamento da chave S_{1a} , tanto para o processo de acionamento da chave S_{1b} sob ZVT, como para o bloqueio desta chave sob ZCT, conforme mostrado na Figura 6.28. Como não há necessidade de sincronismo para os bloqueios de S_{1a} , é possível a implementação do esquema de chaveamento descrito na prática, embora seja mais complicada que nos casos anteriores.

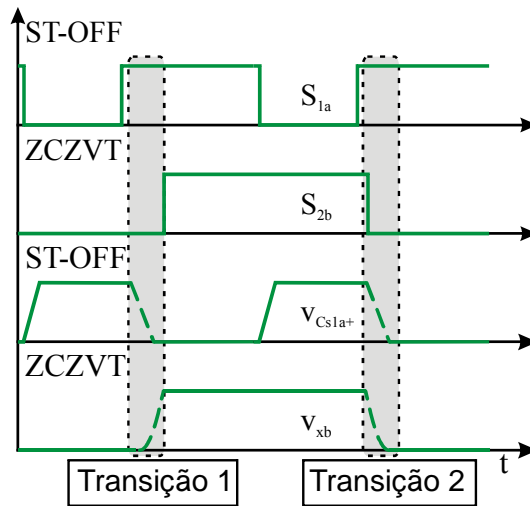


Figura 6.28. Representação dos requerimentos de sincronismo das chaves.

6.3.6 Dois conversores snubber de turn-on e turn-off.

Na Figura 6.29 é mostrado um modelo para a operação conjunta de dois conversores snubber de turn-off e turn-on.

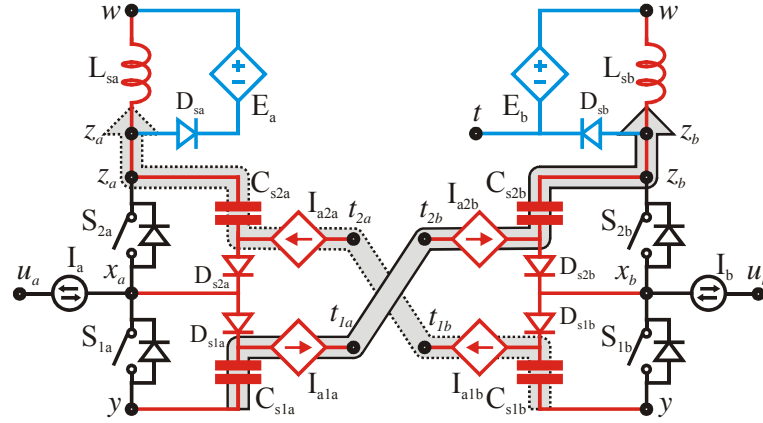


Figura 6.29. Interconexão entre as células auxiliares de conversores *snubber* de *turn-off* e *turn-on*.

A diferença de potencial apresentada entre o terminal positivo do capacitor C_{s1i} e o terminal negativo do capacitor C_{s2i} no início do processo de transferência de corrente é definida como

$$\Delta V_t = V_{C_{s1a}^+} - V_{C_{s2b}^-} = V_{zy} + \sqrt{\frac{L_{sa}}{C_{s1a}}} I_a + \sqrt{\frac{L_{sb}}{C_{s1b}}} I_b. \quad (6.29)$$

A transferência de corrente ocorre naturalmente do conversor que está operando como *boost*, C_{s1a} (C_{s1b}), para o conversor que está operando como *buck*, C_{s2a} (C_{s2b}).

Ao final do processo de transferência de corrente tem-se

$$\Delta V_t = V_{C_{s1a}^+} - V_{C_{s2b}^-} = -V_{zy}. \quad (6.30)$$

As restrições em relação à quantidade mínima de corrente que deve ser transferida através do capacitor C_{s1a} (C_{s1b}) e de C_{s2b} (C_{s2a}) são definidas como

$$\begin{cases} \int_0^{t_f} i_{C_{s1a}}(t) dt > C_{s1a} \left(V_{zy} + \sqrt{\frac{L_{sa}}{C_{s1a}}} I_a \right) \\ \int_0^{t_f} i_{C_{s1b}}(t) dt > C_{s1b} \left(V_{zy} + \sqrt{\frac{L_{sb}}{C_{s1b}}} I_b \right) \end{cases}. \quad (6.31)$$

A transferência de corrente entre as duas células auxiliares deve ocorrer logo após o acionamento da chave S_{1a} (S_{1b}) e da chave S_{2b} (S_{2a}), Figura 6.30. Desta forma o acionamento destas chaves deve ocorrer de maneira sincronizada. Não há necessidade de sincronismo para o bloqueio destas chaves.

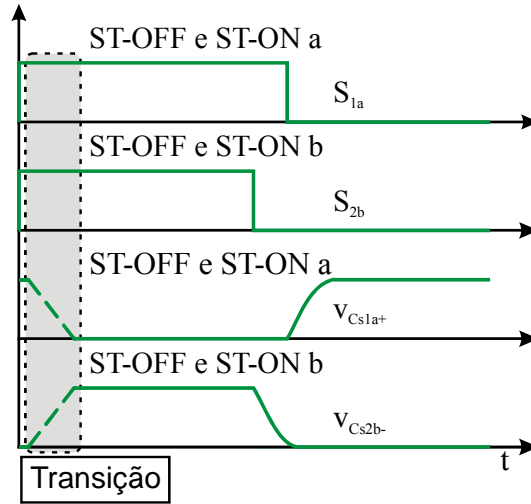


Figura 6.30. Representação dos requerimentos de sincronismo das chaves.

6.3.7 Snubber de turn-on e turn-off e ZCT

A Figura 6.31 exibe a representação da possibilidade de interação entre as células auxiliares de um conversor *snubber* de *turn-on* e *turn-off* e de um conversor ZCT.

Esta associação possui uma operação muito semelhante àquela da associação entre o *snubber* de *turn-off* e o ZCT. No entanto, devido à ausência de grampeamento do terminal z_a , os capacitores C_{s1a} e C_{s2a} atingem uma tensão superior à tensão do barramento, o que faz com que seja necessário ampliar a quantidade de corrente drenada de C_{s1a} ou injetada em C_{s2a} .

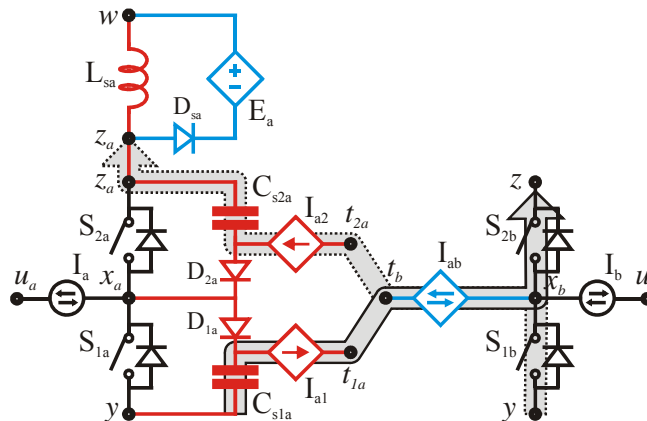


Figura 6.31. Interconexão entre as células auxiliares de um conversores *snubber* de *turn-on* e *turn-off* e um conversor ZCT.

A diferença de potencial entre os extremos do ramo auxiliar no início do processo de transferência de corrente é definida como

$$\Delta V_t = V_{C_{s1a+}} - V_{x_b} = \sqrt{\frac{L_{s_a}}{C_{s1a}}} I_a \tag{6.32}$$

e ao final deste processo

$$\Delta V_t = V_{C_{s1a+}} - V_{x_b} = 0 \tag{6.33}$$

De acordo com (6.32) a corrente pode circular naturalmente de um conversor para o outro sem que haja a necessidade de inserção de uma fonte de tensão.

As restrições em relação à quantidade mínima de corrente que deve ser transferida do capacitor C_{s1a} para C_{s2b} são definidas como

$$\begin{cases} \int_0^{t_f} i_{C_{s1a}}(t) dt > C_{s1a} \left(V_{z_y} + \sqrt{\frac{L_{s_a}}{C_{s1a}}} I_a \right) \\ I_{a_a} > I_a \end{cases} \tag{6.34}$$

Os processos de acionamento da chave S_{1a} (S_{2a}) e de bloqueio de S_{2b} (S_{1b}) devem ocorrer de forma sincronizada. Durante este processo ocorre a transferência de corrente de uma célula para outra, Figura 6.32. Não existem restrições quanto ao bloqueio da chave S_{1a} (S_{2a}) e quanto ao acionamento de S_{2b} (S_{1b}).

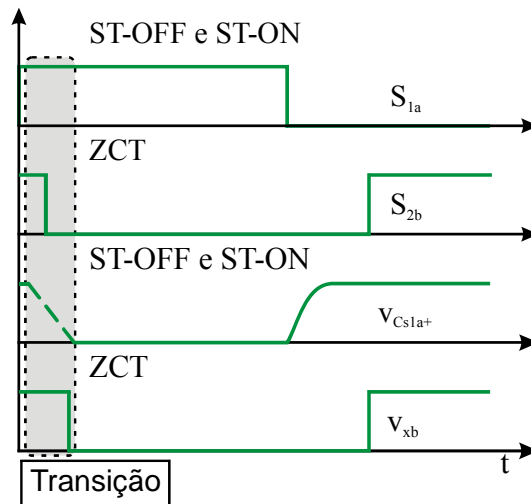


Figura 6.32. Representação do sincronismo necessário entre as chaves do sistema.

6.3.8 Snubber de turn-on e turn-off e ZVT

Na Figura 6.33 é exibido o modelo para a integração de um conversor *snubber* de *turn-off* e *turn-on* e um conversor ZVT.

A operação deste conjunto de conversores é semelhante à operação conjunta do conversor *snubber* de *turn-off* e do conversor ZVT.

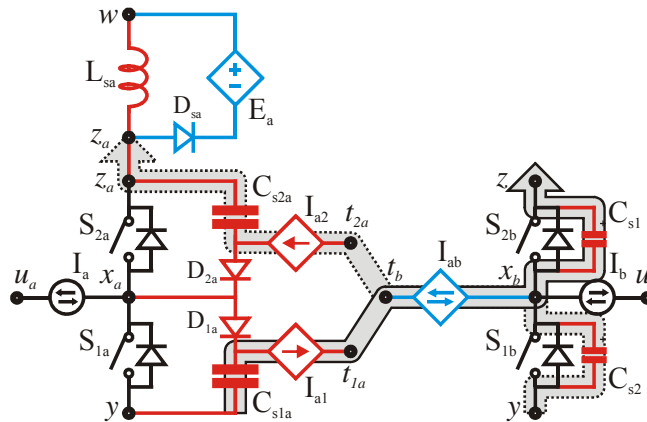


Figura 6.33. Interconexão entre as células auxiliares de um conversor *snubber* de *turn-off* e um conversor ZVT.

A diferença de potencial apresentada entre os extremos do ramo auxiliar que une as células auxiliares de ambos os conversores no início do processo de transferência de corrente é definida como

$$\Delta V_t = V_{Cs1a+} - V_{xb} = V_{zy} + \sqrt{\frac{L_{sa}}{C_{s1a}}} I_a \tag{6.35}$$

e ao final

$$\Delta V_t = V_{C1a+} - V_{xb} = -V_{zy} \tag{6.36}$$

As restrições quanto à quantidade de corrente que deve ser transferida entre as células auxiliares são definidas como

$$\begin{cases} \int_0^{tf} i_{Csia}(t) dt > C_{sia} \left(V_{zy} + \sqrt{\frac{L_{sa}}{C_{sia}}} I_a \right) \\ \int_0^{tf} (i_{aa}(t) - I_a) dt > C_s V_{zy} \end{cases} \tag{6.37}$$

O acionamento da chave S_{1a} deve ser sincronizado com o acionamento da chave S_{2b} . Enquanto este processo ocorre, se dá a transferência de corrente entre os capacitores C_{s1a} e C_{s2b} , conforme Figura 6.34. Não existem restrições quanto ao bloqueio destas chaves.

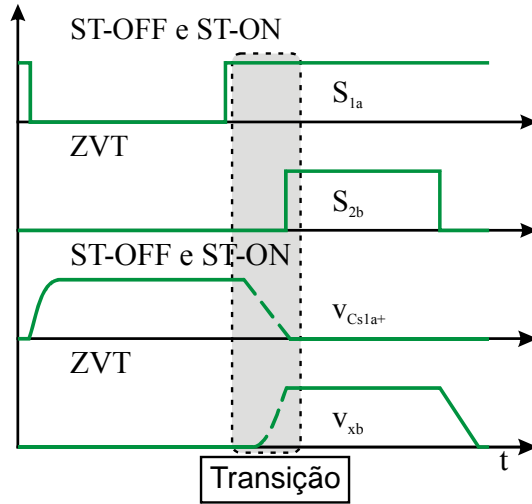


Figura 6.34. Representação dos requerimentos de sincronismo das chaves.

6.3.9 Snubber de turn-on e turn-off e ZCZVT

Na Figura 6.35 é mostrado um modelo que permite a interação entre as energias de um conversor *snubber* de *turn-on* e *turn-off* e um conversor ZCZVT.

A operação deste sistema é muito similar àquela do conversor *snubber* de *turn-off* e ZCZVT.

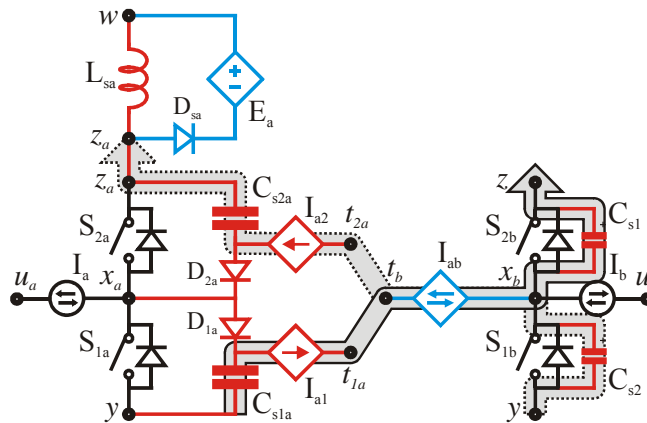


Figura 6.35. Interconexão entre as células auxiliares de um conversor *snubber* de *turn-off* e *turn-on* e um conversor ZCZVT.

A diferença de potencial aplicada através dos extremos do ramo auxiliar é definida como

$$\Delta V_t = V_{Cs1a+} - V_{xb} = \sqrt{\frac{L_{sa}}{C_{s1a}}} I_{a2} \text{, transição de } \textit{turn-off} \tag{6.38}$$

e

$$\Delta V_t = V_{C_{s1a+}} - V_{x_b} = V_{z_y} + \sqrt{\frac{L_{sa}}{C_{s1a}}} I_a, \text{ transição de } turn - on . \quad (6.39)$$

Ao final do processo de comutação tem-se

$$\Delta V_t = V_{C_{s1a+}} - V_{x_b} = 0, \text{ transição de } turn - off \quad (6.40)$$

e

$$\Delta V_t = V_{C_{s1a+}} - V_{x_b} = -V_{z_y}, \text{ transição de } turn - on . \quad (6.41)$$

As restrições quanto à quantidade de corrente que deve ser transferida através do ramo auxiliar são dadas pelas equações (6.34) e (6.37).

As transferências de corrente devem ocorrer logo após o acionamento de uma chave do conversor A, tanto para o acionamento de S_{2b} sob ZVS, como para o bloqueio desta chave sob ZCT, conforme ilustrado na Figura 6.36. Não existem restrições quanto aos instantes de bloqueio da chave S_{1a} .

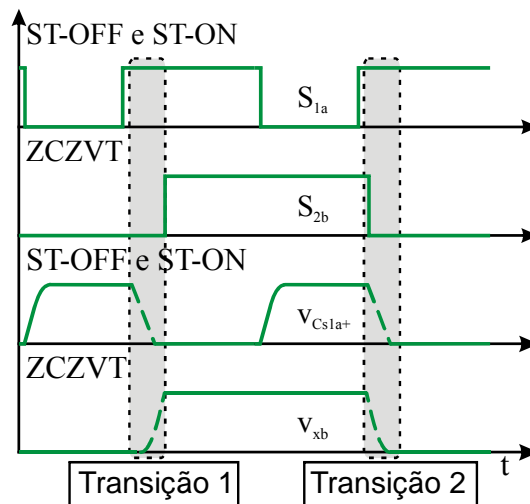


Figura 6.36. Representação dos requerimentos de sincronismo das chaves.

6.3.10 Dois conversores ZCT

Dois conversores ZCT que podem operar em conjunto são mostrados na Figura 6.37.

A energia utilizada para proporcionar o bloqueio sob ZCS de uma chave localizada na parte inferior do sistema visto nessa figura pode ser utilizada para proporcionar o bloqueio de uma chave superior do outro pólo, ambas sob ZCS.

A tensão aplicada entre os terminais do ramo auxiliar no início do processo de comutação pode ser definida como

$$\Delta V_t = V_{xa} - V_{xb} = -V_{zy} \quad (6.42)$$

e ao final deste processo

$$\Delta V_t = V_{xa} - V_{xb} = V_{zy} \quad (6.43)$$

Da expressão (6.42) observa-se que é necessário que exista um elemento com característica de fonte de tensão capaz de aplicar uma tensão suficiente para que a corrente possa fluir do pólo de um conversor para o pólo do outro conversor. Por sua vez, a expressão (6.43) mostra que a presença de uma fonte de tensão é necessária no ramo auxiliar para parar o fluxo de corrente.

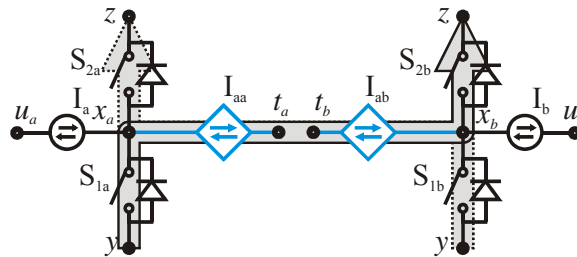


Figura 6.37. Interconexão entre as células auxiliares de dois conversores ZCT.

As restrições quanto aos níveis de corrente através do ramo auxiliar são definidas como

$$\begin{cases} I_{aa} > I_a \\ I_{ab} > I_b \end{cases} \quad (6.44)$$

Os bloqueios das chaves (uma inferior e outra superior) devem acontecer simultaneamente, conforme ilustrado na Figura 6.38. Por sua vez, o acionamento destas chaves pode ocorrer livremente.

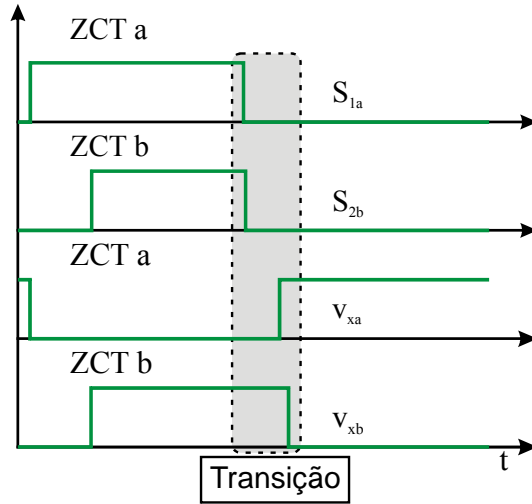


Figura 6.38. Representação dos requerimentos de sincronismo das chaves.

6.3.11 ZCT e ZVT

Na Figura 6.39 é apresentada uma possibilidade de interação entre as energias das células auxiliares de um conversor ZCT e de um conversor ZVT.

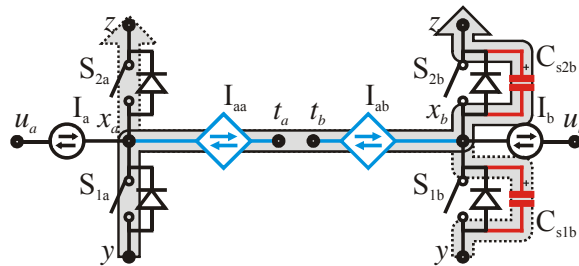


Figura 6.39. Interconexão entre as células auxiliares de um conversor ZCT e um conversor ZVT.

Para que haja transferência de energia do pólo x_a para o pólo x_b é necessário que o conversor ZCT opere como *boost* e o conversor ZVT opere como *buck*. Por outro lado, para que a transferência ocorra do pólo x_b para o pólo x_a , o conversor ZVT deve estar operando como *boost* e o conversor ZCT como *buck*.

Para condições semelhantes (mesma corrente das fontes I_a e I_b), a energia necessária para comutar o conversor ZVT é maior que a energia necessária para comutar o conversor ZCT devido às capacitâncias em paralelo com as chaves. Dessa forma, a energia total que deve ser deslocada para a operação conjunta é determinada pela energia necessária para comutar o conversor ZVT.

Observa-se que os pólos x_a e x_b estão no mesmo potencial quando inicia a comutação. Dessa forma, o ramo utilizado para unir os pólos deverá conter uma fonte de tensão a fim de possibilitar o fluxo de corrente do pólo x_a para o pólo x_b .

A diferença de potencial entre os pólos no início das comutações é definida como

$$\Delta V_t = V_{x_a} - V_{x_b} = 0. \tag{6.45}$$

de modo que o fluxo de corrente não inicia de maneira natural de um pólo para o outro.

Ao final das comutações tem-se

$$\Delta V_t = V_{x_a} - V_{x_b} = 0. \tag{6.46}$$

As restrições para que sejam garantidas ambas as comutações de maneira suave são:

$$\begin{cases} I_{aa} > I_a \\ \int_0^{t_f} (i_{aa}(t) - I_a) dt > C_s V_{zy} \end{cases} \tag{6.47}$$

Os processos de bloqueio de uma das chaves do pólo ZCT devem ser sincronizados com os instantes de acionamento de uma das chaves do pólo ZVT, conforme ilustrado na Figura 6.40. O acionamento das chaves do pólo ZCT, bem como o bloqueio das chaves do pólo ZVT não possuem requisitos de sincronismo.

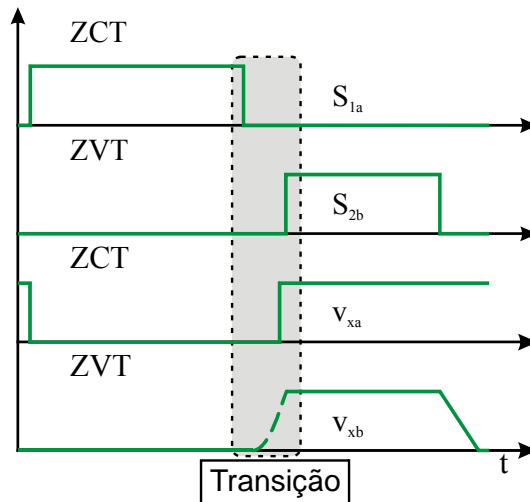


Figura 6.40. Representação dos requerimentos de sincronismo das chaves.

6.3.12 ZCT e ZCZVT

A Figura 6.41 mostra o modelo proposto para integrar as células auxiliares de um conversor ZCT e de um conversor ZCZVT.

A energia necessária para acionar a chave S_{1b} sob condições de tensão nula e para bloqueá-la sob corrente nula se origina do pólo x_a , quando o conversor A está operando como *boost*.

Desde que as duas transições do conversor ZCZVT devem ser auxiliadas e a corrente necessária para estas transições tem como origem o conversor ZCT, então o conversor ZCT deve operar com o dobro da frequência.

Na oportunidade de acionamento das chaves do conversor ZCZVT os pólos x_a e x_b estão no mesmo potencial quando inicia a comutação sob ZVT do conversor A. Em função disso, o ramo utilizado para unir os pólos deverá conter uma fonte de tensão ou um elemento com característica de uma fonte de tensão. As expressões (6.48) e (6.49) demonstram a afirmação acima.

$$\Delta V_t = V_{x_a} - V_{x_b} = -V_{z_y}, \text{ transição de } \textit{turn-off} \tag{6.48}$$

e

$$\Delta V_t = V_{x_a} - V_{x_b} = 0, \text{ transição de } \textit{turn-on} . \tag{6.49}$$

Ao final do processo de comutação tem-se

$$\Delta V_t = V_{x_a} - V_{x_b} = V_{z_y}, \text{ transição de } \textit{turn-off} \tag{6.50}$$

e

$$\Delta V_t = V_{x_a} - V_{x_b} = 0, \text{ transição de } \textit{turn-on} . \tag{6.51}$$

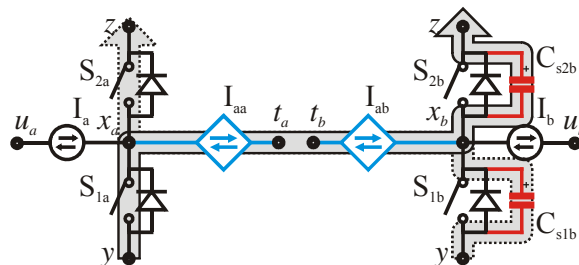


Figura 6.41. Interconexão entre as células auxiliares de um conversor ZCT e um conversor ZCZVT.

Os níveis de corrente que devem ser atingidos através do ramo auxiliar para que ocorram as comutações são definidos através das equações (6.44) e (6.47).

Os requerimentos de sincronismo são ilustrados na Figura 6.42. Segundo esta figura, tanto o acionamento de S_{2b} , como seu bloqueio devem estar sincronizados com os processos de bloqueio da chave S_{1a} . Por outro lado, os instantes de acionamento da chave S_{1a} podem variar livremente.

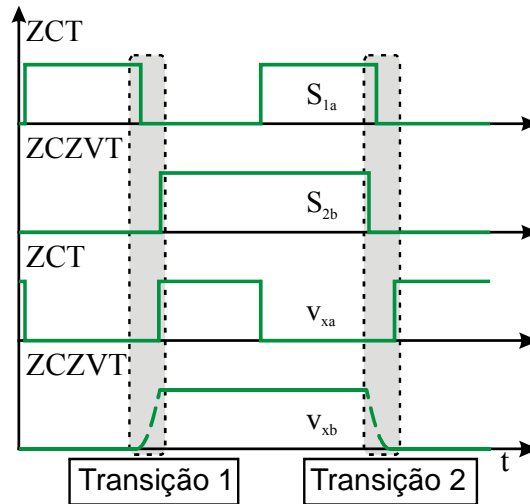


Figura 6.42. Representação dos requerimentos de sincronismo das chaves.

6.3.13 Dois conversores ZVT

O modelo para dois conversores ZVT cujas células auxiliares operam em conjunto é mostrado na Figura 6.43.

A corrente é transferida do conversor operando como *boost* para o conversor operando como *buck*.

A diferença de potencial aplicada entre os terminais x_a e x_b no início do processo de comutação é definida pela equação (6.52).

$$\Delta V_t = V_{x_a} - V_{x_b} = V_{z_y} \quad (6.52)$$

e ao final deste processo

$$\Delta V_t = V_{x_a} - V_{x_b} = -V_{z_y} \quad (6.53)$$

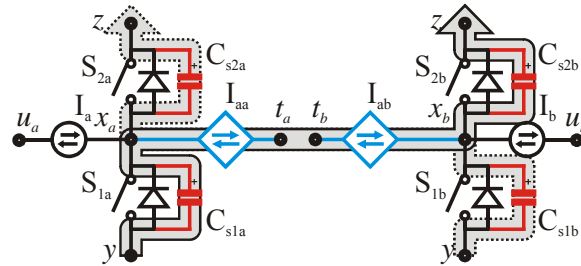


Figura 6.43. Interconexão entre as células auxiliares de um conversor ZCT e um conversor ZVT.

A corrente mínima que deve circular entre os pólos dos dois conversores é definida pela equação (6.54).

$$\begin{cases} \int_0^{t_f} (i_{aa}(t) - I_a) dt > C_{sa} V_{zy} \\ \int_0^{t_f} (i_{ab}(t) - I_b) dt > C_{sb} V_{zy} \end{cases} \quad (6.54)$$

Os processos de acionamento das chaves \$S_{1a}\$ e \$S_{2b}\$ (\$S_{1b}\$ e \$S_{2a}\$) devem ocorrer de maneira sincronizada, conforme exemplificado na Figura 6.44. O acionamento destas chaves pode variar livremente.

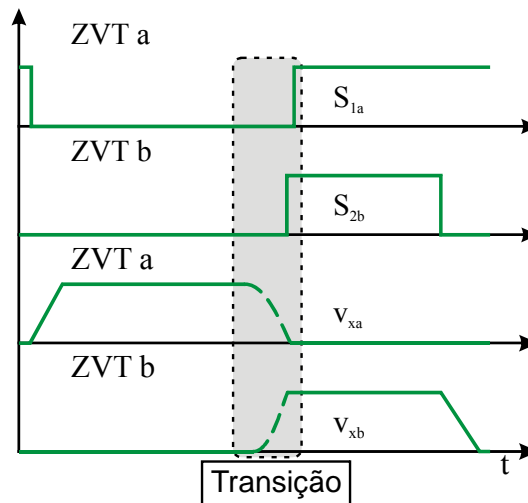


Figura 6.44. Representação dos requerimentos de sincronismo das chaves.

6.3.14 ZVT e ZCZVT

Uma possibilidade para a interconexão das células auxiliares de um conversor ZVT (pólo A) e um conversor ZCZVT (pólo B) é exibida na Figura 6.45.

Quando o conversor ZVT opera como *boost* e o conversor ZCZVT opera como *buck* a energia deve ser transferida do barramento negativo através dos capacitores C_{s1a} e C_{s2b} para o barramento positivo. No caso em que o conversor ZVT opera como *buck* e o conversor ZCZVT como *boost* a energia é transferida através de C_{s1b} e C_{s2a} .

Da mesma forma como ocorre para o sistema formado por um conversor ZCT e um conversor ZCZVT, a frequência do conversor ZVT deve corresponder ao dobro daquela do conversor ZCZVT, pois deve ser injetada ou drenada corrente do pólo x_b duas vezes à cada ciclo de operação do ZCZVT.

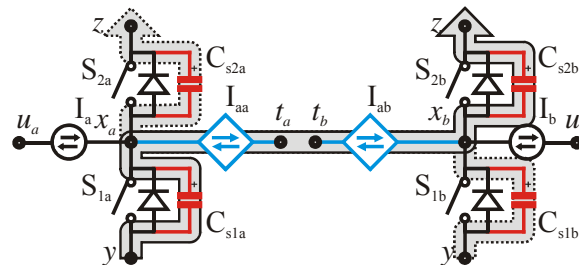


Figura 6.45. Interconexão entre as células auxiliares de um conversor ZVT e um conversor ZCZVT.

Para a transição de bloqueio de uma chave, S_{1b} ou S_{2b} , os pólos x_a e x_b possuem o mesmo potencial e dessa forma deverá ser necessária a presença de um componente com característica de fonte de tensão no ramo que une os pólos x_a e x_b . A diferença de potencial entre estes pólos é definida como

$$\Delta V_t = V_{x_a} - V_{x_b} = 0, \text{ transição de } \textit{turn-off} \tag{6.55}$$

e

$$\Delta V_t = V_{x_a} - V_{x_b} = V_{z_y}, \text{ transição de } \textit{turn-on} . \tag{6.56}$$

Ao final do processo de comutação tem-se,

$$\Delta V_t = V_{x_a} - V_{x_b} = 0, \text{ transição de } \textit{turn-off} \tag{6.57}$$

e

$$\Delta V_t = V_{x_a} - V_{x_b} = -V_{z_y}, \text{ transição de } \textit{turn-on} . \tag{6.58}$$

A quantidade mínima de corrente que deve circular através do ramo auxiliar é definida pelas equações (6.47) e (6.54).

As transições de bloqueio e de acionamento das chaves do pólo ZCZVT devem ser sincronizadas com as transições de entrada em condução das chaves do pólo ZVT, conforme ilustrado na Figura 6.46. O bloqueio das chaves do pólo ZVT pode ocorrer livremente.

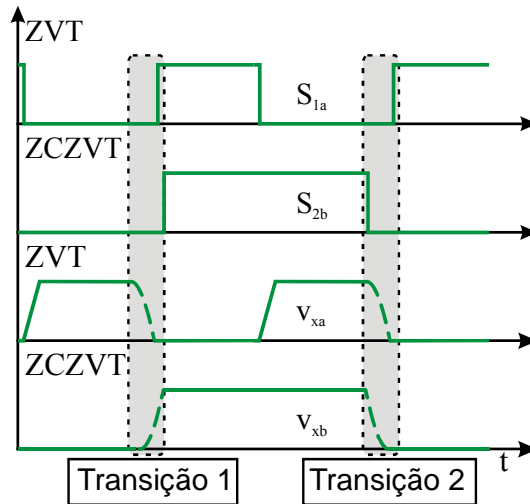


Figura 6.46. Representação dos requerimentos de sincronismo das chaves.

6.3.15 Dois conversores ZCZVT

Na Figura 6.47 é exibido um sistema formado por dois conversores ZCZVT.

A corrente é transferida de uma chave inferior (S_{1a} ou S_{1b}) do conversor que está operando como *boost* para uma chave superior (S_{2b} ou S_{2a}) do conversor que opera como *buck*.

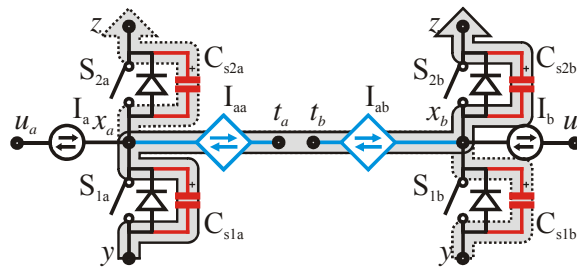


Figura 6.47. Interconexão entre as células auxiliares de dois conversores ZCZVT.

Deve ocorrer sincronismo entre o acionamento e o bloqueio dos dois conversores ZCZVT. Existem duas possibilidades: (i) as chaves superiores operam em sincronia; neste caso ambos os conversores possuem a mesma razão cíclica. (ii) uma das chaves superiores opera em sincronia com uma das chaves inferiores; para esse caso a razão cíclica de um

conversor é complementar à razão cíclica do outro. O primeiro caso é mostrado na Figura 6.48 e o segundo na Figura 6.49.

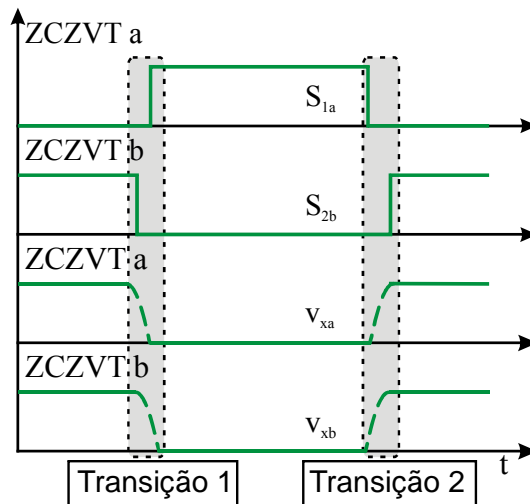


Figura 6.48. Representação dos requerimentos de sincronismo das chaves; primeiro caso.

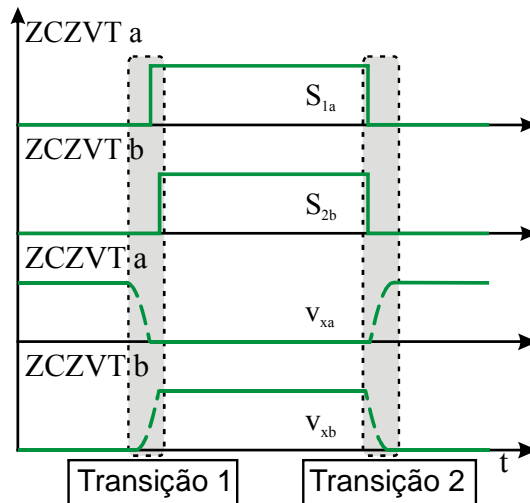


Figura 6.49. Representação dos requerimentos de sincronismo das chaves; segundo caso.

A diferença de potencial entre o terminal x_a e o terminal x_b no início do processo de comutação é definida como

$$\Delta V_t = V_{xa} - V_{xb} = -V_{zy}, \text{ transição de } \textit{turn-off} \text{ (2º caso)} \quad (6.59)$$

e

$$\Delta V_t = V_{xa} - V_{xb} = V_{zy}, \text{ transição de } \textit{turn-on} \text{ (2º caso)} \quad (6.60)$$

ou

$$\Delta V_t = V_{xa} - V_{xb} = 0, \text{ ambas transições (1º caso).} \quad (6.61)$$

e no final

$$\Delta V_t = V_{xa} - V_{xb} = V_{zy}, \text{ transição de } \textit{turn-off} \text{ (2º caso)} \quad (6.62)$$

e

$$\Delta V_t = V_{xa} - V_{xb} = -V_{zy}, \text{ transição de } \textit{turn-on} \text{ (2º caso)} \quad (6.63)$$

ou

$$\Delta V_t = V_{xa} - V_{xb} = 0, \text{ ambas transições (1º caso).} \quad (6.64)$$

Estas expressões demonstram que existem dificuldades para a implementação do ramo auxiliar do sistema considerado, uma vez que são necessárias a presença de fontes de tensão no ramo auxiliar e as mesmas necessitam inverter sua polaridade durante o processo de transição.

6.4 Sistemas com múltiplos pólos

Para sistemas com múltiplos pólos, como é o caso do sistema ilustrado na Figura 6.50, basta interligar cada célula inferior à uma superior. Com isso, cada uma das células inferiores deve apresentar a origem de no mínimo uma das setas que representa o ramo de transferência e cada uma das células superiores deve ter ao menos a ponta de uma das setas. Desse modo, existem diversas possibilidades de configurações para proporcionar comutação suave a todos os pólos da Figura 6.50.

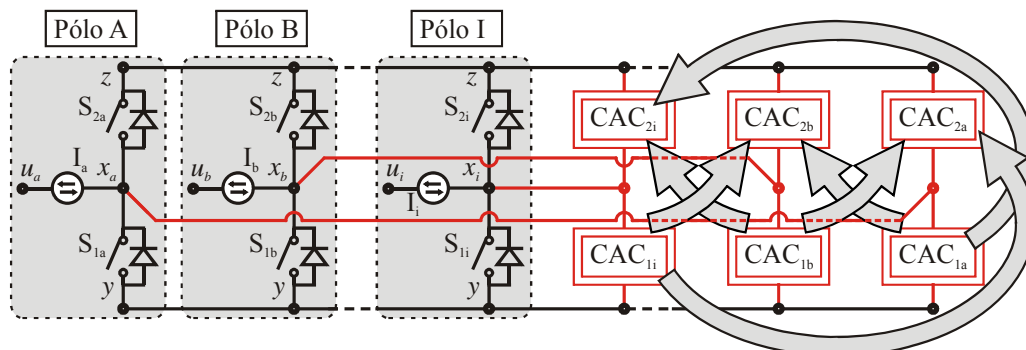


Figura 6.50. Sistemas multi-pólos.

Também é possível transferir corrente de uma célula inferior para várias células superiores ou de várias células inferiores para uma célula superior, etc. de acordo com a quantidade de energia necessária para efetuar cada uma das comutações.

O estudo de sistemas com múltiplos pólos não faz parte do objetivo do corrente trabalho. Entretanto, é viável a expansão do estudo apresentado a fim de abranger tais sistemas, de acordo com o conceito exemplificado através da Figura 6.50.

6.5 Exemplos de células de comutação suave integradas

Nesta sessão serão obtidas algumas células de comutação suave integradas, com base nas figuras conceituais apresentadas até o momento. Tais células são derivadas no intuito de exemplificar a abordagem teórica apresentada anteriormente.

6.5.1 Dois conversores *snubber de turn-off*

Primeiramente toma-se o sistema representado na Figura 6.51. Para que se possa transferir energia do barramento negativo para o positivo através de C_{s1a} e C_{s2b} é necessário que um ramo auxiliar interconecte estes dois componentes no intuito de proporcionar um caminho para que a energia possa fluir.

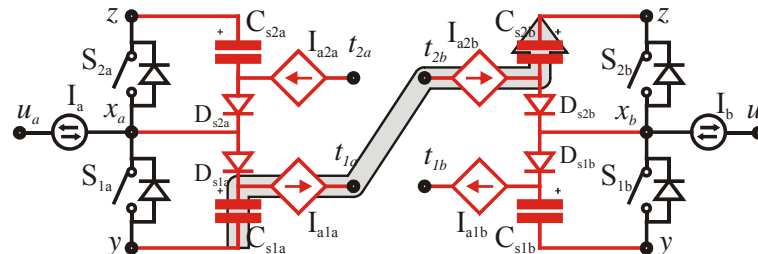


Figura 6.51. Transferência de energia através de C_{s1a} e C_{s2b} .

O sub-circuito de interesse para que se determinem as condições e possibilidades de circuitos auxiliares que possam executar esta tarefa é composto pelos capacitores C_{s1a} e C_{s2b} , a tensão aplicada entre os terminais z e y e o ramo auxiliar propriamente dito, Figura 6.52(a).

Este circuito pode ser simplificado substituindo-se os capacitores C_{s1a} e C_{s2b} pelo equivalente C_s , Figura 6.52(b). Onde

$$C_s = \frac{C_{s1a} C_{s2b}}{C_{s1a} + C_{s2b}}. \quad (6.65)$$

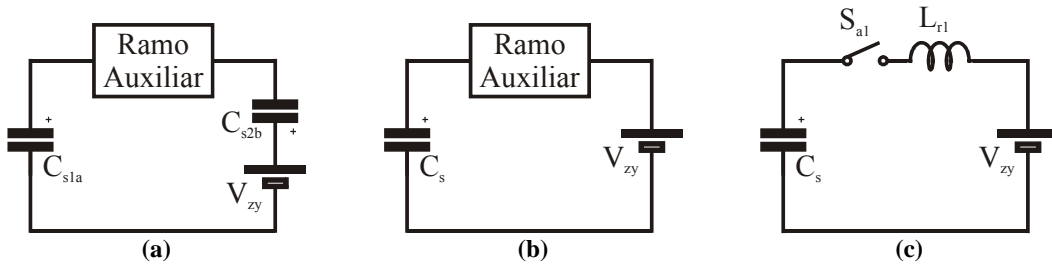


Figura 6.52. Malha auxiliar.

Caso o ramo auxiliar seja composto por uma chave unidirecional e um indutor, tem-se o circuito mostrado na Figura 6.52(c).

Inicialmente tem-se que

$$V_{C_{s1a}}(0) = V_{C_{s2b}}(0) = V_{zy} \quad (6.66)$$

de modo que

$$V_{C_s}(0) = 2V_{zy}. \quad (6.67)$$

Após a transferência de corrente de uma célula auxiliar para outra:

$$V_{C_{s1a}}(t_f) = V_{C_{s2b}}(t_f) = V_{C_s}(t_f) = 0. \quad (6.68)$$

Isso significa que ambos capacitores devem apresentar a mesma taxa de variação de tensão. Para que isso ocorra, é necessário que possuam a mesma capacitância, uma vez que a mesma corrente circula através de ambos.

O plano de fase para o circuito equivalente (Figura 6.52(c)) é mostrado na Figura 6.53. Observa-se nesse diagrama que o centro de ressonância está localizado em V_{zy} , ou seja, teoricamente não há necessidade de inserir-se uma fonte de tensão no ramo auxiliar. No entanto, na prática a tensão $V_{C_s}(t)$ reduz-se para um valor próximo ao valor nulo. Nesta figura, I_s é a corrente através do ramo auxiliar e Z_s é uma impedância característica, definida por

$$Z_s = \sqrt{\frac{L_{rl}}{C_s}}. \quad (6.69)$$

Não existe restrição quanto à relação entre os valores de corrente das fontes I_a e I_b . No entanto, enfatiza-se que os valores dos capacitores C_{s1a} e C_{s2b} são projetados em função destas fontes para proporcionar taxas de variação de corrente adequadas.

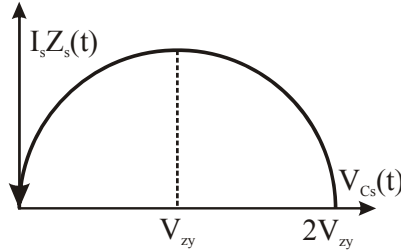


Figura 6.53. Plano de fase.

Caso sejam utilizados capacitores de valores diferentes, a tensão final daquele que possuir o maior valor não será nula. Por exemplo se o capacitor C_{s1a} for maior que C_{s2b} sua tensão final é definida como

$$V_{Cs1a}(t_f) = V_{zy} \left(1 - \sqrt{\frac{C_{s2b}}{C_{s1a}}} \right). \tag{6.70}$$

O sistema resultante é mostrado na Figura 6.54, sendo que S_{a1} e S_{a2} são chaves unidirecionais em corrente. Nessa figura são explicitados os dois ramos auxiliares de modo que todas as chaves principais bloqueiam auxiliadas pelos circuitos *snubber* de *turn-off*.

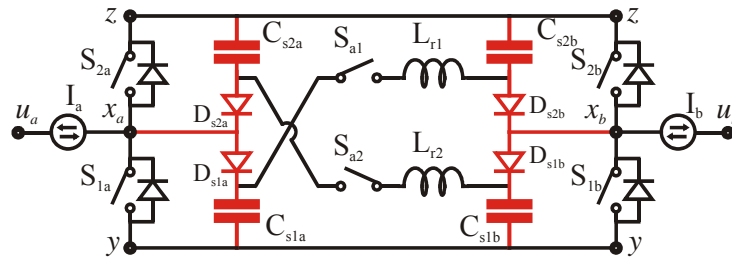


Figura 6.54. Sistema resultante.

6.5.2 Dois conversores *snubber* de *turn-off* e *turn-on*

O procedimento desenvolvido na seção anterior também pode ser utilizado para o caso em que há dois conversores *snubber* de *turn-on* e *turn-off*.

Neste caso, tem-se que as tensões iniciais dos capacitores C_{s1a} e C_{s2a} correspondem

a

$$V_{C_{s1a}}(0) = V_{C_{s2b}}(0) = V_{zy} + \sqrt{\frac{L_{sa}}{C_{s1a}}} I_a. \quad (6.71)$$

de modo que,

$$V_{C_s}(0) = V_{C_{s1a}}(0) + V_{C_{s2b}}(0) = V_{zy} + \sqrt{\frac{L_{sa}}{C_{s1a}}} I_a. \quad (6.72)$$

Após a transferência de corrente de uma célula auxiliar para outra:

$$V_{C_{s1a}}(t_f) = V_{C_{s2b}}(t_f) = V_{C_s}(t_f) = 0. \quad (6.73)$$

Com isso, tem-se o plano de fase exibido na Figura 6.55.

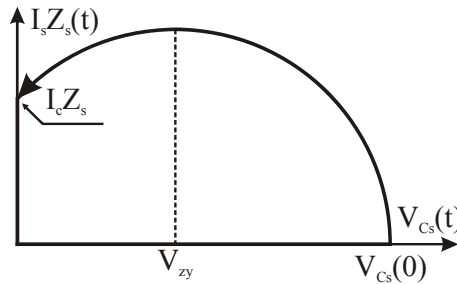


Figura 6.55. Plano de fase.

Observa-se nesta figura que ocorre o grampeamento da tensão dos capacitores C_{s1a} e C_{s2a} no momento em que a mesma atinge zero volts. Isso ocorre para o capacitor C_{s1a} devido à presença do diodo antiparalelo de S_1 e do diodo D_{s1a} . No caso de C_{s2b} é devido ao diodo antiparalelo de S_2 e ao diodo D_{s2b} .

O valor das capacitâncias de C_{s1a} e C_{s2a} deve coincidir para que o grampeamento dos dois capacitores ocorra simultaneamente. Por outro lado, diferentemente do que ocorre para o sistema com dois conversores *snubber* de *turn-off*, não há necessidade que estes capacitores possuam valores idênticos para assegurar a operação correta do sistema considerado.

A Figura 6.56 mostra a célula auxiliar derivada aplicada a dois pólos bidirecionais com células *snubber* de *turn-on* e *turn-off*.

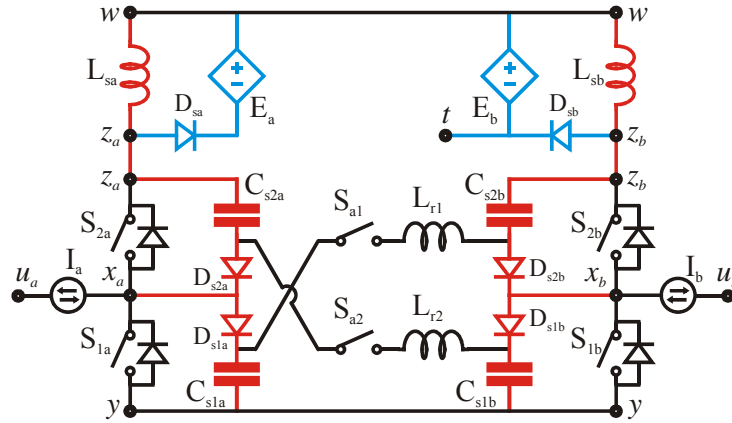


Figura 6.56. Sistema proposto.

6.5.3 Dois conversores ZCT

Um sistema composto por dois conversores ZCTs é mostrado na Figura 6.57. Considera-se que deverá ocorrer a transferência de corrente do pólo x_a para o pólo x_b .

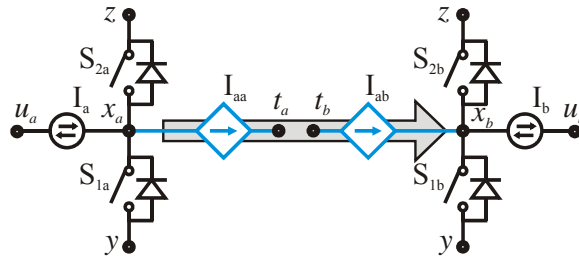


Figura 6.57. Transferência de corrente de x_a para x_b .

Neste caso, tem-se que as tensões iniciais dos pólos x_a e x_b correspondem a

$$\begin{cases} V_{x_a}(0) = 0 \\ V_{x_b}(0) = V_{z_y} \end{cases} \quad (6.74)$$

Após a transferência de corrente de uma célula auxiliar para outra tem-se

$$\begin{cases} V_{x_a}(t_f) = V_{z_y} \\ V_{x_b}(t_f) = 0 \end{cases} \quad (6.75)$$

Com isso, tem-se durante o início do processo de comutação, o circuito auxiliar equivalente ilustrado na Figura 6.58(a). Para que a corrente passe a circular na direção indicada é necessário que haja uma fonte de tensão presente no ramo auxiliar, Figura 6.58(b). Enfatiza-se que durante a magnetização do indutor L_r a fonte de tensão deve

possuir um valor superior ao da tensão de barramento e durante a desmagnetização do mesmo, deve ser inferior à tensão de barramento (Figura 6.58(b)).



Figura 6.58. Circuitos equivalentes.

Esta fonte auxiliar pode ser facilmente implementada de diversas formas [54]; por exemplo, através de acoplamento magnético [45], [46], [47], [48], através de uma fonte propriamente dita [6], [49], [50], [51], ou de um capacitor previamente carregado [52].

Dentre as formas de implementação citadas, aquela com capacitor é uma das mais adequadas, pois a tensão através de um capacitor pode variar de forma a satisfazer os requerimentos comentados e por ser de implementação mais fácil. Uma possibilidade de um sistema com dois conversores ZCT que partilham a mesma célula auxiliar é ilustrada na Figura 6.59. Cabe lembrar que existem outras possibilidades topológicas.

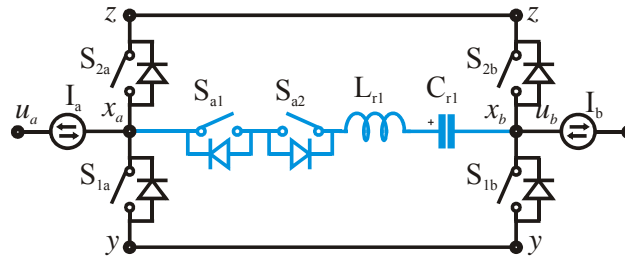


Figura 6.59. Sistema proposto.

6.5.4 Um conversor *snubber* de *turn-off* e um conversor ZVT

Um sistema composto por um conversor *snubber* de *turn-off* e um conversor ZVT é ilustrado na Figura 6.60. Objetiva-se transferir a energia armazenada em C_{s1a} para o pólo x_b , de forma a anular a tensão de C_{s2b} .

Neste caso, tem-se que a tensão inicial dos pólos x_a e x_b correspondem a

$$\begin{cases} V_{Cs1a}(0) = V_{zy} \\ V_{xb}(0) = 0 \end{cases} \quad (6.76)$$

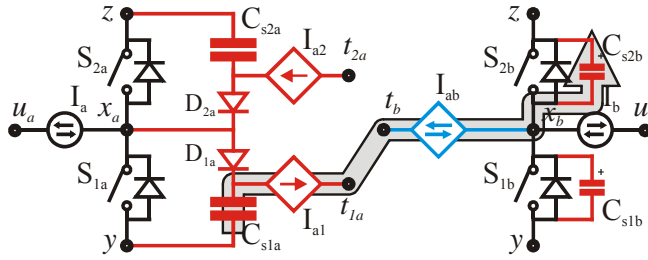


Figura 6.60. Transferência de corrente de x_a para x_b .

Após a transferência de corrente de uma célula auxiliar para outra tem-se

$$\begin{cases} V_{Cs1a}(t_f) = 0 \\ V_{xb}(t_f) = V_{zy} \end{cases} \quad (6.77)$$

O circuito equivalente no início do processo de comutação é ilustrado na Figura 6.61(a).

Devido à presença da fonte I_b do conversor ZVT é necessária uma grande quantidade de energia armazenada no ramo auxiliar, pois a corrente através deste ramo deve superar a corrente I_b . O valor de corrente elevado através do ramo auxiliar implica em uma grande quantidade de energia armazenada nos capacitores C_{s1a} e C_{s2a} , ou seja, grandes valores de capacitância.

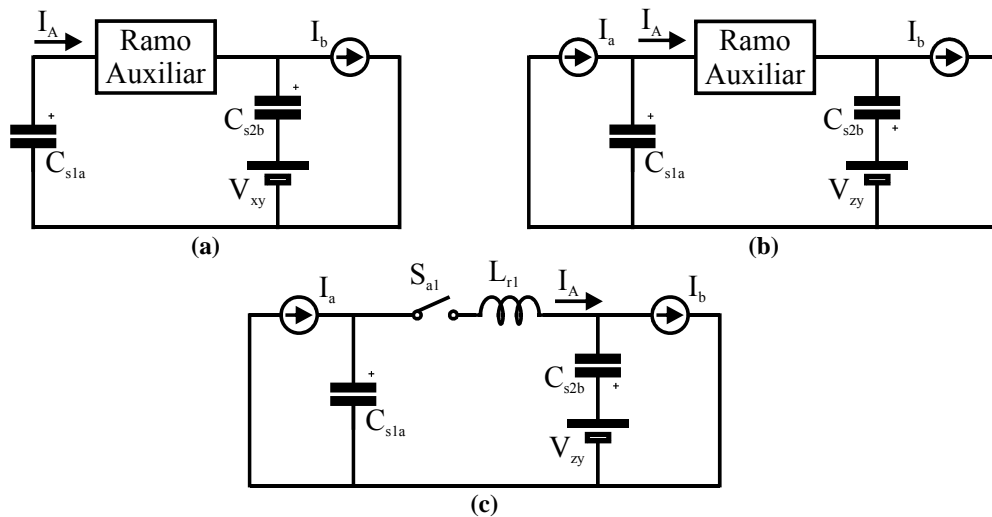


Figura 6.61. Circuitos equivalentes.

Com o intuito de reduzir a dependência da comutação ZVT da necessidade de valores altos para as capacitâncias C_{s1a} e C_{s2a} , é possível disparar a chave auxiliar S_{a1} antes que a chave S_{1a} seja acionada, alterando-se o circuito equivalente, Figura 6.61(b). Desse

modo, ocorre uma etapa de carga linear do indutor, Figura 6.61(c), aumentando assim a quantidade de energia armazenada no ramo auxiliar.

A topologia obtida e que possibilita a transferência da energia armazenada em C_{s1a} para possibilitar a comutação de S_{2b} sob ZVS é mostrada na Figura 6.62, lembrando que as chaves S_{a1} e S_{a2} são unidirecionais em corrente.

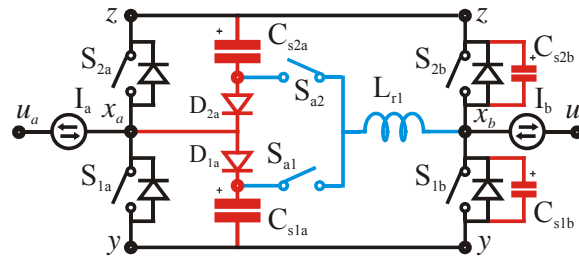


Figura 6.62. Sistema proposto.

6.5.5 Dois conversores ZVT

Um sistema composto por dois conversores ZVT é mostrado na Figura 6.57. Considera-se que deverá ocorrer a transferência de corrente do pólo x_a para o pólo x_b .

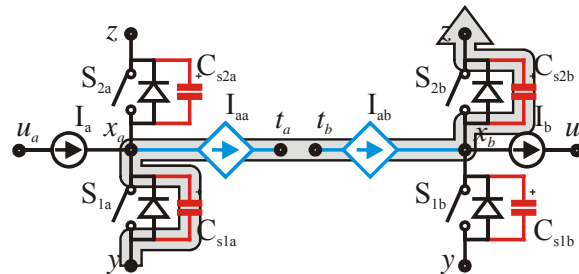


Figura 6.63. Transferência de corrente de x_a para x_b .

Neste caso, tem-se que as tensões iniciais dos pólos x_a e x_b correspondem a

$$\begin{cases} V_{x_a}(0) = V_{z_y} \\ V_{x_b}(0) = 0 \end{cases} \quad (6.78)$$

Após a transferência de corrente de uma célula auxiliar para outra tem-se

$$\begin{cases} V_{x_a}(t_f) = 0 \\ V_{x_b}(t_f) = V_{z_y} \end{cases} \quad (6.79)$$

O circuito equivalente no instante em que inicia a transferência de corrente de um pólo para o outro é mostrado na Figura 6.64(a), enquanto que uma das possibilidades para

a implementação do ramo auxiliar pode ser vislumbrada na Figura 6.64(b). Nesta figura, C_{sa} denota a capacitância equivalente dos capacitores C_{s1a} e C_{s2a} e C_{sb} a capacitância equivalente de C_{s1b} e C_{s2b} .

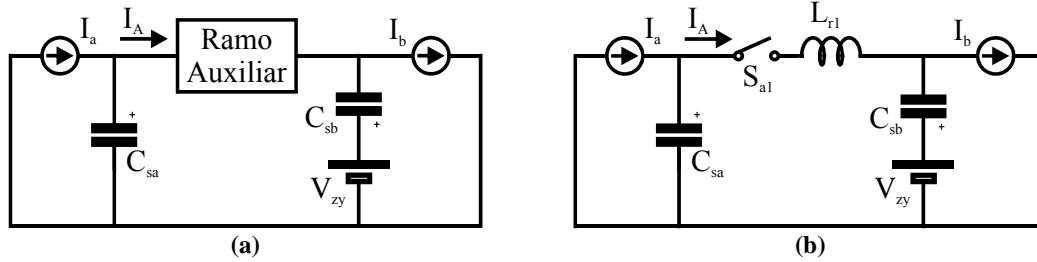


Figura 6.64. Circuitos equivalentes.

Considerando-se que as correntes I_a e I_b possuem os mesmos valores, da mesma forma que as capacitâncias C_{sa} , e C_{sb} , se obtém o plano de fase ilustrado na Figura 6.65. Observa-se que a tensão através do capacitor C_{s1a} apenas tangencia a origem do eixo das tensões.

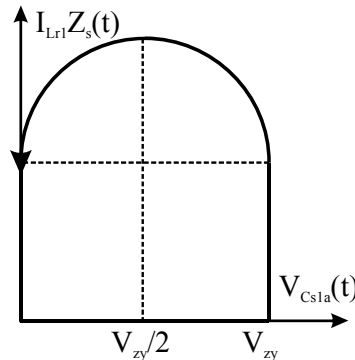


Figura 6.65. Plano de Fase.

Nesta figura tem-se

$$Z_s = \sqrt{\frac{L_{rl}}{C_s}} \tag{6.80}$$

$$C_s = \frac{C_{sa} C_{sb}}{C_{sa} + C_{sb}} \tag{6.81}$$

Pode ocorrer que a tensão através das chaves principais não se anule devido a capacitâncias (C_{sa} e C_{sb}) com valores diferentes ou a fontes de correntes (I_a e I_b) com valores diferentes. Neste caso, se pode manter acionada a chave complementar à uma das chaves que se deseja acionar sob tensão nula durante um pequeno período de tempo após a

corrente através do ramo auxiliar atingir a corrente das fontes I_a e I_b . Este artifício permite que seja acumulada mais energia no ramo auxiliar, sendo conhecido como *current boost*. A chave que deve permanecer acionada pertence ao pólo associado à menor fonte de corrente ou à menor capacitância.

A Figura 6.66 mostra a célula auxiliar bidirecional aplicada ao sistema com dois pólos cujas chaves são acionadas sob tensão nula.

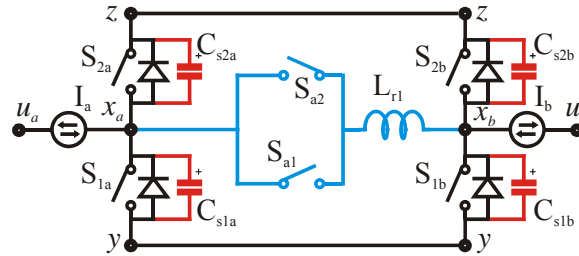


Figura 6.66. Sistema proposto.

6.6 Resultados experimentais

Nesta seção são apresentados resultados experimentais para os conversores propostos nas seções 6.5.1, 6.5.4 e 6.5.5, para um conversor do tipo *snubber de turn-off* dissipativo e para um conversor do tipo ZVT.

6.6.1 Dois pólos *snubber de turn-off*

A fim de validar o circuito auxiliar de comutação proposto, o mesmo foi implementado em laboratório, seguindo o diagrama esquemático ilustrado na Figura 6.67. Os sinais utilizados para o acionamento das chaves são exibidos na Figura 6.68.

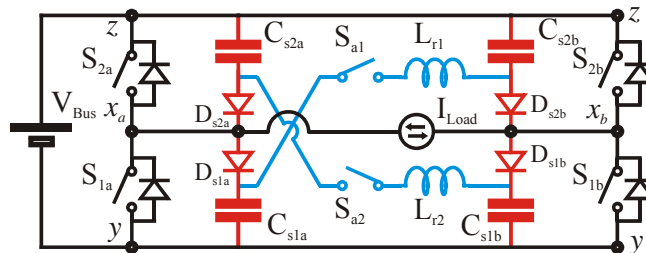


Figura 6.67. Dois pólos *snubber de turn-off* operando de maneira integrada.

Para facilitar a implementação a topologia foi dividida em subsistemas, os quais são ilustrados na Figura 6.69. Essa divisão também tem por objetivo permitir uma maior modularidade do sistema, de modo que é possível a substituição de um circuito auxiliar por

outro, conservando-se o mesmo circuito principal. Dessa forma, o sistema implementado dividi-se em:

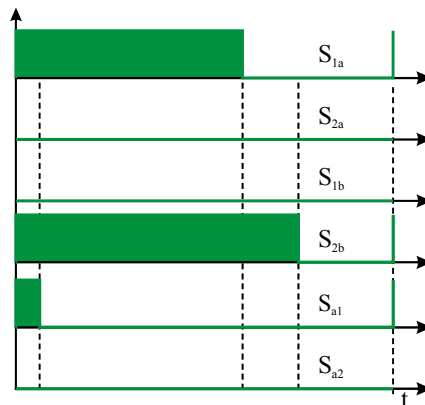
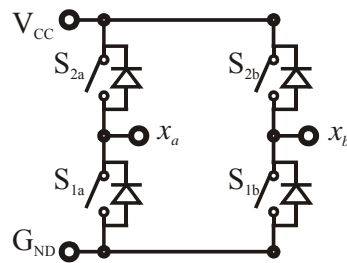
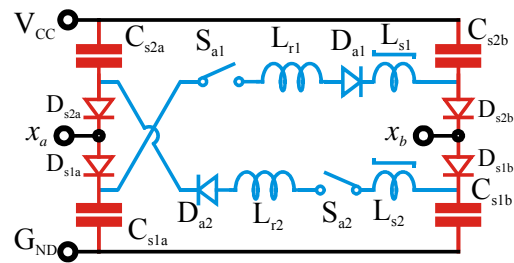


Figura 6.68. Sinais de acionamento das chaves.

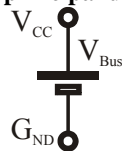
- (i) Placa principal de potência, Figura 6.69(a);
- (ii) Placa contendo o circuito auxiliar, Figura 6.69(b);
- (iii) Fonte de tensão de entrada, Figura 6.69(c); e
- (iv) Carga e filtros, Figura 6.69(d).



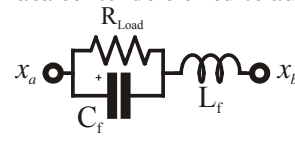
(a) Placa principal de potência



(b) Placa contendo o circuito auxiliar



(c) Tensão de entrada



(d) Carga e filtros

Figura 6.69. Subistemas utilizados na implementação.

Os parâmetros utilizados para a implementação são exibidos na Tabela 6.5. O projeto dos componentes auxiliares é apresentado no Anexo C.

Tabela 6.5. Parâmetros utilizados para a implementação.

Parâmetro	Valor
V_{Bus}	360 V
I_{Load_Max}	7,8 A
V_{Load_Max}	127 V
P_{Load}	1000 W
L_f	0,96 mH (2,3 mH)
C_f	1,65 μ F (4 μ F)
S_{1a}, S_{2a}, S_{1b} e S_{2b}	IRG4PC40UD
S_{a1} e S_{a2}	IRG4BC30UD
$D_{s1a}, D_{s2a}, D_{s1b}, D_{s2b}$	RHRP870
D_{a1} e D_{a2}	RHRP870
L_{r1} e L_{r2}	6 μ H
L_{s1} e L_{s2}	SA 14x8x4,5 – 3 espiras
$C_{s1a}, C_{s1b}, C_{s2a}, C_{s2b}$	1,5 nF + 1,0 nF
f_s	40 kHz

Os oscilogramas mostrados a seguir foram obtidos com o conversor operando em condições nominais, as quais são dadas na Tabela 6.5.

Na Figura 6.70(a) estão expostas as formas de onda para o processo de entrada em condução da chave S_{1a} . O capacitor C_{s1a} é descarregado devido ao acionamento do circuito auxiliar que permite que a energia armazenada neste capacitor seja transferida através do indutor L_{r1} .

De maneira semelhante àquela descrita para C_{s1a} , ocorre o processo de descarga do capacitor C_{s2b} , Figura 6.70(b). No entanto, nesse caso a tensão através do pólo x_b cresce, pois S_{2b} está conectada ao barramento positivo.

É importante observar que o processo de descarga dos capacitores C_{s1a} e C_{s2b} ocorre simultaneamente, graças ao braço de transferência implementado. Tal fato comprova a eficácia do mesmo, sendo que ocorre um único processo de transferência de energia a fim de restabelecer as condições adequadas para que os capacitores C_{s1a} e C_{s2b} estejam aptos para operar como *snubbers* de *turn-off* para as chaves S_{1a} e S_{2b} , respectivamente.

A Figura 6.70(c) mostra o processo de bloqueio da chave S_{1a} . Observa-se que o capacitor C_{s1a} carrega linearmente até atingir a tensão do barramento. Uma vez que o diodo S_{1a} encontra-se em condução, a tensão do pólo x_a acompanha a tensão de C_{s1a} , demonstrando a efetividade de C_{s1a} como capacitor *snubber*.

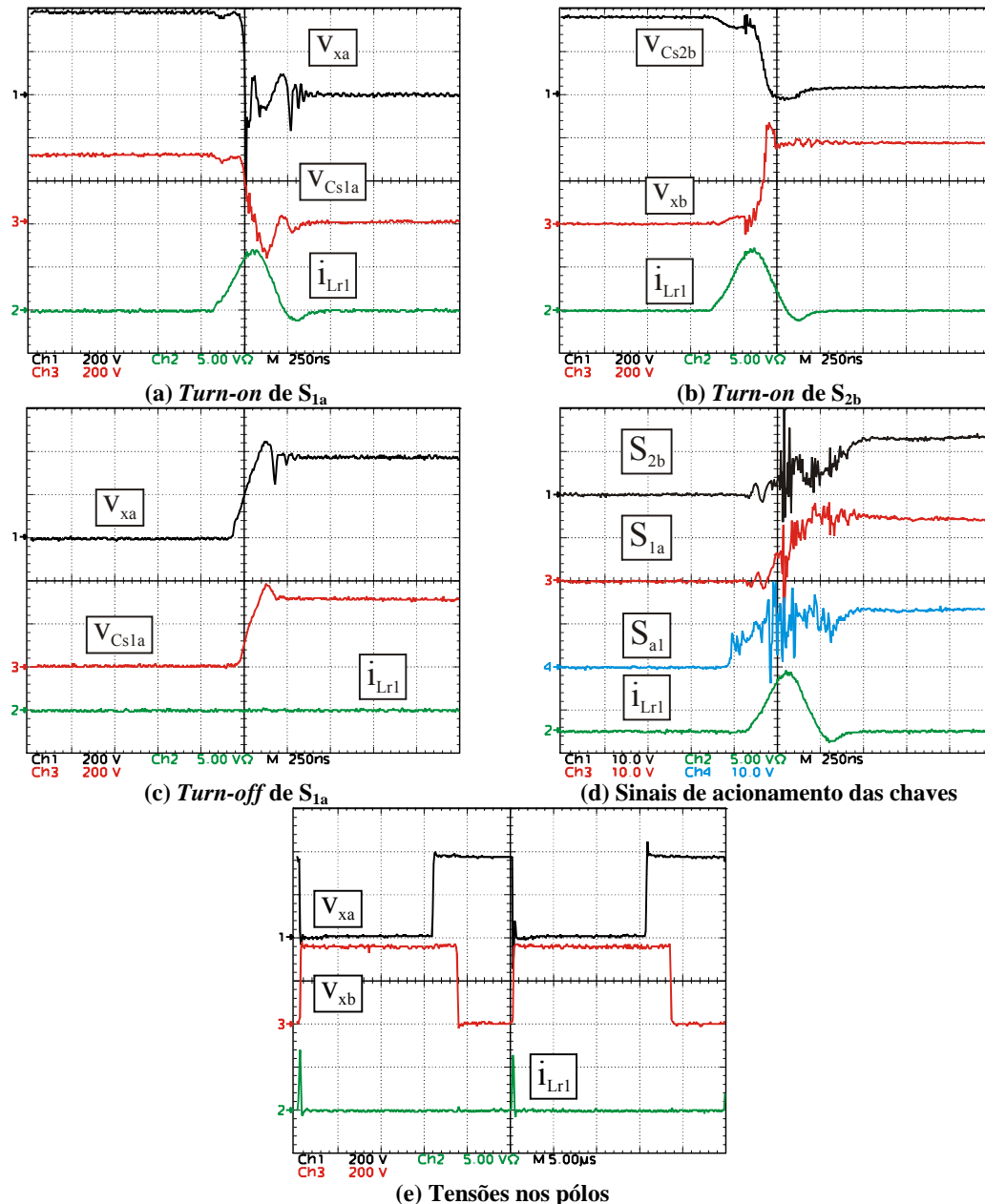


Figura 6.70. Formas de onda experimentais. Escalas: S_i : 10 V/div; v_i : 200 V/div; i_i : 5 A/div; Tempo (a), (b), (c) e (d): 250 ns/div; Tempo (e): 5 μ s/div.

A Figura 6.70(d) mostra que o acionamento da chave auxiliar ocorre antes das chaves S_{1a} e S_{2b} serem disparadas. Isso tem por objetivo possibilitar a ocorrência de uma pré-carga do indutor L_{r1} (esta pré-carga é conhecida na literatura como *current boost*), para facilitar a descarga total dos capacitores C_{s1a} e C_{s2b} as quais são prejudicadas devido à ação das não-idealidades dos componentes utilizados.

Finalmente, a Figura 6.70(e) propicia uma visão geral das tensões dos pólos x_a e x_b ao longo de dois períodos de comutação. Observa-se que o circuito auxiliar fica ativo durante um período muito curto em relação ao período de comutação. Além disso, observa-se que não existe necessidade alguma de sincronismo para o bloqueio das chaves S_{1a} e S_{2b} . Por outro lado, é fundamental que haja uma intersecção durante a qual ambas as chaves estejam conduzindo, a fim de que os capacitores C_{s1a} e C_{s2b} sejam completamente descarregados.

Para o sentido inverso da corrente e tensão de carga, o conversor opera de maneira semelhante devido à sua simetria topológica, conforme ilustrado na Figura 6.67 e na Figura 6.69. Portanto, não serão mostradas as formas de onda para o sentido inverso de corrente devido à redundância das mesmas.

Além de serem coletadas formas de onda experimentais, foi realizado o levantamento da curva de rendimento para diversas condições de carga, a qual é mostrada na Figura 6.71.

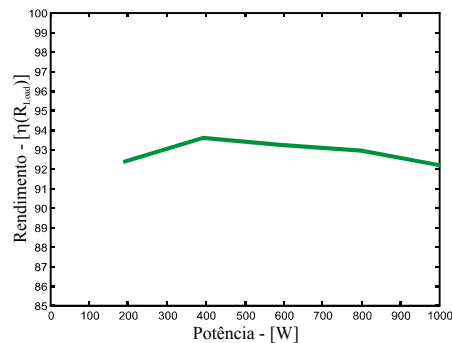


Figura 6.71. Curva de rendimento.

6.6.2 Um pólo snubber de turn-off e um pólo ZVT

A topologia implementada em laboratório segue o diagrama esquemático ilustrado na Figura 6.72.

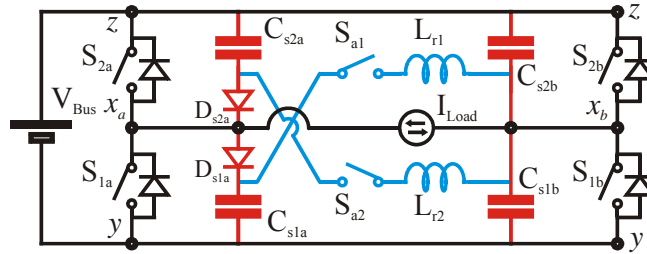


Figura 6.72. Um conversor *snubber* de *turn-off* operando de maneira integrada com um conversor ZVT.

Para facilitar a implementação o conversor foi dividido em subsistemas, da mesma forma que foi comentado para o caso anterior (seção 6.6.1), sendo que o circuito auxiliar é ilustrado na Figura 6.73 e os sinais de acionamento na Figura 6.74.

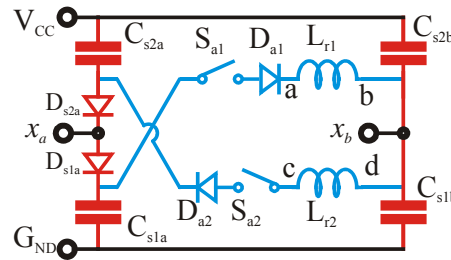


Figura 6.73. Circuito auxiliar implementado.

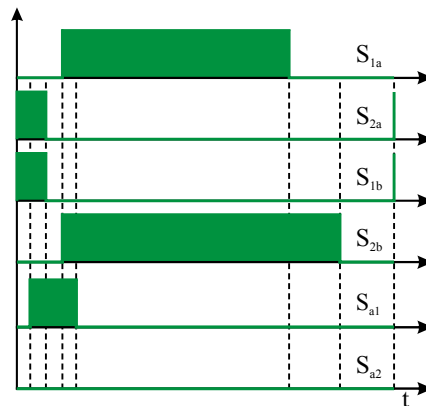


Figura 6.74. Sinais de acionamento das chaves.

Os parâmetros utilizados para a implementação são exibidos na Tabela 6.5 e na Tabela 6.6;

Os oscilogramas mostrados a seguir foram obtidos para o conversor operando em condições nominais, as quais são dadas na Tabela 6.5.

Tabela 6.6. Parâmetros utilizados para a implementação.

Parâmetro	Valor
S_{a1} e S_{a2}	IRG4BC30UD
D_{s1a} e D_{s2a}	RHRP870
D_{a1} e D_{a2}	RHRP870
L_{r1} e L_{r2}	8 μ H
C_{s1a} , C_{s1b} e $C_{s2a}+C_{s2b}$	1,5 nF + 1,0 nF

Na Figura 6.75(a) estão expostas as formas de onda para o processo de acionamento da chave S_{1a} . O capacitor C_{s1a} é descarregado ressonantemente devido ao acionamento do circuito auxiliar, o qual permite que a energia armazenada neste capacitor seja transferida através do indutor L_{r1} . Observa-se que as tensões através de C_{s1a} e do pólo x_a variam simultaneamente. Entretanto C_{s1a} adquire uma pequena tensão após o acionamento de S_{1a} devido à recuperação reversa de D_{a1} , Figura 6.73.

O processo de bloqueio de S_{1a} é auxiliado pela presença do capacitor C_{s1a} , em paralelo com a mesma, Figura 6.75(b). A diferença entre as formas de onda de tensão de C_{s1a} e do pólo x_a ocorre devido à indutância do cabo que liga estes dois pontos no circuito implementado. Como visto nesta figura, a corrente através do indutor é nula, o que indica que o circuito auxiliar não está ativo durante esta comutação.

Simultaneamente ao processo de acionamento de S_{1a} ocorre o acionamento de S_{2b} , Figura 6.75(c). A descarga de C_{s2b} ocorre ao mesmo tempo da descarga de C_{s1a} e também graças ao acionamento de S_{a1} e da corrente que passa a circular através do braço de transferência, o que pode ser verificado através das formas de onda de v_{xa} e v_{xb} que refletem as tensões dos capacitores citados. Dessa forma, verifica-se a eficácia do braço de transferência implementado. Ocorre um único processo de transferência de corrente com o objetivo de: (i) restabelecer as condições adequadas para que o capacitor C_{s1a} opere como *snubber* de *turn-off* da chave S_{1a} e (ii) para que ocorra a descarga de C_{s2b} e a chave S_{2b} seja acionada sob condições de tensão nula.

A Figura 6.75(d) mostra as formas de onda durante o bloqueio da chave S_{2b} . Observa-se que a corrente através de L_{r1} permanece praticamente inalterada durante este processo, da mesma forma que para o processo de bloqueio de S_{1a} .

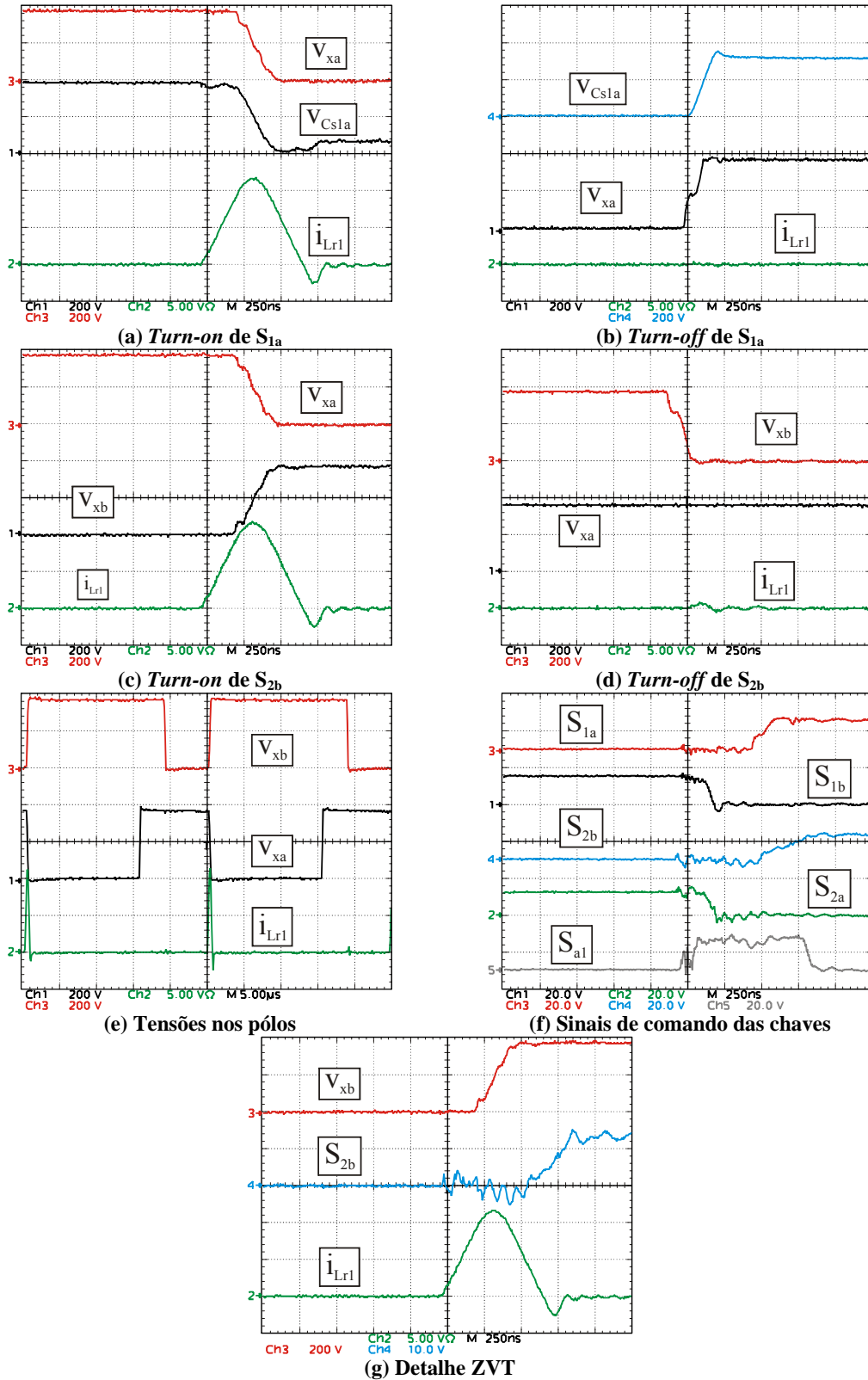


Figura 6.75. Formas de onda experimentais. Escalas: S_i (f): 20 V/div; S_i (g): 10 V/div; v_i : 200 V/div; i_i : 5 A/div; Tempo (a), (b), (c), (d), (f) e (g): 250 ns/div; Tempo (e): 5 μ s/div.

A Figura 6.75(e) propicia uma visão geral das tensões dos pólos x_a e x_b ao longo de dois períodos de comutação. Observa-se que o circuito auxiliar fica ativo durante um período muito curto em relação ao período de comutação. Além disso, pode-se verificar que não existe necessidade alguma de sincronismo para o bloqueio das chaves S_{1a} e S_{2b} . Por outro lado, é fundamental que o acionamento destas chaves ocorra simultaneamente a fim de possibilitar a descarga dos capacitores C_{s1a} e C_{s2b} .

Na Figura 6.75(f) são mostrados os sinais de acionamento das chaves S_{1a} , S_{1b} , S_{2a} , S_{2b} e S_{a1} , a fim de ilustrar o sincronismo entre as mesmas. Inicialmente estão acionadas S_{1b} e S_{2a} . Com o acionamento de S_{a1} , a corrente através do braço de transferência passa a crescer até atingir um valor superior ao da corrente de carga. A seguir, S_{1b} e S_{2a} são bloqueadas e C_{s1a} e C_{s2b} descarregam ressonantemente. Então, as chaves S_{1a} e S_{2b} são acionadas.

Finalmente, Figura 6.75(g) mostra que a chave S_{2b} é somente acionada quando a tensão através da mesma é nula, pois v_{xb} atinge a tensão de barramento, comprovando que a mesma opera sob condições ZVS.

As formas de onda para o sentido inverso de corrente não serão apresentadas devido à sua redundância.

Além da coleta de formas de onda experimentais, foi realizado o levantamento da curva de rendimento do sistema implementado, o qual é mostrado na Figura 6.76.

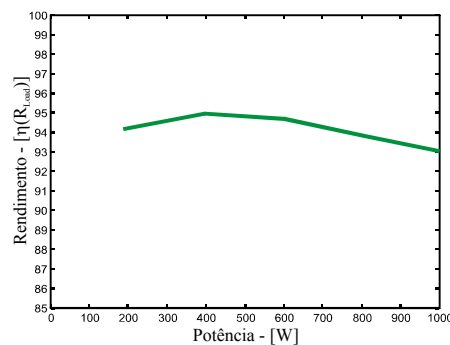


Figura 6.76. Curva de rendimento.

6.6.3 Dois pólos ZVT integrados

Também foi implementado um conversor ZVT integrado seguindo o diagrama esquemático ilustrado na Figura 6.77, de acordo com a seção 6.5.5.

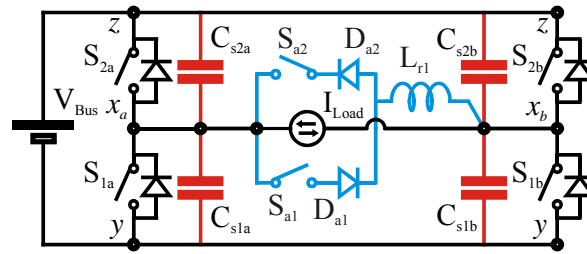


Figura 6.77. Dois pólos ZVT integrados.

Para facilitar a implementação, o conversor foi dividido em subsistemas, os quais são ilustrados na Figura 6.69. O circuito auxiliar utilizado é mostrado na Figura 6.78 e os sinais de acionamento das chaves na Figura 6.79. Os parâmetros utilizados para a implementação são exibidos na Tabela 6.5 e na Tabela 6.7.

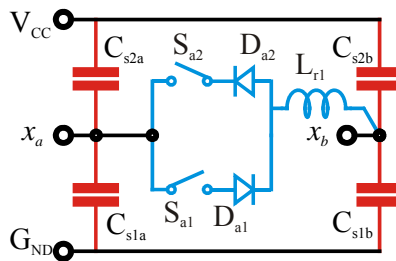


Figura 6.78. Circuito auxiliar implementado.

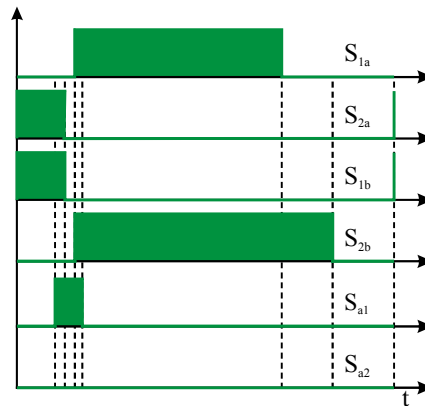


Figura 6.79. Sinais de acionamento das chaves.

Os oscilogramas mostrados a seguir foram obtidos para o conversor operando em condições nominais, as quais são dadas na Tabela 6.5.

A Figura 6.80(a) e (b) mostram que através do circuito auxiliar utilizado foi possível a obtenção de comutação suave para as chaves S_{1a} e S_{2b} . Tal fato é evidenciado nas formas de onda, no sentido que estas chaves somente são acionadas quando a tensão através das mesmas se torna nula.

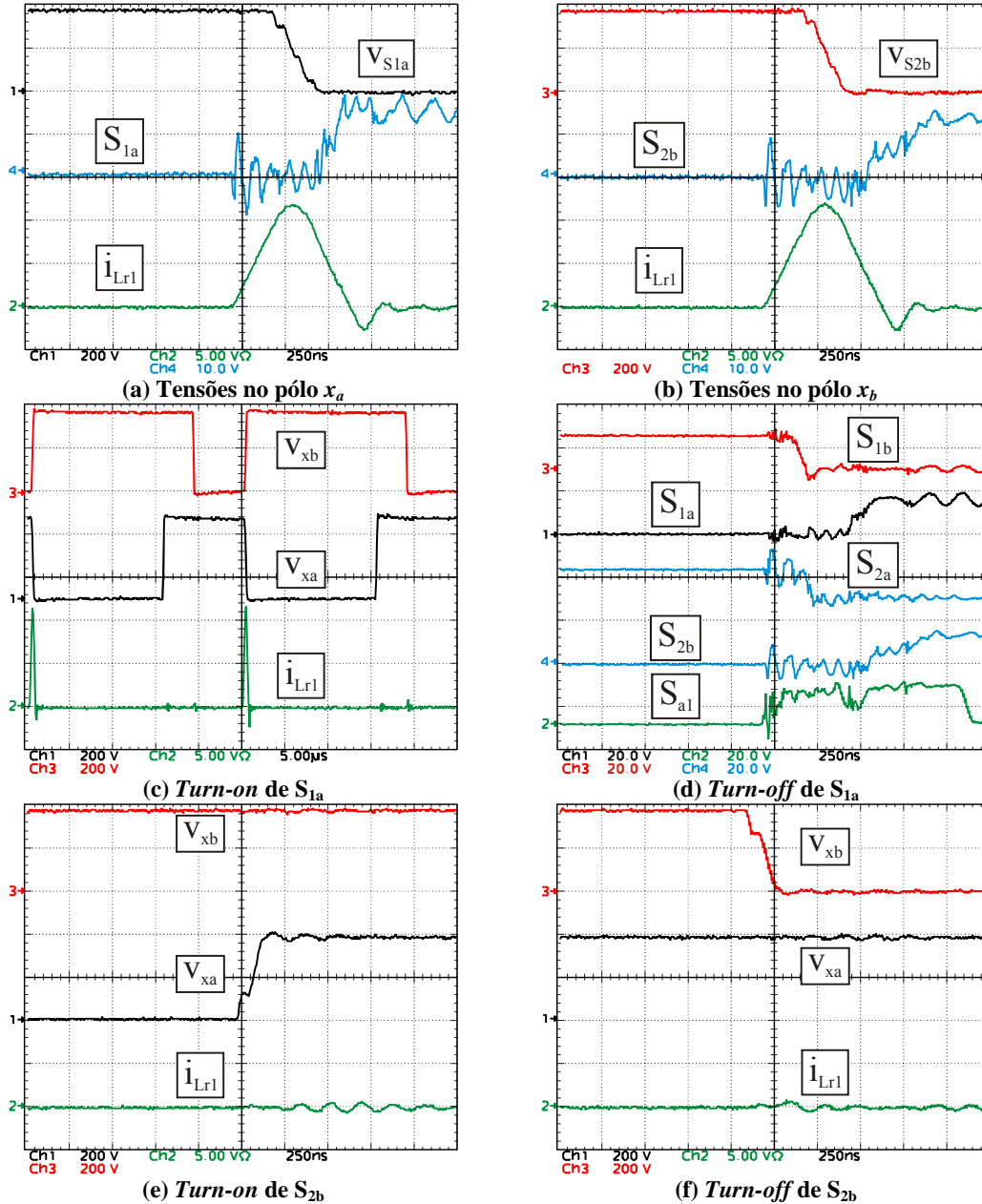


Figura 6.80. Formas de onda experimentais. Escalas: S_i (a) e (b): 10 V/div; S_i (d): 20 V/div; v_i : 200 V/div; i_i : 5 A/div; Tempo (a), (b), (d), (e) e (f): 250 ns/div; Tempo (c): 5 μ s/div.

A Figura 6.80(c) mostra as tensões dos pólos x_a e x_b durante um período de comutação e a relação entre o período que o circuito auxiliar permanece acionado e o período de comutação.

Os sinais de acionamento das chaves S_{1a} , S_{1b} , S_{2a} , S_{2b} e S_{1a} são mostrados na Figura 6.80(d). Observa-se que previamente ao processo de comutação estão acionadas as chaves

S_{2a} e S_{1b} até que a chave S_{a1} é acionada. A seguir, quando as tensões através das chaves S_{1a} e S_{2b} se anulam, estas chaves são acionadas. Por último, quando a corrente através do circuito auxiliar se anula, S_{a1} é bloqueada.

Tabela 6.7. Parâmetros utilizados para a implementação.

Parâmetro	Valor
S_{a1} e S_{a2}	IRG4PC30UD
D_{a1} e D_{a2}	RHRP870
L_{r1}	9,3 μ H
C_{s1a} , C_{s1b} , C_{s2a} e C_{s2b}	1,5 nF + 1,0 nF

Finalmente, na Figura 6.80(e) e (f) podem ser observados os processos de bloqueio das chaves S_{1a} e S_{2b} , respectivamente. Nessas figuras é importante observar a ação de *snubber* de *turn-off* dos capacitores C_{s1a} e C_{s2b} , os quais fazem com que as tensões através das chaves S_{a1} e S_{2b} aumentem com uma taxa finita de variação.

As formas de onda para o sentido inverso de corrente não serão mostradas devido à sua redundância.

A curva de rendimento para diversas condições de carga é mostrada na Figura 6.81. O rendimento fica em cerca de 94% para a faixa de carga avaliada.

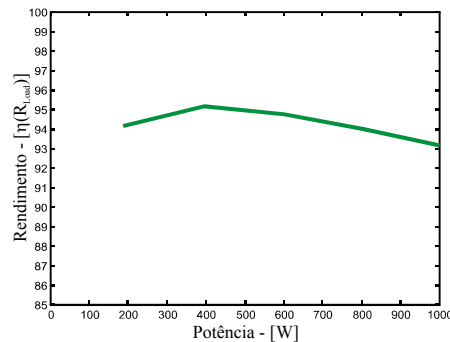


Figura 6.81. Curvas de rendimento.

6.6.4 Comparativo de Rendimento

Para realizar um comparativo de rendimento foram implementados dois sistemas com células auxiliares não integradas, conforme visto nas próximas seções.

6.6.4.1 Dois pólos *snubber* de *turn-off* dissipativos

A fim de estabelecer uma base para comparação de eficiência das topologias propostas foi implementado em laboratório um conversor com dois pólos auxiliados por *snubbers* de *turn-off* dissipativos, seguindo o diagrama esquemático ilustrado na Figura 6.82.

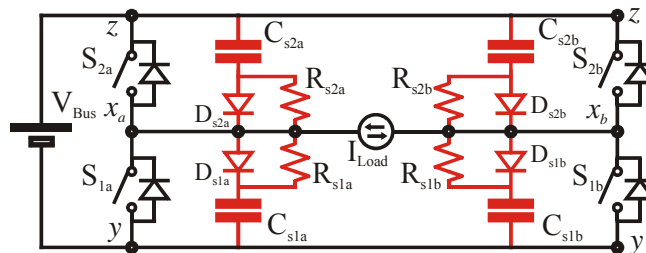


Figura 6.82. Dois pólos *snubber* de *turn-off* dissipativos.

Para facilitar a implementação, o conversor foi dividido em subsistemas, os quais são ilustrados na Figura 6.69. O circuito auxiliar utilizado é mostrado na Figura 6.83 e os sinais de acionamento das chaves são mostrados na Figura 6.84. Os parâmetros utilizados para a implementação são exibidos na Tabela 6.5 e na Tabela 6.8.

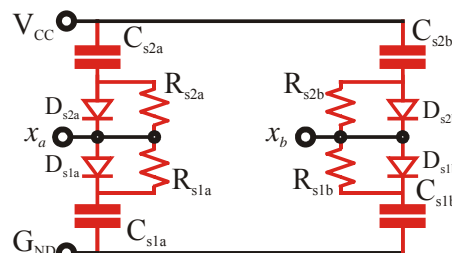


Figura 6.83. Circuito auxiliar implementado.

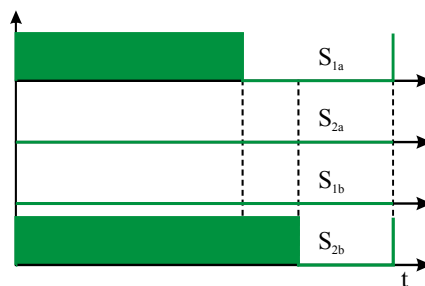


Figura 6.84. Sinais de acionamento das chaves.

Os oscilogramas mostrados a seguir foram obtidos para o conversor operando em condições nominais, as quais são dadas na Tabela 6.5.

A Figura 6.85(a) e (b) propicia uma visão geral das tensões dos pólos x_a e x_b e dos capacitores C_{s1a} e C_{s2b} . Observa-se que o tempo necessário para que as tensões através dos capacitores *snubber* se anulem é bastante pequeno em relação ao período de chaveamento. Observando-se as tensões aplicadas aos pólos percebe-se que as tensões que podem ser aplicadas á carga são V_{Bus} , $-V_{Bus}$ e zero.

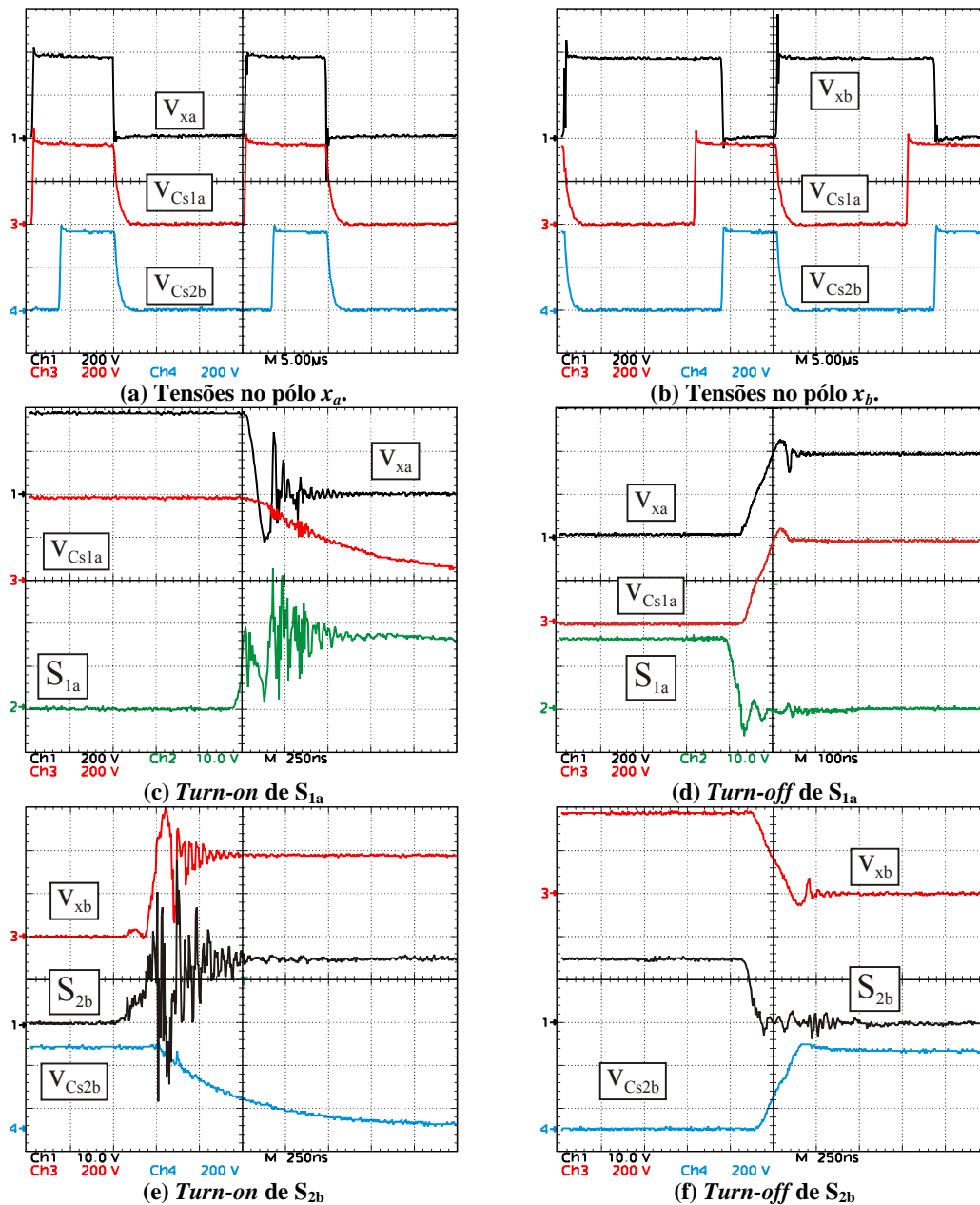


Figura 6.85. formas de onda experimentais. Escalas: S_i (a): 10 V/div; v_i : 200 V/div; i_i : 5 A/div; Tempo (a) e (b): 5 μ s/div; Tempo (c), (e) e (f): 250 ns/div; Tempo (d): 100 ns/div.

Tabela 6.8. Parâmetros utilizados para a implementação.

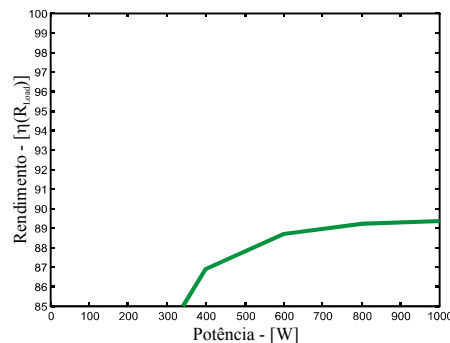
Parâmetro	Valor
D_{s1a} , D_{s2a} , D_{s1b} e D_{s2b}	RHRP870
R_{s1a} , R_{s2a} , R_{s1b} e R_{s2b}	235 Ω
C_{s1a} , C_{s1b} , C_{s2a} e C_{s2b}	1,5 nF + 1,0 nF

A Figura 6.85(c) e (e) mostra em detalhe os processos de acionamento das chaves S_{1a} e S_{2b} , respectivamente. Podem-se observar também nestas figuras os sinais de acionamento das chaves S_{1a} e S_{2b} , bem como o processo de descarga dos capacitores C_{s1a} e C_{s2b} .

Finalmente, na Figura 6.85(d) e (f) podem ser observados os processos de bloqueio das chaves S_{1a} e S_{2b} , respectivamente. Nessa figura, é importante observar a ação de *snubber* de *turn-off* dos capacitores C_{s1a} e C_{s2b} , os quais fazem com que as tensões através das chaves S_{a1} e S_{2b} aumentem com uma taxa finita de variação, respectivamente.

As formas de onda para o sentido inverso de corrente não serão mostradas devido à sua redundância.

A curva de rendimento obtida é mostrada na Figura 6.86. Obteve-se um rendimento de cerca de 90% à plena carga.

**Figura 6.86. Curvas de rendimento.**

6.6.4.2 Dois pólos ZVT

Foi implementado em laboratório, um sistema composto por dois pólos, os quais apresentam células auxiliares de comutação do tipo ZVT, conforme o diagrama esquemático ilustrado na Figura 6.87.

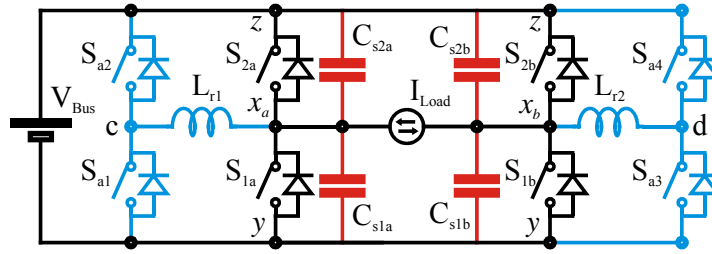


Figura 6.87. Dois pólos com células individuais do tipo ZVT.

Para facilitar a implementação, o conversor foi dividido em subsistemas, os quais são ilustrados na Figura 6.69. O circuito auxiliar utilizado é mostrado na Figura 6.88 e os sinais de acionamento das chaves na Figura 6.89.

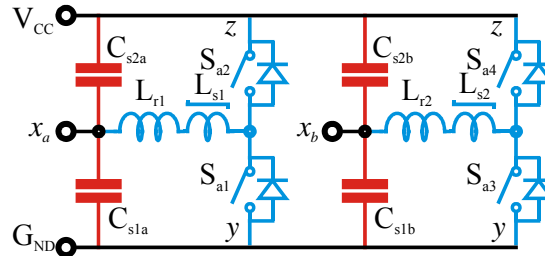


Figura 6.88. Circuito auxiliar implementado.

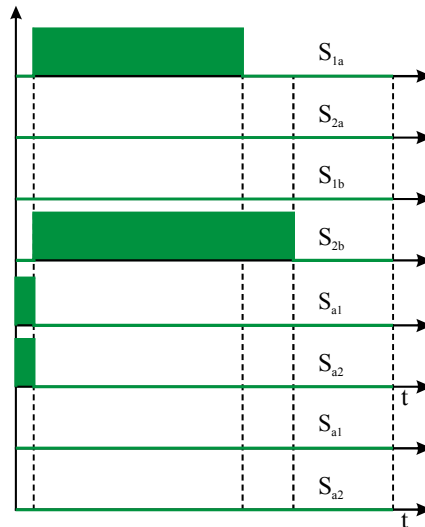


Figura 6.89. Sinais de acionamento das chaves.

Os parâmetros utilizados para a implementação são exibidos na Tabela 6.5 e na Tabela 6.9.

Os oscilogramas mostrados a seguir foram obtidos para o conversor operando em condições nominais, as quais são dadas na Tabela 6.5.

A Figura 6.90(a) e (b) evidenciam que as comutações de entrada em condução das chaves S_{1a} e S_{2b} ocorrem sob condições ZVT, uma vez que os sinais de acionamento das mesmas são ativados somente quando suas tensões já são nulas.

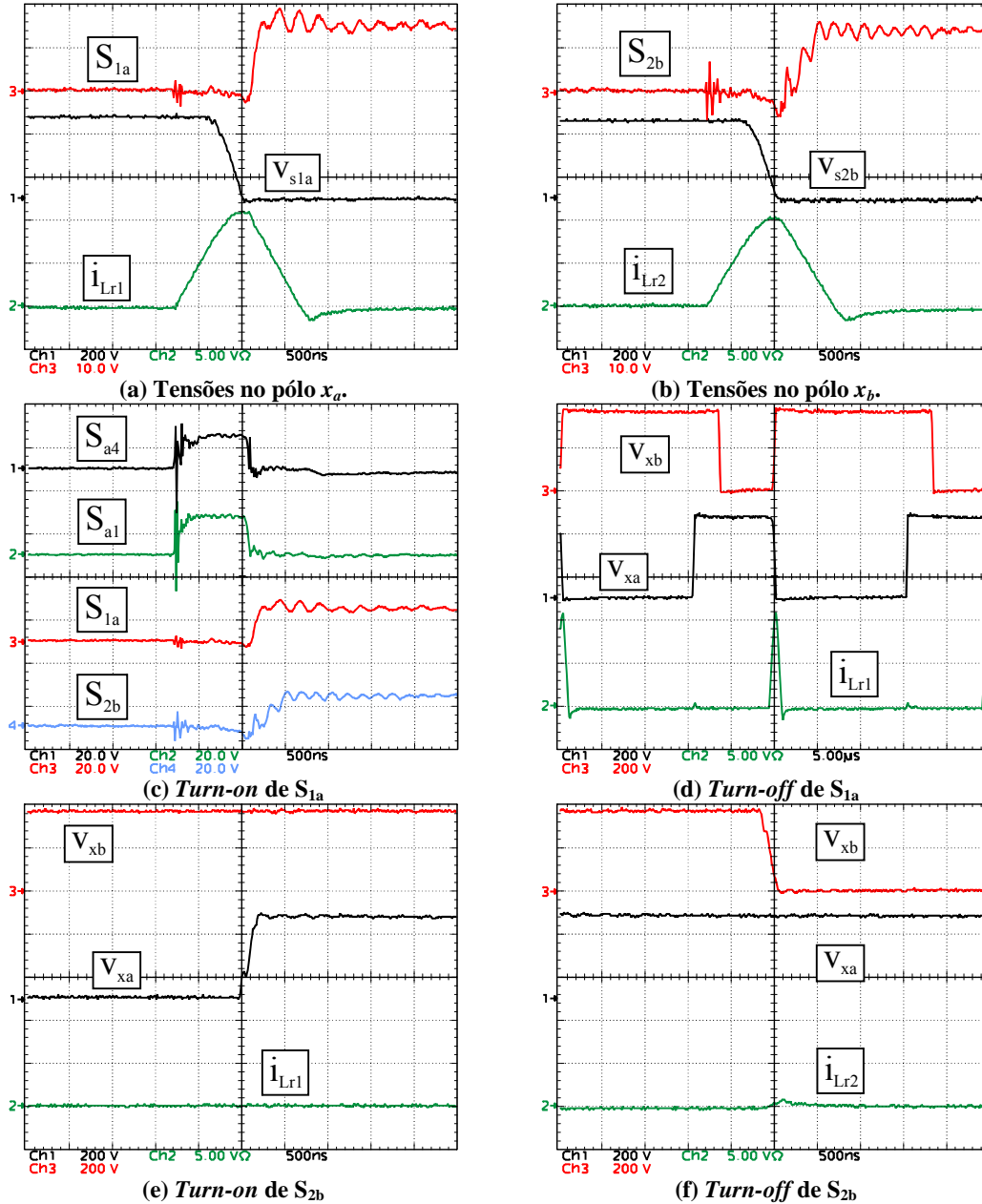


Figura 6.90. Formas de onda experimentais. Escalas: S_i (a) e (b): 10 V/div; S_i (c): 20 V/div; v_i : 200 V/div; i_i : 5 A/div; Tempo (a), (b), (c), (e) e (f): 500 ns/div; Tempo (d): 5 μ s/div.

A Figura 6.90(c) mostra os sinais de acionamento das chaves S_{a1} , S_{a4} , S_{2a} e S_{1b} . Pode-se observar que as chaves auxiliares são bloqueadas no mesmo instante em que suas

respectivas chaves principais são acionadas. Como as chaves S_{2a} e S_{1b} ainda não foram acionadas quando S_{a1} e S_{a4} bloqueiam, o bloqueio destas chaves ocorre sob corrente não nula.

Tabela 6.9. Parâmetros utilizados para a implementação.

Parâmetro	Valor
S_{a1}, S_{a2}, S_{a3} e S_{a4}	IRG4PC30UD
L_{r1} e L_{r2}	22 μ H
L_{s1} e L_{s2}	SA 14x8x4,5 – 3 espiras
$C_{s1a} + C_{s1b}$ e $C_{s2a} + C_{s2b}$	1,5 nF + 1,0 nF

Na Figura 6.90(d) tem-se uma visão geral das tensões dos pólos do sistema, bem como do período em que os circuitos auxiliares encontram-se ativos (i_{Lr1}).

Finalmente, na Figura 6.90(e) e (f) podem ser observados os processos de bloqueio das chaves S_{1a} e S_{2b} , respectivamente. Nessa figura, é importante observar a ação de *snubber* de *turn-off* dos capacitores C_{s1a} e C_{s2b} , os quais fazem com que as tensões através das chaves S_{1a} e S_{2b} aumentem com uma taxa finita de variação, respectivamente.

As formas de onda para o sentido inverso de corrente não serão mostradas devido à sua redundância.

Na Figura 6.91 é mostrada a curva de rendimento experimental em função da variação de carga e, desta forma, da potência de saída.

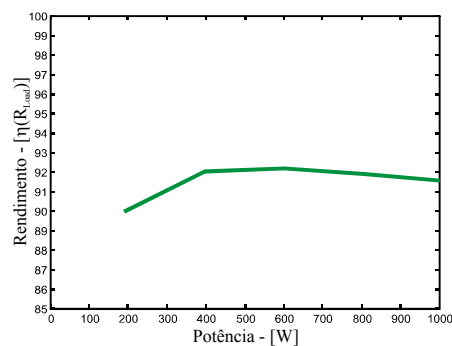


Figura 6.91. Curvas de rendimento.

6.6.4.3 Comparativo de rendimento

A Figura 6.92 mostra um comparativo de rendimento para os conversores implementados. O sistema com conversores ZVT integrados (ZVT & ZVT) apresentou o

melhor rendimento, sendo que seu rendimento foi muito próximo ao do conversor *snubber* de *turn-off* integrado a um conversor ZVT (ZVT & ST-OFF). O melhor rendimento dos conversores que possuem ao menos um braço ZVT pode ser atribuído ao fato do braço ZVT possuir menores perdas que o braço *snubber* de *turn-off* devido à menor tensão aplicada à chave S_{2b} no instante que a mesma bloqueia. É importante lembrar-se que para um braço *snubber* de *turn-off*, diferentemente do que ocorre para um braço ZVT, a tensão do capacitor auxiliar C_{s1a} (C_{s2a} , C_{s1b} ou C_{s2b}) não é nula no instante em que uma chave principal (S_{1a} , S_{2a} , S_{1b} ou S_{2b}) bloqueia em função da recuperação reversa do diodo do braço de transferência (D_{a1} ou D_{a2}). O conjunto formado por dois pólos com *snubber* de *turn-off* (ST-OFF & ST-OFF) apresentou um rendimento um pouco inferior ao dos sistemas ZVT & ZVT e ZVT & ST-OFF, o que também pode ser creditado ao bloqueio das chaves principais sob uma tensão não-nula, embora muito reduzida. Esse conversor também empregou um indutor saturado em série com o braço de transferência, o que contribui para aumentar as suas perdas. O segundo menor rendimento foi obtido pelo sistema com conversores ZVT individuais (não-integrados). O menor rendimento desse sistema, quando comparado aos anteriores deve-se ao fato de serem necessárias duas transferências de energia para que as chaves principais sejam comutadas sob tensão nula, sendo que para os sistemas integrados ocorre uma única transferência de energia. Finalmente, o menor rendimento foi apresentado pelo conjunto formado por dois pólos auxiliados por *snubbers* dissipativos (DST-OFF & DST-OFF) e o mesmo ocorre devido à energia dissipada pelos resistores do circuito auxiliar, que para os casos anteriores é regenerada.

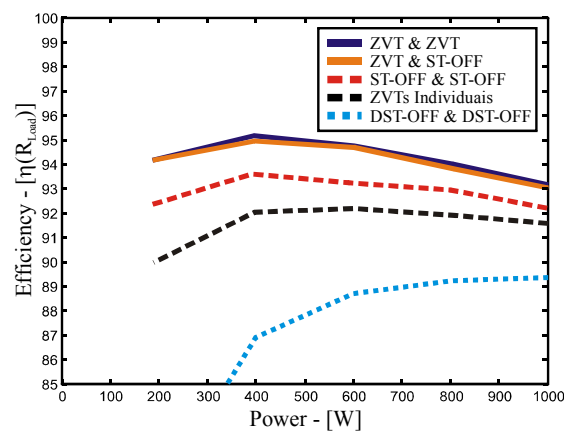


Figura 6.92. Comparativo de rendimentos.

6.7 Conclusão

Este capítulo apresentou a integração de células de comutação suave pertencentes a diversas técnicas de comutação. A abordagem proposta é baseada nos modelos fundamentais apresentados para diversas das técnicas de comutação suave e na análise dos mesmos.

O conceito proposto é até o momento inédito e através do mesmo podem ser obtidas dezenas de novas células de comutação suave integradas que podem apresentar características melhoradas quando comparadas às conhecidas atualmente. Alguns exemplos dessas novas células foram mostrados e suas condições de operação foram analisadas.

As condições para iniciar e interromper a transferência de corrente de uma célula para outra foram mostradas, bem como as necessidades de sincronismo entre alguns eventos, o que permite a operação adequada das células obtidas.

Os resultados experimentais apresentados comprovam a viabilidade de três das topologias propostas. Além disso, as curvas de rendimento demonstram que as topologias propostas possuem eficiência consideravelmente superior à de um conversor com *snubbers* de *turn-off* dissipativos e à de um conversor com células ZVT individuais, o que se dá devido ao fato de ocorrer uma única transferência de energia para os conversores integrados. O melhor rendimento foi obtido pelo conversor composto por dois pólos ZVT integrados, sendo que o conversor composto por um pólo *snubber* de *turn-off* operando de maneira integrada com um pólo ZVT obteve um rendimento muito próximo.

CONCLUSÕES

Este trabalho apresenta três enfoques gerais:

- (i) Células de comutação suave com indutor de filtro acoplado;
- (ii) Células de comutação suave integradas do tipo ZVT para sistemas multi-pólos;
- (iii) Células de comutação suave integradas considerando-se diversas técnicas de comutação para sistemas multi-pólos.

Todos os enfoques apresentam conversores com componentes integrados para as células auxiliares de comutação.

A partir do diagrama genérico para os conversores com indutor de filtro acoplado foi possível obter inversores *snubber* de *turn-on*, inversores ZVT e inversores ZCZVT. Dentre as técnicas citadas conseguiu-se obter mais que uma dezena de topologias que apresentam as características essenciais destas técnicas.

Os inversores com indutor acoplado dos tipos *snubber* de *turn-on* e ZVT possuem somente duas transições de corrente (do circuito principal para o circuito auxiliar e vice-versa) enquanto que os inversores ZCZVT necessitam de quatro transições. Isso ocorre em função dos inversores ZCZVT possuem tanto a entrada em condução como o bloqueio auxiliados pelo circuito auxiliar de modo que ambas as comutações ocorram de maneira suave.

Dessa forma, existe uma diferença na quantidade de vezes que o circuito auxiliar é acionado através do disparo das chaves auxiliares. Para os inversores *snubber* de *turn-on* as chaves auxiliares são disparadas na frequência da tensão de saída do inversor. Para os inversores ZVT as chaves auxiliares são disparadas na frequência de chaveamento das chaves principais (para a entrada em condução das chaves principais), enquanto que para os inversores ZCZVT estas chaves são disparadas com o dobro da frequência de comutação das chaves principais (para a entrada em condução e para o bloqueio das chaves principais).

A partir do diagrama genérico apresentado foram derivadas expressões analíticas que permitem averiguar as condições de operação de cada uma das topologias avaliadas. Além disso, estas expressões auxiliam nos procedimentos de projeto das topologias.

As topologias tradicionais de *snubbers* de *turn-on* necessitam que haja um indutor conectado em série com o circuito principal de potência do inversor. Em consequência disso, ocorrem perdas devido à resistência série deste componente. Tal fato não é presenciado nos *snubbers* de *turn-on* com indutor de filtro acoplado devido à ausência do indutor em série com o circuito principal de potência. Além disso, para as topologias *snubber* de *turn-on* tradicionais existe a necessidade de um circuito auxiliar que gerencie a energia acumulada no indutor responsável por regular a taxa de variação da corrente no momento em que a chave em série com o mesmo bloqueia. Novamente, não existe essa necessidade para os *snubbers* de *turn-on* com indutor de filtro acoplado uma vez que a transferência de corrente de uma malha para outra ocorre espontaneamente. As perdas

produzidas pela recuperação reversa dos diodos antiparalelos são igualmente reduzidas da mesma forma como ocorre para as topologias *snubber* de *turn-on* tradicionais, pois as variações de corrente através dos mesmos durante seus bloqueios são limitadas.

Em relação à técnica ZVT, as topologias com indutor de filtro acoplado apresentam as vantagens da Classe B de inversores ZVT, como segue: (i) a possibilidade de projetar facilmente o valor da fonte de tensão auxiliar de modo a reduzir os valores de corrente (RMS, médio e de pico) através da malha auxiliar, o que, por sua vez, reflete na redução das perdas resistivas no circuito auxiliar, influenciando assim no rendimento global de cada topologia; (ii) os benefícios do bloqueio das chaves auxiliares sob tensão nula, o que tem por efeito a redução das perdas de bloqueio destas chaves e a redução de interferência eletromagnética graças às derivadas de corrente menores do que aquelas apresentadas pelos conversores pertencentes à classe A; e (iii) facilidade no projeto dos componentes auxiliares quando comparados aos conversores pertencentes à classe C.

Por sua vez, os inversores ZCZVT com indutor de filtro acoplado são mais simples que os conversores ZCZVT convencionais como resultado do menor número de componentes auxiliares o que pode torná-los mais compactos e baratos. Além disso, seu projeto é mais fácil se comparado às topologias tradicionais, devido a não ocorrência de etapas de terceira ordem.

Em relação às células de comutação suave para sistemas multi-pólos, foi proposta inicialmente uma metodologia para a classificação das células de comutação suave ZVT para conversores com um único pólo, com base no modo como a fonte auxiliar de tensão é implementada. Foram definidas três classes distintas: (i) Classe A: Conversores ZVT PWM com fontes auxiliares de tensão comutadas; (ii) Classe B: Conversores ZVT PWM com fonte de tensão auxiliar CC; e (iii) Classe C: Conversores ZVT PWM com fonte de tensão auxiliar ressonante.

Este conceito foi expandido para conversores ZVT multi-pólos gerando quatro diagramas que ilustram as possibilidades de arranjos para as células de comutação do tipo ZVT integradas.

O princípio geral para a geração de conversores simplificados do tipo ZVT é ilustrado através de diagramas de blocos e pelas configurações das chaves auxiliares. Utilizando-se os diagramas apresentados foram geradas células de comutação suave

integradas. Algumas destas células já haviam sido previamente publicadas e outras ainda inéditas, mostrando que os conversores já publicados na literatura estão conectados entre si e compartilham dos mesmos princípios.

Dentre as células de comutação suave integradas derivadas neste trabalho, considerando as configurações topológicas da classe A, as células do tipo SC-AVS já são conhecidas na literatura. Embora conhecidas, estas células foram apresentadas de maneira desconexa, devido a não terem sido geradas a partir de um processo metódico e por serem resultado do trabalho de autores distintos. Por outro lado, as células do tipo PC-AVS derivada são inéditas e possuem a vantagem de comutar os pólos conectados ao barramento positivo independentemente de comutar os pólos conectados ao barramento negativo e vice-versa. Tanto as topologias do tipo SC-AVS, como as do tipo PC-AVS mostradas neste trabalho são resultado de uma abordagem unificada, a qual foi proposta neste trabalho.

Por sua vez, observa-se dentre as topologias pertencentes à Classe B, que apenas uma topologia do tipo SC-AVS e uma única topologia do tipo PC-AVS existiam previamente na literatura e, ainda assim, de uma forma desordenada e desconexa, da mesma forma que as topologias da Classe A. O presente trabalho através de uma abordagem metodológica permitiu derivar mais que uma dúzia de novas topologias baseadas no *True PWM ZVS Pole Inverter*, no *Transformer Assisted ZVS Pole Inverter*, no *Transformer-Assisted ZVS Pole* e no *ZVT Inverter with Inductor Feedback*. Embora não investigadas individualmente, estas topologias podem apresentar características que superam as topologias já conhecidas sob uma série de aspectos, podendo ser mais adequadas para determinada aplicação quando comparadas às topologias anteriormente conhecidas.

Para a UPS apresentada como exemplo de geração de células de comutação suave integradas, a energia reativa de uma comutação fica armazenada nos indutores auxiliares e pode ser utilizada para assistir outra comutação. A energia circulante é minimizada em função da reutilização da mesma para atender mais que uma única comutação, o que traz como efeito a redução dos níveis RMS de corrente através do circuito auxiliar, reduzindo assim as perdas ôhmicas e fazendo com que o rendimento da topologia seja maximizado.

Embora tenha sido mostrada somente a derivação de células de comutação suave integradas n-fásicas, mostrou-se como expandir estas células para conversores com pólos não simétricos, o que pode gerar dezenas de novas topologias de comutação suave integradas para as mais diversas aplicações.

No capítulo 6 foi mostrado como pode ser realizada a integração de células de comutação suave pertencentes a diversas técnicas de comutação, sendo que a abordagem proposta é baseada nos modelos fundamentais apresentados para diversas das técnicas de comutação suave e na análise dos mesmos.

Através do conceito proposto é possível a obtenção de dezenas de novas células de comutação suave integradas que podem apresentar características melhoradas quando comparadas às conhecidas atualmente. Alguns exemplos dessas novas células foram mostrados e suas condições de operação foram analisadas.

Foram estudadas as condições para iniciar e interromper a transferência de corrente de uma célula para outra, bem como as necessidades de sincronismo entre alguns eventos, o que permite a operação adequada das células obtidas.

Os resultados experimentais apresentados comprovam a viabilidade de algumas das topologias propostas. As curvas de rendimento apresentadas demonstram que estas topologias propostas possuem eficiência consideravelmente superior à de um conversor com *snubbers* de *turn-off* dissipativos e à de um conversor com células ZVT individuais, o que se dá devido ao fato de ocorrer uma única transferência de energia para os conversores integrados. O melhor rendimento foi obtido pelo conversor composto por dois pólos ZVT integrados, sendo que o conversor composto por um pólo *snubber* de *turn-off* operando de maneira integrada com um pólo ZVT obteve um rendimento muito próximo.

REFERÊNCIAS

- [1] Yoshida, M.; Hiraki, E.; Nakaoka, M.; “*Comparative EMI evaluations of three-phase ZVS-PWM and ZVZCS-PWM inverters*”, Power Electronics and Drive Systems, 2003. PEDS 2003. The Fifth International Conference on, Volume 1, 17-20 Nov. 2003, Pages: 108 - 113 Vol.1, Digital Object Identifier 10.1109/PEDS.2003.1282695.
- [2] Cuadros, C.; Borojevic, D.; Gataric, S.; Vlatkovic, V.; “*Space vector modulated, zero-voltage transition three-phase to DC bidirectional converter*”; Power Electronics Specialists Conference, PESC '94 Record., 25th Annual IEEE , 20-25 June 1994; Pages:16 - 23 vol.1.
- [3] Vlatkovic, V.; Borojevic, D.; Lee, F.; Cuadros, C.; Gataric, S.; “*A new zero-voltage transition, three-phase PWM rectifier/inverter circuit*”; Power Electronics Specialists Conference, 1993. PESC '93 Record., 24th Annual IEEE , 20-24 June 1993; Pages:868 – 873.

-
- [4] Mao, H.; Lee, F.C.; Zhou, X.; Dai, H.; “*Novel soft switched three-phase voltage source converters with reduced auxiliary switch stresses*”; Power Electronics Specialists Conference, 1996. PESC '96 Record, 27th Annual IEEE, Volume: 1, 23-27 June 1996. Pages: 443 - 448 vol.1.
- [5] Li, Q.; Zhou, X.; Lee, F.C.; “*A novel ZVT three-phase rectifier/inverter with reduced auxiliary switch stresses and losses*”. Power Electronics Specialists Conference, 1996. PESC '96 Record. 27th Annual IEEE, Volume: 1, 23-27 June 1996. Pages: 153 - 158 vol.1.
- [6] Pinheiro, J.R.; Hey, H.L.; “*An active auxiliary commutation circuit for inverters*”, Power Electronics Specialists Conference, 1996. PESC '96 Record, 27th Annual IEEE, Volume: 1, 23-27 June 1996, Pages: 223 - 229 vol.1.
- [7] Choi, J.-Y.; Boroyevich, D.; Lee, F.C.; “*A novel ZVT three-phase inverter with coupled inductors*”, Power Electronics Specialists Conference, 1999. PESC 99. 30th Annual IEEE, Volume: 2, 27 June-1 July 1999, Pages: 975 - 980 vol.2.
- [8] Choi, J.-Y.; Boroyevich, D.; Lee, F.C.; “*Phase-lock circuit for ZVT inverters with two auxiliary switches*”, Power Electronics Specialists Conference, 2000. PESC'00. 2000 IEEE 31st Annual, Volume: 3, 18-23 June 2000, Pages: 1215 - 1220 vol.3.
- [9] Schuch, L.; Rech, C.; Hey, H.L.; Pinheiro, J.R.; “*Integrated ZVT Auxiliary Commutation Circuit for Input Stage of Double-Conversion UPSs*”, in IEEE Transactions on Power Electronics, Pages: 1486-1497, V 9, Nov, 2004.
- [10] Schuch, L.; Rech, C.; Pinheiro, J.R.; “*New Integration Concept of Auxiliary Commutation Circuits: ZVT Case*”, in IEEE PESC, Pages: 4121-4127, 2004.
- [11] Lee, S.R.; Ko, S.H.; Kwon, S.S.; Kim, S.H.; Song, I.S.; “*An Improved Zero-Voltage Transition Inverter for Induction Motor Drive Application*”, TENCON 99. Proceedings of the IEEE Region 10 Conference, Volume: 2, 15-17 Sept. 1999, Pages: 986 - 989 vol.2.
- [12] Martins, M.L.; Russi, J.L; and Hey, H.L.; “*Low Reactive Energy ZCZVT PWM Converters: Synthesis, Analysis and Comparison*”; 2005 IEEE 36th Annual Power Electronics Specialists Conference, PESC'05; Recife, Brazil, June 12 - 16, 2005; ISBN: 0-7803-9034-2;; pp. 1234-1240.

-
- [13] Blaabjerg, F.; “*Snubbers in PWM-VSI-Inverter*”; Power Electronics Specialists Conference, 1991. PESC '91 Record., 22nd Annual IEEE; 24-27 June 1991 Pages: 104 – 111; Digital Object Identifier 10.1109/PESC.1991.162661.
- [14] Kamath, G.R.; Mohan, N.; Undeland, T.M.; “*Non-dissipative Undeland snubber for electric vehicle drive inverters using GaAs anti-parallel diodes*”; Power Electronics, Drives and Energy Systems for Industrial Growth, 1996., Proceedings of the 1996 International Conference on; Volume 2, 8-11 Jan. 1996 Pages: 748 - 752 vol.2; Digital Object Identifier 10.1109/PEDES.1996.535872.
- [15] Barbi, I.; Martins, D.C.; “*A true PWM zero-voltage switching pole, with very low additional RMS current stress*”; Power Electronics Specialists Conference, 1991. PESC '91 Record., 22nd Annual IEEE; 24-27 June 1991 Pages: 261 – 267; Digital Object Identifier 10.1109/PESC.1991.162686.
- [16] Wu, J.; Lee, F.C.; Boroyevich, D.; Dai, H.; Xing, K.; Dengming Peng; “*A 100 kW high-performance PWM rectifier with a ZCT soft-switching technique*”; Power Electronics, IEEE Transactions on; Volume 18, Issue 6, Nov. 2003 Pages: 1302 – 1308; Digital Object Identifier 10.1109/TPEL.2003.818828.
- [17] Yong Li; Lee, F.C.; “*Characterization and analysis of a novel three-phase zero-current-transition inverter*”; Power Electronics and Motion Control Conference, 2000. Proceedings. PIEMC 2000. The Third International; Volume 1, 15-18 Aug. 2000 Pages: 163 - 168 vol.1; Digital Object Identifier 10.1109/IPEMC.2000.885350.
- [18] de Oliveira Stein, C.M.; Grundling, H.A.; Pinheiro, H.; Pinheiro, J.R.; Hey, H.L.; “*Zero-current and zero-voltage soft-transition commutation cell for PWM inverters*”; Power Electronics, IEEE Transactions on; Volume 19, Issue 2, March 2004 Pages: 396 – 403; Digital Object Identifier 10.1109/TPEL.2003.823269.
- [19] Russi, J.L.; da Silva Martins, M.L.; Gründling, H.A.; Pinheiro, H.; Pinheiro, J.R.; Hey, H.L.; “*A Unified Design Criterion for ZVT DC-DC PWM Converters With Constant Auxiliary Voltage Source*”, Industrial Electronics, IEEE Transactions on; Volume 52, Issue 5, Oct. 2005 Pages: 1261 – 1270; Digital Object Identifier 10.1109/TIE.2005.855666.

-
- [20] Martins, M.L.; Russi, J.L.; Hey, H.L.; Zero-voltage transition PWM converters: a classification methodology; *Electric Power Applications*, IEE Proceedings-; Volume 152, Issue 2, 4 March 2005 Page(s):323 – 334; Digital Object Identifier 10.1049/ip-epa:20041230.
- [21] Martins, M.L.; Russi, J.L.; Pinheiro, H.; Pinheiro, J.R.; Grundling, H.A.; Hey, H.L.; “*Unified design for ZVT PWM converters with resonant auxiliary circuit*”; *Electric Power Applications*, IEE Proceedings-; Volume 151, Issue 3, 8 May 2004 Pages: 303 – 312; Digital Object Identifier 10.1049/ip-epa:20040214.
- [22] Smith, K.M., Jr.; Smedley, K.M.; “*A comparison of voltage-mode soft-switching methods for PWM converters*”; *Power Electronics*, IEEE Transactions on; Volume 12, Issue 2, March 1997 Page(s): 376 – 386; Digital Object Identifier 10.1109/63.558774.
- [23] Smith, K.M., Jr.; Smedley, K.M.; “*Properties and synthesis of passive lossless soft-switching PWM converters*”; *Power Electronics*, IEEE Transactions on; Volume 14, Issue 5, Sept. 1999 Pages: 890 – 899; Digital Object Identifier 10.1109/63.788486.
- [24] Erickson, R.W.; Maksimovic, D.; “*A multiple-winding magnetics model having directly measurable parameters*”; *Power Electronics Specialists Conference*, 1998. PESC 98 Record. 29th Annual IEEE; Volume 2, 17-22 May 1998 Pages: 1472 - 1478 vol.2; Digital Object Identifier 10.1109/PESC.1998.703254.
- [25] Zhao, Q.; Tao, F.; Xu, P.; Wei, J.; Lee, F.C.; “*Improving performance of continuous current mode boost converters for power factor correction*”, *Power Electronics Specialists Conference*, 2001. PESC 2001 IEEE 32nd Annual, Volume: 2, 17-21 June 2001, Pages: 642 - 647 vol.2.
- [26] SKKT 15, SKKH 15 - <http://www.semikron.com/internet/ds.jsp?file=164.html> Semikron datasheet.
- [27] Chen, P. and Bhat, A.K.S.; “*Analysis and Design of a Soft Switched AC-to-DC Converter operating in DCM*”, *India International Conference in Power Electronics*, 2004.

-
- [28] Lai, J.-S.; *Fundamentals of a new family of auxiliary resonant snubber inverters*”, Industrial Electronics, Control and Instrumentation, 1997. IECON 97. 23rd International Conference on, Volume: 2, 9-14 Nov. 1997, Pages: 645 - 650 vol.2.
- [29] Hiraki, E.; Yoshida, M.; Nakaoka, M.; Horiuchi, T.; Sugawara, Y.; “*Auxiliary active quasi-resonant commutation block snubber-assisted voltage source three phase soft switching PFC rectifier*”. Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual, Volume: 3, 17-21 June 2001. Pages: 1647 - 1652 vol. 3.
- [30] Toba, A.; Shimizu, T.; Kimura, G.; Shioya, M.; Sano, S.; “*New quasi-resonant PWM inverter using two internal voltage-points of DC source*”. Industrial Electronics, Control, and Instrumentation, 1993. Proceedings of the IECON '93, International Conference on, 15-19 Nov. 1993. Pages: 1286 – 1291 vol.2.
- [31] Choi, J.-Y.; Boroyevich, D.; Lee, F.C.; “*Thyristor-assisted ZVT inverters with single coupled inductor for high power applications*”, Industry Applications Conference, 2000. Conference Record of the 2000 IEEE, Volume: 4, 8-12 Oct. 2000, Pages: 2156 - 2163 vol.4.
- [32] Choi, J.-Y.; Boroyevich, D.; Francis, J.; Lee, F.C.; “*A novel ZVT inverter with simplified auxiliary circuit*”. Applied Power Electronics Conference and Exposition, 2001. APEC 2001. Sixteenth Annual IEEE, Volume: 2, 4-8 March 2001. Pages: 1151 - 1157 vol.2.
- [33] Choi, J.-Y.; Boroyevich, D.; Lee, F.C.; “*A novel inductor-coupled ZVT inverter with reduced harmonics and losses*”. Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual, Volume: 2, 17-21 June 2001. Pages: 1147 - 1152 vol.2.
- [34] Streit, R; Tollik, D; “*A High Efficiency Telecom Rectifier Using A Novel Soft-Switched Boost-Based Input Current Shaper*”, in INTELEC, p. 720-726, 1991.
- [35] Yu, H.; Huang, X.; Lai, J.-S.; “*A novel load adaptive zero voltage switching utilizing diode reverse recovery current for soft-switching choppers*”, Industry Applications Conference, 2001. Thirty-Sixth IAS Annual Meeting. Conference

- Record of the 2001 IEEE, Volume: 3, 30 Sept.-4 Oct. 2001, Pages: 1845 - 1850 vol.3.
- [36] Takano, H.; Takahashi, J.; Domoto, T.; Nakaoka, M.; “*Auxiliary resonant commutated snubber-assisted PWM inverter with voltage clamping diodes and its application to X-ray high voltage generator*”, Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual, Volume: 2, 17-21 June 2001, Pages: 1045 - 1050 vol.2.
- [37] McMurray, W.; “*Resonant snubbers with auxiliary switches*”, Industry Applications, IEEE Transactions on, Volume: 29, Issue: 2, March-April 1993, Pages: 355 – 362.
- [38] Dawidziuk, J.; Jalbrzykowski, S.; Prajs Z.; “*A Comparative Analysis and Experimental Studies of Resonant Commutated pole Inverter Losses*”, Industrial Electronics, Control and Instrumentation, 1994. IECON '94., 20th International Conference on, Volume: 1 , 5-9 Sept. 1994. Pages: 328 - 332 vol.1.
- [39] Dong, W.; Choi, J.-Y.; Li, Y.; Yu, H.; Lai, J.; Boroyevich, D.; Lee, F.C.; “*Efficiency considerations of load side soft-switching inverters for electric vehicle applications*”, Applied Power Electronics Conference and Exposition, 2000. APEC 2000. Fifteenth Annual IEEE , Volume: 2 , 6-10 Feb. 2000, Pages: 1049 - 1055 vol.2.
- [40] Martins, M.L.; Russi, J.L.; Hey, H.L.; “*A Classification Methodology for Zero-Voltage Transition PWM Converters*”, Congresso Brasileiro de Automática – CBA 2004, in CD.
- [41] Vlatkovic, V.; Borojevic, D.; Lee, F.C.; “*Soft-transition three-phase PWM conversion technology*”, Power Electronics Specialists Conference, PESC '94 Record, 25th Annual IEEE , 20-25 June 1994, Pages: 79 - 84 vol.1.
- [42] Pickert, V.; Johnson, C.M.; “*Three-phase soft-switching voltage source converters for motor drives. I. Overview and analysis*”, Electric Power Applications, IEE Proceedings- , Volume: 146, Issue: 2, March 1999, Pages: 147 – 154.

-
- [43] Bellar, M.D.; Wu, T.S.; Tchamdjou, A.; Mahdavi, J.; Ehsani, M.; “*A review of soft-switched DC-AC converters*”, Industry Applications, IEEE Transactions on, Volume: 34, Issue: 4, July-Aug. 1998, Pages: 847 – 860.
- [44] Martins D.C.; Seixas, F.J.M.; Brilhante, J.A.; Barbi, I., “*Buck PWM Converter Using a New ZVS Commutation Cell Design and Experimentation*”, in COBEP 93, Pages. 93-98, 1993.
- [45] Martins, D.C.; Seixas, F.J.; Barbi, I.; Brilhante, J.A.; “*A Family of DC-to-DC PWM Converters Using a New ZVS Commutation Cell*”, in IEEE Proc. of The 24th Annual Power Electronics Specialists Conference, PESC’93, Pages. 524-530, 1993.
- [46] Gegner, J.P.; Lee, C.Q.; “*Zero-Voltage-Transition Converters Using an Inductor Feedback Technique*”, in IEEE Applied Power Electronics Conference, Vol.2, Pages. 862-868, Ninth Annual, 1994.
- [47] Gegner, J.P.; Lee, C.Q.; “*Zero-Voltage-Transition Converters Using a Simple Magnetic Feedback Technique*”, in IEEE Power Electronics Specialists Conference, Pages. 590-596, 1994.
- [48] Lee, F.C.; Lin, R.L.; Zhao, Y.; “*Improved Soft-Switching ZVT Converters with Active Snubber*”, in IEEE Applied Power Electronics Conference, Vol. 2, Pages. 1063-1069, 1998.
- [49] Prado, R.N.; “*A New ZVT PWM Converter Family: Analysis, Simulation and Experimental Results*” in IEEE Proc. Of the 9th Annual Applied Power Electronics Conference and Exposition, APEC’94, Vol. 2, Pages. 978-983, 1994.
- [50] Filho, N.P.; Farias, V.J.; Freitas, L.C.; “*A Novel Family of DC-DC PWM Converters Using the Self-Resonance Principle*”, in IEEE Power Electronics Specialists Conference, Pages. 1385-1391, 1994.
- [51] Costa, A.V.; Treviso; C.H.G. and Freitas, L.C.; “*A New ZCS-ZVS-PWM DC-DC Boost Converter with Unit Power Factor Operation*”, in IEEE Applied Power Electronics Conference, Pages. 404-410, 1994.

-
- [52] Hua, G.; Yang, E.X.; Jiang, Y.; Lee, F.C.; “*Novel zero-current-transition PWM converters*”, Power Electronics, IEEE Transactions on, Volume 9, Issue 6, Nov. 1994, Pages: 601 – 606.
- [53] Hua, G.; Leu, C.-S.; Lee, F.C.; “*Novel Zero-Voltage-Transition PWM Converters*”, in IEEE Power Electronics Specialists Conference, 1992, Pages. 55- 60.
- [54] Russi, J.L.; “*Análise Comparativa Teórico-Experimental de Técnicas de Comutação ZVT CC-CC*”, Dissertação de Mestrado; Programa de Pós-Graduação em Engenharia Elétrica – PPGEE; Santa Maria, RS, Brasil; 2003.
- [55] Mao, H.; Lee, F.C.; Xunwei Zhou; Boroyevich, D.; “*Improved zero-current transition converters for high power applications*”, Industry Applications Conference, 1996. Thirty-First IAS Annual Meeting, IAS '96., Conference Record of the 1996 IEEE; Volume 2, 6-10 Oct. 1996 Pages:1145 - 1152 vol.2.
- [56] Mohan, N.; Undeland, T.M. and Robbins, W. P. “*Power Electronics: Converters, Applications, and Design*”, 2nd edition, John Wiley and Sons, New York, 1995, p. 20-24.
- [57] Martinez, R.; Enjeti, P.N.; “*A High-Performance Single-Phase Rectifier with Input Power Factor Correction*”, Power Electronics, IEEE Transactions on, Volume: 11, Issue: 2, March 1996, Pages: 311 – 317.
- [58] de Souza, A.F.; Barbi, I.; “*A new ZVS-PWM Unity Power Factor Rectifier with Reduced Conduction Losses*”, Power Electronics, IEEE Transactions on , Volume: 10 , Issue: 6 , Nov. 1995; Pages: 746.

ANEXO A

MODELO CANTILEVER

A.1 Introdução

Existem vários modelos propostos na literatura para representar um componente magnético. A Figura A.1 mostra os modelos “T” e “*Cantilever*” (ou ‘cantoneira’). O modelo *Cantilever* é uma simplificação do “modelo T”, conforme se pode observar na Figura A.1. O modelo *Cantilever* considera a indutância de dispersão entre dois enrolamentos, ou seja, a dispersão do enrolamento primário em relação ao enrolamento secundário, e vice-versa. Esta indutância de dispersão pode ser referida ao primário (Figura A.1(b)), ou ao secundário.

O modelo *Cantilever* é constituído pela indutância própria do enrolamento (em paralelo com os terminais do enrolamento), a indutância de dispersão efetiva entre cada par de enrolamentos (conectada entre a indutância própria e o transformador ideal) e, um transformador ideal para cada enrolamento conectado ao enrolamento primário.

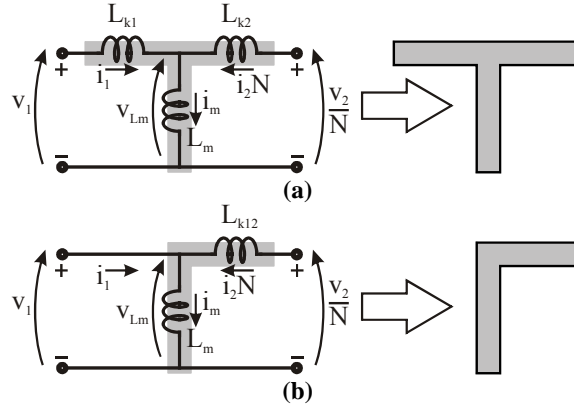


Figura A.1 – Modelos para elementos magnéticos com dois enrolamentos. (a) Modelo T; (b) Modelo Cantilever.

Este modelo pode ser generalizado para um transformador com k -enrolamentos diretamente satisfazendo o número de parâmetros independentes necessários para modelar um transformador com k -enrolamentos.

$$\text{Número de Parâmetros} = k \frac{(k+1)}{2}. \tag{A.1}$$

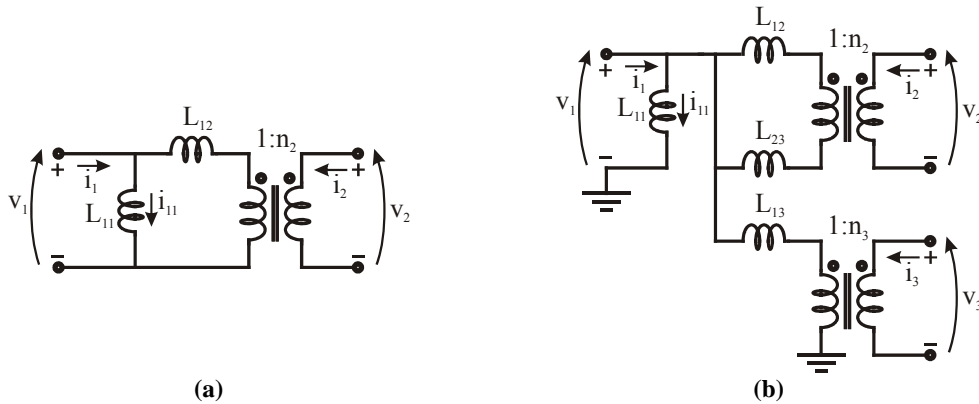


Figura A.2 – Modelo Cantilever.

Os parâmetros do modelo *Cantilever* estão relacionados aos elementos da *matriz de indutâncias inversa*, B .

Assim, seja uma *matriz de indutância* Γ e os vetores v e i , contendo os valores das tensões e das correntes dos enrolamentos, respectivamente. Pode-se, portanto escrever:

$$v = sLi, \tag{A.2}$$

$$L = \{L_{jk}\}, \tag{A.3}$$

$$\Gamma = L^{-1} = \{b_{jk}\}. \tag{A.4}$$

Os parâmetros do modelo *Cantilever* são dados por

$$L_{11} = L_{11}, \quad (\text{A.5})$$

$$n_j = \frac{L_{1j}}{L_{11}}, \quad (\text{A.6})$$

$$l_{jk} = -\frac{1}{n_j n_k b_{jk}}. \quad (\text{A.7})$$

A.2 Modelo *Cantilever* e sua representação *N-port*

O modelo *Cantilever* pode ser relacionado com facilidade a descrição do circuito através do modelo *N-port* do circuito.

No modelo *N-port*, o enrolamento primário é modelado pelo equivalente Norton do circuito, Figura A.3. A indutância em paralelo com este enrolamento é a indutância própria do primário, L_{11} . O valor da corrente da fonte de corrente controlada por corrente é igual ao somatório das correntes nos demais enrolamentos refletidos ao enrolamento primário.

$$i_0 = \sum_{k=2}^m n_k i_k. \quad (\text{A.8})$$

Os demais enrolamentos são modelados através do equivalente Thévenin do circuito. As indutâncias conectadas em série com as fontes controladas de tensão são iguais a combinação paralela das indutâncias efetivas conectadas ao k -ésimo enrolamento refletida ao enrolamento primário conforme a expressão

$$L_{0k} = n_k^2 (l_{1k} // l_{2k} // \dots). \quad (\text{A.9})$$

Os valores das fontes de tensão controladas por tensão são dados por

$$v_{wk} = \frac{L_{0k}}{n_k l_{1k}} v_1 + \frac{L_{0k}}{n_k n_2 l_{2k}} v_2 + \dots \quad (\text{A.10})$$

Para o caso de dois enrolamentos tem-se

$$i_0 = n_2 i_2, \quad (\text{A.11})$$

$$L_{02} = n_2^2 (l_{12}), \quad (\text{A.12})$$

$$v_{w2} = \frac{n_2^2 (l_{12})}{n_2 l_{12}} v_1 = n_2 v_1. \quad (\text{A.13})$$

Para o caso de três enrolamentos tem-se

$$i_0 = n_2 i_2 + n_3 i_3, \quad (\text{A.14})$$

$$L_{02} = n_2^2 (l_{12} // l_{23}), \quad (\text{A.15})$$

$$L_{03} = n_3^2 (l_{13} // l_{23}), \quad (\text{A.16})$$

$$v_{w2} = n_2 \frac{l_{23}}{l_{12} + l_{23}} v_1 + \frac{n_2}{n_3} \frac{l_{12}}{l_{12} + l_{23}} v_3, \quad (\text{A.17})$$

$$v_{w3} = n_3 \frac{l_{23}}{l_{13} + l_{23}} v_1 + \frac{n_3}{n_2} \frac{l_{13}}{l_{13} + l_{23}} v_2. \quad (\text{A.18})$$

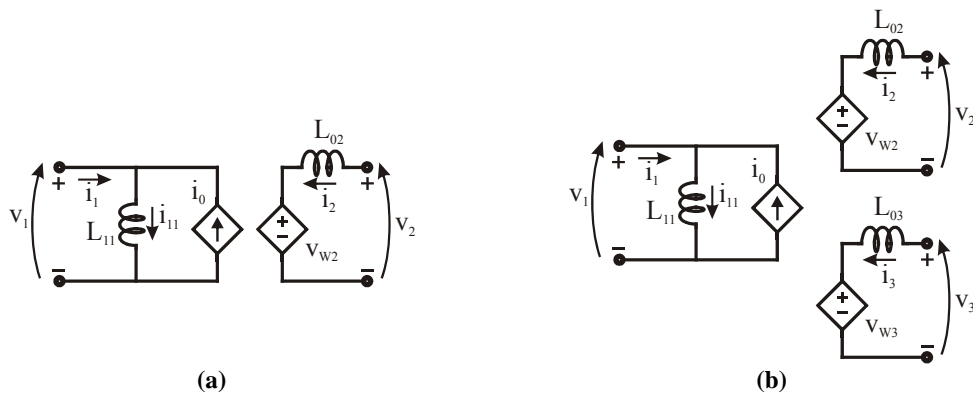


Figura A.3 – Modelo *Cantilever* com representação *N-port*.

Observa-se que a representação *N-port* do modelo *Cantilever* é simples e facilmente pode ser utilizada para o equacionamento e para simulação em circuitos. Por estes motivos, o modelo *Cantilever* foi eleito para análise dos magnéticos deste trabalho.

A.3 Aplicação do modelo *Cantilever*

Os conversores que empregam indutores acoplados podem assumir duas configurações básicas, a configuração em derivação e a configuração independente. Cada configuração pode utilizar duas conexões diferentes para os enrolamentos, enrolamentos opostos (os pontos apontam para sentidos opostos) ou, enrolamentos concordantes (os

pontos apontam para o mesmo sentido). Estas configurações podem ser representadas pelos circuitos mostrados na Figura A.4.

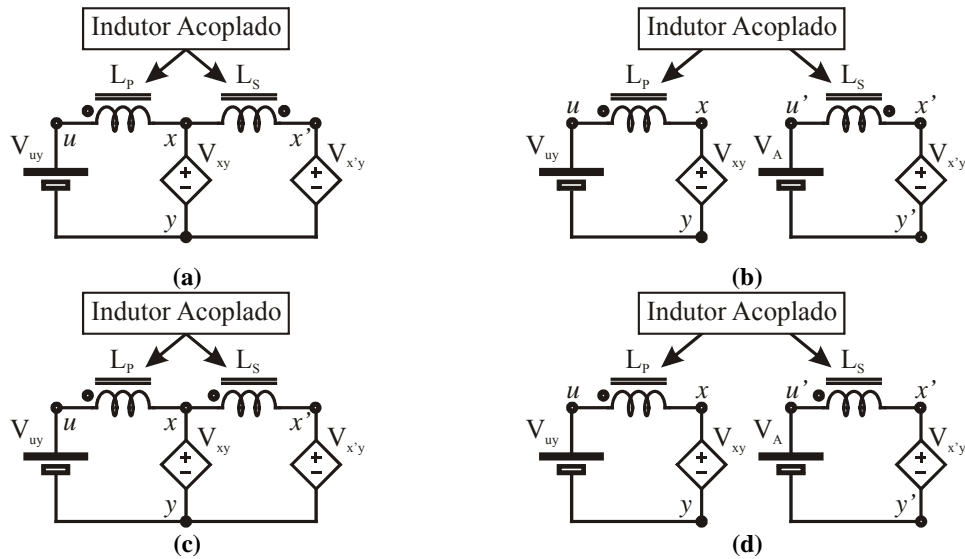


Figura A.4 – Circuitos genéricos para conversores empregando indutor acoplado ao filtro.
 (a) Configuração em derivação com enrolamentos opostos; (b) Configuração independente com enrolamentos opostos; (c) Configuração em derivação com enrolamentos concordantes; (d) Configuração independente com enrolamentos concordantes.

Pode-se redesenhar o circuito do modelo *Cantilever* para que este possa ser introduzido no circuito genérico da Figura A.4(a). Para que isto seja possível, primeiramente devem-se identificar os terminais do circuito no modelo *Cantilever*, conforme Figura A.5(a), ou conforme Figura A.5(b) utilizando a representação *N-port*. Após a identificação dos terminais pode-se desenhar o modelo *Cantilever* de acordo com a disposição do circuito genérico do conversor, Figura A.6.

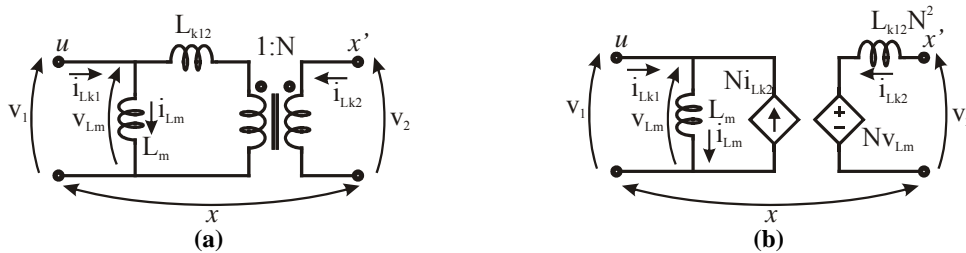


Figura A.5 – Modelo *Cantilever* para configuração em derivação.
 (a) Modelo *Cantilever*; (b) Representação *N-port*.

Observa-se que no circuito da Figura A.6(b) utiliza-se como variável de corrente para o secundário a corrente i_{La} que possui sentido oposto a da variável i_{Lk2} do modelo da Figura A.6(a).

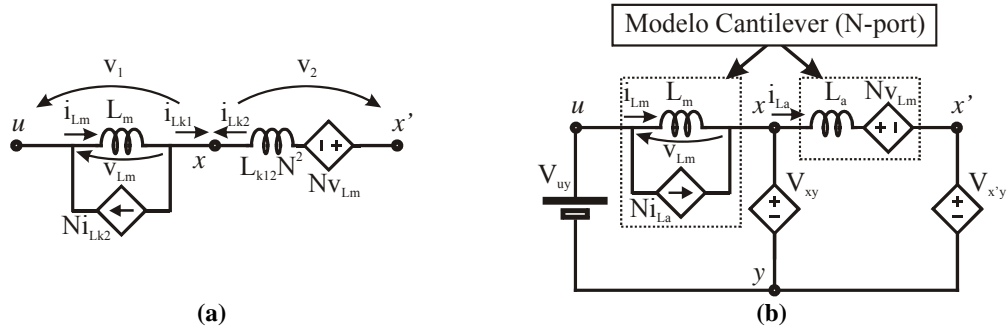


Figura A.6 – Modelo Cantilever N-port para configuração em derivação.
 (a) Modelo; (b) Circuito com modelo Cantilever.

Da mesma forma, para o circuito o genérico da Figura A.4(c) tem-se os terminais do circuito no modelo *Cantilever*, conforme Figura A.7(a), ou conforme Figura A.7(b) utilizando a representação *N-port*. Após a identificação dos terminais pode-se desenhar o modelo *Cantilever* de acordo com a disposição do circuito genérico do conversor, Figura A.8.

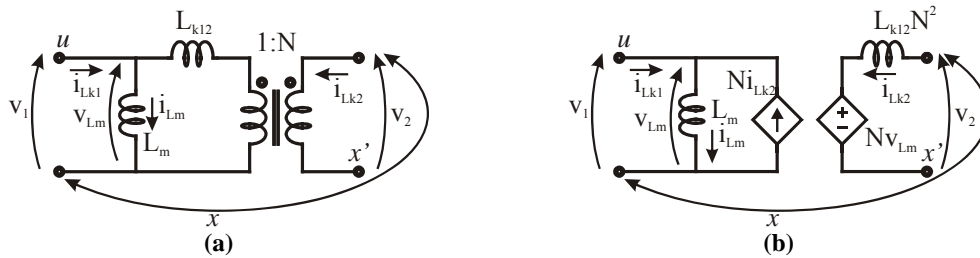


Figura A.7 – Modelo Cantilever para configuração independente.
 (a) Modelo Cantilever; (b) Representação N-port.

Observa-se que no circuito da Figura A.8(b) utiliza-se como variável de corrente para o secundário a corrente i_{La} que possui o mesmo sentido da variável i_{Lk2} do modelo da Figura A.8(a).

De modo análogo, pode-se redesenhar o circuito do modelo *Cantilever* para que este possa ser introduzido no circuito genérico da Figura A.4(b). Para que isto seja possível, primeiramente deve-se identificar os terminais do circuito no modelo *Cantilever*, conforme Figura A.9(a), ou conforme Figura A.9(b) utilizando a representação *N-port*. Após a identificação dos terminais pode-se desenhar o modelo *Cantilever* de acordo com a disposição do circuito genérico do conversor, Figura A.10.

Observa-se que no circuito da Figura A.10(b) utiliza-se como variável de corrente para o secundário a corrente i_{La} que possui sentido contrário da variável i_{Lk2} do modelo da

Figura A.10(a).

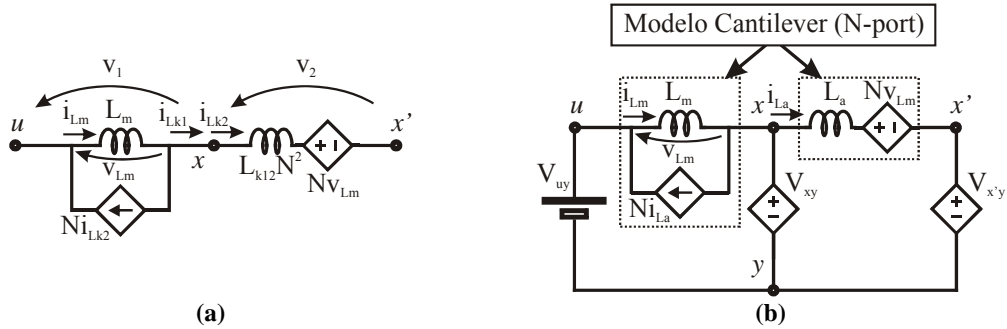


Figura A.8 – Modelo *Cantilever* *N-port* para configuração independente. (a) Modelo; (b) Circuito com modelo *Cantilever*.

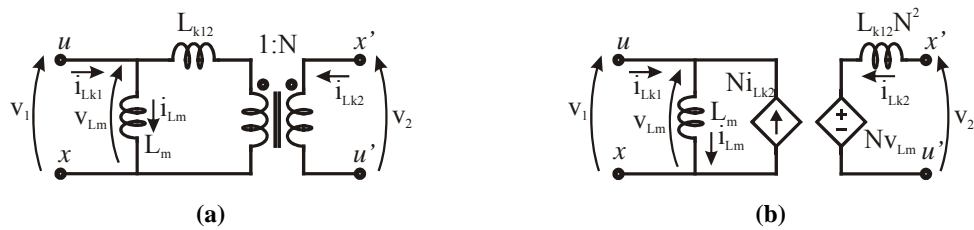


Figura A.9 – Modelo *Cantilever* para configuração independente. (a) Modelo *Cantilever*; (b) Representação *N-port*.

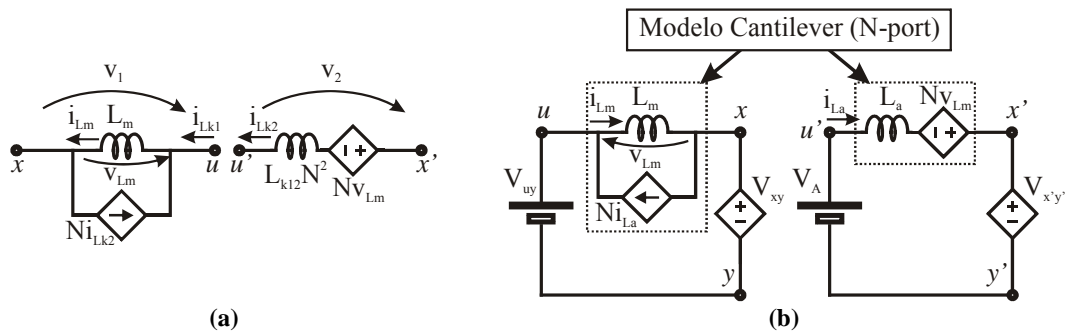


Figura A.10 – Modelo *Cantilever* *N-port* para configuração independente. (a) Modelo; (b) Circuito com modelo *Cantilever*.

Da mesma forma, para o circuito o genérico da Figura A.4(d) tem-se os terminais do circuito no modelo *Cantilever*, conforme Figura A.11(a), ou conforme Figura A.11(b) utilizando a representação *N-port*. Após a identificação dos terminais pode-se desenhar o modelo *Cantilever* de acordo com a disposição do circuito genérico do conversor, Figura A.12.

Observa-se que no circuito da Figura A.12(b) utiliza-se como variável de corrente para o secundário a corrente i_{La} que possui o mesmo sentido da variável i_{Lk2} do modelo da Figura A.12(a).

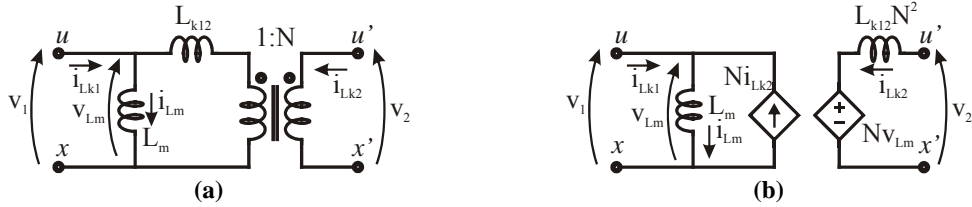


Figura A.11 – Modelo *Cantilever* para configuração independente. (a) Modelo *Cantilever*; (b) Representação *N*-port.

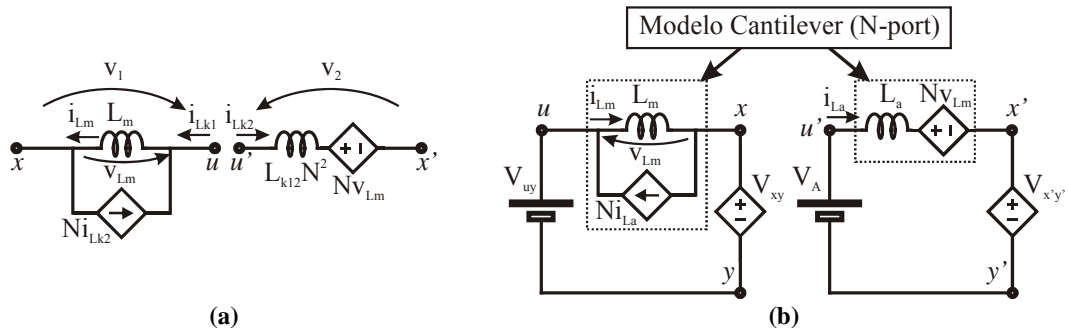


Figura A.12 – Modelo *Cantilever N*-port para configuração independente. (a) Modelo; (b) Circuito com modelo *Cantilever*.

Portanto, as configurações mostradas na Figura A.4 são representadas utilizando o modelo *Cantilever* na Figura A.13.

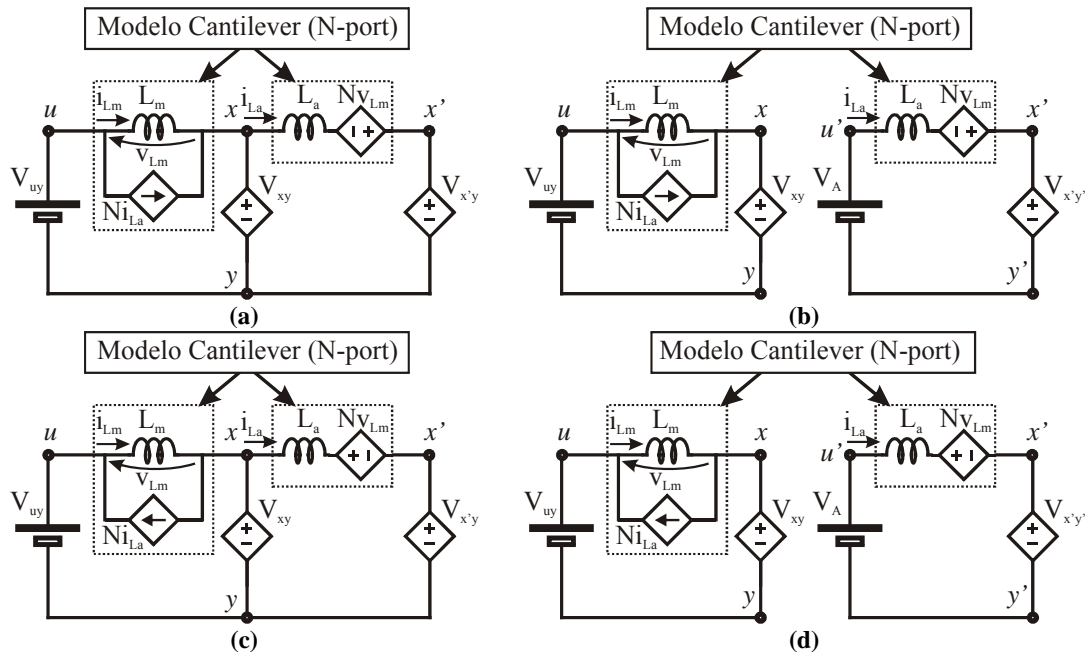


Figura A.13 – Circuitos genéricos para conversores empregando indutor acoplado ao filtro utilizando o modelo *Cantilever*. (a) Configuração em derivação com enrolamentos opostos; (b) Configuração independente com enrolamentos opostos; (c) Configuração em derivação com enrolamentos concordantes; (d) Configuração independente com enrolamentos concordantes.

ANEXO B

CÉLULAS DE COMUTAÇÃO SUAVE INTEGRADAS APLICADAS À CORREÇÃO DE FATOR DE POTÊNCIA (PFC)

B.1 Introdução

Atualmente, com o crescente aumento de equipamentos que utilizam tensão DC tanto residencialmente, como em escritórios e indústrias, tem causado transtorno às concessionárias de energia devido à ponte retificadora (Figura B.1(a)) usualmente utilizada como estágio de entrada nestes equipamentos. Esta ponte retificadora é geralmente conectada a capacitores eletrolíticos e este conjunto gera formas de onda de corrente de entrada distorcidas e com alto conteúdo harmônico. O aumento do fator de potência em conjunto com a redução do conteúdo harmônico da corrente de entrada é necessário para obedecer às normas cada vez mais restritivas impostas pelas concessionárias de energia.

Tendo isto em vista, pode-se fazer uso de topologias corretoras do fator de potência (PFC), as quais objetivam moldar a forma de onda de corrente de entrada como uma imagem escalada de uma forma de onda senoidal em fase com a forma de onda da tensão de entrada. Por exemplo, pode-se obter a correção do fator de potência através da inserção de um conversor *boost* em série com o bloco retificador, conforme ilustrado na Figura B.1(b).

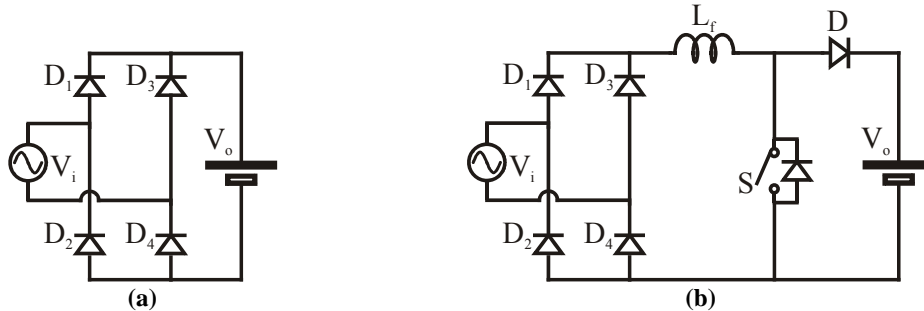


Figura B.1. (a) Retificador com ponte de diodos; e (b) Retificador com ponte de diodos e conversor *boost* para a correção do fator de potência.

Uma melhoria para este circuito é mostrada em [57], a qual é conhecida como *dual boost* e pode ser visualizada na Figura B.2 e apresenta as seguintes características/vantagens em relação à configuração original [57]:

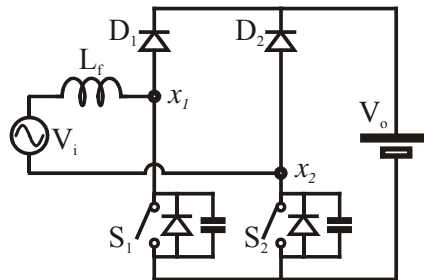


Figura B.2. Estágio retificador composto por conversores *boost* para correção do fator de potência.

- Melhores características em termos de alto fator de potência e forma de onda senoidal para a corrente de entrada;
- Para dado instante, existem apenas duas quedas de tensão devido aos semicondutores no caminho de potência;
- Baixos valores de corrente RMS para as chaves S_1 e S_2 ;

- A localização do indutor *boost* no lado AC contribui na redução da interferência eletromagnética;

- Os *drives* das chaves S_1 e S_2 possuem terra comum.

Durante o período T_1 (Figura B.3), o conversor opera nos modos 1 (Figura B.4(a)) e 2 (Figura B.4(b)) e durante o período T_2 , nos modos 3 (Figura B.4(c)) e 4 (Figura B.4(d)). Dessa forma, a operação conjunta dos conversores *boost* em paralelo equivale à operação da topologia ilustrada na Figura B.1(b).

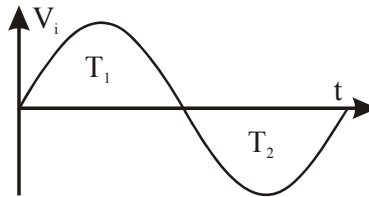


Figura B.3. Forma de onda da tensão de entrada de um estágio retificador.

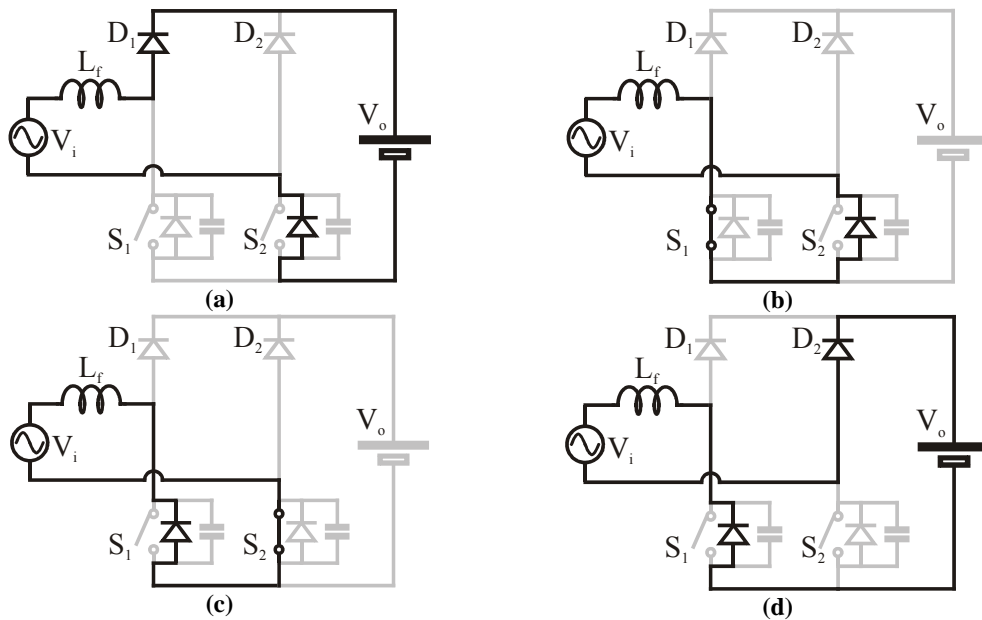


Figura B.4. Estágios de operação do conversor da Figura B.2.

Apesar das vantagens citadas, os semicondutores da Figura B.2 devem operar em alta frequência, diferentemente da configuração mostrada na Figura B.1. A operação em alta frequência possibilita a correção do fator de potência de forma mais efetiva. Por outro lado, aumenta as perdas de comutação nos semicondutores.

Para reduzir as perdas de comutação nos semicondutores que operam em alta frequência em topologias PFC, [53] (Figura B.5), [34] (Figura B.6) e [58] (Figura B.7)

propõem a utilização de circuitos auxiliares que proporcionam a comutação de maneira suave, sendo que [53] e [34] conectam células de comutação suave à topologia da Figura B.1(b) e [58] Figura B.2.

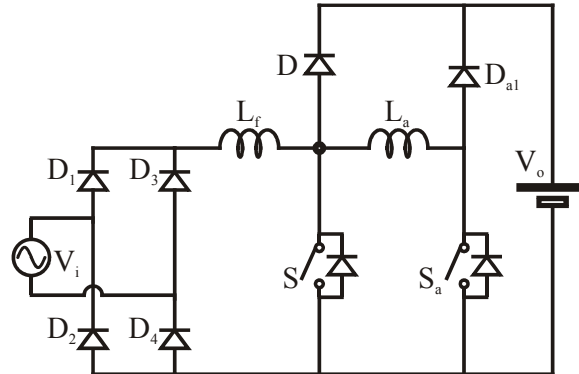


Figura B.5. Conversor para correção do fator de potência com comutação suave [53].

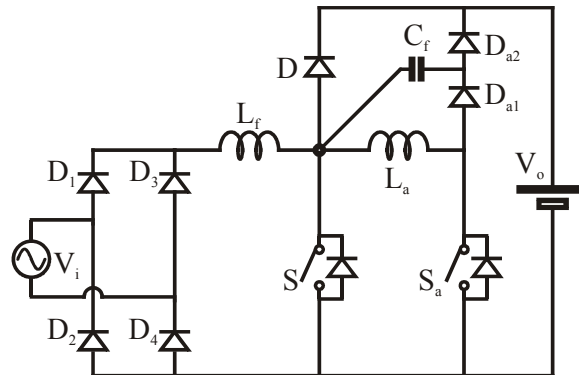


Figura B.6. Conversor para correção do fator de potência com comutação suave [34].

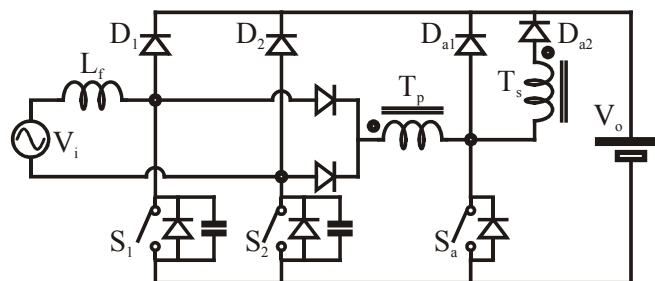


Figura B.7. Conversor para correção do fator de potência com comutação suave [58].

Este anexo tem por objetivo verificar a utilização de células de comutação compartilhadas aplicadas à topologia *dual boost* (Figura B.2). Para isso, serão aplicados os diagramas obtidos para as células compartilhadas e a seguir serão feitas as simplificações pertinentes. Serão considerados os conversores das classes A e B para este estudo.

B.2 Derivação de células de comutação suave integradas aplicadas à correção de fator de potência (PFC)

As topologias para células integradas podem ser obtidas através dos diagramas mostrados na Figura B.8.

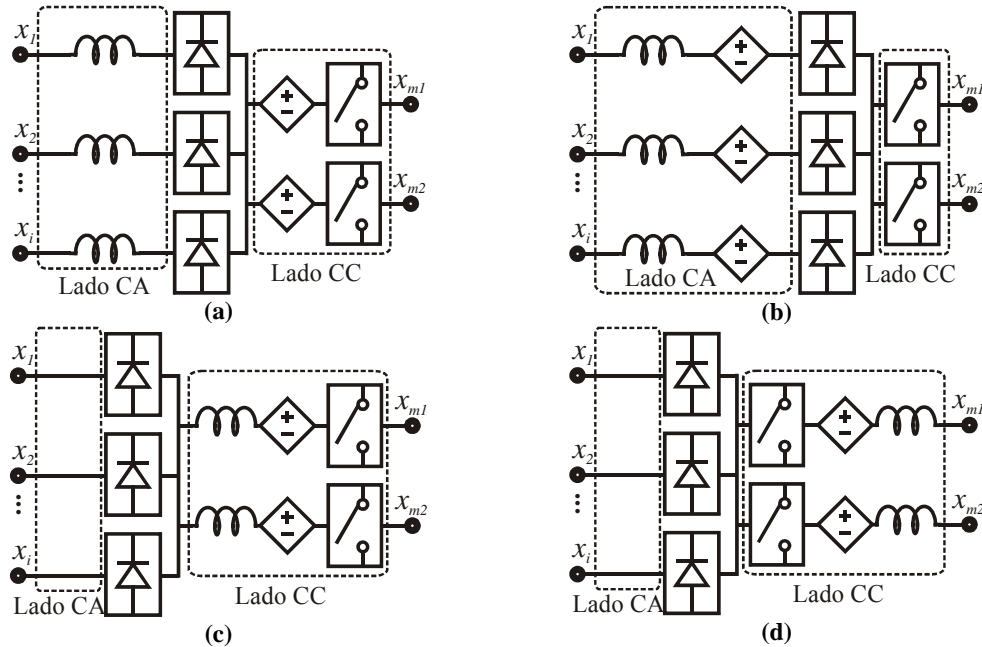


Figura B.8. Diagramas das configurações possíveis.

Através dos diagramas da Figura B.8, pode-se gerar os conversores integrados para a Classe A. Os diagramas para os circuitos PC-AVS são mostrados na Figura B.9, enquanto que os circuitos SC-AVS são ilustrados na Figura B.13. Estas topologias são conectadas aos pólos x_1 e x_2 e aos barramentos positivo e negativo da Figura B.2.

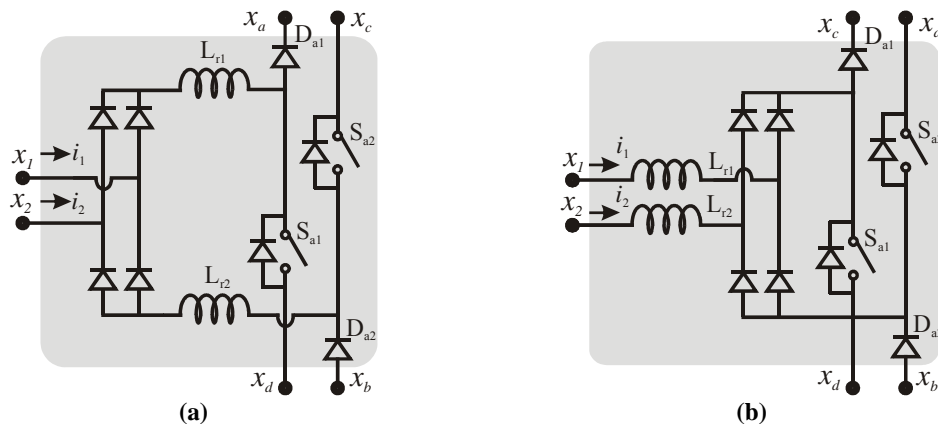


Figura B.9. Células PC-AVS da Classe A para pólos bidirecionais.

Os diagramas da Figura B.9 podem ser simplificados, considerando-se que não é necessário injetar corrente nos terminais (x_1 e x_2) conectados aos pólos do retificador da Figura B.2 através do acionamento da chave S_{a2} . Dessa forma, os circuitos simplificados da Figura B.9 são ilustrados na Figura B.10. A topologia obtida na Figura B.10(a) possui somente um indutor, uma chave e três diodos, resultando numa topologia com um número bastante reduzido de componentes auxiliares. De maneira semelhante, a topologia obtida na Figura B.10(b) possui dois indutores, uma chave e três diodos.

Conforme visto, a topologia da Figura B.10(a) possui somente um indutor, enquanto que a topologia da Figura B.10(b) possui dois indutores. Dessa forma, o indutor da topologia da Figura B.10(a) participará de todas as comutações para as quais a célula auxiliar for acionada, enquanto que os indutores da topologia da Figura B.10(b) serão acionados alternadamente, um para o ciclo positivo da tensão da fonte de entrada e outro para o ciclo negativo. Ou seja, os valores de corrente RMS serão menores para os indutores da Figura B.10(b), resultando em indutores fisicamente menores. Quanto às indutâncias, estas devem possuir o mesmo valor para ambas situações pois são responsáveis pela taxa de variação de corrente através dos diodos D_1 e D_2 (Figura B.2).

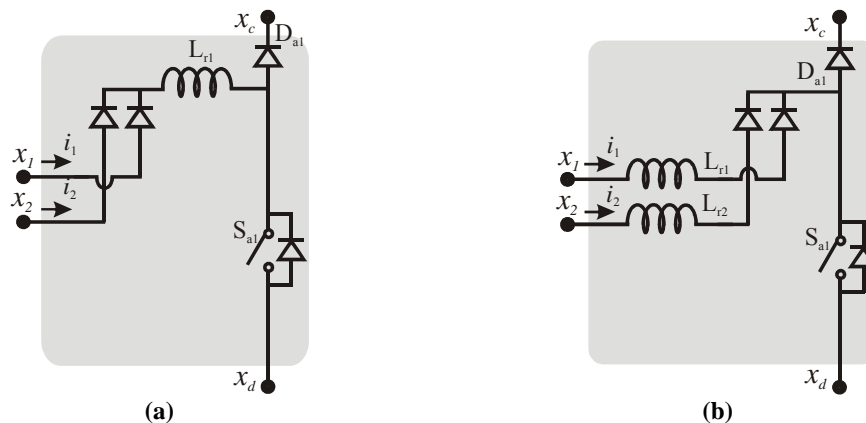


Figura B.10. Células PC-AVS da Classe A para pólo unidirecional.

A Figura B.11 apresenta as principais formas de onda para as células mostradas na Figura B.10 aplicadas ao conversor da Figura B.2. O plano de fase pode ser visto na Figura B.12. Estas figuras ilustram a operação do conversor durante o ciclo positivo de tensão de entrada e num ponto em que a corrente através do indutor L_f é praticamente constante e igual a I .

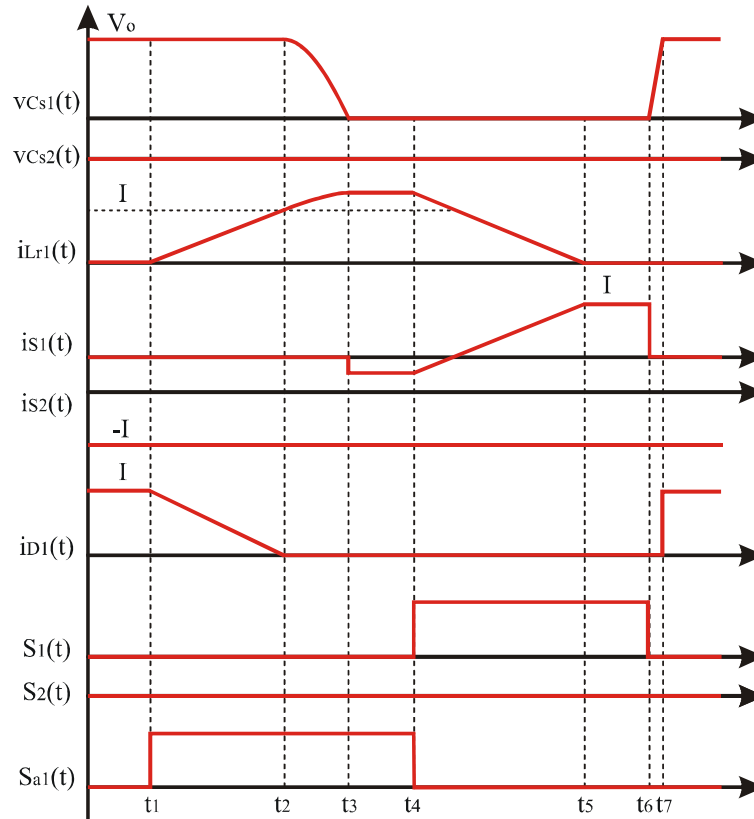


Figura B.11. Formas de onda teóricas para as células da Figura B.10.

Observa-se na Figura B.12 que o intervalo de ressonância corresponde a um quarto do período ressonante.

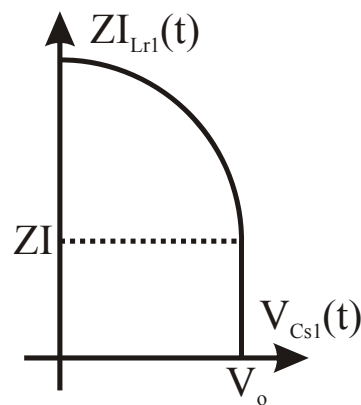


Figura B.12. Plano de fase para as células da Figura B.10.

Os diagramas da Figura B.13 podem ser simplificados da mesma forma que os diagramas da Figura B.9 foram simplificados

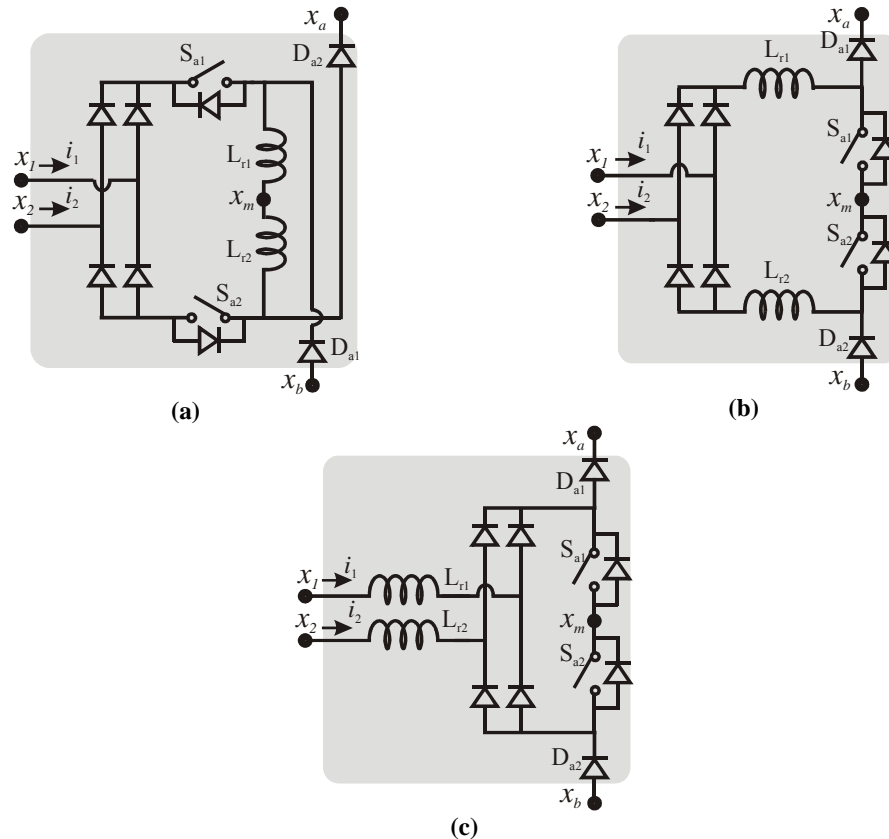
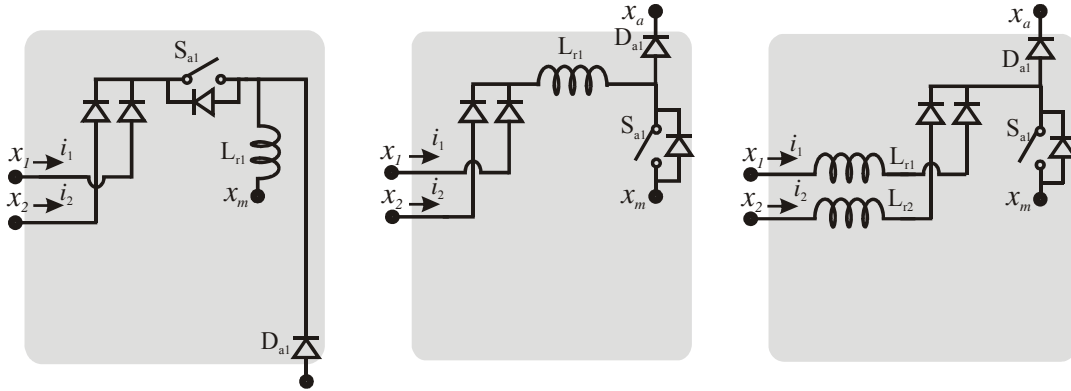


Figura B.13. Células SC-AVS da Classe A para pólo bidirecional.

Primeiramente considera-se que os terminais x_m das topologias mostradas na Figura B.13 estejam conectados ao ponto médio de um divisor capacitivo em paralelo com a fonte de saída V_o . Conforme comentado, não é necessário injetar corrente nos pólos do sistema da Figura B.2. Em função disso, o diodo D_{a2} , a chave S_{a2} e o indutor L_{r2} (exceto para a topologia da Figura B.13(c)), não são mais necessários. Dessa forma, obtêm-se as topologias da Figura B.14.

A Figura B.15 apresenta as principais formas de onda para as células mostradas na Figura B.14 aplicadas ao conversor da Figura B.2. O plano de fase pode ser visto na Figura B.16. Estas figuras ilustram a operação do conversor durante o ciclo positivo de tensão de entrada e num ponto em que a corrente através do indutor L_f é praticamente constante e igual a I .



(a) (b) (c)
Figura B.14. Célula SC-AVS da Classe A para pólo unidirecional.

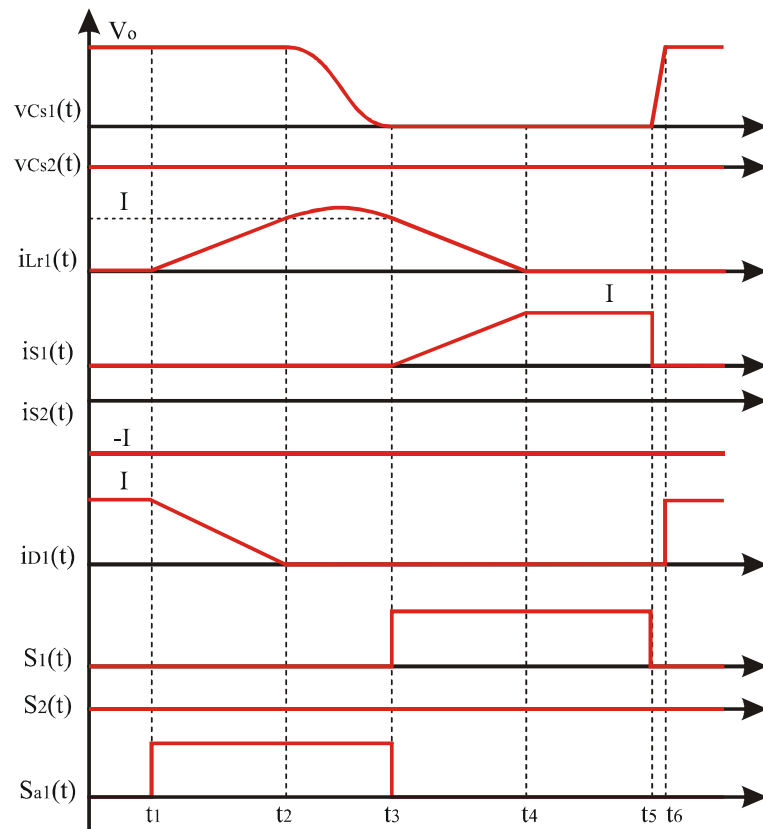


Figura B.15. Formas de onda teóricas para as células da Figura B.14.

O intervalo de ressonância corresponde à metade do período ressonante, conforme se observa na Figura B.16. Além disso, observa-se que esta topologia opera no limiar da comutação suave, pois a curva da tensão através do capacitor C_{s1} mal chega a tocar o eixo das ordenadas após sua descarga ressonante. Esta característica poderia ser aprimorada caso os diodos D_1 e D_2 fossem chaves ativas (Figura B.2). Neste caso estas chaves

permaneceriam fechadas enquanto a corrente através de L_{r1} (L_{r2}) atingiria um valor superior à corrente de entrada garantindo a comutação da chave principal correspondente. No entanto, a utilização de chaves ativas para a implementação dos diodos D_1 e D_2 encareceriam a topologia em função do acréscimo do número de chaves, da necessidade de *drives* isolados e da maior complexidade para o comando/controlado das chaves.

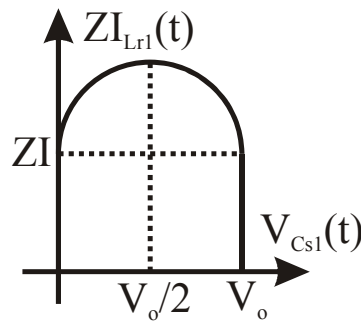


Figura B.16. Plano de fase para as células da Figura B.14.

Considerando-se que o terminal x_m das topologias mostradas na Figura B.13 esteja desconectado, então invariavelmente a corrente de comutação fluirá do terminal x_j para o terminal x_2 ou vice-versa. Em ambos os casos os indutores L_{r1} e L_{r2} e as chaves S_{a1} e S_{a2} estarão conectados em série, sendo necessário apenas um componente de cada tipo. Além disso, cada indutor necessita de um único diodo para a sua desmagnetização. Disso resulta que o indutor L_{r2} , a chave S_{a2} (S_{a1}) e o diodo D_{a2} (D_{a1}) podem ser eliminados conforme mostrado na Figura B.17. Para este caso, a remoção dos componentes desnecessários originou circuitos eletricamente idênticos para a Figura B.17(a) e (b). Além disso, para as topologias da Figura B.17, observa-se que há um número superior de diodos, os quais estão localizados na ponte retificadora e há sempre duas quedas de tensão através do circuito auxiliar as quais são causadas pela circulação de corrente através dos diodos.

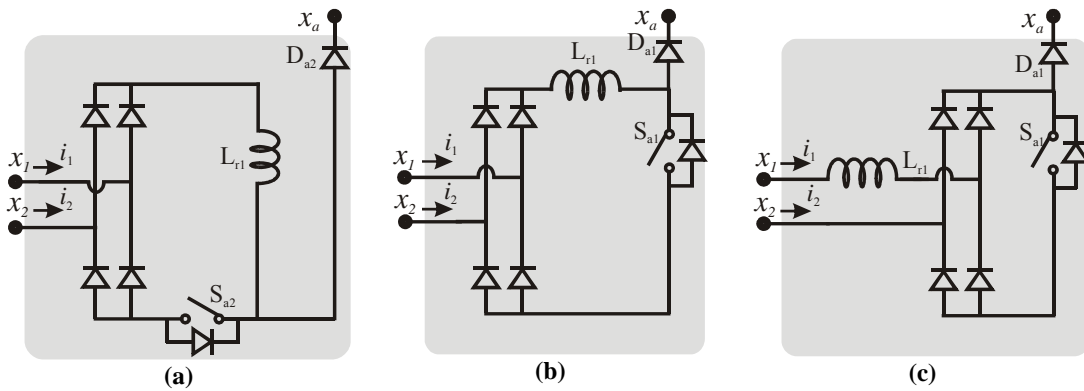


Figura B.17. Célula SC-AVS da Classe A para pólo unidirecional.

Para as topologias ilustradas na Figura B.17 é necessário manter acionada a chave do braço que não opera como *boost*. Por exemplo, durante o ciclo positivo da tensão de entrada a chave S_2 deve ser mantida acionada enquanto a chave S_1 é modulada. Isso se deve ao fato de que durante a etapa ressonante os capacitores em paralelo com as chaves S_1 e S_2 , estariam aptos para ressonar em uma conexão série. Disso decorre que: (i) a tensão de C_{s2} varia sem que haja necessidade e (ii) a variação da tensão de C_{s1} é reduzida para metade de sua excursão máxima, causando comutação dissipativa para a chave S_1 . A Figura B.18 ilustra o plano de fase para esta situação. A chave S_1 é acionada quando o intervalo ressonante é igual a um quarto do período ressonante.

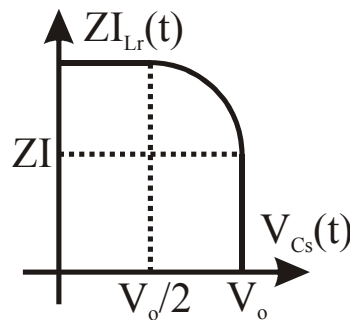


Figura B.18. Plano de fase.

As formas de onda teóricas para o caso em que S_2 (S_1) é mantida acionada durante o ciclo positivo (negativo) da tensão de entrada propiciando o grampeamento da tensão do capacitor C_{s2} (C_{s1}) são mostradas na Figura B.19 e o plano de fase na Figura B.12.

Observa-se que para a Classe A, os conversores PC-AVS e os conversores SC-AVS cujos terminais x_m estejam conectados ao ponto médio de um divisor capacitivo em paralelo com a fonte de saída V_o possuem menos componentes. Além disso, os conversores SC-AVS possuem uma fronteira de comutação mais tênue que os conversores PC-AVS. Por essas razões, para a Classe B serão somente avaliados os conversores PC-AVS.

A Figura B.20(a) mostra uma célula de comutação suave da Classe B, a qual foi derivada através do diagrama da Figura B.8(b). Da mesma forma, a célula mostrada na Figura B.20(b) foi derivada através do diagrama da Figura B.8(c). Para os diagramas da Figura B.20, os indutores auxiliares são implementados através das dispersões dos transformadores. O diagrama da Figura B.8(a) não pôde gerar nenhuma célula da Classe B porque o indutor auxiliar e a fonte auxiliar são na prática implementados através do mesmo componente, o que não ocorre no diagrama. A célula gerada através do diagrama da Figura

B.8(d) possui problemas de desmagnetização devido à corrente residual e foi, portanto, omitida.

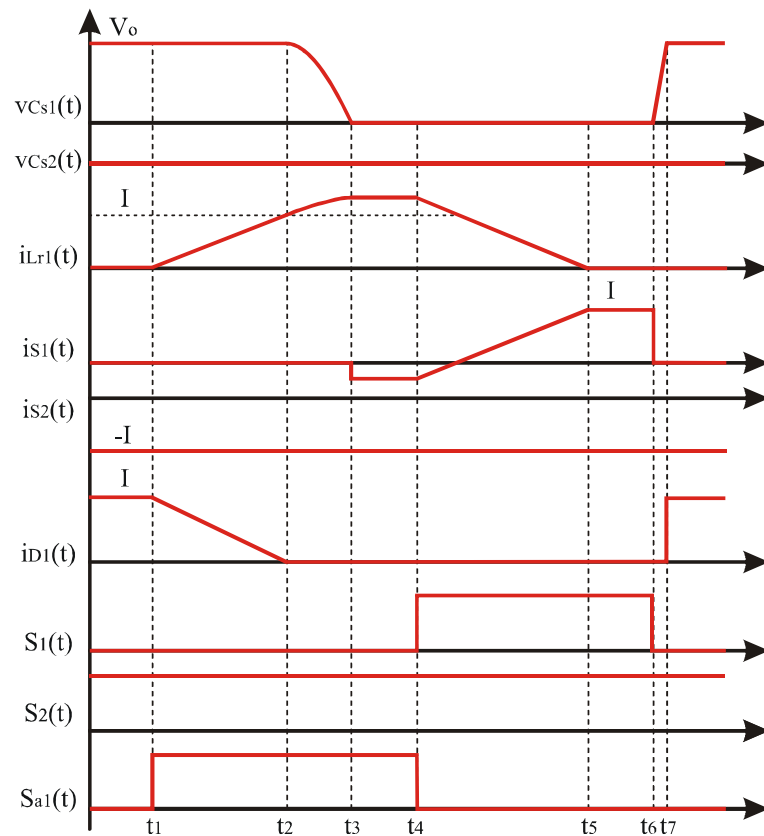


Figura B.19. Formas de onda teóricas para as topologias da Figura B.17.

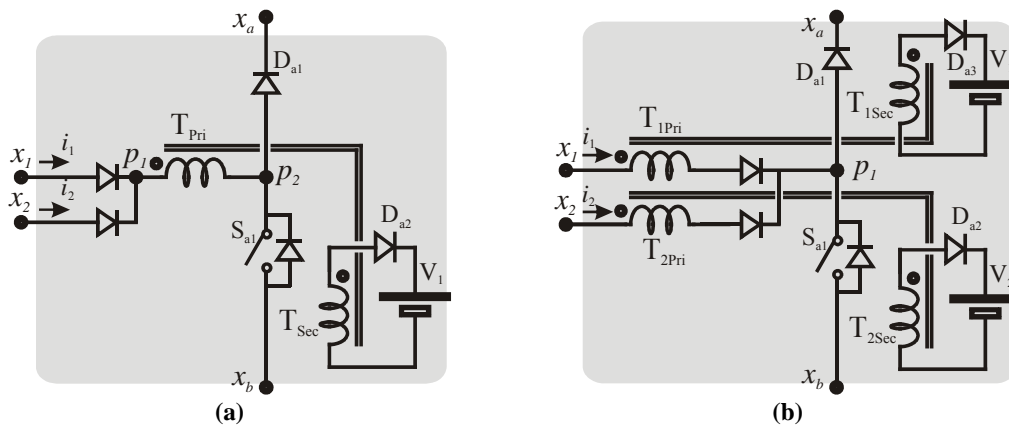


Figura B.20. Células PC-AVS da Classe B.

As conexões do enrolamento secundário do transformador não foram especificadas na Figura B.20, apenas foi indicado que uma diferença de potencial deve ser aplicada a este enrolamento. Os diversos tipos de conexões para o enrolamento secundário originam

conversores diferentes. A seguir, três das possibilidades de conexão do diagrama mostrado na Figura B.20(a) são exploradas, as quais são ilustradas na Figura B.21.

Configuração (a): A Figura B.21(a) mostra o enrolamento secundário conectado entre os barramentos;

Configuração (b): Para a Figura B.21(b), este enrolamento está conectado entre o terminal p_2 e o barramento positivo, o que possibilita que apenas parte da corrente desviada do pólo circule através da chave auxiliar.

Configuração (c): Finalmente, para a célula da Figura B.21(c), o enrolamento secundário é conectado entre o terminal p_1 e o barramento positivo. Neste último caso, parte da corrente desviada do pólo não circula nem pelo enrolamento primário do transformador e sequer pela chave auxiliar, reduzindo assim as perdas ôhmicas na resistência do primário e as perdas devido à queda de tensão na chave auxiliar (normalmente IGBT devido à característica de bloqueio com corrente nula).

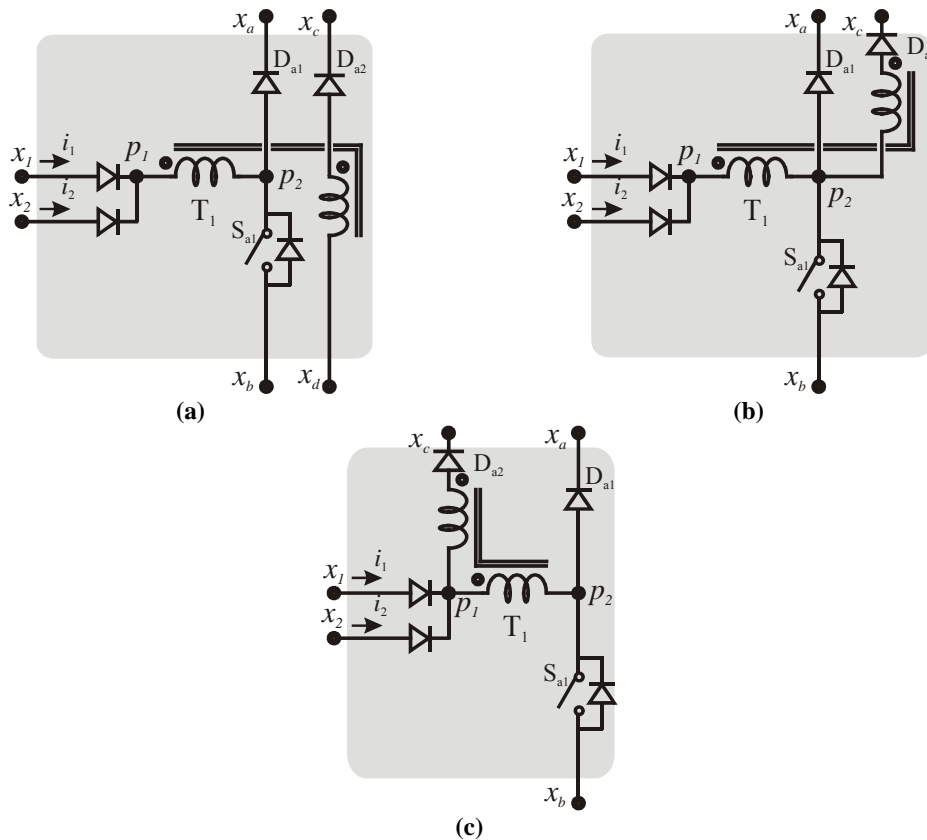


Figura B.21. Possibilidades de conexão do enrolamento secundário para o transformador da Figura B.20(a). (a) Não publicado; b [58]; e (c) Não publicado.

Na Figura B.22 são mostradas as possibilidades de conexão para o enrolamento secundário da topologia mostrada na Figura B.20(b). As conexões do enrolamento secundário são semelhantes às descritas anteriormente e não serão repetidas aqui.

A diferença fundamental entre os diagramas ilustrados na Figura B.20 e na Figura B.21 diz respeito à quantidade de transformadores empregados que corresponde ao dobro no caso da Figura B.21. No entanto, para os conversores desta figura, os níveis de corrente através dos enrolamentos são bem inferiores.

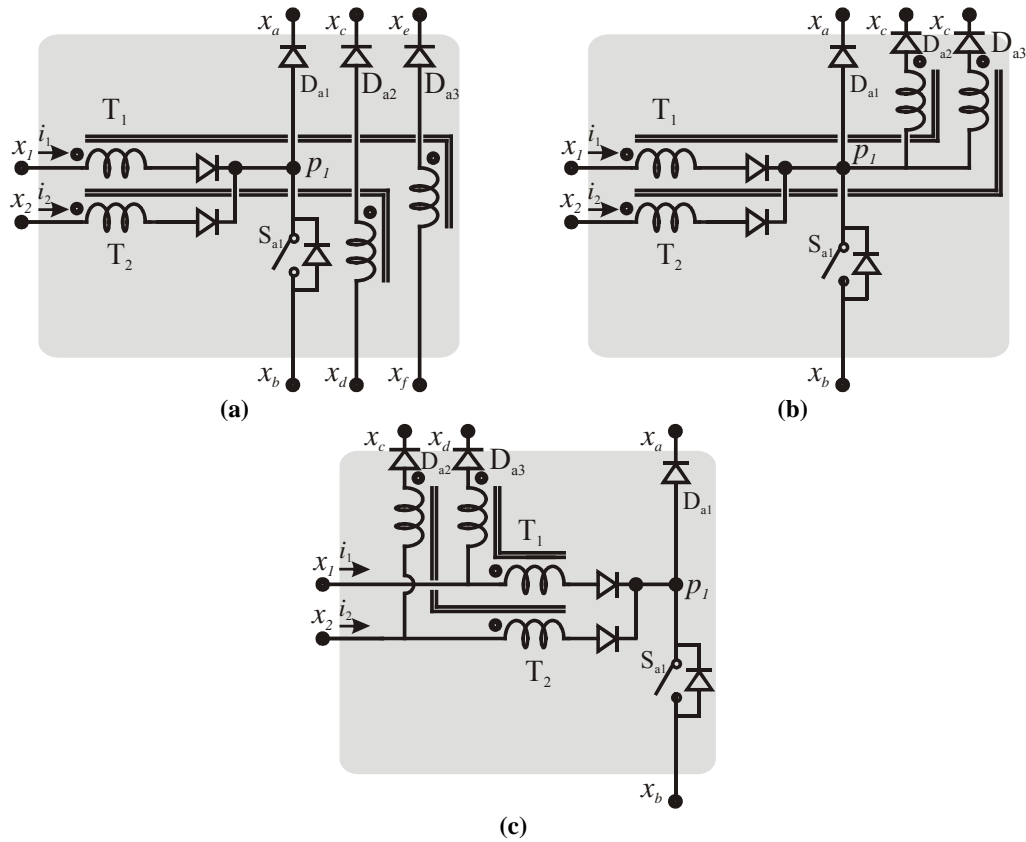


Figura B.22. Possibilidades de conexão do enrolamento secundário para o transformador da Figura B.20(b).

As principais formas de onda de onda para as células mostradas na Figura B.21 e na Figura B.22, aplicadas ao conversor da Figura B.2, considerando-se a operação durante o ciclo positivo da tensão de entrada e para uma corrente de entrada aproximadamente constante (I) são ilustradas na Figura B.23. Nesta figura, pode-se observar as diferenças em relação aos valores das correntes através dos enrolamentos primário e secundário e através da chave auxiliar S_{a1} . As configurações (c) (Figura B.21(c) e Figura B.22(c)) possuem as

menores correntes através do enrolamento primário e da chave auxiliar, enquanto que as configurações (b) (Figura B.21(b) e Figura B.22(b)) possuem correntes reduzidas somente através da chave auxiliar, S_{a1} .

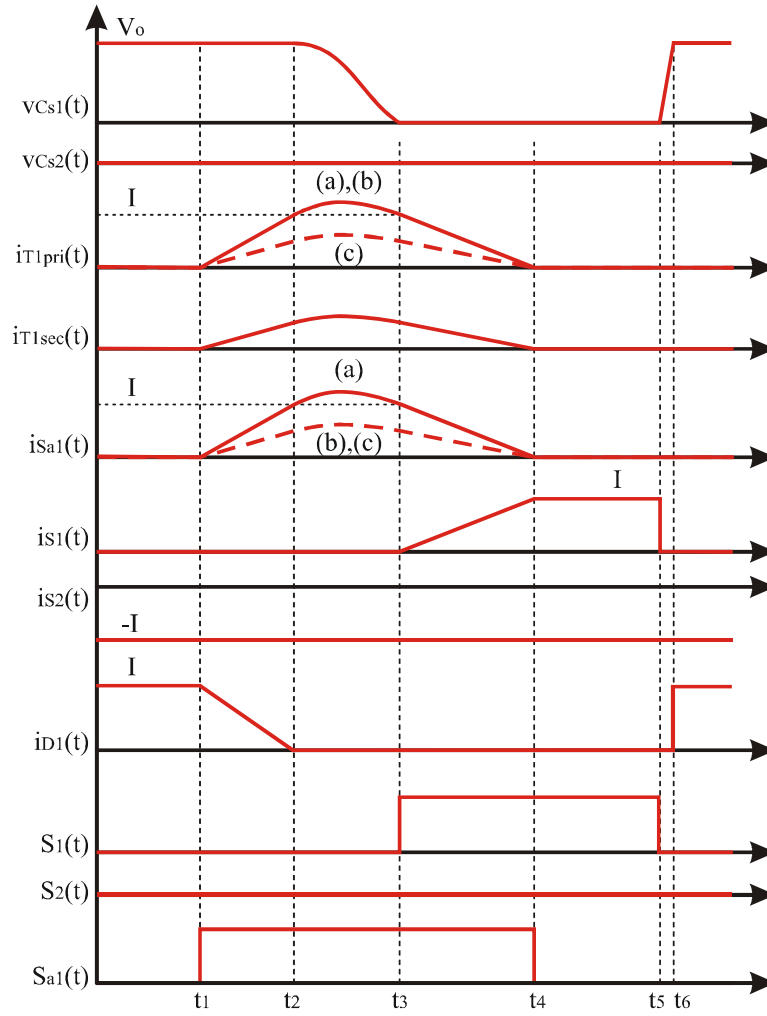


Figura B.23. Principais formas de onda.

O plano de fase é mostrado na Figura B.24, sendo que a corrente $I_{Lr1}(t)$ corresponde à corrente através do enrolamento primário para as configurações (a) (Figura B.21(a) e Figura B.22(a)) e (b) (Figura B.21(b) e Figura B.22(b)) e à soma das correntes através do primário e secundário para a configuração (c) (Figura B.21(c) e Figura B.22(c)).

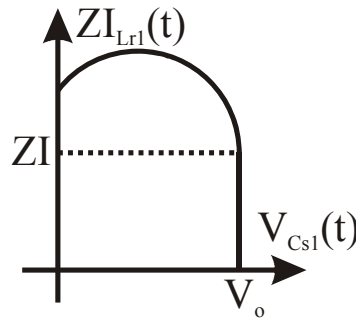


Figura B.24. Plano de fase.

B.3 Conclusões

As topologias PC-AVS da Classe A apresentam menos componentes e menos restrições (por exemplo, a necessidade de manter acionada uma chave que está conduzindo através do diodo antiparalelo) para a sua aplicação que as topologias SC-AVS da Classe A.

Além disso, os conversores PC-AVS da Classe A apresentam comutação suave mais facilmente que os demais conversores da Classe A conforme indica a comparação entre os planos de fase da Figura B.12 e da Figura B.16.

As células obtidas são bastante simples, pois a avaliação dos modos de operação permite a redução da quantidade de componentes utilizados através da eliminação dos dispositivos redundantes para o funcionamento.

As topologias da Classe B podem permitir a redução dos valores de correntes através da chave auxiliar dependendo da configuração escolhida, possibilitando, dessa forma, topologias mais atrativas quanto à suas eficiências.

Através da aplicação dos diagramas da Figura B.8 foi possível a derivação de topologias de comutação suave com componentes compartilhados para correção do fator de potência, as quais possuem somente uma chave auxiliar e atuam na comutação de dois pólos.

ANEXO C

PROJETOS

C.1 Introdução

Nesta seção serão apresentados os procedimentos de projeto de algumas das células auxiliares apresentadas no decorrer deste trabalho.

Os parâmetros de projeto do conversor são dados na Tabela C.1.

Tabela C.1. Parâmetros do conversor.

Parâmetro	Valor
V_{Bus}	360 V
I_{Load}	7,8 A
f_s	40 kHz

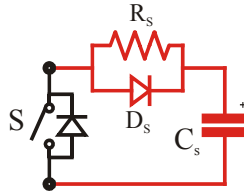
Será usada como chave de potência o IGBT IGR4BC40UD (Tabela C.2), pois é uma chave que suporta a tensão de barramento e apresenta uma corrente direta na frequência de chaveamento utilizada ligeiramente superior à corrente de carga.

Tabela C.2. Características da chave IGR4BC40UD.

Parâmetro	Valor
Tensão	600 V
Corrente (25°)	40 A
Corrente (100°)	20 A
Frequência (<i>hard switching</i>)	8-40 kHz
Corrente (40 kHz)	8,9 A
<i>Turn-off delay time</i> ($t_{d(off)}$)	110 (200) ns
Fall Time (t_f)	120 (130) ns

C.2 Projeto de um *snubber* dissipativo RCD

A representação de um *snubber* dissipativo do tipo RCD pode ser vista na Figura C.1.

Figura C.1. *Snubber* dissipativo RCD.

De acordo com [56], o capacitor *snubber* pode ser definido através da equação abaixo.

$$C_s = \frac{I_{Load} t_{fi}}{2V_{Bus}} = \frac{7,8 \times (110 + 120) \times 10^{-9}}{2 \times 360} = 2,5 \text{ nF} \quad (C.1)$$

Onde,

$$t_{fi} = t_{delay_off} + t_{fall} \quad (C.2)$$

O resistor R_s deve dissipar a energia armazenada em C_s , sendo determinado por,

$$R_s = \frac{V_{Bus}}{0,2I_{Load}} = \frac{360}{0,2 \times 7,8} = 230 \ \Omega \quad (C.3)$$

A potência dissipada sobre este resistor é definida como,

$$P_{Rs} = 0,5C_s V_{Bus}^2 f_s = 7,3 \text{ W} \quad (C.4)$$

O diodo D_s deve suportar a tensão aplicada à chave, neste caso, V_{Bus} , sendo que este deve suportar uma corrente direta menor que a corrente de carga, I_{Load} .

C.3 Projeto de um *snubber* regenerativo integrado

A representação do *snubber* regenerativo a ser implementado pode ser observada na Figura 6.69(a).

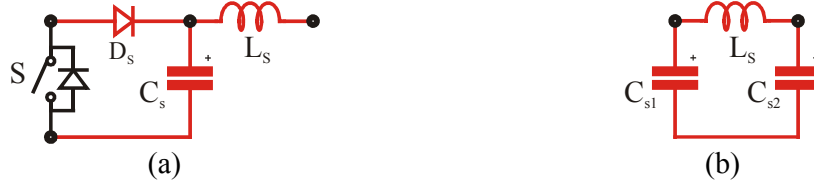


Figura C.2. (a) *Snubber* regenerativo; e (b) Circuito equivalente.

O capacitor C_s e o diodo D_s são definidos da mesma forma como visto na seção anterior.

Conforme comentado no Capítulo 6, o circuito equivalente para duas topologias de *snubber* de *turn-off* integradas durante o processo de descarga dos capacitores é mostrado na Figura 6.69(b). Uma vez que a tensão dos capacitores C_{s1} e C_{s2} não se anulam devido ao processo ressonante, é necessária uma pré-carga (I_{boost}) do indutor L_s , a qual é definida como sendo,

$$I_{boost} = 0,3 \times I_{Load} = 1,5 \text{ A} \quad (C.5)$$

Além disso, define-se que a corrente máxima através do circuito auxiliar deverá corresponder no máximo à corrente de carga.

$$I_{L_s_Max} = I_{Load} = 7,8 \text{ A} \quad (C.6)$$

Desse modo, tem-se,

$$I_{L_s_Max} = I_{boost} + \frac{V_{Bus}}{Z_{eq}} \quad (C.7)$$

Onde

$$Z_{eq} = \sqrt{\frac{L_s (C_{s2} + C_{s1})}{C_{s1} C_{s2}}} \quad (C.8)$$

Isolando L_s ,

$$L_s = \frac{C_{s1}C_{s2}}{C_{s1}+C_{s2}} \left(\frac{V_{Bus}}{I_{Load}-I_{boost}} \right)^2 = 5,4\mu H \quad (C.9)$$

C.4 Projeto de uma célula auxiliar do tipo ZVT operando em conjunto com uma célula *snubber* regenerativa

A topologia a ser projetada é ilustrada na Figura C.3, sendo que o circuito principal está desenhado na cor preta, enquanto que na Figura C.4 são mostradas as principais formas de onda.

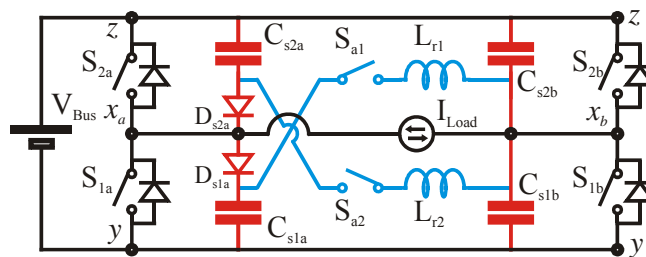


Figura C.3. Topologia.

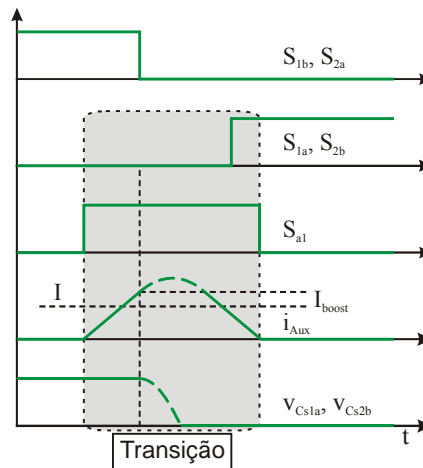


Figura C.4. Formas de onda.

Uma vez que as correntes nos pólos x_a e x_b são iguais em módulo, os capacitores responsáveis pela atenuação da variação de tensão durante o bloqueio das chaves são iguais. Os valores calculados são para a utilização de IGBTs como chaves principais. Entretanto, caso sejam utilizadas diferentes tecnologias de semicondutores, estes valores também são suficientes para o caso de serem utilizados MOSFETs.

Para que ambos os capacitores sejam completamente descarregados, a corrente através do circuito auxiliar (i_{aux}) deve ser no mínimo igual à corrente da carga no momento em que são bloqueadas as chaves cuja a corrente circula através dos diodos antiparalelos (S_{1b} e S_{2a} na Figura C.4). A quantidade de corrente que ultrapassa a corrente de carga no momento em que um diodo antiparalelo é bloqueado é denominada I_{boost} , Figura C.4.

No entanto, para que os capacitores C_{s1a} e C_{s2b} sejam efetivamente descarregados, a corrente i_{aux} deve ser superior à corrente de carga no instante de bloqueio de S_{1b} e S_{2a} devidos às não-idealidades dos componentes reais. Além disso, caso a corrente através do circuito auxiliar fôsse somente igual à corrente de carga, haveria um período de tempo muito curto para acionar as chaves que passam a conduzir após a comutação (S_{1a} e S_{2b}).

As figuras a seguir ilustram os períodos de tempo envolvidos com o processo de comutação (Figura C.5(a), (b) e (c)), bem como a tensão que os capacitores C_{s1a} e C_{s2b} atingiriam caso não fôsem grampeados (Figura C.5(d)). Para valores negativos de tensão, significa que os diodos antiparalelos das chaves S_{1a} e S_{2b} entram em condução, ou seja, as energias das capacitâncias C_{s1a} e C_{s2b} são descarregadas completamente permitindo que C_{s1a} opere como *snubber* de *turn-off* para S_{1a} e que S_{2b} entre em condução sob tensão nula.

A Figura C.5(a) ilustra o período de tempo necessário para a corrente através do circuito auxiliar, i_{aux} , que cresce de maneira linear, atingir $I_{Load} + I_{boost}$. Esse é o período de intersecção entre as chaves S_{1b} e S_{2a} e o sinal de comando do circuito auxiliar, S_{a1} .

Na Figura C.5(b) é ilustrado o período de tempo necessário para que os capacitores *snubber* sejam descarregados de forma ressonante. Esse período de tempo deve ser suficiente para que as chaves em condução possam bloquear com segurança, ou seja, deve ser no mínimo igual à soma do tempo necessário para que a tensão através da chave passe a diminuir após ter sido retirado seu sinal de acionamento ($t_{d(off)}$) com o tempo necessário para que a tensão através dessa chave se reduza para valores seguros (t_f).

$$\Delta t_2 = t_{d(off)} + t_f = 110 \text{ ns} + 120 \text{ ns} = 230 \text{ ns} . \quad (C.10)$$

De acordo com a Figura C.5(b), para indutores auxiliares numa faixa de 2-20 μH , o I_{boost} deve ser inferior a 0,5.

Por sua vez, a Figura C.5(c) ilustra o período de tempo durante o qual circula corrente através dos diodos antiparalelos das chaves que serão acionadas, S_{1a} e S_{2b} . Esse

período, conforme comentado deve ser não-nulo, para que não seja necessária muita exatidão no instante de acionamento das chaves S_{1a} e S_{2b} . De acordo com esta figura, para qualquer I_{boost} não nulo, o período de condução dos diodos antiparalelos de S_{1a} e S_{2b} é não nulo.

Finalmente, a Figura C.5(d) ilustra a tensão mínima que os capacitores atingiriam caso não fossem grampeados. Para qualquer I_{boost} não nulo, C_{s1a} e C_{s2b} atingiriam tensões negativas.

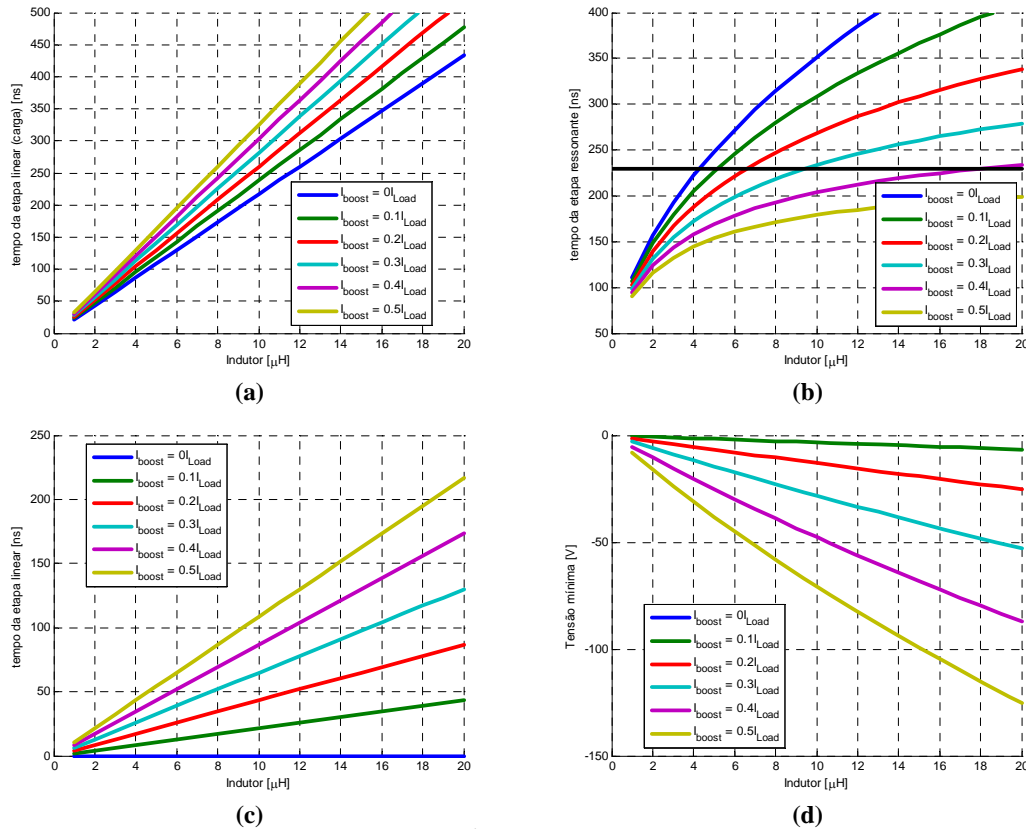


Figura C.5. Ábacos para o projeto.

De acordo com a Figura C.5(b), fazendo-se a corrente através do indutor igual à corrente de carga acrescida de 30% deve-se utilizar um indutor maior que $9\mu\text{H}$. Embora existam outros conjuntos de valores possíveis, estes valores são selecionados por serem valores intermediários dentro da faixa observada. Como a tensão de C_{s1a} e C_{s2b} é negativa para esse conjunto de valores (Figura C.5(d)), garante-se que estes capacitores sejam completamente descarregados. Além disso, o período para que as chaves S_{1a} e S_{2b} (Figura C.5(c)) sejam acionadas corresponde a cerca de 50 ns.

Deve-se lembrar que para o conversor da Figura C.3, as chaves S_{1b} e S_{2b} são auxiliadas por uma célula auxiliar do tipo ZVT e desse modo, os capacitores C_{s1b} e C_{s2b} estão na verdade, dispostos em paralelo. Portanto o capacitor equivalente em paralelo com S_{1b} e S_{2b} é dado pela soma das capacitâncias C_{s1b} e C_{s2b} .

C.5 Conclusão

Neste anexo foram apresentados os procedimentos de projeto de algumas das células auxiliares apresentadas no decorrer deste trabalho.

Livros Grátis

(<http://www.livrosgratis.com.br>)

Milhares de Livros para Download:

[Baixar livros de Administração](#)

[Baixar livros de Agronomia](#)

[Baixar livros de Arquitetura](#)

[Baixar livros de Artes](#)

[Baixar livros de Astronomia](#)

[Baixar livros de Biologia Geral](#)

[Baixar livros de Ciência da Computação](#)

[Baixar livros de Ciência da Informação](#)

[Baixar livros de Ciência Política](#)

[Baixar livros de Ciências da Saúde](#)

[Baixar livros de Comunicação](#)

[Baixar livros do Conselho Nacional de Educação - CNE](#)

[Baixar livros de Defesa civil](#)

[Baixar livros de Direito](#)

[Baixar livros de Direitos humanos](#)

[Baixar livros de Economia](#)

[Baixar livros de Economia Doméstica](#)

[Baixar livros de Educação](#)

[Baixar livros de Educação - Trânsito](#)

[Baixar livros de Educação Física](#)

[Baixar livros de Engenharia Aeroespacial](#)

[Baixar livros de Farmácia](#)

[Baixar livros de Filosofia](#)

[Baixar livros de Física](#)

[Baixar livros de Geociências](#)

[Baixar livros de Geografia](#)

[Baixar livros de História](#)

[Baixar livros de Línguas](#)

[Baixar livros de Literatura](#)
[Baixar livros de Literatura de Cordel](#)
[Baixar livros de Literatura Infantil](#)
[Baixar livros de Matemática](#)
[Baixar livros de Medicina](#)
[Baixar livros de Medicina Veterinária](#)
[Baixar livros de Meio Ambiente](#)
[Baixar livros de Meteorologia](#)
[Baixar Monografias e TCC](#)
[Baixar livros Multidisciplinar](#)
[Baixar livros de Música](#)
[Baixar livros de Psicologia](#)
[Baixar livros de Química](#)
[Baixar livros de Saúde Coletiva](#)
[Baixar livros de Serviço Social](#)
[Baixar livros de Sociologia](#)
[Baixar livros de Teologia](#)
[Baixar livros de Trabalho](#)
[Baixar livros de Turismo](#)