

LIMITADOR ELETRÔNICO DE CORRENTE DE CURTO-CIRCUITO
BASEADO EM CIRCUITO RESSONANTE CONTROLADO POR
DISPOSITIVOS SEMICONDUTORES DE POTÊNCIA

Dissertação de Mestrado



Universidade Federal de Juiz de Fora
Faculdade de Engenharia
Programa de Pós-Graduação em Engenharia Elétrica

Autor: *Matusalém Martins Lanes*

Orientador: *Prof. Pedro Gomes Barbosa*

JUIZ DE FORA, MG - BRASIL
AGOSTO 2006

Livros Grátis

<http://www.livrosgratis.com.br>

Milhares de livros grátis para download.

LIMITADOR ELETRÔNICO DE CORRENTE DE CURTO-CIRCUITO BASEADO
EM CIRCUITO RESSONANTE CONTROLADO POR
DISPOSITIVOS SEMICONDUTORES DE POTÊNCIA

MATUSALÉM MARTINS LANES

DISSERTAÇÃO DE MESTRADO SUBMETIDA AO PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA DA FACULDADE DE ENGENHARIA DA UNIVERSIDADE FEDERAL DE JUIZ DE FORA COMO PARTE DOS REQUISITOS NECESSÁRIOS PARA A OBTENÇÃO DO GRAU DE MESTRE EM ENGENHARIA ELÉTRICA.

Aprovada por:

Prof. Pedro Gomes Barbosa, D.Sc.
(*Orientador*)

Prof. Edimar José de Oliveira, D.Sc.

Prof. Paulo Augusto Nepomuceno Garcia, D.Sc.

Prof. Antonio Carlos Siqueira de Lima, D.Sc.

JUIZ DE FORA, MG - BRASIL
AGOSTO DE 2006.

*Dedico este trabalho à minha esposa,
Renata Cristina, pela compreensão, paciência,
apoio e dedicação oferecidos.*

*À minha filha, Luíza Helena, por se tornar
uma das grandes motivações para a
conclusão deste trabalho.*

*À meus pais Celso Lanes e Zilma Martins Lanes
pela confiança e total
apoio que sempre tem demonstrado
no curso de toda minha vida.*

Agradecimentos

Ao meu orientador, Prof. Pedro Gomes Barbosa, pela oportunidade de desenvolver uma pesquisa tão interessante e motivadora e que me possibilitou visualizar uma relação muito importante entre a pesquisa e o ensino. Pela amizade e oportunidades de troca de informações e pelas observações e conselhos a mim oferecidos durante todo o tempo em que este trabalho foi desenvolvido.

Aos professores da área de Instrumentação & Controle do Curso de Mestrado em Engenharia Elétrica da Universidade Federal de Juiz de Fora que de forma direta e indireta contribuíram para fortalecer minha formação científica.

Ao Centro Federal de Educação Tecnológica de Minas Gerais (CEFET-MG), Unidade de Leopoldina, pela licença concedida para a realização desse trabalho.

À colega Prof^a. Olga M. Toledo pelo incentivo e aos meus demais colegas do Departamento de Eletricidade do CEFET que se sacrificaram para compensar minha ausência nas atividades acadêmicas.

Aos meus colegas do Curso de Mestrado em Engenharia Elétrica Marlom José do Carmo, Luiz Cláudio G. Lopes e Juciléia Filomena B. Severino pelo companheirismo e esforços mútuos nos mesmos objetivos.

À CAPES pelo apoio financeiro recebido.

*“Na tua longa viagem te cansas, mas não dizes: É em vão; achas o que buscas;
por isso, não te enfraqueces.”*

Isaiás 57:10

Resumo da Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica da UFJF como parte dos requisitos necessários para obtenção do grau de Mestre em Engenharia Elétrica (M.S.)

**LIMITADOR ELETRÔNICO DE CORRENTE DE CURTO-CIRCUITO
BASEADO EM CIRCUITO RESSONANTE CONTROLADO POR
DISPOSITIVOS SEMICONDUTORES DE POTÊNCIA**

Matusalém Martins Lanes
Agosto / 2006

Orientador: Prof. Pedro Gomes Barbosa
Área de Concentração: Instrumentação e Controle

Esta dissertação apresenta estudos sobre um limitador eletrônico de corrente de curto-circuito (FCL - *Fault Current Limiter*) ressonante controlado por dispositivos semicondutores de potência. Inicialmente são discutidas a operação de duas topologias de circuitos ressonantes ideais como limitadores de corrente de curto-circuito. A análise desses circuitos é usada para derivar uma topologia alternativa para o limitador baseada na conexão de um circuito ressonante série e outro paralelo. Modelos digitais implementados no pacote de simulação *SimPowerSystem/MATLAB* são usados para investigar o desempenho do limitador proposto para proteger um sistema elétrico contra correntes de curto-circuito. Funções de transferência dos modelos linearizados dos limitadores são utilizadas para identificar o efeito de cada elemento do FCL sobre sua estabilidade e resposta transitória. Os resultados obtidos são usados para modificar a topologia do FCL com objetivo melhorar sua resposta dinâmica. São investigados também sistemas para detecção de falhas e falsas falhas e também um sistema de sincronismo e disparo para os tiristores de potência robusto mediante variações de amplitude e frequência.

Abstract of the Dissertation presented to the Program of Electrical Engineering of UFJF as a partial fulfillment of the requirements for Master of Electrical Engineer Degree (M.S.)

ELECTRONIC FAULT CURRENT LIMITER BASED ON RESONANT CIRCUIT CONTROLLED BY POWER SEMICONDUCTOR DEVICES

Matusalém Martins Lanes

August / 2006

Advisor: Prof. Pedro Gomes Barbosa
Concentration Area: Instrumentation and Control

This dissertation presents a study of a resonant fault current limiter (FCL) controlled by power semiconductor devices. Initially the operation of two ideal resonant circuit topologies as fault current limiter are discussed. The analysis of these circuits is used to derive an alternative topology to the fault current limiter based on the connection of a series and a parallel resonant circuit. Digital models are implemented in the *SimPowerSystem*/MATLAB simulation package to investigate the performance of the proposed FCL to protect transmission and distribution electric networks against short circuit currents. Transfer functions of the linear limiter models are used to identify the effect of each element of the FCL over its stability and its transient response. The developed analysis will be used to derive modifications in the FCL topology in such a way to improve their dynamic response. Systems for failures and false failures also are investigated as well as a synchronism and shot system for thyristors of robust power by means of amplitude and frequency variations.

Sumário

1	Introdução	1
1.1	Identificação do Problema	2
1.2	Motivação do Estudo	5
1.2.1	Estatísticas de falhas	5
1.2.2	Soluções gerais e dispositivos limitadores de curto-circuito	6
1.2.3	Aspectos gerais de um limitador	13
1.2.4	Limitadores ressonantes de corrente de curto-circuito	14
1.3	Objetivos e principais contribuições	16
1.4	Estrutura do Texto	18
1.5	Lista de publicações	19
2	Princípios Básicos do Funcionamento dos FCLs Ressonantes	20
2.1	Análise das topologias série e paralela ressonantes	22
2.1.1	Topologia ressonante série	26

2.1.2	Topologia paralela	29
2.1.3	Considerações parciais sobre a operação de circuitos ressonantes como FCL	32
2.2	Considerações sobre a escolha dos elementos reativos variáveis	34
2.2.1	Topologia FCL-série	35
2.2.2	Topologia FCL-paralelo	37
2.2.3	Custo de conversores eletrônicos destinados a aplicações em sistemas de potência	39
2.3	Conclusões parciais	41
3	Proposta de topologia série-paralela ressonante	43
3.1	Topologia FCL Série-Paralela	43
3.2	Modificação da topologia proposta	47
3.3	Dimensionamento da resistência R_P	50
3.4	Aspectos positivos da topologia série-paralela	52
3.4.1	Estabilidade do FCL híbrido e sintonia fina da frequência de ressonância série	52
3.4.2	Contribuição de L_S e R_P na operação do FCL	53
3.4.3	Problema da componente contínua na corrente pelo FCL	54
3.4.4	Ressonância subsíncrona	55
3.5	Conclusões parciais	56
4	Implementação digital do FCL série-paralelo ressonante	58
4.1	Detecção de falhas	58

4.2	Sincronização dos pulsos dos tiristores do FCL	62
4.2.1	Erros devido às variações da frequência	64
4.2.2	Erros devido as variações da amplitude	65
4.2.3	Sistema de sincronismo híbrido	67
4.3	Simulações digitais	68
4.3.1	Falha próxima do FCL	70
4.3.2	Falha distante do FCL	75
4.4	Conclusões parciais	78
5	Disparo gradual dos tiristores do FCL	80
5.1	Modificação do controle de disparo dos tiristores	81
5.2	Simulações digitais com o algoritmo modificado	83
5.2.1	Falha próxima ao FCL	83
5.2.2	Falha distante do FCL	86
5.3	Comportamento do FCL para a aplicação do curto-circuito em diferentes instantes	89
5.3.1	Falhas próximas ao FCL	89
5.3.2	Falhas próximas à carga	93
5.4	Desempenho do FCL para diferentes atrasos na detecção da falha	96
5.4.1	Desempenho do FCL conectado a sistemas com distorção harmônica	98
5.5	Desempenho do FCL para curto-circuito quilométrico	100
5.6	Desempenho do FCL na presença de erros de sincronismo e disparo	103

5.7	Considerações sobre o dimensionamento dos elementos do FCL	106
5.8	Conclusões parciais	107
6	Conclusões e trabalhos futuros	108
6.1	Conclusões finais	108
6.2	Sugestões de trabalhos futuros	110
A	Reatância variável controlada por tiristor	118
B	Correntes de curto-circuito	125
C	Instabilidade do circuito RCL ressonante quando R é nulo	128

Lista de Figuras

1.1	Pólo de um disjuntor PVO danificado.	3
1.2	Reator limitador da subestação de Tucuruí	7
1.3	Alguns componentes do dispositivo pirotécnico da ABB	8
1.4	Diagrama esquemático do IPC	10
1.5	Estrutura básica de SLCC resistivo.	11
1.6	Composição básica de SLCC indutivo.	12
1.7	Exemplos de estruturas de LTT - Siemens	15
1.8	Diagrama unifilar de um sistema de potência com múltiplos transformadores, um sistema de geração disperso e diversos dispositivos FCL.	15
2.1	Topologias de FCLs baseados em circuitos ressonantes: (a) série e (b) paralela.	22
2.2	Exemplo da ação de proteções em uma falha típica.	23
2.3	TPSCs 500 kV instalados na subestação em Vincent/USA	24
2.4	Ilustração da instalação de um SCCL	25

2.5	TCSCs instalados na subestação de <i>BPA's C.J.Slatt</i> na linha <i>Slatt-Buckley</i> de 500 kV em Northern Oregon	25
2.6	TCSCs instalados na subestação de Imperatriz	26
2.7	TCSCs instalados na subestação de Serra da Mesa - FURNAS	26
2.8	Resposta em frequência da impedância do FCL série para $\omega_o = \omega_1$: (a) magnitude e (b) fase.	28
2.9	Resposta em frequência da impedância do FCL série para $\omega_o < \omega_1$: (a) magnitude e (b) fase.	29
2.10	Resposta em frequência da impedância do FCL série para $\omega_o > \omega_1$: (a) magnitude e (b) fase.	29
2.11	Resposta em frequência da impedância do FCL paralelo para $\omega_o = \omega_1$: (a) magnitude e (b) fase.	31
2.12	Resposta em frequência da impedância do FCL paralelo para $\omega_o < \omega_1$: (a) magnitude e (b) fase.	32
2.13	Resposta em frequência da impedância do FCL paralelo para $\omega_o > \omega_1$: (a) magnitude e (b) fase.	33
2.14	Resposta em frequência das impedâncias dos FCLs série e paralelo para os três casos da comparação de ω_o com ω_1 : (a) magnitude e (b) fase.	34
2.15	Impedância do FCL-série (Z_{FCL}) em função de L_v e C_v para $\omega_1 = 120\pi \text{ rad/s}$	35
2.16	Topologia de FCL baseado na conexão de um indutor fixo em série com um TSSC.	36
2.17	Topologia de FCL baseado na conexão de um capacitor em série com um indutor fixo em paralelo com um TCR.	37
2.18	Impedância do FCL-paralelo (Z_{FCL}) em função de L_v e C_v para $\omega_1 = 120\pi \text{ rad/s}$	37
2.19	Topologia de FCL baseado em um TCSC.	38
2.20	Topologia de FCL baseado na conexão de um indutor fixo em paralelo com um capacitor fixo e dois TSSCs.	39

2.21	Investimento típico para FSC, TCSC	41
3.1	Modelo da topologia série-paralelo do FCL ressonante.	44
3.2	Diagrama de pólos e zeros da admitância do FCL para o modo de funcionamento normal.	45
3.3	Corrente de curto-circuito pela fonte v_s	46
3.4	Modelo da topologia série-paralelo do FCL ressonante com amortecimento controlado.	47
3.5	Corrente de curto-circuito i_S para diferentes valores de R_P	48
3.6	Diagrama de pólos e zeros do FCL no modo de proteção.	50
3.7	Corrente por R_P para dois valores de resistência distintos ($0, 1 \Omega$ e $6, 66 \Omega$).	51
3.8	Potência média dissipada na resistência paralela em função do valor de R_P	51
4.1	Detector de curto-circuito implementado por	61
4.2	Detector de curto-circuito utilizado neste trabalho.	61
4.3	Sinais referente à detecção da falha: (a) Corrente i_s pela linha; (b) corrente filtrada e amostrada; (c) sinal de detecção de falha (f).	62
4.4	Correntes nos elementos do FCL para diferentes erros $\Delta\alpha$ no ângulo de disparo dos tiristores T_1 e T_2	64
4.5	Circuito de sincronismo baseado em rampa dupla de integração.	65
4.6	Gráficos sobre o princípio de funcionamento do método de sincronismo baseado em rampa dupla de integração: (a) tensão e corrente (b) rampa dupla.	66
4.7	Circuito de sincronismo (PLL) e lógica de disparo dos tiristores.	67
4.8	Modelo do FCL ressonante série-paralelo implementado.	69
4.9	Diagrama unifilar simplificado do sistema de potência estudado.	70

4.10	Corrente pela fonte v_S sem o FCL.	71
4.11	Corrente i_S com o FCL conectado.	71
4.12	Corrente pelo indutor L_P	72
4.13	Corrente pelo resistor R_P	72
4.14	Tensão sobre o capacitor C	73
4.15	Tensão sobre o indutor L_P	73
4.16	Tensão sobre o indutor L_S	74
4.17	Tensão sobre o capacitor C e pulsos de disparo dos tiristores T_1 e T_2	74
4.18	Corrente pela fonte v_S para o sistema sem o FCL.	75
4.19	Corrente pela fonte v_S com o FCL conectado.	76
4.20	Corrente pelo indutor L_P	76
4.21	Corrente pelo resistor R_P	76
4.22	Tensão sobre o capacitor C	77
4.23	Tensão sobre o indutor L_P	77
4.24	Tensão sobre o indutor L_S	77
4.25	Tensão sobre o capacitor C e pulsos de disparo dos tiristores T_1 e T_2	78
5.1	Circuito de sincronismo (PLL) e lógica de disparo dos tiristores.	81
5.2	Sinais principais e de controle para um caso exemplo: (a) tensão no capacitor, v_C , (b) corrente no capacitor, i_C , (c) corrente no TCR, i_{TCR} , (d) corrente na fonte, i_S , (e) sinal de controle, f , (f) sinal de entrada brusca, EBF , (g) sinal de saída brusca, SBF , (h) saída do detector de quadrantes pares, QP , (i) razão entre a frequência instantânea e a frequência fundamental, ω/ω_0 , (j) sinal da rampa gerada, S_{RAMPA} , (k) sinal de corrente no TCR, si_{TCR} e (l) pulsos nos gatilhos dos tiristores, T_1, T_2	82
5.3	Corrente pela fonte v_S com o FCL conectado.	84

5.4	Corrente pelo indutor L_P .	84
5.5	Corrente pelo resistor R_P .	84
5.6	Tensão sobre o capacitor C .	85
5.7	Tensão sobre o indutor L_P .	85
5.8	Tensão sobre o indutor L_S .	85
5.9	Tensão sobre o capacitor C e pulsos de disparo dos tiristores T_1 e T_2 .	86
5.10	Corrente pela fonte v_S com o FCL conectado.	86
5.11	Corrente pelo indutor L_P .	87
5.12	Corrente pelo resistor R_P .	87
5.13	Tensão sobre o capacitor C .	88
5.14	Tensão sobre o indutor L_P .	88
5.15	Tensão sobre o indutor L_S .	88
5.16	Tensão sobre o capacitor C e pulsos de disparo dos tiristores T_1 e T_2 .	89
5.17	Ação do FCL para falhas em diversos ângulos (Seqüência 1 de 3): (a) Falha em 100 ms. (b) Falha em 101,5 ms. (c) Falha em 103 ms. (d) Falha em 104,5 ms.	90
5.18	Ação do FCL para falhas em diversos ângulos (Seqüência 2 de 3): (a) Falha em 106 ms. (b) Falha em 107,5 ms. (c) Falha em 109 ms. (d) Falha em 110,5 ms.	91
5.19	Ação do FCL para falhas em diversos ângulos (Seqüência 3 de 3): (a) Falha em 112 ms. (b) Falha em 113,5 ms. (c) Falha em 115 ms. (d) Falha em 116,5 ms.	92
5.20	Ação do FCL para falhas em diversos ângulos (Seqüência 1 de 3): (a) Falha em 100 ms. (b) Falha em 101,5 ms. (c) Falha em 103 ms. (d) Falha em 104,5 ms.	93

5.21	Ação do FCL para falhas em diversos ângulos (Seqüência 2 de 3): (a) Falha em 106 <i>ms</i> . (b) Falha em 107,5 <i>ms</i> . (c) Falha em 109 <i>ms</i> . (d) Falha em 110,5 <i>ms</i>	94
5.22	Ação do FCL para falhas em diversos ângulos (Seqüência 3 de 3): (a) Falha em 112 <i>ms</i> . (b) Falha em 113,5 <i>ms</i> . (c) Falha em 115 <i>ms</i> . (d) Falha em 116,5 <i>ms</i>	95
5.23	Corrente i_S para uma falha com início em 100 <i>ms</i> e término em 330 <i>ms</i> com o FCL presente no sistema porém não atuado.	96
5.24	Desempenho do FCL para tempos distintos de detecção da falha: (a) Detecção com 5 <i>ms</i> . (b) Detecção com 10 <i>ms</i> . (c) Detecção com 20 <i>ms</i> . (d) Detecção com 40 <i>ms</i>	97
5.25	Desempenho do FCL para tempo de detecção de falha igual a 2,2 <i>ms</i>	98
5.26	Corrente i_S para considerando as seguintes taxas de distorção harmônicas distintas na tensão da fonte v_S : (a) $THD_V = 1,8\%$. (b) $THD_V = 7,1\%$. (c) $THD_V = 14,2\%$. (d) $THD_V = 28,4\%$	99
5.27	Corrente pela fonte v_S para curto-circuito quilométrico.	100
5.28	Corrente i_{LP} pelo TCR.	101
5.29	Corrente i_{RP} pela resistência paralela.	101
5.30	Tensão sobre o capacitor C	102
5.31	Tensão sobre o indutor paralelo L_P	102
5.32	Tensão sobre o indutor série L_S	102
5.33	Modelo da fonte de erros de sincronismo implementada.	103
5.34	Sinais principais e de controle para casos exemplos de erros no sincronismo e disparo: (a) corrente na fonte i_S , (b) corrente no indutor paralelo, i_{LP} , (c) corrente no indutor série, i_{LS} , (d) corrente na resistência paralela, i_{RP} , (e) tensão no capacitor, v_C , (f) tensão no indutor paralelo, v_{LP} , (g) tensão no indutor série, v_{LS} , (h) pulsos nos gatilhos dos tiristores, T_1, T_2 , (i) sinal identificador de sincronismo, S_{inc}	105
A.1	Circuito típico de um gradador.	119

A.2	Formas de ondas para v_S , $i_S(\alpha = \phi)$ e $i_S(\alpha = \gamma)$	119
A.3	Formas de ondas para v_S , i_S e i_{S1}	121
A.4	Comparativo das amplitudes das componentes harmônicas de i_S em função do ângulo de disparo α	123
A.5	Comportamento da reatância X_{L_V} em função do ângulo de disparo α . .	123
B.1	Simetria das correntes de curto em relação ao eixo do tempo.	126
B.2	Corrente de curto-circuito típica para falhas próximas à geração.	126
B.3	Corrente de curto-circuito típica para falhas distantes da geração.	127
C.1	Circuito RLC ressonante alimentado por uma fonte senoidal.	128

Lista de Tabelas

1.1	Taxas de faltas em linhas de transmissão CA.	6
1.2	Classificação dos principais dispositivos limitadores	7
2.1	Legendas para as áreas do gráfico da Figura 2.15.	35
2.2	Legendas para as áreas do gráfico da Figura 2.18.	38
5.1	Composição harmônica da tensão da fonte v_S para testes de desempenho do FCL.	98
5.2	Parâmetros distribuídos da linha de transmissão de 230 kV	100
5.3	Eventos no sistema durante testes de falta de sincronismo.	104
5.4	Elementos do FCL para $\omega_{oS} = \omega_{oP} = 120\pi \text{ rad/s}$	106

Glossário

AT Alta tensão

ATP *Alternative Transient Program*

FACTS Sistemas Flexíveis de Transmissão em Corrente Alternada (do inglês, “*Flexible AC Transmission Systems*”)

FCL Limitador de Corrente de Curto-Circuito (do inglês, “*Fault Current Limiter*”)

GCT “*Gate Commutated Thyristor*”

GATO “*Gate Turn-Off Thyristor*”

GVO Grande volume de óleo

IGBT Transistor Bipolar de Porta Isolada

IPC “*Interphase Power Controller*”

FSC “*Fixed Series Capacitors*”

LTT Tiristor Disparado por Laser (do inglês, “*Light Triggered Thyristor*”)

MOSFET Transistor de Efeito de Campo de Metal-Óxido Semicondutor

MT Média tensão

PCHs Pequenas Centrais Hidrelétricas

PLL “*Phase-Locked Loop*”

PVO Pequeno volume de óleo

RSS Ressonância subsíncrona

SLCC Supercondutor limitador de corrente de curto-circuito

SCCL “*Short-Circuit Current Limiter*”

SVC “*Static Var compensator*”

STATCOM “*Synchronous Static Compensator*”

TCR “*Thyristor-Controlled Reactor*”

TCRT Taxa de crescimento da TRT

TCSC “*Thyristor Controlled Series Capacitor*”

THD Taxa de Distorção Harmônica (do inglês, “*Total Harmonic Distortion*”)

TLCC Transformador Limitador de Corrente de Curto-Circuito

TPSC “*Thyristor Protected Series Compensation*”

TRT Tensão de Restabelecimento Transitória

UPFC “*Unified Power Flow Controllers*”

Introdução

O aumento do consumo e da competitividade no comércio de energia elétrica têm levado as empresas do setor de energia elétrica a uma mudança nas estratégias de planejamento e de operação de suas redes elétricas.

Sistemas de geração, de pequena e média capacidades, baseados em centrais de hidro e termoeletricas (Filho & Hartung 2001) e em fontes alternativas de energia, tais como usinas eólicas, painéis solares fotovoltaicos, células combustíveis entre outras (de Camargo Salles 2004) e (Carletti, Lopes & Barbosa 2003), tem assumido um papel fundamental para atender rapidamente a sempre crescente demanda de energia.

Em paralelo com a utilização dessas fontes de energia, tem-se presenciado uma busca por novas tecnologias – como por exemplo, compensadores FACTS (*Flexible AC Transmission Systems*) (Hingorani 1988), (Watanabe, Barbosa, Almeida & Taranto 1998) e (Paserba n.d.) e “*Custom Power*” (Hingorani 1995) – com o objetivo de aumentar a controlabilidade das redes elétricas existentes e a transferência de energia elétrica pelos sistemas de transmissão e distribuição, com elevados índices de qualidade e de eficiência.

1.1 Identificação do Problema

Dentro do cenário descrito anteriormente, os sistemas elétricos tem sido operados próximos dos limites de suas capacidades, com fluxos de potência ativa e reativa elevados, os quais são muitas vezes forçados a fluir por vários caminhos em paralelo. Uma das conseqüências diretas desse tipo de operação é o surgimento de correntes de curto-circuito elevadas pelas linhas de transmissão e distribuição durante as condições de falha (Monteiro 2005).

Essas correntes de curto-circuito, em muitos casos, são muito superiores as capacidades dos dispositivos de proteção atualmente instalados (Tang & Iravani 2005), os quais apresentam limitações quanto aos tempos de abertura dos contatos mecânicos e de extinção do arco entre os mesmos.

Além disso, a manutenção de correntes de curto-circuito elevadas por longos períodos pode provocar danos nos equipamentos e cabos conectados à rede elétrica, além de aumentar o risco de acidentes. A Figura 1.1 mostra uma fotografia de um pólo de um disjuntor Pequeno volume de óleo (PVO) danificado devido a interrupção de uma corrente de curto-circuito elevada. Mamede (2004) apresenta alguns procedimentos utilizados no processo de manutenção do sistema elétrico nas empresas deste setor, onde as correntes de curto-circuito são recalculadas periodicamente para verificar as condições dos dispositivos de manobra e proteção. Neste estudo os custos de manutenção por estratégias muito conservadoras são questionados a fim de se usar novas técnicas para a programação da manutenções e testes das linhas. Estas medidas são cada vez mais freqüentes e mais caras tendo em vista que os níveis das correntes de curto-circuito tem elevado freqüentemente.

Os disjuntores são dispositivos mecânicos de manobra capazes de estabelecer, conduzir e interromper em condições de funcionamento regular do sistema ou mesmo durante um curto-circuito. São várias as características pelas quais se especifica um disjuntor e dentre elas deve-se dimensioná-lo em função de suas tensão, freqüência e corrente nominais, pelos tempos de interrupção de falhas, interrupção nominal e abertura nominal, capacidade de interrupção nominal (correntes de curto-circuito), sua capacidade de suportar Tensão de Restabelecimento Transitória (TRT) e Taxa de crescimento da TRT (TCRT).

Os estudos para detectar a superação de disjuntores quanto a superação por



Figura 1.1: Pólo de um disjuntor PVO danificado.
(Mamede 2004)

corrente de carga é feito comparando as correntes de carga fornecidas pelos estudos de fluxo de potência para emergências críticas e configurações futuras devendo ser feita também em todos os equipamentos. Em geral não existem técnicas para resolver este tipo de superação podendo-se contudo realizar uma investigação mais cautelosa das superações identificadas a fim de se verificar se elas ocorreram em condições de emergência levando-se em conta a duração das sobrecargas observadas.

A superação dos disjuntores por TRT e TCRT devem ser comparadas com os valores obtidos por estudos em virtude de manobras de abertura de corrente de curto-circuito também para configurações futuras. Os estudos são realizados com modelagem dos sistemas e simulação por computador com ajuda, por exemplo, do *Alternative Transient Program* (ATP). A expansão da rede elétrica contribui com maior distorção e amortecimento das ondas refletidas o que corresponde a um alívio das solicitações nos equipamentos e instalações, porém a elevação das correntes de curto-circuito exigem maior suportabilidade às ondas reincidentes da TRT dos disjuntores.

A TCRT é mais freqüente na superação de disjuntores que a TRT. Algumas soluções podem ser empregadas como o acréscimo de capacitores do lado da fonte para aos casos de faltas terminais ou do outro lado da linha para as faltas quilométricas adicionadas tendo apenas efeito sobre a TCRT e também a inserção de resistores de abertura aos disjuntores superados contribuindo esta tanto na TRT quanto TCRT.

Estudos adicionais ainda são necessários para melhor aplicação destas técnicas como a exata localização para a inserção deste dispositivos bem como o uso de outras técnicas (da Silva Júnior, de Oliveira Carvalho & Érica Maria Rodrigues Ferreira 2005).

A superação dos disjuntores por corrente de curto-circuito é estudada a partir de resultados específicos para esta situação e é necessário o conhecimento de todo o conjunto de equipamentos associados ao circuito da subestação. Uma etapa inicial para os estudos de superação por correntes de curto-circuito considera os piores casos ainda que sejam realizadas avaliações simplificadas. Deve-se verificar: (a) se o sistema elétrico na condição de pré-falta opera nas tensões máximas operativas em cada barra; (b) todas as unidades geradoras são consideradas em operação simultânea; (c) os sistema elétrico e seus equipamentos operam em condições normais antes da falta; (d) a modelagem não necessita ser de todo os sistemas e (e) as correntes de curto-circuito a serem utilizadas são as de curto-circuito na barra onde o disjuntor está instalado.

A norma *IEEE STD C37 010-1999* fornece uma indicação para a correção da tensão máxima operativa e fator X/R estabelecendo o limite de 70 % da capacidade simétrica de interrupção nominal de correntes de curto-circuito com X/R maior que 17 e 80 % quando X/R é menor que 17.

Em uma análise mais detalhada os estudos de superação por corrente de curto-circuito devem observar: (a) comparação da capacidade de interrupção simétrica e assimétrica com a corrente passante; (b) a geração é modelada para condição de máxima carga; (c) a condição pré-falta é modelada para carga máxima; (d) o sistema elétrico é considerado em condições normais; (e) todos os dispositivos e equipamentos devem estar representados na modelagem e (f) deve-se dar atenção devida aos elementos *shunts*, impedâncias mútuas de seqüencia zero e de linhas de transmissão (da Silva Júnior et al. 2005).

Segundo Monteiro (2005) as soluções para superação por correntes de curto-circuito podem ser divididas em duas categorias:

- **Soluções provisórias:** São opções que permitem uma acomodação temporária das superações das capacidades dos equipamentos instalados. A adoção destas medidas em geral estão associadas a perdas de flexibilidade nas operações do sistema elétrico e também redução da confiabilidade. Algumas destas medidas são: (a.1) seccionamento das barras, (a.2) radialização de circuitos, (a.3) desligamen-

tos seqüenciais de LTs e (a.4) desligamentos de compensadores síncronos, (b.1) alteração do aterramento dos transformadores e (b.2) inserção de novos equipamentos com impedâncias mais elevadas. As soluções do tipo (a) trazem restrições operativas e do tipo (b) necessitam de modificações na rede;

- **Soluções definitivas:** Necessitam de estudos mais complexos associados a um longo período de planejamento e execução o que viabiliza o uso prévio das soluções provisórias. Podem ser basicamente de dois tipos: (a) recapacitação ou substituição dos equipamentos superados e (b) Utilização de dispositivos limitadores de corrente de curto-circuito (FCL, DLCC).

Neste trabalho a abordagem da características de superação focam a superação por corrente de curto-circuito com a utilização dos limitadores de corrente e falhas.

1.2 Motivação do Estudo

Na seção anterior foi identificado o problema alvo deste trabalho: “*Sistemas elétricos com correntes de curto-circuito com amplitudes elevadas, em muitos casos, superiores às capacidades de interrupção dos dispositivos de proteção instalados*”.

1.2.1 Estatísticas de falhas

O curto-circuito é uma falha caracterizada por um caminho de baixa impedância entre uma ou mais fases de um circuito elétrico e o condutor neutro ou para terra. Existe também a possibilidade desse caminho de baixa impedância ser formado pelo contato entre duas ou mais fases do circuito elétrico sem a participação do condutor neutro ou da terra. A Tabela 1.1 mostra as taxas de ocorrência de falhas em linhas de transmissão CA com diferentes níveis de tensão (de Oliveira, de Abreu, de Carvalho Filho & Gomes 2005).

Em todas as faltas apresentadas na Tabela 1.1 as correntes pelos circuitos assumem valores bem superiores aos nominais. Assim, se a falha não for isolada em um tempo curto, equipamentos e cabos do sistema elétrico em que o defeito ocorreu podem ser danificados em consequência dos esforços e potência dissipada devido a circulação

Tabela 1.1: Taxas de faltas em linhas de transmissão CA.

Tensão	Taxas de falhas	Fase-neutro	Bifásica-terra	Bifásica	Trifásica
345kV	2,31	91 %	7 %	1 %	1 %
230kV	1,68	80 %	17 %	1,5 %	1,5 %
138kV	2,98	73 %	17 %	6 %	4 %

Taxas de faltas = número de faltas por 100 km / ano.

de correntes de curto-circuito elevadas. Como exemplo, observe o pólo do disjuntor da Figura 1.1 que foi danificado por operar na interrupção de correntes acima de sua capacidade.

1.2.2 Soluções gerais e dispositivos limitadores de curto-circuito

Com objetivo de limitar e até interromper as correntes de curto-circuito pelos sistemas elétricos, tem sido proposto na literatura diversas topologias de limitadores de corrente de falha baseados em diferentes tecnologias (Monteiro 2005), (Otete 2004), (Homrich 2001), (Meyer, Schroder & Doncker 2004), (Group 2003), (Vianelli 2003), (Takemoto, Vianelli, Barbosa & Watanabe 2003) e (Monteiro 2005). A associação de dispositivos limitadores com os dispositivos de proteção convencionais (*Disjuntores e Relés*) aumentam a confiabilidade, eficiência e até postergam a substituição destes últimos. Na Tabela 1.2 são classificados alguns dos principais dispositivos de limitadores de corrente de curto-circuito. Alguns desses limitadores são usados comercialmente enquanto que outros estão em fase de pesquisa e desenvolvimento (Monteiro 2005).

Reatores limitadores de curto-circuito

O uso de reatores limitadores com núcleo de ar é uma solução em que se tem boa experiência no setor elétrico. Pode-se dizer que está é uma das mais antigas tecnologias empregada na redução das corrente de curto-circuito. Eles são de custo reduzido e ficam introduzidos todo o tempo no circuito. Em virtude dos campos magnéticos elevados os reatores necessitam de espaço relativamente grande para sua instalação, bem superiores às suas dimensões físicas. Seu uso pode ser inviável em virtude das perdas que introduzem nos sistemas que no decorrer de alguns anos podem ser superiores ao

Tabela 1.2: Classificação dos principais dispositivos limitadores de corrente de curto-circuito.

Item	Dispositivo / Tecnologia	Estágio / Utilização
1	Reator com núcleo de ar	Comercial / Experiência ampla
2	Dispositivo pirotécnico	
3	HVDC convencional ¹	
4	“ <i>Interphase Power Controller</i> ” (IPC)	Investigação / Protótipos
5	Dispositivos com tecnologia FACTS	
6	Supercondutores ²	
7	HVDC ³	Em fase de pesquisa
8	Supercondutores ⁴	
9	Disjuntores com abertura rápida ⁵	

Obs.: ¹ Baseado em conversor fonte de corrente, ² Usado em circuitos de baixa e média tensão, ³ Baseado em conversor fonte de tensão, ⁴ Usado em circuitos de alta tensão, ⁵ Controlados por chaves semicondutoras de potência.

custo da troca dos dispositivos superados. A Figura 1.2 mostra a foto de um RLC da subestação de Tucuruí que é o maior reator do mundo com impedância de 20Ω operando na linha de 500 kV .



Figura 1.2: Reator limitador da subestação de Tucuruí

Na referência (DPT.T, DEE.O & DEL.T 2005) são apresentadas as razões que levaram a implantação de um reator limitador em conjunto com o seccionamento de barras na subestação de Tijuco Preto de Furnas.

Dispositivos pirotécnicos

Os dispositivos pirotécnicos podem interromper correntes de curto-circuito elevadas e em tempos bastante reduzidos. O princípio básico de sua operação é a interrupção do condutor em seu interior por meio de cargas explosivas e elementos fusíveis. Este dispositivo é amplamente utilizado desde a década de 50 mas no Brasil só foi adotada a partir dos anos 90.

A Figura 1.3 apresenta as principais partes constituintes de um dispositivo pirotécnico.

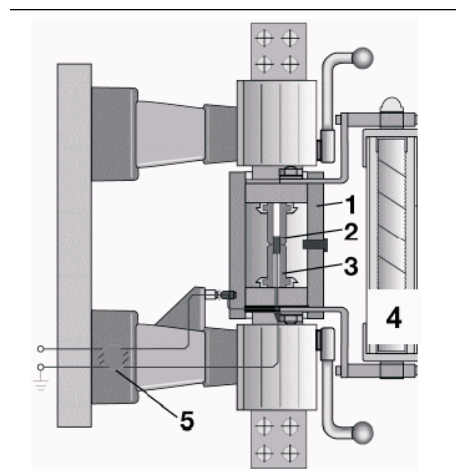


Figura 1.3: Alguns componentes do dispositivo pirotécnico da ABB

Estes elementos, de acordo com a numeração da figura são:

1. Cilindro isolante;
2. Carga explosiva;
3. Condutor principal;
4. Fusível;
5. Transformador de pulso.

Entre as empresas que utilizam dispositivos pirotécnicos no Brasil pode-se citar a CSN (Companhia Siderúrgica Nacional), CENIBRA, ARACRUZ, ACESITA, MANESMAN e a CST Steel. Seu uso nestas empresas se dá em razão das mesmas terem introduzido em suas plantas sistemas de cogeração.

HVDC

Existem também os limitadores baseados em elos de corrente contínua como o HVDC convencional (uso de conversores de fonte de corrente) e o HVDC baseado em fontes de tensão. O primeiro utiliza conversores baseados em tiristores enquanto que o segundo, ainda recente, faz uso de chave autocomutadas. Como os sistemas de corrente contínua não contribuem para o aumento dos níveis das correntes de curto-circuito eles são atrativos neste aspecto para realizar a interligação de subsistemas elétricos.

Segundo Monteiro (2005) as principais aplicações dos novos HVDC são:

- Conexão de pequenas GDs e alimentação de pequenas cargas locais;
- Balanço de fluxos de cargas entre alimentadores e controle de carga;
- Conexão de redes assíncronas e melhoria na estabilidade de redes interligadas;
- Limitação de níveis de curto-circuito.

Uma desvantagem desta tecnologia ainda é seu custo muito elevado devendo ser acrescida de funcionalidades para tornar-se viável.

Disjuntores de abertura rápida

Os disjuntores de abertura rápida são também soluções interessantes do ponto de vista de seccionamento pois são fabricados com chaves semicondutoras de potência. Seu uso ainda restrito deve-se também as perdas em regime e podem ser utilizados para reduzir os níveis de curto-circuito permitindo a operação adequada dos dispositivos convencionais.

Interphase Power Controllers

São equipamentos desenvolvidos para controlar o fluxo de potência ativa e reativa em interligações CA, esta tecnologia foi desenvolvida pela ABB em conjunto com a Hydro Quebec - CITEQ. Podem ser aplicados, por exemplo:

- Interligações de redes sem modificação dos níveis de curto-circuito;
- Aumento da transferência de potência de instalações dotadas de transformador defasador;
- Limitadores de corrente de curto-circuito.

A Figura 1.4 ilustra o diagrama básico de um IPC.

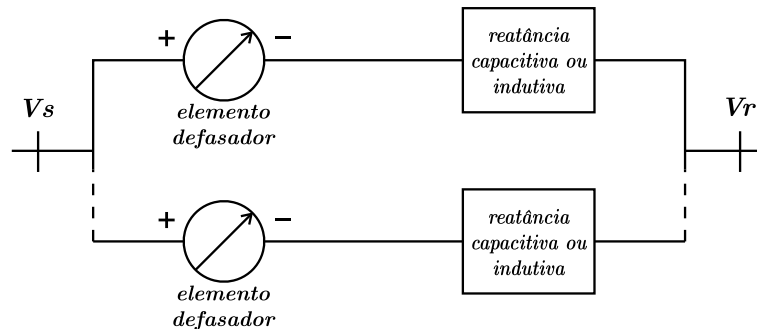


Figura 1.4: Diagrama esquemático do IPC

Ele é formado por susceptâncias indutivas e capacitivas interligadas em série com elementos defasadores que podem ser transformadores. É composto por elementos convencionais e apresenta uma estratégia original podendo desacoplar as tensões em seus terminais. Sua conexão em série com LTs permite o controle do fluxo de carga e fluxo inverso atenuando a superação das correntes de curto-circuitos das subestações terminais e redes interligadas.

Supercondutores

Os supercondutores são alvos de intensas pesquisas no campo dos sistemas de potência desde 1986 tendo evoluído rápido. O aspecto que mais dificultava aplicações com supercondutores eram as temperaturas muito baixas (4 K) nas quais este fenômeno se evidenciava, porém em 1986 foram obtidos resultados com supercondutores em altas temperaturas (77 K) com o uso de nitrogênio líquido. O uso de nitrogênio requer instalações mais simples, podendo ser resfriado variando-se pressão ao invés das condições mais rigorosas exigidas com o hélio (Homrich 2001).

Os testes para obtenção Supercondutor limitador de corrente de curto-circuito (SLCC) tem anunciado excelentes resultados possibilitando consolidação desta tecnolo-

gia para os próximos anos. Existem basicamente três tipos de SLCC: os resistivo e o indutivo. Suas características básicas são:

SLCC resistivo : Trabalha com temperaturas em torno de 77 K e é instalado em série com o sistema elétrico. Na ocorrência de um curto-circuito um três parâmetros que determinam a supercondutividade, temperatura densidade de corrente e campo elétrico, e então o elemento assume característica capaz de limitar a corrente pelo sistema. Um estrutura básica de um SLCC resistivo é apresentada na Figura 1.5 onde são apresentadas as partes principais que o constituem e o criostato é um termostato para baixas temperaturas. A falha porém deve ser

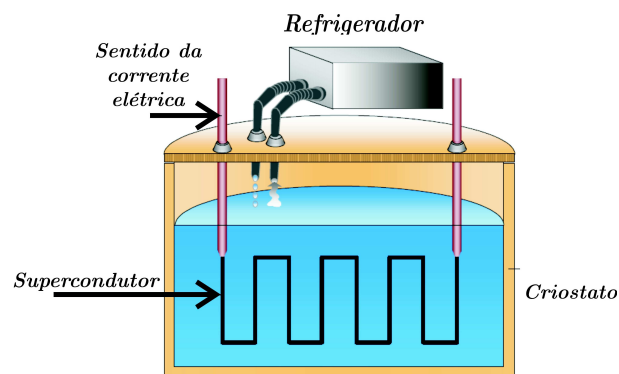


Figura 1.5: Estrutura básica de SLCC resistivo.

interrompida o quanto antes pelos disjuntores para que não seja aumentada de maneira excessiva a temperatura do SLCC.

SLCC indutivo : Segundo Monteiro (2005) supercondutor núcleo de ferro blindado é basicamente um pequeno transformador. Seu acoplamento é magnético com o circuito a ser protegido. O enrolamento primário possui é tipicamente normal e similar a um enrolamento convencional. O enrolamento secundário consiste quase sempre de numa única espira de material supercondutor que é um invólucro cilíndrico. O campo magnético do enrolamento primário é impedido pelo supercondutor de circular pelo núcleo de ferro durante a operação normal. Se a corrente ultrapassar um valor pré-estabelecido e o campo magnético crítico superado, então uma impedância elevada se estabelece no dispositivo limitando a corrente de curto-circuito. A Figura 1.5 mostra os componentes básicos de um SLCC indutivo.

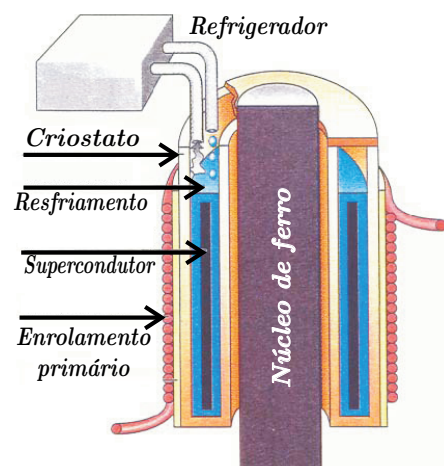


Figura 1.6: Composição básica de SLCC indutivo.

Da mesma forma que o SLCC resistivo, após uma ação de limitação o SLCC indutivo necessita da ação do disjuntor para que a corrente de curto-circuito seja interrompida e ele possa ser novamente resfriado.

Sistemas Flexíveis de Transmissão em Corrente Alternada (FACTS)

Hingorani (1988) propôs o uso intensivo de conversores eletrônicos de potência em sistemas elétricos. A proposta apresenta melhorias na controlabilidade e flexibilidade dos sistemas de potência.

Os dispositivos baseados na tecnologia FACTS ocupam espaços importantes nos sistemas elétricos permitindo melhorias com suas utilizações. Contudo os custos e exigências para instalação e operação destes equipamentos ainda são elevados, porém a capacidade de um mesmo dispositivo realizar múltiplas funções é um fator motivador.

Alguns dispositivos FACTS são apresentados abaixo:

- Compensadores estáticos (SVC-*Static Var Compensator*);
- Reator controlado por tiristor (TCR-*Thyristor Controlled Reactor*);
- Capacitor chaveado por tiristor (TSC-*Thyristor Switched Capacitor*);

- Capacitor série chaveado por tiristor (TSSC-*Thyristor Switched Series Capacitor*);
- Capacitor série controlado por tiristor (TCSC-*Thyristor Controlled Series Capacitor*);
- Transformador defasador (PST-*Phase Shifter Transformer*);
- Compensador síncrono estático (STATCOM-*Static Synchronous Compensator*);
- Compensador síncrono estático série (SSSC-*Static Synchronous Series Compensator*);
- Controlador universal de fluxo de potência (UPFC-*Unified Power Flow Controller*);

As funções destes equipamentos podem ser associadas às aplicações:

- Controle do fluxo de potência ativo e reativo pelas linhas de transmissão;
- Amortecimento de oscilações eletromecânicas;
- Aumento da capacidade de transmissão;
- Limitação das correntes de curto-circuito.

1.2.3 Aspectos gerais de um limitador

Independente da tecnologia adotada espera-se que um dispositivo de proteção de curto-circuito tenha as seguintes características básicas (Karaday 1992):

- i.* Diferença de potencial nula entre seus terminais no modo de operação normal (sem falhas detectadas);
- ii.* Apresente uma alta impedância no modo de proteção;
- iii.* Entre em operação “*instantaneamente*” (antes do primeiro pico da corrente de falha);

- iv.* Reduza a corrente de falha no regime transitório;
- v.* Elimine a componente CC da corrente de falha;
- vi.* Seja capaz de interromper a corrente de falha de regime permanente.

Este trabalho irá focar as topologias de dispositivos limitadores de correntes de curto-circuito (FCLs) baseados em circuitos ressonantes e controlados por dispositivos eletrônicos de potência.

1.2.4 Limitadores ressonantes de corrente de curto-circuito

A idéia de usar circuitos LC ressonantes, controlados por dispositivos eletrônicos, atuando como dispositivos Limitador de Corrente de Curto-Circuito (FCL) na proteção de sistema elétricos não é recente. Alguns dos princípios básicos deste tipo de proteção são encontrados em (Karaday 1991) e (Karaday 1992). A motivação em utilizar circuitos ressonantes, controlados por dispositivos eletrônicos, é explicada pelo fato destes circuitos poderem ser controlados para apresentarem uma baixa impedância durante o seu funcionamento em regime permanente. Contudo, quando é detectado um defeito no sistema, o FCL é forçado a aumentar sua impedância interna, limitando a corrente de curto-circuito, protegendo o circuito elétrico ao qual está conectado.

Será dada ênfase às topologias de FCL que usam em sua estrutura tiristores de potência. Esta escolha se deve ao fato destes semicondutores serem os de maior capacidade disponíveis no mercado atualmente (Mohan, Undeland & Robbins 2003). Eles são também facilmente conectados em série e em paralelo formando válvulas de maior capacidade, existindo ainda uma versão denominada de Tiristor Disparado por Laser (LTT) (Figura 1.7).

Estas duas últimas características são interessantes para aplicações em alta potência, onde o isolamento do circuito de disparo e as tensões envolvidas são críticos sendo necessário garantir a independência dos circuitos.

Contudo, desde que os sistemas sejam compatíveis com suas limitações de operação, nada impede que sejam usadas chaves autocomutadas tais como: GTOs (“*Gate Turn-off Thyristors*”), IGCTs (“*Integrate Gate Commutated Thyristors*”) e IGBTs (“*Insulated Gate Bipolar Transistors*”) (Steimer, Grüning, Werninger & Schröder 1994) e

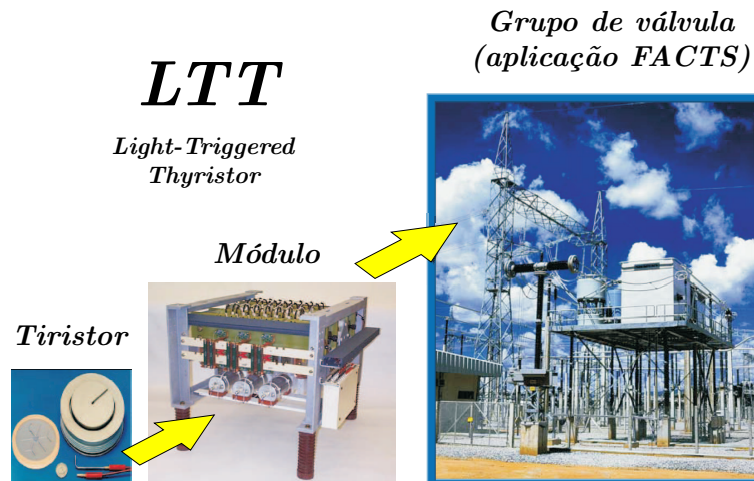


Figura 1.7: Exemplos de estruturas de LTT - Siemens

(Takahash, Yoshikawa, Soutome, Fujii, Ichijyou & Seki 1996). Estas chaves semicondutoras tem capacidade de controlar tanto os instantes de início de condução quanto os instantes de corte através de sinais elétricos aplicados em seus terminais de “gate”.

A Figura 1.8 mostra um diagrama esquemático de uma subestação de energia elétrica com duas linhas de alimentação (L_1 e L_2), três ramos de saída (R_1 , R_2 e R_3), um sistema de geração disperso, diversos dispositivos FCLs e dois barramentos (B_1 e B_2) interligados através da chave S.

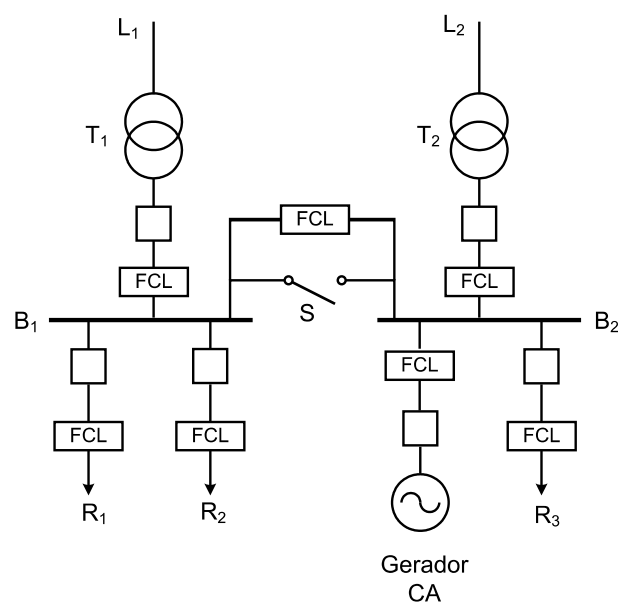


Figura 1.8: Diagrama unifilar de um sistema de potência com múltiplos transformadores, um sistema de geração disperso e diversos dispositivos FCL.

Nessa figura a localização dos FCLs foi escolhida de forma arbitrária, porém seus tempos de operação devem ser coordenados para garantir a máxima proteção contra falhas (Tang & Iravani 2005). A modificação da característica entre as condições de baixa e alta impedância, ou seja, entre a operação normal e a operação como limitador, é conseguida variando a frequência de ressonância do FCL. Esse controle é possível através da utilização de elementos reativos variáveis, sintetizados com indutores e capacitores chaveados por dispositivos semicondutores de potência.

1.3 Objetivos e principais contribuições

Como discutido na seção anterior, a manutenção de correntes de curto-circuito elevadas por longos períodos pode provocar danos aos equipamentos além de aumentar o risco de acidentes. A utilização de FCLs combinada com dispositivos de proteção convencionais (disjuntores e relés) pode reduzir os tempos de atuação das proteções, mantendo a continuidade do fornecimento de energia elétrica e a estabilidade do sistema de potência.

A literatura apresenta diversas soluções e propostas para limitadores baseados em tecnologias, materiais e topologias distintas. Dentro desta diversidade se encontram os limitadores LC ressonantes em especial baseados nas topologias básicas série e paralela, porém nesta dissertação alguns aspectos da operação de limitação de corrente de curto-circuito são estudados e convergem para a proposta de uma nova topologia. Estes aspectos estudados levaram a resultados importantes para condução da pesquisa desenvolvida sendo alguns deles apresentados como revisão bibliográfica no decorrer do texto e outros formatados de modo a facilitar certas conclusões.

Desse modo, os principais objetivos deste trabalho são:

- i.* Estudar a operação de circuitos ressonantes série e paralelo, formados pela conexão de indutores e capacitores (LC), como limitadores de corrente de curto-circuito;
- ii.* Agregar informações para o dimensionamento otimizado dos elementos reativos dos limitadores LC ressonantes;
- iii.* Estudar fatores associados aos limitadores de corrente de curto-circuito, baseados em topologias LC ressonantes, que retardam sua própria ação de proteção e

- prejudicam o sistema durante operação em regime permanente, propondo soluções para os casos analisados;
- iv.* Apresentar uma topologia híbrida, série–paralela, a partir dos estudos das topologias básicas que combine as melhores características das topologias básicas estudadas;
 - v.* Desenvolver modelos matemáticos simplificados no domínio da frequência complexa para avaliar o efeito de cada elemento das topologias e também da estabilidade do limitador;
 - vi.* Implementar modelos digitais usando o pacote “*SimPowerSystem/MATLAB*” que serão usados para testar a eficiência do FCL na redução de correntes de curto-circuito em um sistema de potência;
 - vii.* Analisar o comportamento da topologia proposta submetidas à presença de componentes harmônicas;
 - viii.* Desenvolver um circuito de sincronismo e disparo capaz de operar em condições onde a amplitude e a frequência do sinal de referência são variáveis;
 - ix.* Agregar ao limitador um sistema de detecção de falhas com função de seletiva de eventos.

As principais contribuições deste trabalho consistem na proposta de uma topologia híbrida, série–paralela, acrescida de uma resistência paralela com o reator série.

Na topologia proposta foi adicionado um bloco de controle para a detecção de falhas capaz classificar alguns eventos típicos de um sistema elétrico. Também foi desenvolvido um circuito de sincronismo e disparo robusto capaz de operar adequadamente sob variações na frequência e amplitude do sinal de interesse. Tal circuito aproveita características dos “*Phase-Locked Loop*” (PLL) e também da “*Dupla rampa de integração*”. São inseridas discussões sobre a necessidade de robustez, precisão e conseqüências de operação inadequada destes circuitos no desempenho do FCL.

Foi desenvolvido um modelo matemático que permite avaliar o efeito da inserção da resistência paralela com o reator série. A utilização do modelo desenvolvido permite determinar o valor crítico para o resistor para obter uma melhor resposta dinâmica do dispositivo.

1.4 Estrutura do Texto

Este trabalho está estruturado da seguinte maneira:

No Capítulo 2 são discutidas as características básicas dos circuitos ressonantes em suas topologias série e paralela. São apresentados alguns aspectos referentes ao dimensionamento dos elementos reativos e algumas técnicas de síntese baseadas em tiristores de potência. Em seguida, são feitas algumas análises das correntes de curto-circuito e apresentadas algumas desvantagens observadas nas topologias básicas.

No Capítulo 3 é apresentada a topologia série-paralela proposta neste texto e é desenvolvido um modelo linear para o limitador baseado em funções de transferência. São apresentados alguns resultados de simulações digitais cujas análises permitirão realizar correções nos modelos de limitadores apresentados nos capítulos posteriores.

No Capítulo 4 é implementado um modelo digital com componentes lineares e não-lineares contidos no pacote de simulação “*SimPowerSystem/MATLAB*”. O FCL proposto neste capítulo se baseia em síntese de reatância através de tiristores de potência, podendo portanto ser aplicada em sistemas elétricos com potências elevadas. O limitador é submetido a falhas próximas e distantes do seu local de instalação. Neste capítulo são desenvolvidos modelos para detecção de falhas com ação classificatória de eventos da rede, de forma a distinguir falsas falhas. É desenvolvido também um modelo de sincronismo e disparo para tiristores submetidos a variações na amplitude e frequência do sinal de referência.

No Capítulo 5 são apresentadas modificações na estratégia de disparo dos tiristores, com a finalidade de atenuar as componentes contínuas das tensões e das correntes nos elementos do limitador durante a ocorrência de uma falha. O desempenho do limitador é também investigado para falhas aplicadas em diferentes pontos do período da corrente senoidal, além de atrasos provocados no sistema de detecção da falha. O desempenho do limitador é também investigado quando o sistema de potência tem harmônicos. Seu comportamento dinâmico em casos de curto-circuito quilométrico e mediante erros de sincronismo e disparo são verificados neste capítulo.

No Capítulo 6 é apresentado um comparativo final entre as topologias propostas e as topologias básicas ressonantes bem como as conclusões observadas a partir dos resultados encontrados. Aponta para aprimoramentos e desdobramentos possíveis a

curto prazo em relação a pesquisa desenvolvida.

No Apêndice A é apresentado um resumo com as características básicas do “*Thyristor-Controlled Reactor*” (TCR), fazendo uma abordagem de como é realizado o controle da reatância indutiva em seus terminais a partir da variação do ângulo de disparo dos tiristores.

No Apêndice B é apresentado um resumo sobre os tipos de curto-circuito mais comuns e a forma da corrente elétrica em alguns casos.

No Apêndice C é apresentado a demonstração matemática da instabilidade do circuito série *RLC* para *R* nulo.

1.5 Lista de publicações

A seguir são apresentadas a lista das publicações resultantes deste trabalho de pesquisa.

- [1] Lanes, Matusalém M., Henrique A. C. Braga & Pedro G. Barbosa (2006), “Limitador de corrente de curto-circuito baseado em circuito ressonante controlado por dispositivos semicondutores de potência”, (*IEEE Latin-America Transaction*). (*aceito para publicação*)
- [2] Lanes, Matusalém M., Pedro G. Barbosa & Henrique A. C. Braga (2006), “Limitador eletrônico de corrente de curto-circuito baseado em circuito ressonante série-paralelo”, Anais do XVI Congresso Brasileiro de Automática - CBA'2006, Salvador, Bahia, Brasil.

Princípios Básicos do Funcionamento dos FCLs Ressonantes

Neste capítulo serão analisadas as características básicas de duas topologias de circuitos LC ressoantes, uma série e outra paralela. Serão discutidas as capacidades, em regime permanente, destes circuitos operarem como limitadores de corrente de curto-circuito, destacando as vantagens e desvantagens observadas.

A utilização de reatores série, a seco e imerso em óleo, (Nogueira & Jr. 1999) para limitar correntes de curto-circuito é bastante difundida nos sistemas elétricos em Alta tensão (AT) e Média tensão (MT). Algumas empresas de energia elétrica já consideram o uso de reatores uma solução definitiva (DPT.T et al. 2005) e a um custo relativamente baixo. As principais desvantagens associadas a operação dos reatores série são: (i) perdas por efeito Joule elevadas, (ii) queda de tensão entre os terminais do reator, (iii) grande volume e (iv) indução e interferência eletromagnética em estruturas metálicas e equipamentos próximos.

Os reatores a seco e a óleo possuem boa eficiência em geral mas algumas características se evidenciam mais quando utilizados como limitadores de corrente de curto-circuito (Nogueira & Jr. 1999).

A vantagem que mais se destaca no reator a seco é sua robustez, podendo ser instalados ao tempo ou serem abrigados. Permitem inspeção visual, não apresentam saturação e são não inflamáveis e com mínima necessidade de manutenção. Como desvantagens, destacam-se o intenso campo eletromagnético associado a sua operação, exigem portanto maior espaço físico para segurança e para que não haja indução e interferência eletromagnética em estruturas metálicas e equipamentos próximos e também deve ser instalado em local ventilado.

Sua instalação deve ser reforçada tendo em vista os elevados esforços mecânicos durante um curto-circuito. Adota-se a regra geral de que seu afastamento é da ordem de $1/3$ de seu diâmetro. Em razão do exposto, ainda que ele possua menores dimensões, ele pode requerer espaço até mesmo superior a um reator a óleo.

Os reatores a óleo são construídos observando a imersão de seu enrolamento em óleo, sua montagem deve evitar a presença de ferro no circuito magnético. Sua principal vantagem é a ausência de poluição ambiental devido à blindagem do tanque que o comporta. Sua instalação pode ser feita próxima a outros equipamentos no que diz respeito às interferências e indução eletromagnética. Como desvantagem destacam-se a rigorosa manutenção e supervisão de diversas variáveis para garantir a operação segura do equipamento, como ventilação, temperatura, pressão interna, estruturas de amostragem do óleo etc.

Por fim, uma das maiores desvantagens também é seu peso muito elevado, o que dificulta sua instalação em subestações já existentes e também seu remanejamento. Seu custo inicial é menor, porém seu peso (em torno de três vezes mais que o reator a seco) e manutenções necessários o tornam uma opção mais cara.

O uso de reatores como limitadores de corrente de curto-circuito já é uma opção bastante interessante, porém ainda apresentam certas desvantagens como descrito anteriormente. Desse modo, pesquisas buscam por dispositivos de proteção que possam também oferecer menores exigências em suas operações, tanto em regime de funcionamento normal, onde suas presenças não interfiram significativamente no sistema elétrico. Já durante uma falha eles devem promover redução efetiva da corrente de falha.

A operação dos circuitos ressonantes como FCLs é baseada no fato destes circuitos poderem ter suas impedâncias internas modificadas, desde valores muito baixos até elevados, a partir da variação de suas frequências de ressonância. Contudo, para

que esse controle seja possível, deve-se variar as reatâncias indutiva e capacitiva do circuito LC .

Assim sendo, este capítulo irá discutir também as principais formas de sintetizar elementos reativos variáveis a partir da utilização de tiristores de potência. Outro aspecto que também será abordado neste capítulo diz respeito ao dimensionamento dos elementos reativos que compõe o FCL ressonante. Os resultados obtidos fornecem subsídios para dimensionamento dos elementos do FCL.

Os resultados obtidos aqui serão usados para derivar uma topologia híbrida que será apresentada e discutida em detalhes do Capítulo 3 ao Capítulo 5.

2.1 Análise das topologias série e paralela ressonantes

A Figura 2.1 mostra dois circuitos LC ressonantes, um série e outro paralelo, conectados entre uma fonte senoidal v_S , cuja frequência angular fundamental é ω_1 , e uma carga. O subíndice (v) associado a indutância e a capacitância dos FCLs indicam que esses elementos podem ter seus valores variados. Essa nomenclatura irá facilitar as análises que serão apresentadas adiante.

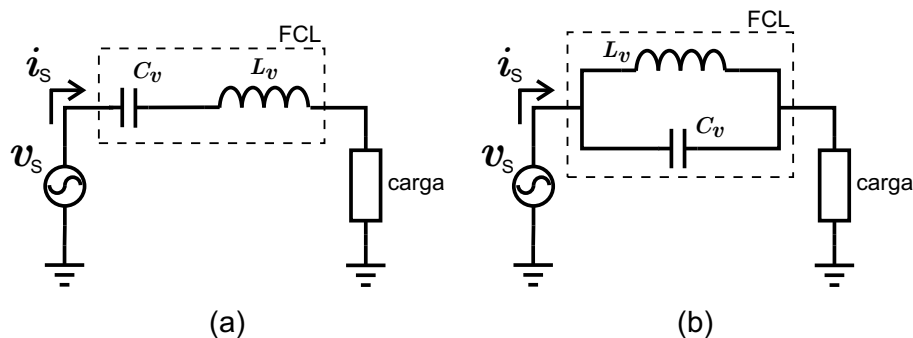


Figura 2.1: Topologias de FCLs baseados em circuitos ressonantes: (a) série e (b) paralela.

Quando um curto-circuito é detectado no sistema da Figura 2.1 pode-se variar a frequência de ressonância do circuito LC para modificar o valor da impedância interna do FCL (Z_{FCL}) e limitar a corrente pela fonte v_S . Ou seja, durante o funcionamento normal, as impedâncias dos FCLs mostrados na Figura 2.1 (a) e (b) devem ter um valor

baixo quando comparadas com a impedância da carga (Z_{CARGA}). Contudo, durante um curto-circuito, as impedâncias Z_{FCL} são forçadas a assumir valores elevados para limitar i_S dentro da faixa desejável.

A função dos circuitos LC ressonantes é evitar que a corrente i_S , que circula pela fonte senoidal, assuma valores superiores àqueles capazes de serem interrompidos pelos dispositivos de proteção convencionais instalados no sistema. Nos circuitos da Figura 2.1 (a) e (b), a ocorrência de uma falha ou curto-circuito é representada pela conexão de uma impedância muito baixa nos terminais da carga.

Dependendo do valor da impedância de curto, a magnitude da corrente i_S , que flui pela fonte senoidal, atinge valores elevados, muito superiores àqueles observados durante o funcionamento em condições normais, conforme exemplo ilustrado pela Figura 2.2.

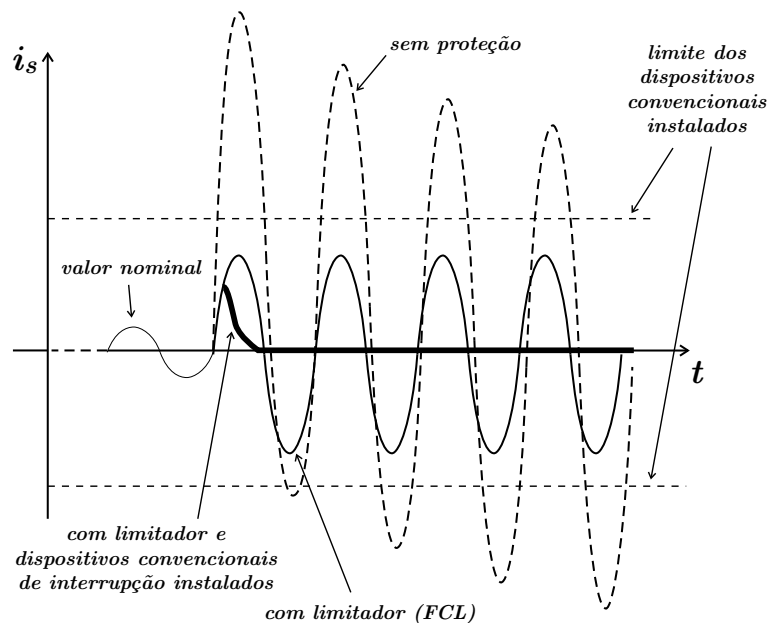


Figura 2.2: Exemplo da ação de proteções em uma falha típica.

Nesta figura é mostrado o limite de corrente em que os dispositivos de proteção já instalados no sistema podem interromper durante uma falha e algumas formas de ondas para a corrente i_S saindo dos valores nominais e entrando em condições de falta com e sem ação de proteção (limitação e interrupção). Se nenhuma proteção for acionada ao sistema, a corrente de falha¹ (linha descontínua) atinge valores muito superiores aos

¹A forma da corrente de falha pode variar com a presença de elementos reativos entre o ponto de falha e as fontes do sistema, com a localização do ponto de falha, com a presença de carga nos

valores nominais e também à capacidade de interrupção dos dispositivos convencionais. Se for utilizado um FCL, então a corrente de falha é limitada a valores obrigatoriamente inferiores aos valores necessários para a correta operação de seccionamento. No caso de utilização de dispositivos de proteção que também interrompam o fluxo da corrente ou de uma combinação entre FCL e dispositivos convencionais de interrupção, a corrente para esta situação é mostrada no gráfico através da linha de maior espessura. Esta figura permite evidenciar com mais clareza as diferenças entre a interrupção e a limitação da corrente de curto-circuito.

As topologias série e paralela já são exploradas como limitadores de corrente de curto-circuito e em alguns casos até mesmo já operam comercialmente. A Figura 2.3 mostra um exemplo do uso da topologia LC série na subestação de Vincent, USA (SIEMENS 2004), (P.E. 2006) e (Tyll 2004). Nessa subestação tem-se instalados três capacitores séries protegidos por tiristores (TPSC) na linha de 500 kV. A Figura 2.4 mostra o diagrama de instalação de um reator denominado “*Short-Circuit Current Limiter*” (SCCL) na subestações de San Carlos/ES (de Despacho 2006).



Figura 2.3: TPSCs 500 kV instalados na subestação em Vincent/USA

O “*Thyristor Protected Series Compensation*” (TPSC) é utilizado para retirar os capacitores quando certos transitórios na linha provocam sobre elevação da tensão no capacitor de compensação.

elementos que retém energia e com o instante de ocorrência da falha, entre outros fatores. Mais detalhes podem ser encontrados no Anexo B

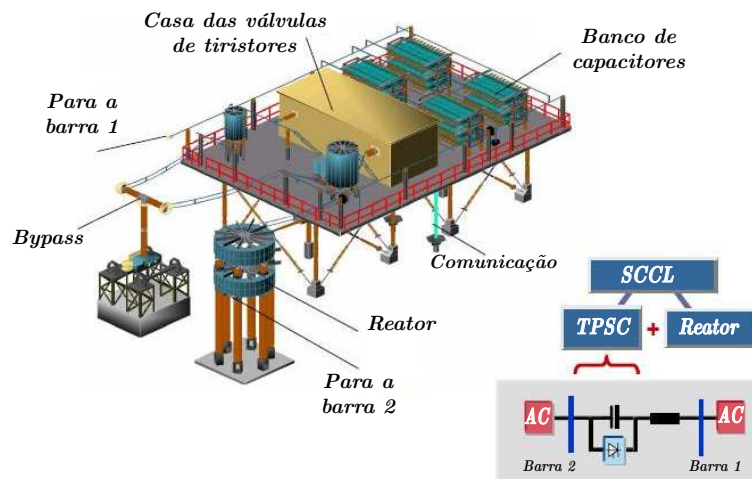


Figura 2.4: Ilustração da instalação de um SCCL

Quanto a topologia *LC* paralela, pode se ter como exemplos de uso comercial os TCSCs instalados na subestação de *BPA's C.J.Slatt* na linha *Slatt-Buckley* de 500 *kV* em Northern Oregon (Figura 2.5) e também no Brasil com quatro “*Thyristor Controlled Series Capacitor*” (TCSC) instalados para o amortecimento de oscilações de potência nas interligações Norte-Sul I e II, nas subestações de Imperatriz (Figura 2.6) e Serra da Mesa (Figura 2.7 (Monteiro 2005) (P.E. 2006) (Ferreira 2006) (Tyll 2004) que podem também ser usados como limitadores de corrente de curto-circuito, se necessário.

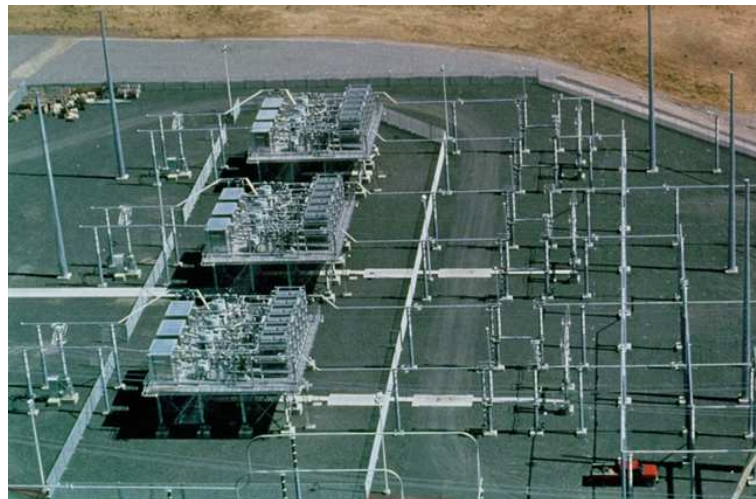


Figura 2.5: TCSCs instalados na subestação de *BPA's C.J.Slatt* na linha *Slatt-Buckley* de 500 *kV* em Northern Oregon

Cada uma destas topologias serão estudadas nesta seção e suas aplicações e potencialidades discutidas em detalhes.



Figura 2.6: TCSCs instalados na subestação de Imperatriz



Figura 2.7: TCSCs instalados na subestação de Serra da Mesa - FURNAS

2.1.1 Topologia ressonante série

A Figura 2.1 (a) mostra um circuito ressonante série. Considerando que existe um curto-circuito franco ($Z_{curto} = 0$) nos terminais da carga pode-se escrever a seguinte função, no domínio- s , para a impedância (ou admitância) equivalente do FCL série:

$$Z_{FCL_S} = \frac{1}{Y_{FCL_S}} = L_v \left[\frac{s^2 + \omega_o^2}{s} \right], \quad (2.1)$$

onde $\omega_o = 1/\sqrt{L_v C_v}$ é a frequência angular de ressonância do FCL em (rad/s) e o subíndice (s), associado a impedância e admitância, é usado para diferenciar as topologias dos circuitos ressonantes série² e paralelo, respectivamente.

Os pólos complexos e o zero da impedância série obtidas a partir de (2.1) são:

$$p = 0 \quad (2.2)$$

e

$$z_{1,2} = \pm j\omega_o \quad (2.3)$$

onde p é o pólo, $z_{1,2}$ correspondem aos zeros z_1 e z_2 e ω_o é a frequência de ressonância do par reativo LC .

De (2.1) pode-se traçar as curvas de resposta em frequência mostradas na Figura 2.8, na Figura 2.9, e na Figura 2.10 para os casos em que a frequência de ressonância do circuito série é igual, menor e maior que a frequência fundamental da fonte senoidal v_S , respectivamente.

A Figura 2.8 mostra a situação em que o valor da frequência de ressonância, ω_o , é igual a frequência do sistema elétrico, ω_1 . Nesta condição, tem-se que a impedância do FCL-série assume seu valor mais baixo, sendo assim, interessante para o funcionamento do sistema em regime permanente.

Contudo, se a frequência de ressonância do FCL for ajustada para um valor inferior ao da frequência fundamental da fonte v_S , tem-se a situação mostrada na Figura 2.9 (a) e (b). Neste caso, o FCL-série apresenta uma impedância elevada e com característica indutiva. Pelo exposto, pode-se afirmar que, para $\omega_o < \omega_1$, a topologia do FCL-série é mais interessante para a operação como limitador de corrente de curto-circuito. A afirmação anterior é reforçada pelo fato de que a corrente de curto pode ter sua amplitude aumentada se a impedância equivalente medida entre a fonte e o ponto de falha, cuja característica é normalmente indutiva devido aos transformadores e outros

²Um circuito RLC com R nulo e LC ressonantes na frequência fundamental do sistema é instável e sua demonstração é dada no Anexo C ou com mais detalhes em (Zanetta 2003)

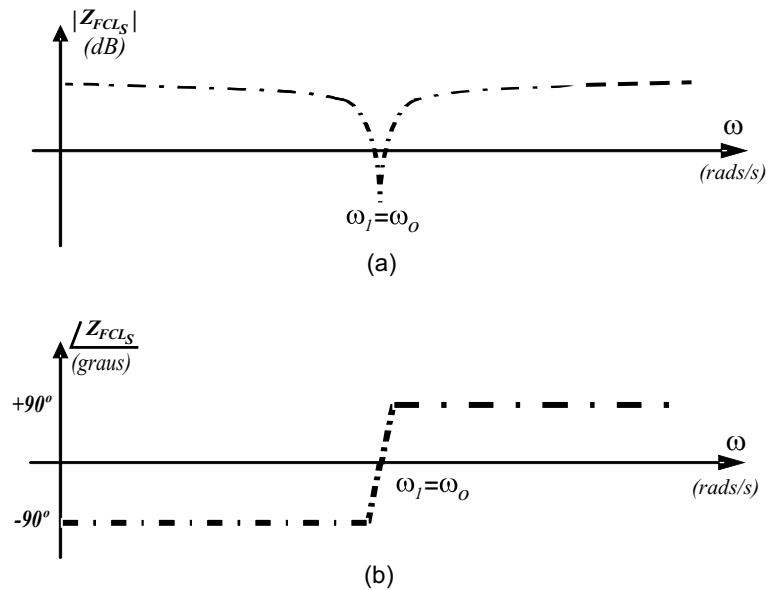


Figura 2.8: Resposta em frequência da impedância do FCL série para $\omega_o = \omega_1$: (a) magnitude e (b) fase.

equipamentos, tiver seu valor compensado se a característica do FCL for capacitiva.

A situação descrita anteriormente, onde $\omega_o < \omega_1$, pode ser conseguida por exemplo aumentando o valor de L_v , porém mantendo o valor de C_v constante, ou mantendo o valor de L_v fixo e aumentando o valor de C_v , ou ainda aumentando simultaneamente L_v e C_v , no circuito da Figura 2.1 (a).

Por outro lado, tem-se a situação mostrada na Figura 2.10 onde o valor da frequência de ressonância é maior que a frequência do sistema elétrico. Ao contrário do caso anterior, aqui o FCL-série sintetiza em seus terminais uma impedância com característica capacitiva, que por sua vez não é interessante durante uma condição de falha, não sendo interessante para a limitação da corrente de falha.

Para que $\omega_o > \omega_1$ pode-se, por exemplo, diminuir a indutância L_v mantendo o valor de C_v constante, ou fixar o valor de L_v e diminuir o valor de C_v , ou ainda diminuir ambos.

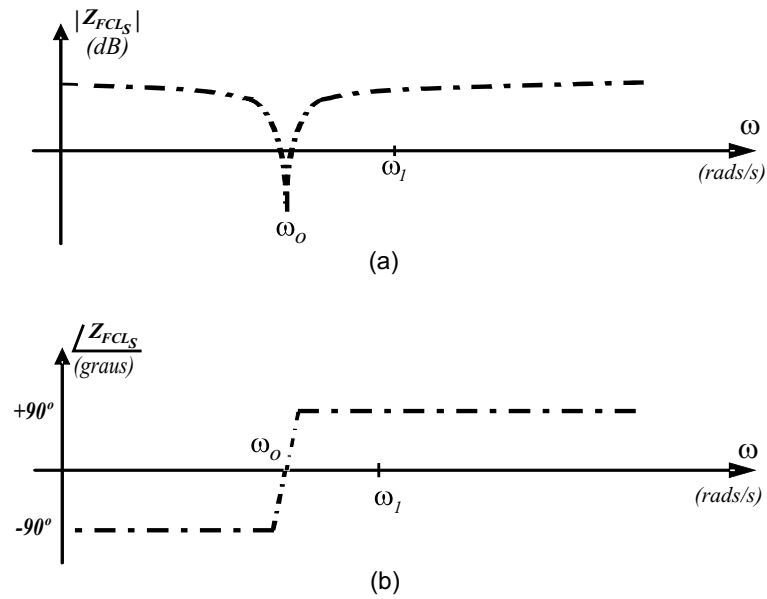


Figura 2.9: Resposta em frequência da impedância do FCL série para $\omega_o < \omega_1$: (a) magnitude e (b) fase.

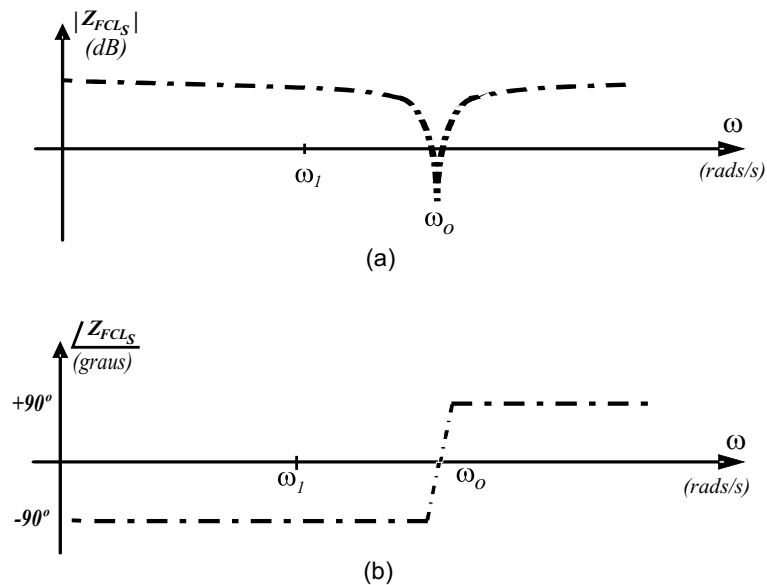


Figura 2.10: Resposta em frequência da impedância do FCL série para $\omega_o > \omega_1$: (a) magnitude e (b) fase.

2.1.2 Topologia paralela

Uma desvantagem da topologia FCL-série durante uma falha é que o máximo valor da impedância do FCL será igual a reatância do reator L_v . Isto faz com que o projeto fique mais difícil dado que reatâncias maiores estão associadas com tensões

maiores e também maior volume final do dispositivo. Além disso, as chaves semicondutoras também são mais caras e ainda as tensões nos elementos reativos podem ficar até maiores que os valores nominais, devendo ser revista toda isolação associada a eles.

Uma alternativa que vem sendo explorada é o uso de uma topologia paralela (Takemoto et al. 2003) (Vianelli 2003) que apresenta algumas vantagens sobre a topologia série e é constituída basicamente pelo que a literatura denomina TCSC. As aplicações (Ängquist 2002) (Cañizares & Faur 1999) dos TCSCs já compreendem várias situações como melhorias na transferência de energia, redução de oscilações e proteção contra falhas (Tenório & Jenkins 1999) e seu uso adiciona flexibilidade ao sistema já que é um dispositivo de tecnologia FACTS.

Da mesma forma que na topologia série, pode-se escrever a seguinte relação para a impedância do circuito da Figura 2.1 (b), considerando que existe um curto-circuito franco ($Z_{curto} = 0$) nos terminais da carga:

$$Z_{FCLP} = \frac{1}{Y_{FCLP}} = \left(\frac{1}{C_v} \right) \left[\frac{s}{s^2 + \omega_o^2} \right], \quad (2.4)$$

onde $\omega_o = 1/\sqrt{L_v C_v}$ é a frequência de ressonância do FCL em (rad/s), L_v e C_v são a indutância e a capacitância variáveis.

Os pólos complexos e o zero da impedância paralela obtidos a partir de (2.4) são:

$$p_{1,2} = \pm j\omega_o \quad (2.5)$$

e

$$z = 0 \quad (2.6)$$

onde $p_{1,2}$ correspondem aos pólos p_1 e p_2 , z é o zero e ω_o é a frequência de ressonância do par reativo LC .

De (2.4) pode-se traçar as curvas de resposta em frequência mostradas na Figura 2.11, na Figura 2.12 e na Figura 2.13 para os casos em que a frequência de ressonância é igual, menor e maior que a frequência fundamental da fonte senoidal v_S , respectivamente.

A Figura 2.11 mostra a situação em que o valor da frequência de ressonância ω_o é igual a frequência do sistema elétrico, ω_1 . Nesta condição, tem-se que a impedância do FCL-paralelo assume seu valor mais elevado, não sendo vantajoso para o funcionamento do sistema em regime permanente, contudo, devido a sua impedância elevada, é interessante para limitar uma possível corrente de curto-circuito pelo sistema.

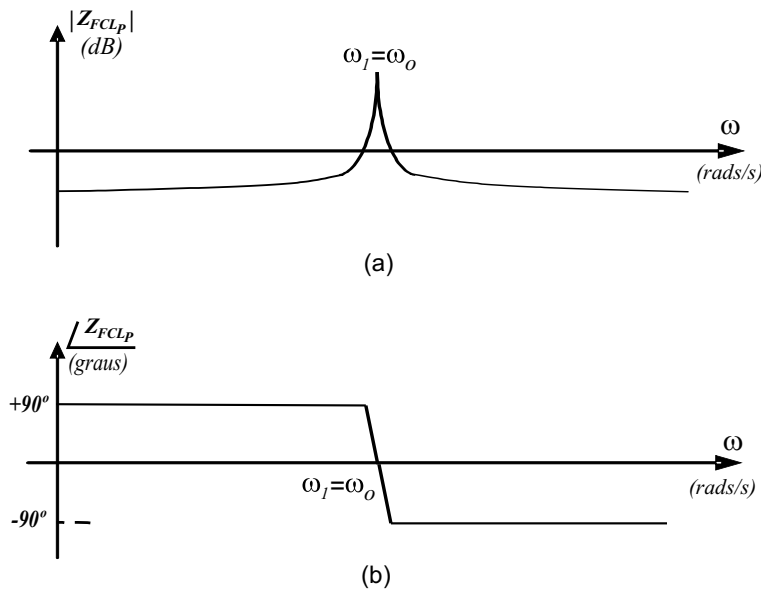


Figura 2.11: Resposta em frequência da impedância do FCL paralelo para $\omega_o = \omega_1$: (a) magnitude e (b) fase.

Se a frequência de ressonância do FCL for ajustada para um valor inferior ao da frequência fundamental da fonte v_S tem-se a situação mostrada na Figura 2.12. A impedância do FCL-paralelo é pequena e com característica capacitiva, não devendo ser usada para a operação como limitador de corrente de curto-circuito.

A situação descrita anteriormente, onde $\omega_o < \omega_1$, pode ser conseguida, por exemplo, aumentando o valor de L_v , porém mantendo o valor de C_v constante, ou mantendo o valor de L_v fixo e aumentando o valor de C_v , ou ainda aumentando simultaneamente L_v e C_v .

Na Figura 2.13 o valor da frequência de ressonância é maior que a frequência

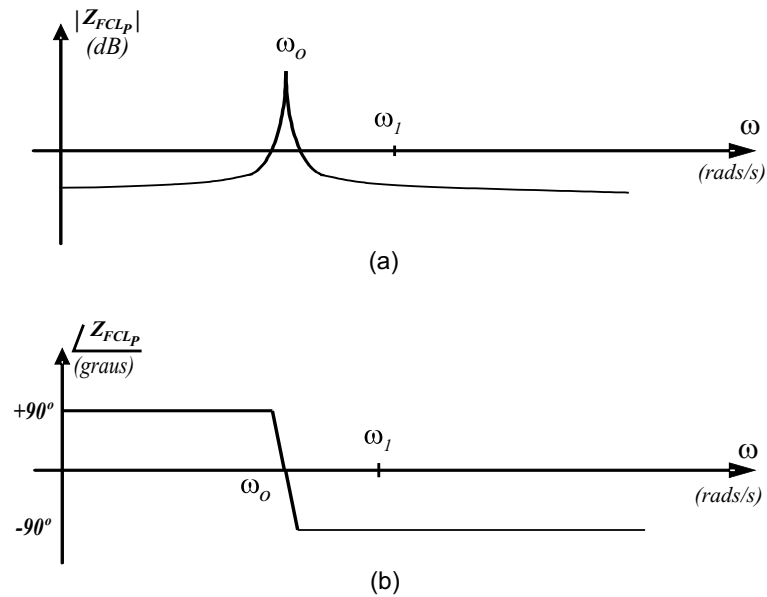


Figura 2.12: Resposta em frequência da impedância do FCL paralelo para $\omega_0 < \omega_1$: (a) magnitude e (b) fase.

do sistema elétrico. A topologia do FCL-paralelo sintetiza em seus terminais uma impedância de característica indutiva, cujo valor irá depender do valor da indutância L_v . Porém, se a frequência de ressonância do FCL for ajustada para um valor levemente superior a frequência do sistema elétrico, o FCL-paralelo irá operar com uma impedância extremamente elevada e com característica indutiva. Nesta condição, o FCL-paralelo é a topologia mais indicada para o funcionamento como limitador de corrente de curto-circuito.

Para que $\omega_0 > \omega_1$ pode-se, por exemplo, diminuir a indutância L_v mantendo o valor de C_v constante, ou fixar o valor de L_v e diminuir o valor de C_v , ou ainda diminuir ambos.

2.1.3 Considerações parciais sobre a operação de circuitos ressonantes como FCL

Apesar de terem sido utilizados elementos ideais (sem perdas) nas topologias dos FCLs ressonantes mostradas nesta seção, pode-se concluir que, em regime permanente, a topologia série do FCL mostrada na Figura 2.1 (a) deverá operar na frequência de ressonância durante a operação normal do sistema elétrico. Porém, quando um curto

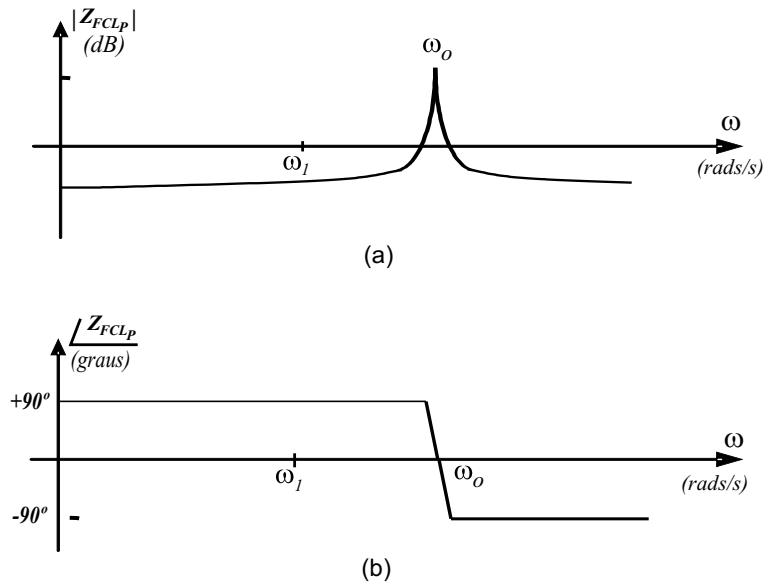


Figura 2.13: Resposta em frequência da impedância do FCL paralelo para $\omega_o > \omega_l$: (a) magnitude e (b) fase.

circuito é detectado deve-se ter $\omega_o < \omega_l$. Na topologia série, como a limitação da corrente de curto-circuito não depende da ressonância do circuito LC , a indutância L_v deverá ter um valor elevado. Esta característica por sua vez representa uma desvantagem, pois aumenta o volume, o peso final e as perdas do indutor.

Já a topologia do FCL-paralelo, mostrado na Figura 2.1 (b), deve operar com $\omega_o < \omega_l$, a fim de garantir uma característica de operação capacitiva em seus terminais. Entretanto, quando uma falta é detectada, a frequência ω_o deve ser feita igual ou um pouco maior que a frequência fundamental ω_l para forçar a síntese de uma impedância elevada de característica indutiva e reduzir a corrente de curto-circuito.

A Figura 2.14 mostra os diagramas de resposta em frequência dos FCLs série e paralelo sobrepostos ³. Durante a operação normal, ou seja, onde o FCL deve possuir impedância extremamente baixa, a topologia série, na região que envolve a ressonância, apresenta impedância mais reduzida em comparação com da topologia paralela. Em contrapartida, também na região de ressonância, a topologia paralela apresenta impedância superior a qualquer valor encontrada para a topologia série. É importante ressaltar que as impedâncias de ambas topologias podem ser ajustadas para possuírem características indutiva ou capacitiva em função dos valores dos pares reativos escolhi-

³O traço descontínuo é usado para as curvas de resposta em frequência da topologia série enquanto que o traço contínuo para a topologia paralela

dos.

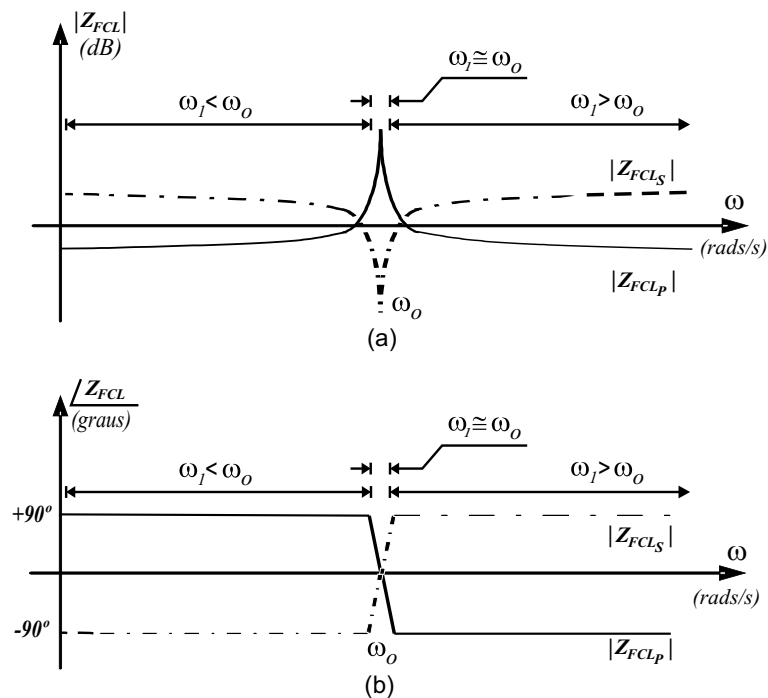


Figura 2.14: Resposta em frequência das impedâncias dos FCLs série e paralelo para os três casos da comparação de ω_o com ω_1 : (a) magnitude e (b) fase.

Na seção seguinte será discutido como elementos reativos variáveis podem ser sintetizados com dispositivos semicondutores de potência.

2.2 Considerações sobre a escolha dos elementos reativos variáveis

Na seção anterior foi mostrado que a variação da indutância e da capacitância das topologias ressonantes da Figura 2.1 (a) e (b) modificam a frequência de ressonância desses circuitos, alterando suas impedâncias internas na frequência fundamental. Nessa seção serão discutidos qual ou quais elementos reativos são mais efetivos de serem variados com o objetivo de fazer com que o FCL altere sua impedância interna entre as condições de operação normal e como limitador.

2.2.1 Topologia FCL-série

A Figura 2.15 mostra uma representação para a impedância do FCL-série estratificada em regiões, cujos valores estão indicados conforme Tabela 2.1. Esses resultados foram obtidos a partir de (2.1). As regiões acima e a direita da Área “A” na Figura 2.15 são relativas a operação do FCL com característica indutiva, enquanto que as regiões abaixo e a esquerda dessa faixa correspondem a operação com características capacitiva. Assim, fixando o valor do indutor L_V pode-se modificar o valor da impedância Z_{FCL} , da região de baixa impedância (Área “A”) até a região de alta impedância (Área “D”), simplesmente variando o valor do capacitor C_V . Contudo, a Área “D” está localizada na região de operação do FCL com característica capacitiva, que por sua vez, não é interessante para ser usada para limitar correntes de curto-circuito.

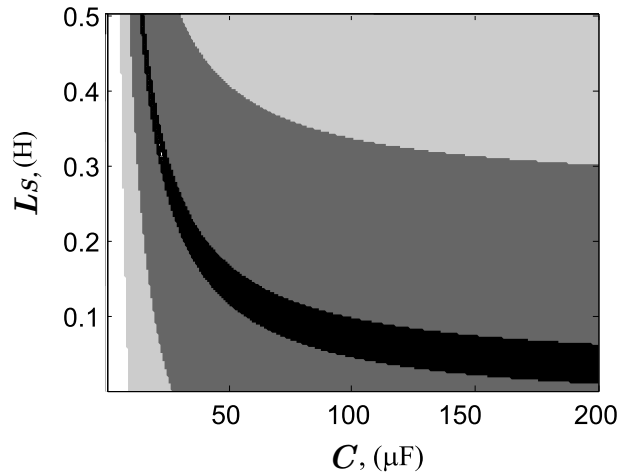


Figura 2.15: Impedância do FCL-série (Z_{FCL}) em função de L_v e C_v para $\omega_1 = 120\pi \text{ rad/s}$.

Tabela 2.1: Legendas para as áreas do gráfico da Figura 2.15.

Marcas (cores)	Valores de Z_{FCL_s} , (Ω)	Áreas
	$0 < Z_{FCL_s} < 10$	A
	$10 < Z_{FCL_s} < 100$	B
	$100 < Z_{FCL_s} < 300$	C
	$300 < Z_{FCL_s} < \infty$	D

Considerando que o limitador está operando na região de baixa impedância, Área “A” da Figura 2.15, pode-se levar o FCL a operar com uma característica indutiva em seus terminais aumentando o valor de C_V ou curto-circuitando os terminais do capacitor do circuito LC série. Essa característica é interessante, pois possibilita

a síntese do FCL conforme mostrado na Figura 2.16 onde um indutor fixo (L_S) é conectado em série com um capacitor série chaveado a tiristores (TSSC - “*Thyristor Switched Series Capacitor*”) (Watanabe et al. 1998). Na prática, usa-se uma pequena indutância conectada em série com os tiristores do TSSC para limitar a taxa de crescimento da corrente pelos semicondutores. Por simplicidade esse indutor foi omitido na Figura 2.16.

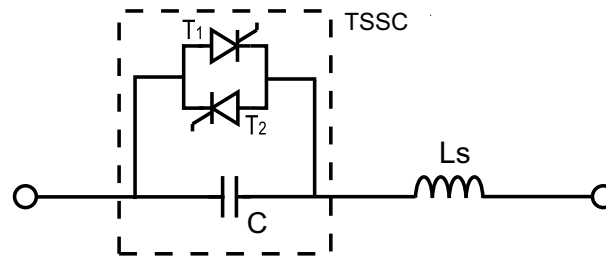


Figura 2.16: Topologia de FCL baseado na conexão de um indutor fixo em série com um TSSC.

Observa-se também na Figura 2.15, que quanto maior o valor do indutor L_S menor deve ser a variação de C necessária para forçar o FCL a mudar seu ponto de operação, entre as regiões de baixa e alta impedância e vice-versa. Note também que somente a variação do indutor L_S , mantendo C fixo, não será suficiente para levar o limitador a operar numa região de alta impedância capacitiva (Área “D”). Neste caso, não é possível sintetizar o FCL através da conexão de um TCR em série com um capacitor fixo, pois a modulação da corrente pelo indutor faz com que a corrente para a carga seja interrompida.

Uma alternativa para a síntese da reatância variável usando tiristores de potência é mostrada na Figura 2.2.1, onde um indutor fixo L_S é conectado em paralelo com um TCR. Este arranjo, além de pouco usual, apresenta a desvantagem dos tiristores terem que conduzir durante o funcionamento normal do FCL. Para aumentar o valor da indutância equivalente os tiristores do TCR são bloqueados. Contudo, a energia armazenada no indutor L_P força os tiristores conduzirem até que a corrente pelo mesmo se anule. Essa característica pode causar atrasos nos tempos de atuação e até falhas no FCL caso a corrente pelo TCR tenha valor médio não nulo.

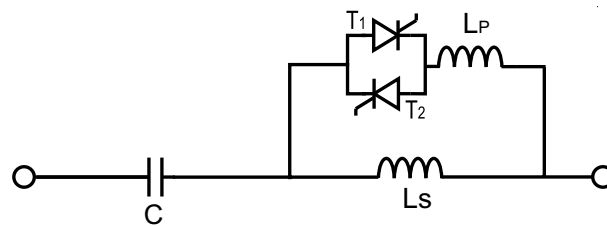


Figura 2.17: Topologia de FCL baseado na conexão de um capacitor em série com um indutor fixo em paralelo com um TCR.

2.2.2 Topologia FCL-paralelo

Da mesma forma que na subseção anterior, a Figura 2.18 mostra a impedância Z_{FCL} do FCL-paralelo estratificada em regiões. Esses limites foram escolhidos de forma arbitrária conforme indicado na Tabela 2.2. Essa figura foi obtida a partir de (2.4) para $s = j\omega$ e considerando uma frequência angular fundamental $\omega_1 = 120\pi \text{ rad/s}$. Desse modo, escolhido um valor para o indutor e outro para o capacitor tem-se que a impedância interna do FCL é dada pela intersecção das duas retas que cortam os eixos das abscissas e das ordenadas em C_v e L_v , respectivamente.

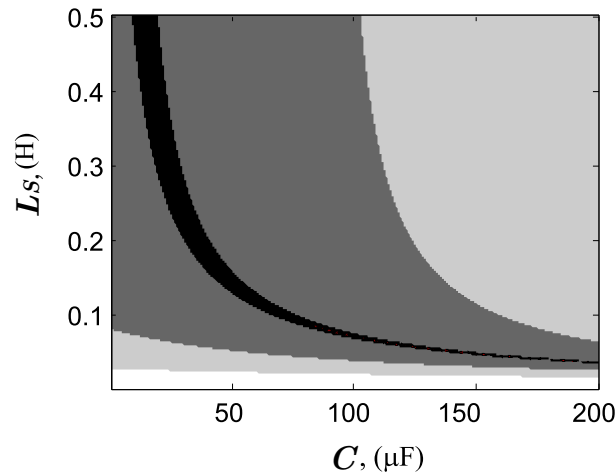


Figura 2.18: Impedância do FCL-paralelo (Z_{FCL}) em função de L_v e C_v para $\omega_1 = 120\pi \text{ rad/s}$.

As regiões acima e a direita da Área “D” na Figura 2.18 são relativas à operação do FCL com característica capacitiva, enquanto que as regiões abaixo e a esquerda da faixa escura são correspondentes à operação com característica indutiva. Nessa figura, fixando o valor do capacitor C_v pode-se modificar o valor da impedância Z_{FCL} , da região de baixa impedância (Área “A”) até a região de alta impedância (Área “D”),

Tabela 2.2: Legendas para as áreas do gráfico da Figura 2.18.

Marcas (cores)	Valores de Z_{FCLP} , (Ω)	Áreas
	$0 < Z_{FCLP} < 10$	A
	$10 < Z_{FCLP} < 30$	B
	$30 < Z_{FCLP} < 500$	C
	$500 < Z_{FCLP} < \infty$	D

simplesmente variando o valor da indutância L_v .

Supondo que o limitador está operando na região de alta impedância (Área “D”), pode-se levar o FCL a operar com uma impedância de característica capacitiva em seus terminais aumentando o valor de L_v ou simplesmente desconectando o indutor do circuito LC paralelo. Essa característica é interessante, pois permite que o FCL seja sintetizado pela conexão de um capacitor fixo em paralelo com um reator controlado a tiristores (TCR - “*Thyristor Controlled Reactor*”) (Mohan, Undeland & Robbins 1995) conforme mostrado na Figura 2.19. Essa arranjo é denominado capacitor série controlado a tiristor ou TCSC (“*Thyristor Controlled Series Capacitor*”) e tem sido proposto na literatura para amortecer oscilações e controlar os fluxos de potência nas linhas de transmissão CA (Watanabe et al. 1998) e (Paserba n.d.). Na operação como limitador, os tiristores do TCSC são disparados com um ângulo $\alpha = 180^\circ$, em relação a tensão sobre o capacitor C , para o indutor L_P desconectado e com $\alpha = 90^\circ$ para o caso em que o indutor L_P está totalmente inserido no circuito (Takemoto et al. 2003) limitando assim a corrente de curto-circuito pelo sistema.

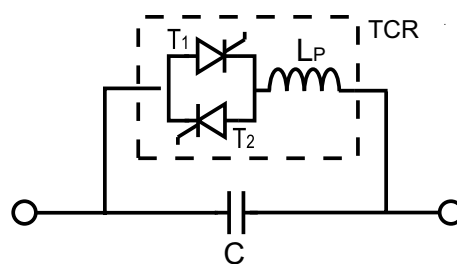


Figura 2.19: Topologia de FCL baseado em um TCSC.

A observação da Figura 2.18 permite também concluir que quanto maior o valor do capacitor C_v menor será a variação de L_v necessária para mudar o ponto de operação do FCL entre as regiões de baixa e alta impedância e vice-versa. Contudo, valores muito elevados de C_v tem a desvantagem de dificultar a sintonia do FCL ressonante na região de alta impedância (Área D) já que a mesma fica muito estreita e pequenas variações

ou erros em L_v provocarão grandes variações em Z_{FCL} .

Ainda sobre a Figura 2.18, observe que fixando o valor da indutância L_v tem-se que não é possível levar o FCL a operar na região de baixa impedância (Área A) somente variando a capacitância C_v . Nesta segunda opção o FCL pode ser sintetizado, pela conexão de um indutor fixo em paralelo com um capacitor fixo em série com um conjunto de capacitores série chaveados a tiristores (TSSC - “*Thyristor Switched Series Capacitor*”), conforme mostrado na Figura 2.20. Neste arranjo, os tiristores do TSSC são chaveados quando a tensão entre os terminais dos capacitores, aos quais estão conectados, é nula (Watanabe et al. 1998) e (Mohan et al. 1995). Essa estratégia faz com que o valor da reatância capacitiva equivalente seja variada discretamente, o que dificulta a sintonia do FCL. O chaveamento do TSSC também pode provocar atrasos nos tempos de atuação e até falhas no limitador caso a tensão sobre os capacitores tenham valor médio diferente de zero.

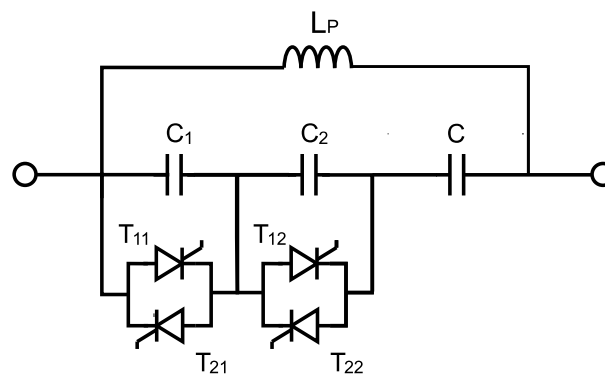


Figura 2.20: Topologia de FCL baseado na conexão de um indutor fixo em paralelo com um capacitor fixo e dois TSSCs.

2.2.3 Custo de conversores eletrônicos destinados a aplicações em sistemas de potência

Habur & Leary (2005) apresentam um estudo sobre os custos de conversores eletrônicos para aplicações em sistemas de potência. Segundo os autores os investimentos podem ser divididos em duas categorias: (a) o custo de aquisição dos equipamentos e (b) os custos relativos a sua instalação.

Os custos relativos à aquisição dos equipamentos dependem de vários fatores como:

- Redundância no controle e proteção;
- A pré-existência de dispositivos e equipamentos de principais como reatores, capacitores e transformadores;
- Condições sísmicas;
- Condições ambientais como temperatura e poluição;
- Comunicação com centrais de controle da subestação.

Os custos de instalação dependem da localização da subestação onde os conversores serão instalados e que, em geral, são:

- Aquisição de terrenos próximos quando não existe espaço físico suficiente na subestação;
- Modificações na subestação existente como troca de dispositivos existentes;
- Construção de abrigo para os equipamentos que não podem ficar ao tempo;
- Trabalhos de construção civil;
- Conexão com comunicação já existente.

A Figura 2.21 mostra uma representação comparativa dos custos de instalação de um capacitor fixo série e de um capacitor série controlado por tiristor (“*Fixed Series Capacitors*” (FSC) e TCSC) (Habur & Leary 2005). Para o caso de nova topologia, foco desta dissertação, pode-se fazer uso das informações destas figuras a fim de estimar os novos custos.

Nogueira & Jr. (1999) apresentam um estudo comparativo quanto a viabilidade econômica entre o uso de reatores série (a seco e a óleo) e o uso de transformadores de alta impedância. Neste estudo estimativas de custo destes dispositivos são consideradas, porém também utilizou-se valores de referência tendo em vista que variações no custo podem ocorrer em virtude do tamanho do pedido de compras, demanda do mercado, competição entre fornecedores etc.

A análise do custo de implantação de dispositivos eletrônicos de potência não deve ser tratado de maneira simples pois os custos definitivos dependem de fatores

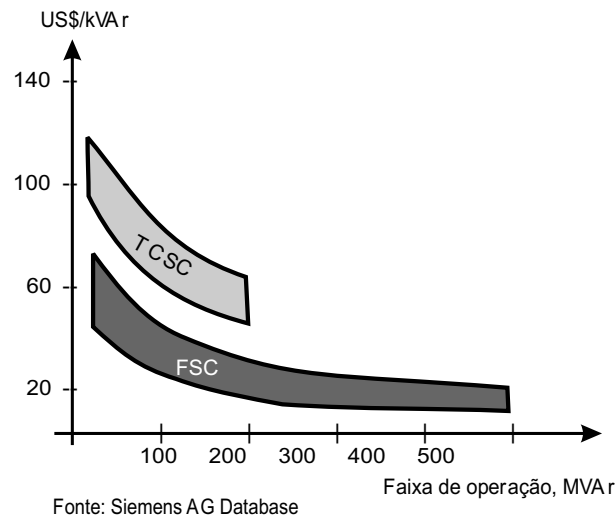


Figura 2.21: Investimento típico para FSC, TCSC

como exposto acima e também deve ser considerado que o sistema elétrico de potência terá vários benefícios como o aumento da capacidade de transferência e retardo no gasto para melhorias nas linhas de transmissão. Além disso esses dispositivos estáticos tem a vantagem adicional de necessitarem de mínima manutenção.

2.3 Conclusões parciais

Neste capítulo foram discutidas duas topologias de circuitos elétricos ressonantes para a utilização como limitadores de corrente de curto-circuito.

A análise dos resultados obtidos mostra que quanto maior for o valor da indutância do FCL-série menor deverá ser o valor da capacitância série necessária para garantir a ressonância do circuito. Apesar da pequena diferença de potencial entre os terminais do FCL durante a operação normal, a tensão sobre a reatância indutiva e capacitiva são elevadas. Por outro lado a utilização de indutâncias pequenas no FCL-série reduz a eficiência dessa topologia na proteção das correntes de curto.

Já no FCL-paralelo, quanto o maior o valor da capacitância C_v menor deve ser o valor da indutância L_v necessário para garantir a ressonância do limitador. Essa configuração tem a vantagem de produzir baixos valores de queda de tensão durante a operação normal do FCL. Contudo, durante um curto-circuito, as correntes pelo capac-

itor e indutor paralelo são elevadas. Por outro lado, a utilização de uma configuração com capacitância de valor reduzido nesta topologia tem a desvantagem aumentar a diferença de potencial entre os terminais do FCL durante a operação normal em regime permanente.

Foram apresentadas várias topologias de conversores que permitem sintetizar reatâncias indutivas e capacitivas variáveis com tiristores de potência. O uso de tiristores restringe as possibilidades para a síntese dos elementos reativos variáveis, contudo, esse semiconductor foi escolhido neste trabalho por ser o de maior capacidade disponível no mercado atualmente. Eles são também facilmente associados em série e em paralelo formando válvulas de maior capacidade.

No próximo capítulo será apresentada uma proposta de topologia com melhorias sobre certos aspectos em relação às topologias básicas estudadas neste capítulo e serão feitas algumas simulações com modelos lineares para as chaves semicondutoras utilizadas nos dispositivos de síntese.

Proposta de topologia série-paralela ressonante

No capítulo anterior foram analisadas as topologias básicas de circuitos elétricos ressonantes, baseados em circuitos eletrônicos de potência, como limitadores de corrente de curto-circuito, destacando algumas características encontradas em cada topologia. Neste capítulo será apresentada uma topologia híbrida, que combina algumas das melhores características das topologias série e paralela. Serão desenvolvidos modelos linearizados para a topologia apresentada e realizadas algumas simulações digitais. Análises no domínio da frequência complexa- s serão usadas para investigar a estabilidade e a resposta dinâmica da topologia proposta.

3.1 Topologia FCL Série-Paralela

A Figura 3.1 mostra uma topologia alternativa de FCL ressonante. Ela é composta de um circuito ressonante série, formado pelo capacitor C e pelo indutor L_S , e outro paralelo, formado pelo capacitor C e pelo indutor L_P . O indutor paralelo pode ter sua reatância, na frequência fundamental, continuamente variada no intervalo $[L_S, \infty)$ através de ajustes no ângulo de disparo dos tiristores T_1 e T_2 .

Os valores das reatâncias série e paralela da Figura 3.1 são escolhidos para garantir que as frequências de ressonância dos circuitos série e paralelo sejam idênticos e iguais a frequência fundamental da fonte v_s . Contudo, na prática, o valor de L_P pode ser um pouco menor que o valor de L_S para forçar que o circuito ressonante paralelo sempre opere com uma impedância elevada e com característica indutiva, conforme discutido na Seção 2.1. Outra característica interessante dessa topologia é que os tiristores T_1 e T_2 podem ser disparados com $\alpha < 180^\circ$, com o objetivo de ajustar o valor da reatância capacitiva do circuito ressonante paralelo, fazendo um ajuste fino da frequência de ressonância do circuito série.

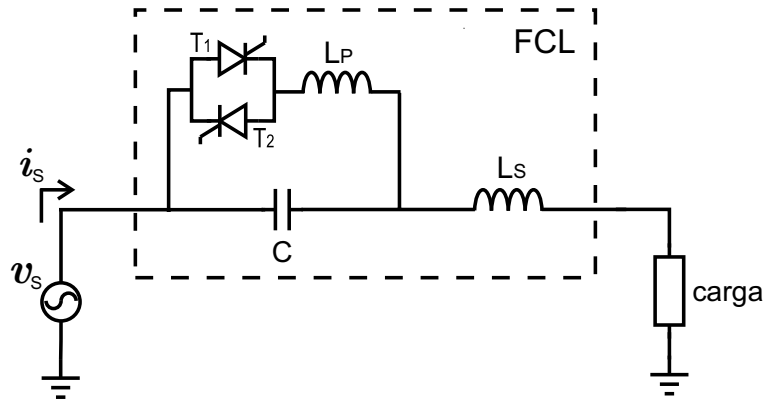


Figura 3.1: Modelo da topologia série-paralelo do FCL ressonante.

De uma maneira genérica, a função impedância (ou admitância) equivalente do FCL no domínio- s , para os tiristores T_1 e T_2 conduzindo, é dada por:

$$Z_{FCL_H} = \frac{1}{Y_{FCL_H}} = L_S \frac{s(s^2 + \omega_{o_P}^2 + \omega_{o_S}^2)}{(s^2 + \omega_{o_P}^2)}, \quad (3.1)$$

onde $\omega_{o_S} = 1/\sqrt{L_S C}$ e $\omega_{o_P} = 1/\sqrt{L_P C}$ são as frequências de ressonância dos circuitos série e paralelo do FCL em (rad/s), respectivamente, e o subíndice (H) é usado para indicar a impedância e a admitância da topologia híbrida série-paralela do FCL.

A análise de (3.1) mostra que a admitância do FCL (Y_{FCL_H}) tem três pólos (p_1 , p_2 e p_3), um real e dois imaginários, e dois zeros imaginários (z_1 e z_2), dados respectivamente por:

$$p_{1,2} = \pm j \sqrt{\omega_{o_P}^2 + \omega_{o_S}^2} \quad (3.2)$$

$$p_3 = 0 \quad (3.3)$$

$$z_{1,2} = \pm j \omega_{oP} \quad (3.4)$$

A Figura 3.2 mostra o diagrama de pólos e zeros para a admitância do FCL-série-paralelo durante o funcionamento normal.

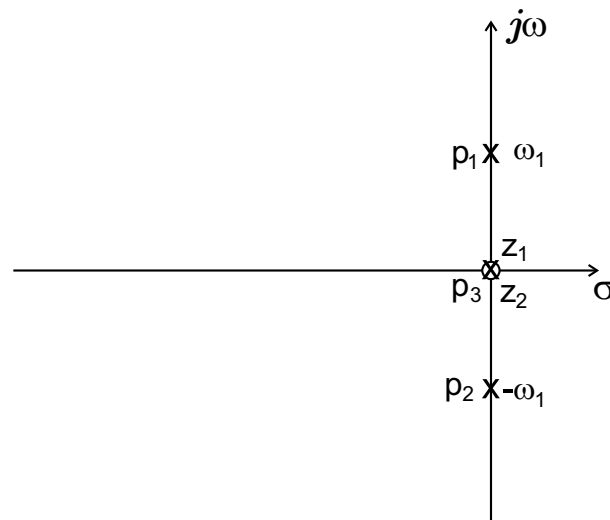


Figura 3.2: Diagrama de pólos e zeros da admitância do FCL para o modo de funcionamento normal.

Se os tiristores T_1 e T_2 da Figura 3.1 estiverem bloqueados, então nenhuma corrente flui por L_P . Nessa condição, a reatância do TCR tem valor infinito e a impedância do FCL tem um valor baixo já que a frequência de ressonância do circuito $L_S C$ é igual a ω_1 (frequência fundamental da fonte) ¹.

A estabilidade do limitador pode ser investigada modelando os tiristores da Figura 3.1 por uma chave ideal programada para fechar quando um curto-circuito é detectado. Essa estratégia permite que FCL-série-paralelo seja visto como um circuito parcialmente linear composto de dois estágios distintos. O primeiro estágio é composto pelo circuito ressonante série ($L_S C$) e matematicamente definido por (2.1). Esse estágio é utilizado durante a operação normal do sistema elétrico. O segundo estágio é composto pelo circuito ressonante paralelo ($L_P C$) conectado em série com o indutor série (L_S). A dinâmica desse estágio é também descrita por (3.1) para a operação do

¹Para T_1 e T_2 bloqueados, ou seja, $L_P \rightarrow \infty$ tem-se que $\omega_{oP} = \lim_{L_P \rightarrow \infty} \frac{1}{\sqrt{L_P C}} = 0$.

FCL quando um curto-circuito é detectado.

Quando uma corrente de curto-circuito é detectada no sistema, os tiristores do FCL são disparados conectando o indutor L_P em paralelo com o capacitor C . O circuito paralelo resultante fica então conectado em série com L_S e os zeros e pólos da impedância Z_{FCL} e da admitância Y_{FCL} são comutados.

A Figura 3.3 mostra a corrente i_S pela fonte senoidal da Figura 3.1. Os indutores série e paralelo do FCL foram considerados lineares e iguais a 50 mH. Para garantir que as frequências de ressonância ω_{o_S} e ω_{o_P} sejam iguais a 120π rad/s o capacitor foi dimensionado igual a $140,72\mu F$. Inicialmente a fonte alimenta a carga com uma corrente de 1 pu, quando em $t = 100$ ms um curto circuito resistivo de 0,01 pu é aplicado nos terminais da carga. O curto-circuito é mantido até o final da simulação. Os resultados estão normalizados em relação a $230/\sqrt{3}$ kV e 1000 A. A amplitude da corrente i_S cresce até aproximadamente 9 pu, quando em $t = 105$ ms a chave ideal que modela os tiristores é fechada e a topologia do FCL se modifica. A partir deste instante a corrente pelo circuito diminui, porém mantendo um comportamento oscilatório que pode ser explicado pelos pólos imaginários de Y_{FCLH} , ou os zeros imaginários de Z_{FCLH} , calculados de (3.1).

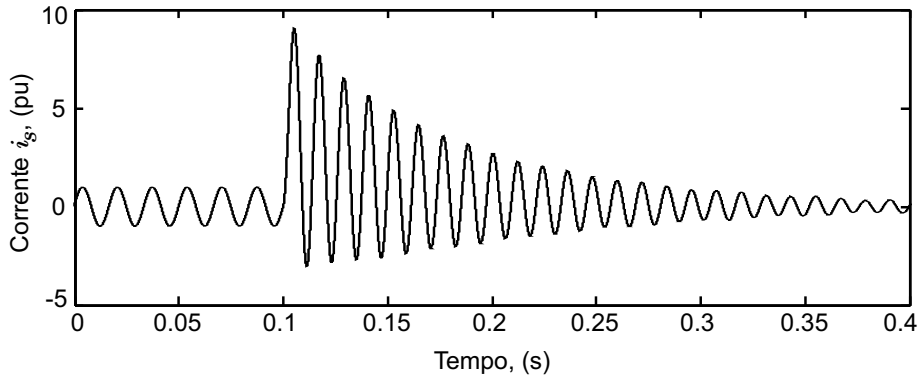


Figura 3.3: Corrente de curto-circuito pela fonte v_S .

O comportamento oscilatório da corrente da Figura 3.3 pode também ser explicado através da energia armazenada na indutância L_S devido corrente que flui pela mesma. Com a entrada em operação do indutor paralelo L_P , uma impedância elevada é inserida em série entre a fonte e o ponto de curto-circuito. A energia armazenada em L_S força a corrente i_S a continuar fluindo pelo circuito até ser totalmente dissipada ou trocada com o capacitor C e o indutor paralelo L_P . O que irá acontecer quando a corrente i_S se anular.

3.2 Modificação da topologia proposta

Uma alternativa para resolver o problema da oscilação em i_S mostrada na Figura 3.3 é a conexão de uma resistência (R_P) em paralelo com o indutância série L_S , conforme mostrado Figura 3.4. O valor da resistência R_P pode ser continuamente controlado a partir da variação dos ângulos de disparo dos tiristores T_3 e T_4 . Contudo, nos resultados que serão apresentados nesta seção os tiristores são disparados inserindo toda a resistência no circuito e depois bloqueados quando a energia armazenada em L_S já tiver sido dissipada. Esse procedimento evita que a resistência R_P fique inserida continuamente no circuito aumentando as perdas e reduzindo a eficiência do limitador.

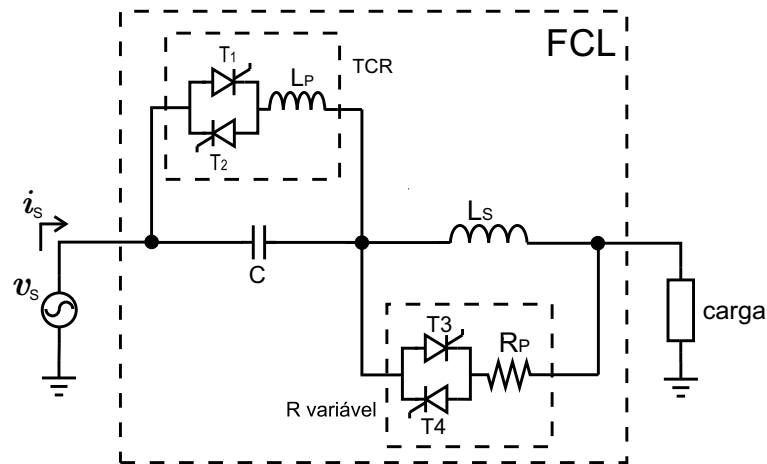


Figura 3.4: Modelo da topologia série-paralelo do FCL ressonante com amortecimento controlado.

A Figura 3.5 repete a simulação mostrada na Figura 3.3, porém considerando três diferentes valores para a resistência R_P ($= 10 \Omega$, 100Ω e 200Ω) conectados em paralelo com L_S . Observe que quanto menor o valor da resistência R_P menor é amplitude da oscilação observada em i_S . A chave ideal usada para modelar os tiristores T_3 e T_4 é disparada em $t = 105 \text{ ms}$, junto com a chave usada para modelar o comportamento de T_1 e T_2 , e bloqueada em $t = 200 \text{ ms}$, aproximadamente 9 ciclos depois. Note que a partir de 200 ms a resistência R_P pode ser retirada do circuito sem nenhum prejuízo para a dinâmica do FCL.

Considerando que a indutância L_P e a resistência R_P estão inseridas no circuito do limitador da Figura 3.4, pode-se escrever a expressão para a função impedância (ou admitância) equivalente do FCL, no domínio- s , como se segue:

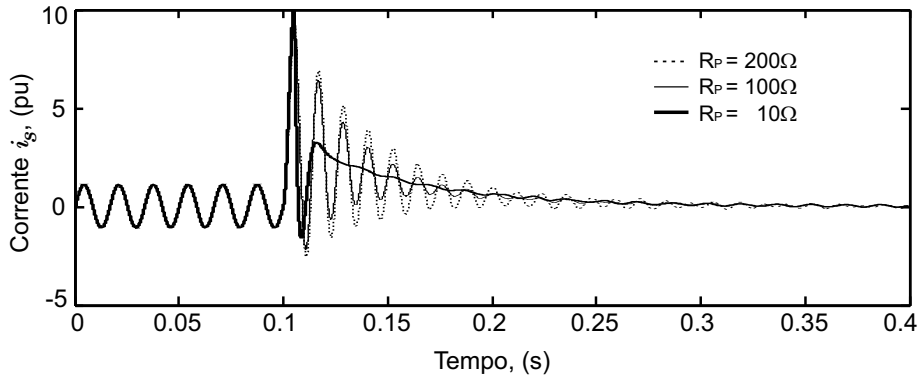


Figura 3.5: Corrente de curto-circuito i_s para diferentes valores de R_P .

$$Z_{FCL_I} = \frac{1}{Y_{FCL_I}} = R_P \frac{s \left(s^2 + \frac{1}{\tau_{RC}} s + \omega_{o_P}^2 + \omega_{o_S}^2 \right)}{(s^2 + \omega_{o_P}^2) \left(s + \frac{1}{\tau_{RL}} \right)}, \quad (3.5)$$

onde $\omega_{o_S} = 1/\sqrt{L_S C}$ e $\omega_{o_P} = 1/\sqrt{L_P C}$ são as frequências de ressonância dos circuitos série e paralelo do FCL em (rad/s), respectivamente, $\tau_{RC} = R_P C$ é a constante de tempo em (s) do circuito formado pela resistência R_P e a capacitância C ; $\tau_{RL} = L_S/R_P$ é a constante de tempo em (s) do circuito formado pela resistência R_P com a indutância L_S e o subíndice (I) é usado para indicar a impedância e a admitância do FCL série-paralelo com o amortecimento controlado.

A análise de (3.5) mostra que os pólos complexos da função admitância do FCL (Y_{FCL_H}), que são os zeros complexos da função impedância, são dados por:

$$p_{1,2} = -\frac{1}{2\tau_{RC}} \pm j \frac{\sqrt{1 - 4\tau_{RC}^2 (\omega_{o_P}^2 + \omega_{o_S}^2)}}{2\tau_{RC}} \quad (3.6)$$

onde $p_{1,2}$ são os pólos complexos de Y_{FCL_I} .

De (3.6) tem-se que o valor da resistência R_P , que deve ser conectado em paralelo com L_S para forçar que os pólos $p_{1,2}$ sejam reais e coincidentes, ou seja, fazer que o FCL a tenha um amortecimento crítico, é dado por:

$$R_{PC} = \sqrt{\frac{1}{4C^2 (\omega_{o_P}^2 + \omega_{o_S}^2)}} \quad (3.7)$$

onde R_{PC} é a resistência crítica em (Ω).

O FCL no modo de proteção é caracterizado por possuir a reatância do TCR ajustada para o valor de X_{L_S} e a resistência R_P assume também valores finitos. Neste caso é interessante analisar o comportamento dos pólos e zeros do FCL híbrido modificado comparando-os com o diagrama que os mostra durante o funcionamento normal (Figura 3.2).

Para isto, considerando bloqueados os tiristores T_3 e T_4 ($R_P \rightarrow \infty$) e fazendo $L_P = L_S$ os pólos de Y_{FCL_I} , p_1 e p_2 , continuam sobre o eixo imaginário mas se deslocam para a frequência $\pm\sqrt{2}\omega_1$ e os zeros z_1 e z_2 , que se localizavam na origem no funcionamento normal, assumem as posições anteriores dos pólos p_1 e p_2 , ou seja, em $\pm\omega_1$ e o pólo p_3 e o zero z_3 permanecem inalterados. Esta nova configuração do plano s do FCL pode ser vista na Figura 3.6.

A presença dos zeros z_1 e z_2 ajustados para a frequência ω_1 atenua fortemente o sinal nesta frequência, realizando assim a proteção do circuito. A presença dos pólos p_1 e p_2 em $\pm\sqrt{2}\omega_1$ permitem que exista componentes desta frequência presentes na corrente que circula na carga e o sistema se mostra oscilatório nesta frequência. Para que o FCL se mostre mais eficiente seria interessante modificar os pólos p_1 e p_2 de forma que eles se afastem do eixo imaginário e se desloquem à esquerda do plano s , passando a possuir assim uma característica oscilatória amortecida.

A Figura 3.6 mostra que a resistência R_P atua sobre os pólos p_1 e p_2 e sobre o zero z_3 . O zero z_3 se localiza em $-\infty$ quando em operação normal (resistência R_P está desconectada). A redução do valor de R_P faz com que o zero z_3 se desloque de $-\infty$ para $-R_P/L_S$ e os pólos p_1 e p_2 são agora calculados por (3.6).

A Figura 3.6 mostra o lugar das raízes para os pólos complexos p_1 e p_2 que descrevem uma trajetória que se inicia no eixo imaginário indo em direção ao eixo real. De (3.6) tem-se a localização desses pólos no plano complexo depende do valor de R_P . O valor de R_P que faz com os pólos p_1 e p_2 toquem o eixo real e sejam coincidentes é dada por (3.7).

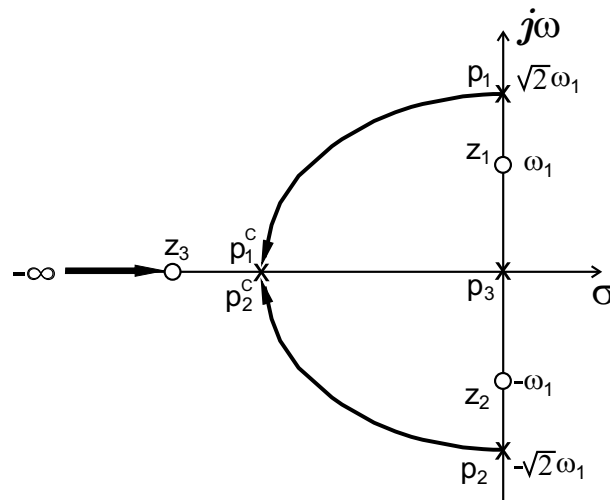


Figura 3.6: Diagrama de pólos e zeros do FCL no modo de proteção.

Substituindo $\omega_{o_P} = 120\pi \text{ rad/s}$, $\omega_{o_S} = 120\pi \text{ rad/s}$ e $C = 140,72\mu\text{F}$ em (3.7) tem-se que a resistência crítica R_{PC} é $6,66 \Omega$. Note que esse valor está muito próximo dos 10Ω que fornece a curva mais amortecida da Figura 3.5.

3.3 Dimensionamento da resistência R_P

A resistência R_P oferece um meio para dissipar a energia armazenada no indutor série L_S . Quanto menor o valor de R_P mais rapidamente é dissipada essa energia armazenada.

Contudo, como discutido na Seção 3.2, a resistência R_P atua diretamente sobre a localização dos pólos (p_1 e p_2) e do zero (z_3) da admitância do FCL série-paralelo. O valor da resistência R_P que faz com que os pólos complexos do FCL sejam reais e coincidentes, com parte real negativa, é denominado resistência crítica (R_{PC}).

Valores de R_P maiores que R_{PC} forçam que os pólos da função admitância do FCL sejam complexos. Esses pólos complexos por sua vez irão provocar uma oscilação na corrente do limitador. Quando a resistência R_P não está conectada, essas oscilações são amortecidas somente pelas resistências do circuito, conforme pode ser observado na Figura 3.3.

A princípio pode-se pensar que a resposta do FCL será melhor quanto menor

for o valor desta resistência. De fato, de (3.6) tem-se que valores de R_P menores que o valor crítico fazem que os pólos complexos de Y_{FCL} sejam reais e distintos. A Figura 3.7 mostra o resultado da simulação do sistema para dois valores de resistência diferentes: $R_P = 0,1 \Omega$ e $R_P = R_{PC} = 6,66 \Omega$.

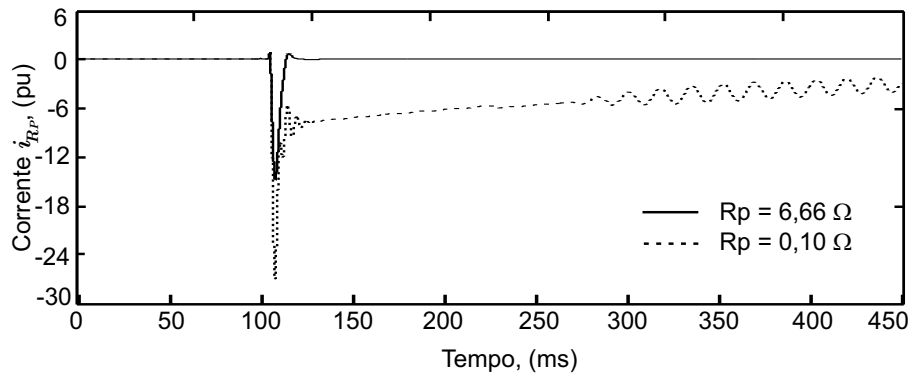


Figura 3.7: Corrente por R_P para dois valores de resistência distintos ($0,1 \Omega$ e $6,66 \Omega$).

Observe que quanto menor o valor de R_P maior será a corrente pelos tiristores T_3 e T_4 . Esta característica por sua vez implica na utilização de semicondutores de maior capacidade e conseqüentemente mais caros. Note também valores de R_P menores que o crítico forçam uma corrente com uma componente CC pelo circuito. A Figura 3.8 mostra um gráfico da potência média dissipada na resistência paralela em função de R_P .

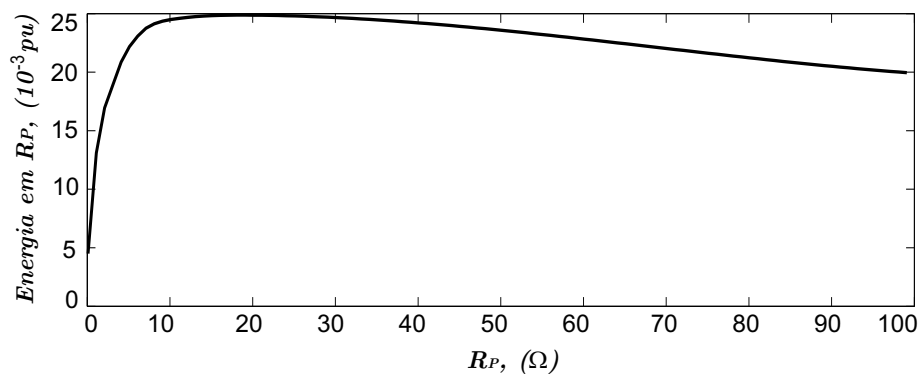


Figura 3.8: Potência média dissipada na resistência paralela em função do valor de R_P .

Observando o gráfico da Figura 3.8 verifica-se que existe um valor de R_P que irá dissipar uma maior potência. Esses dois fatores devem ser observados cuidadosamente pois implicam na utilização de dispositivos de maiores capacidades e conseqüentemente mais caros.

3.4 Aspectos positivos da topologia série-paralela

A topologia série-paralela do limitador de curto-circuito apresentado na Figura 3.4 possui alguns aspectos que devem ser ressaltados e discutidos mais detalhadamente.

3.4.1 Estabilidade do FCL híbrido e sintonia fina da frequência de ressonância série

Considerando que uma falha nos terminais da carga da Figura 3.4 torna sua impedância nula, tem-se então a fonte v_S alimentando um circuito LC ressonante série. Este circuito tem uma característica instável conforme mostrado no Anexo C e a corrente de falha tende a crescer rapidamente.

Contudo, quando a falha é detectada, o FCL série-paralelo muda sua configuração através da conexão de L_P em paralelo com C . Simultaneamente o resistor R_P é conectado em paralelo com L_S dissipando a energia armazenada no indutor e resultando numa topologia estável para o FCL.

A topologia paralela também facilita sintonia fina do circuito ressonante série para a operação normal do FCL, isto é, sem falta. Neste caso, os tiristores T_1 e T_2 podem ser disparados com uma estratégia adequada de maneira a ajustar o valor da reatância capacitiva série equivalente do FCL. Assim, um controlador pode ser usado para ajustar o valor da capacitância série a partir do ajuste da frequência de ressonância de C com L_P . Outra possibilidade para a topologia paralela é a utilização do TCSC e para amortecimento de ressonância subsíncrona (de Mattos Tenório & Gama 1999) (de Jesus 2005) (Larivière & Vinet 2005).

A ressonância do LC série, formada por C e L_S , em muitos casos pode não ser um ponto crítico do projeto, pois os sistemas de transmissão já possuem indutâncias características fazendo com que a compensação completa de C com L_S não estará compensando todos os reativos presentes. O capacitor C pode ser utilizado para compensar os reativos da linha eliminando assim mais um componente no sistema elétrico e agregando funções ao FCL o que melhora a viabilidade econômica do dispositivo (Monteiro 2005) (Ferreira 2006).

A idéia é modelar o valor da reatância $j\omega L_P$ de forma a fazer um ajuste fino em $-jX_C$ para que ocorra a ressonância série completa de C com L_S . Este procedimento permite uma flexibilidade no dimensionamento dos elementos reativos, pois a frequência de ressonância não fica dependente exclusivamente dos valores específicos do capacitor e dos indutores, ficando também dependente do controle do ângulo de disparo do TCR.

Para que L_P sintonize a ressonância série, o capacitor deve ser especificado para um valor maior do que o necessário para que o mesmo entre em ressonância com L_S quando seu valor for reduzido pela ação do TCR.

3.4.2 Contribuição de L_S e R_P na operação do FCL

Na topologia série discutida no Capítulo 2 com o uso de reatores série, este era o elemento essencial e responsável pela limitação da corrente de falha. Na discussão desta subseção, deve-se observar que a função do indutor L_S não é a mesma. A função de limitação da corrente de curto-circuito é devida ao circuito ressonante paralelo ($L_P C$).

Uma das características desejadas em um dispositivo de proteção é que ele não interfira no circuito durante o funcionamento regular do mesmo. A parte paralela da topologia proposta com TCR possui um inconveniente em sua implementação que é a presença de um capacitor que fica inserido constantemente na linha o que altera as condições normais do sistema.

Idealmente, em regime permanente, o FCL não deveria provocar nenhuma alteração no funcionamento do circuito ao qual está inserido. Seguindo esta regra, a capacitância C poderia ter seu valor aumentado, o que representaria uma pequena queda de tensão e também interferindo menos na dinâmica do sistema. Uma reatância capacitiva muito baixa reduz a queda de tensão sobre o capacitor, melhorando e reduzindo o efeito do FCL em condições normais de operação, porém esta solução requer bancos de capacitores mais volumosos e caros.

Por outro lado, ao ser escolhida uma capacitância C elevada, o valor de L_P é reduzido para se estabelecer a ressonância. Uma reatância paralela L_P pequena tem a desvantagem de forçar uma corrente elevada pelo circuito ressonante durante uma falha. Associado a isto, a especificação do indutor e das chaves que compõe o TCR, deverão também conduzir correntes elevadas durante uma falha, pois, a reatância ca-

pacitiva fica sendo a oposição principal à corrente de curto-circuito. Uma corrente de mesmo módulo e fase oposta circulará pelo indutor paralelo L_P . Correntes elevadas em indutores trazem a desvantagem de requererem estruturas magnéticas muito volumosas e caras para que se possa evitar a saturação do núcleo e interferência de natureza eletromagnética em suas proximidades bem como maior espaço físico para suas instalações.

Conseqüentemente, pode-se concluir que a corrente de falha será muito elevada nos demais elementos do sistema, bem como nas chaves semicondutoras que formam o TCR. Aqui se figura então um dilema entre os benefícios de se projetar um FCL eficiente para a operação normal (reatância capacitiva baixa, ou seja, alta capacitância) e um FCL eficiente para a proteção do circuito durante uma falha (reatância capacitiva alta, ou seja, baixa capacitância).

Para aproveitar as características citadas anteriormente, propõe-se uma topologia que agregue uma boa eficiência em regime permanente, com a capacidade de limitar as correntes de curto-circuito durante as falhas. Para isso, na topologia série–paralela foi inserido um indutor L_S em série com o capacitor C para que haja uma compensação reativa mútua e o FCL não seja percebido pelo sistema durante o funcionamento normal.

Na presença de uma falha, a indutância série deve ser retirada, para que o sistema perceba a reatância capacitiva que deve ser projetada com valor mais elevado para limitar a corrente máxima de trabalho do indutor L_P . Quando L_P entra em ressonância com C a frequência de ressonância de C com L_S é deslocada de uma fator igual a $\sqrt{2}$ sem a presença de R_P .

A retirada de L_S é feita através da resistência R_P , sendo que seu dimensionamento foi discutido em detalhes na Seção 3.3. Quando a indutância L_S está totalmente descarregada, a resistência R_P pode ser retirada do circuito.

3.4.3 Problema da componente contínua na corrente pelo FCL

A comparação das correntes i_S mostradas na Figura 3.3 (sem o R_P) e na Figura 3.5 mostra a presença de um valor CC na corrente i_S . Este valor CC, presente tanto na corrente principal quanto nas correntes pelos elementos do FCL, depende do

valor da corrente i_s no instante em que ocorre o curto-circuito. Este nível CC pode provocar a saturação dos indutores e dessintonizar os circuitos ressoantes do FCL.

Os resultados das simulações mostraram que a inserção da resistência R_P é eficiente para atenuar a componente CA mas não interfere no valor da componente CC do sinal. No Capítulo 5 será apresentada uma solução para este problema.

3.4.4 Ressonância subsíncrona

A conexão de capacitores série com as linhas de transmissão pode provocar problemas de oscilações subsíncronas entre os eixos de turbina-gerador de máquinas térmicas. Relatos de problemas ocorridos em 1970 e 1971 na subestação de Mohave, nos Estados Unidos, motivaram estudos para correção deste fenômeno de acoplamento bilateral entre eixos mecânicos e sistemas de potência (de Mattos Tenório & Gama 1999).

Quando as ressonâncias de um sistema de potência são excitadas, surgem correntes oscilantes na frequência elétrica f_e no estator dando origem a correntes no rotor nas frequências subsíncronas ($f_m = f_0 - f_e$) e frequências supersíncronas ($f_m = f_0 + f_e$). Os problemas de Ressonância subsíncrona (RSS) surgem se estas frequências subsíncronas estão próximas de um modo torsional de oscilação do eixo mecânico. Estes problemas podem ser divididos por sua origem podendo ser de auto-excitação e torques transitórios.

Já são conhecidas algumas soluções para o problema da auto-excitação (efeito gerador de indução e interação torsional) e torques transitórios, dos quais, destacam-se (de Mattos Tenório & Gama 1999):

- Controle de excitação;
- Inserção de filtros estáticos paralelos;
- *Bypass* do capacitor série: Possibilita controlar a amplitude da RSS total ou parcialmente;
- Uso do dispositivo NGH²;

²Iniciais do nome de seu inventor Narain G . Hingorani.

- Uso de TCSC.

Existem ainda outras soluções de natureza distintas e também derivadas das soluções acima listadas (de Jesus 2005).

Em especial as duas últimas soluções tem relação com o tema e topologia proposta nesta dissertação podendo representar funcionalidade adicionais ao limitador proposto. Uma característica que aumenta a versatilidade da topologia proposta está no fato de existir um TCSC incluso em sua estrutura o que pelos extensos estudos deste dispositivos pode assegurar uma operação segura no amortecimento de oscilações transitórias (Domingues 2001) (Ängquist 2002) já sendo também uma solução comercial (SIEMENS 2004) (Grünbaum, Noroozian & Thorvaldsson 1999) e, portanto, não será explorada nesta pesquisa.

3.5 Conclusões parciais

Neste capítulo foi apresentado uma topologia série-paralela híbrida e seu uso visou agregar as melhores características das topologias básicas estudadas no Capítulo 2.

Modelos no domínio s foram usados para analisar a dinâmica da topologia híbrida. Os resultados obtidos levaram a uma modificação da topologia com a inserção de uma resistência R_P em paralelo com a indutância L_S . O que mostrou reduzir com eficiência as oscilações na corrente i_S em falhas para a configuração analisada.

Esta topologia, ainda que composta por um número maior de dispositivos passivos e eletrônicos, pode ser uma solução interessante do ponto de vista de projeto, pois os indutores série e paralelo podem ser reduzidos pelas orientações dadas neste capítulo.

O projeto de L_S deve prever seu uso para o funcionamento normal, onde as características de corrente e tensão são bem definidas. Ele não precisa ser projetado para correntes de curto-circuito, pois a resistência R_P o retira quando uma falha é detectada.

O indutor L_P e os tiristores de potência T_1 e T_2 podem ser projetados para

correntes menores que na topologia paralela pura, pois com a retirada de L_S a reatância capacitiva X_C oferece uma redução considerável na corrente servindo de referência para o projeto das chaves e do indutor L_P .

A presença do nível CC na corrente de falha foi também observada em ambas topologias propostas e uma solução para este inconveniente será apresentado no Capítulo 5, dado que neste capítulo serão realizadas investigações sobre o FCL com modelos não lineares o que é concernente a solução que será apresentada.

Ainda destaca-se que o reator série da topologia proposta pode ser otimizado para não operar com tensões elevadas dado que na falha ele é retirado pelo resistor paralelo R_P . Somado a isto a indutância paralela pode também ser projetada para operar com menores correntes quando comparada os indutores dos TCSCs convencionais, dado que a reatância capacitiva pode ser maior e a corrente pelo *loop* $L_P C$ menor.

Implementação digital do FCL série–paralelo ressonante

No capítulo anterior foi investigado o desempenho dinâmico do FCL série–paralelo com o auxílio de modelos linearizados para cada etapa de funcionamento do limitador. Neste capítulo será investigado o funcionamento do FCL a partir de resultados de simulações digitais obtidas com modelos disponíveis para as chaves semicondutoras de potência contidas nos pacotes do programa de simulação utilizado. Em paralelo serão também utilizados componentes com perdas, além de circuitos de detecção e de sincronismo necessários para o correto funcionamento do FCL. O software utilizado para as simulações e desenvolvimento do modelo do FCL foi o *Toolbox SymPowerSystem* do *Matlab/Simulink*.

4.1 Detecção de falhas

Falha é definida como um mal funcionamento de um determinado processo (Camargo 1997). A NBR5464 (1994) define *falha* como sendo a incapacidade de um item ou dispositivo de desempenhar a função requerida.

No contexto desta dissertação, as falhas ou curto–circuitos são caracterizados

pela conexão de uma impedância muito baixa entre dois pontos de um circuito elétrico, cujas diferenças de potencial elétrico são diferentes, provocando um fluxo de corrente de amplitude elevada (IEEE 1988) e (IEC 1995).

A proteção de um circuito elétrico contra falhas geralmente depende de diversos fatores dos quais pode-se destacar:

- i.* Detecção rápida da falha;
- ii.* Isolação da falha;
- iii.* Estratégia de coordenação dos diversos dispositivos de proteção;
- iv.* Bloqueio ou eliminação da falha;
- v.* Restauração do sistema às condições normais, caso seja possível.

Estudos (Öhrström 2003) mostram que um dos principais fatores que contribuem na redução dos prejuízos de propriedades e risco à segurança é a velocidade com a qual a falha é detectada. Juntamente com a detecção, a *isolação* (Camargo 1997) da falha possui importância significativa no processo de controle e proteção.

Desse modo, ocorrida a detecção e a identificação da região de uma falha, a estratégia de isolação da mesma tenta reduzir as ações corretivas de forma que uma menor área seja interditada. Em termos práticos, apenas as barras, condutores e consumidores diretamente envolvidos pela falha poderão ser desligados.

Todo este conjunto de medidas constitui estratégia de coordenação dos diversos dispositivos de proteção e é extremamente dependente da alocação adequada dos mesmos no sistema elétrico (Ferreira 2006). Dentro deste cenário, a utilização de limitadores FCL é fundamental, pois faz com que correntes de curto-circuito tenham suas amplitudes limitadas (Mamede 2004).

A forma definitiva de interromper uma dada falha é com a abertura do sistema através de um disjuntor. Após o disjuntor desligar o sistema, as medidas para re-estabelecimento das condições normais devem passar por outras verificações. Dentre essas medidas pode ser experimentado o religamento do circuito a fim de verificar se a falha foi eliminada.

Considerando a importância da detecção das falhas no processo de proteção de um circuito elétrico, esta seção tem como objetivo discutir alguns problemas relacionados à detecção de falhas em sistemas elétricos.

Öhrström (2003) apresenta alguns métodos de detecção de falhas e investiga um algoritmo que usa o valor instantâneo do sinal da corrente filtrado e discretizado. O problema deste tipo de algoritmo é que eles são sensíveis a certas variações do sistema elétrico que muitas vezes pode ser interpretado como falha de maneira errada. A conexão de certos tipos de cargas como capacitores e transformadores podem gerar transitórios similares à uma falha e, por isso, será implementado um algoritmo classificador para realizar a separação de transitórios aceitáveis daqueles de uma falha propriamente dita. Esse algoritmo é baseado em um contador de eventos que é acionado pelo algoritmo classificador que deve possuir as seguintes características:

- i.* O sinal de interesse é amostrado com relativa alta frequência de aquisição. Um filtro passa-baixa é utilizado para atenuar os sinais de alta frequência típicos que podem gerar detecção falsa de falha;
- ii.* Se o valor da amostra atual for maior que um valor limite indicativo de falta, então eleve o contador de eventos em uma unidade e, se não, decremente o contador na mesma razão;
- iii.* Se o contador registrar uma contagem típica superior a um limite pré-estabelecido (por exemplo, 5), deve-se calcular o valor da derivada do sinal de interesse, o qual se ultrapassar um limite pré-definido, então um sinal indicativo de falha deve ser gerado;
- iv.* Repita a varredura a partir do primeiro ítem.

A estratégia de detecção de falha utilizada neste trabalho foi baseada no modelo implementado por Takemoto et al. (2003) e apresentado na forma de diagrama de blocos na Figura 4.1.

Nessa figura são medidos os valores instantâneos da corrente e de sua derivada. Porém aqui, conforme mostrado na Figura 4.2, foi incorporado as melhorias proposta por Öhrström (2003). A leitura da derivada está condicionada a superação do valor instantâneo da corrente em relação a uma referência ($i_{S_{ref}}$) um sucessivo número de

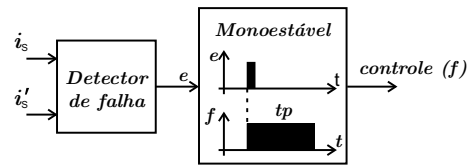


Figura 4.1: Detector de curto-circuito implementado por Takemoto et al. (2003).

vezes. Somente se esse evento for verificado é que será feita a leitura do sinal proporcional à derivada da corrente de falta. A leitura da corrente é realizada e o sinal então discretizado pelo bloco amostrador de ordem zero (*ZOH* - “Zero order holding”) e, posteriormente submetido ao filtro passa-baixas representado na figura pelo bloco *FPB*.

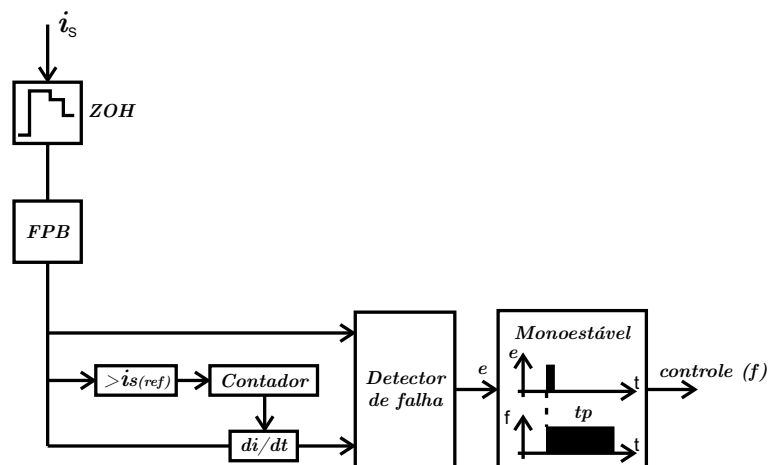


Figura 4.2: Detector de curto-circuito utilizado neste trabalho.

Ao ser detectada uma falha, é gerado um sinal que aciona um oscilador monoestável temporizado que retém o sinal de controle (f) e força a operação do FCL. Esse sinal fica ativo na saída do circuito detector por um tempo pré-ajustado (t_p). Esta temporização é necessária para que o bloco detector não retire FCL de operação precipitadamente quando a corrente pelo sistema elétrico é reduzida pela ação do próprio limitador. A Figura 4.3 mostra alguns sinais de interesse referentes à detecção de falha, ilustrando casos de distorções geradas por energização de transformadores, de capacitores (correntes de “*inrush*” (Alves, de Alcântara Fonseca & F.Freire 1999)) e uma falha propriamente dita.

As condições “regime nominal 1” e “regime nominal 2” correspondem a valores em regime para o sistema operando regularmente, porém com cargas diferentes o que

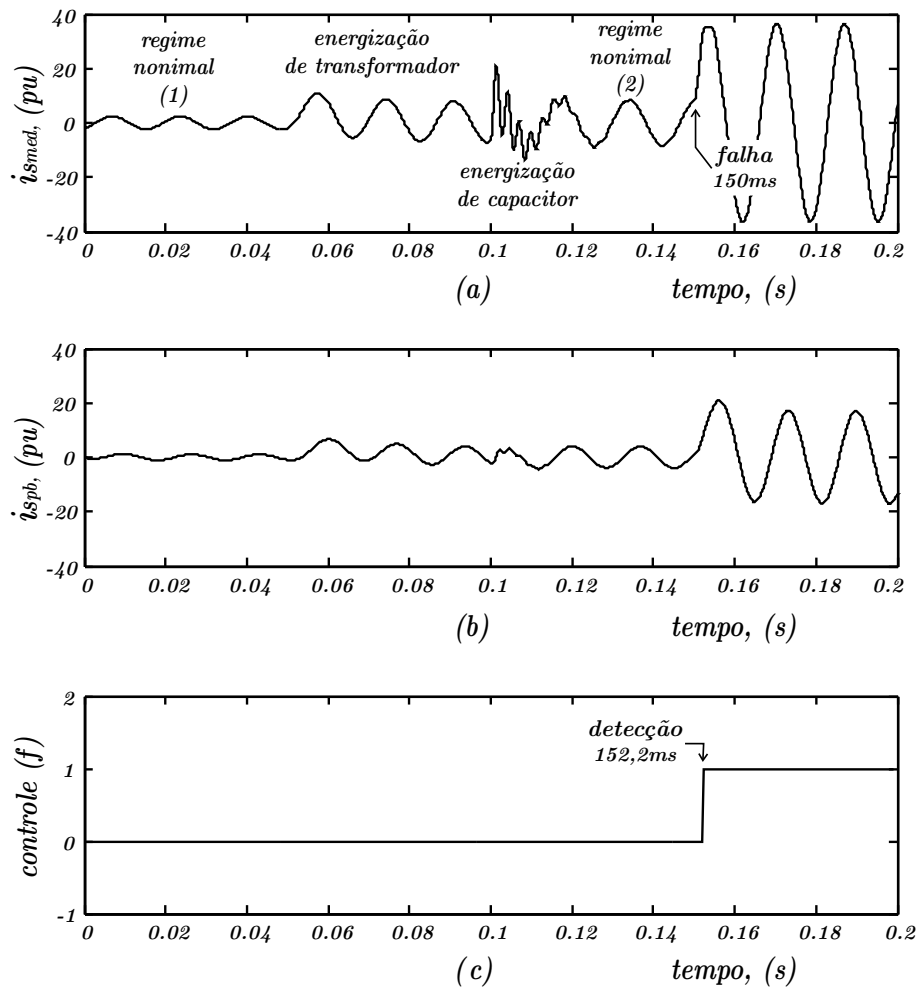


Figura 4.3: Sinais referente à detecção da falha: (a) Corrente i_s pela linha; (b) corrente filtrada e amostrada; (c) sinal de detecção de falha (f).

justifica as diferenças nos valores da corrente que circulam pelo mesmo. O sinal de controle (f) é então enviado para etapa de sincronismo com a rede para serem gerados os pulsos de disparo dos tiristores de potência do FCL.

Nesta simulação o detector de falhas demorou 2,2 ms para detectar o curto-circuito e não foi ativado pelos outros eventos ocorridos.

4.2 Sincronização dos pulsos dos tiristores do FCL

Os disparos dos tiristores (T_1 e T_2) e (T_3 e T_4) da Figura 4.8 devem ser sincronizados com as tensões medidas sobre o capacitor C e sobre o indutor L_S , respecti-

vamente. O caso mais crítico é o sincronismo dos pulsos dos tiristores T_1 e T_2 do reator paralelo L_P . Os erros cometidos nos instantes dos pulsos de disparo desses tiristores irão provocar mal funcionamento do limitador.

Durante o funcionamento normal do sistema elétrico, os tiristores T_1 e T_2 são bloqueados, isto é, $\alpha = \pi \text{ rad/s}(= 180^\circ)$. Nesta condição, a corrente pelo TCR é nula e a corrente pelo capacitor é igual a corrente da fonte i_S . Contudo, quando uma falha é detectada, os tiristores T_1 e T_2 são disparados com um ângulo $\alpha = \frac{\pi}{2} \text{ rad/s}(= 90^\circ)$, conectando o indutor L_P em paralelo com o capacitor C . Neste caso, pode-se escrever:

$$i_S = i_C + i_{TCR} \quad (4.1)$$

onde, i_S é a corrente pela fonte senoidal, i_C é a corrente pelo capacitor e i_{TCR} é a corrente pelo TCR.

Como o capacitor série e o indutor paralelo são projetados para ficarem em ressonância da frequência fundamental, de (4.1) tem-se que i_C será igual a $-i_{TCR}$ enquanto a corrente i_S pela fonte senoidal se *anula*.

A Figura 4.4 ilustra, de forma idealizada, como o erro no ângulo de disparo dos tiristores ($\Delta\alpha$) afeta a capacidade do limitador reduzir a corrente de curto-circuito pelo circuito. Nessa figura, a tensão sobre o capacitor foi considerada com amplitude e frequência constantes e a corrente pelo TCR foi desenhada invertida, ($-i_{TCR}$), para simplificar a análise gráfica do resultado. Como as correntes pelo capacitor e pelo TCR estão defasadas de 180° , a amplitude da corrente pela fonte senoidal pode ser estimada graficamente pela diferença entre as amplitudes das duas correntes. A estimativa da amplitude da corrente pela fonte senoidal (I_S) está indicada na Figura 4.4 para três erros nos ângulo de disparo dos tiristores. Observe que, quanto menor o valor do erro $\Delta\alpha$ menor será a amplitude de I_S . Nesse exemplo, a máxima corrente de curto-circuito pela fonte foi considerada 15 pu .

As discussões desta seção mostram a necessidade do uso de sistemas de sincronismo robustos. De forma geral, dois tipos de erros dificultam o sincronismo dos pulsos de disparo dos tiristores dos limitadores nos sistemas reais.

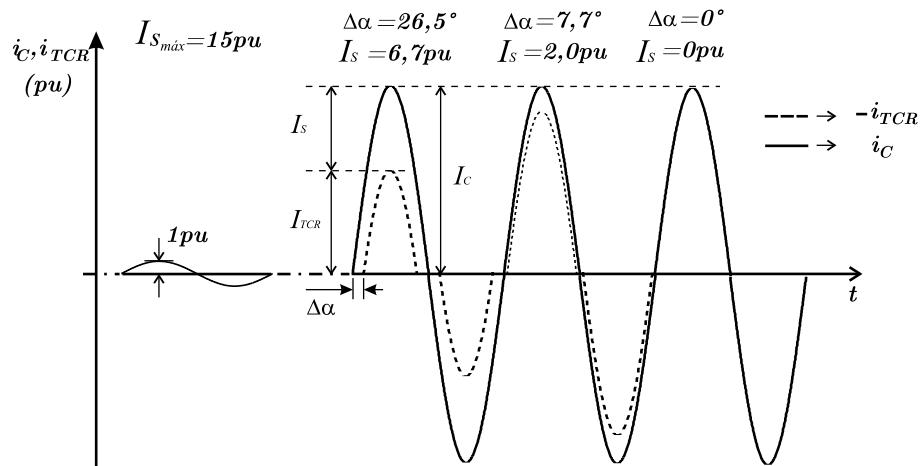


Figura 4.4: Correntes nos elementos do FCL para diferentes erros $\Delta\alpha$ no ângulo de disparo dos tiristores T_1 e T_2 .

4.2.1 Erros devido às variações da frequência

O primeiro erro envolve variações na frequência fundamental da tensão v_C . Neste caso, uma alternativa interessante é a utilização de circuitos PLL (“Phase Locked-Loop”) (Langton 2005) (Gardner 1979). Circuitos PLL detectam “instantaneamente” o valor da frequência de um sinal elétrico, podendo assim serem usados para garantir o sincronismo dos pulsos de disparo dos tiristores.

Existe um grande número de trabalhos sobre circuitos PLL para sistemas elétricos trifásicos (Jr., Rolim & Aredes 2003), (Lopes, Carletti & Barbosa 2003) e monofásicos (Arruda, Filho, Silva, Silva & Diniz 2000), (Mihai, Remus & Frede 2005), (Deckmann, Marafão & Pádua 2003). Os resultados mostram que no caso de sistemas monofásicos os sinais de saída dos PLL são mais lentos e fortemente dependentes da amplitude do sinal de referência. Esse maior tempo de resposta garante uma boa rejeição de distúrbios.

O sinal de interesse (v_C) sofre variações elevadas durante as condições de falha, o projeto de um circuito PLL que atenda as necessidades desejadas para garantir o sincronismo dos pulsos dos tiristores do FCL é uma tarefa muito difícil.

4.2.2 Erros devido as variações da amplitude

O segundo tipo de erro está associados as variações das amplitudes das tensões de interesse. Uma possibilidade, neste caso, é a utilização de um sistema de sincronismo que seja insensível a este tipo de variação. Uma solução interessante é a utilização de uma rampa dupla de integração (de Lima, Wanderley & Stephan 1995) (Nepomuceno, Neto, Leão & Mendes 2000). Esta estratégia é ilustrada através na Figura 4.5.

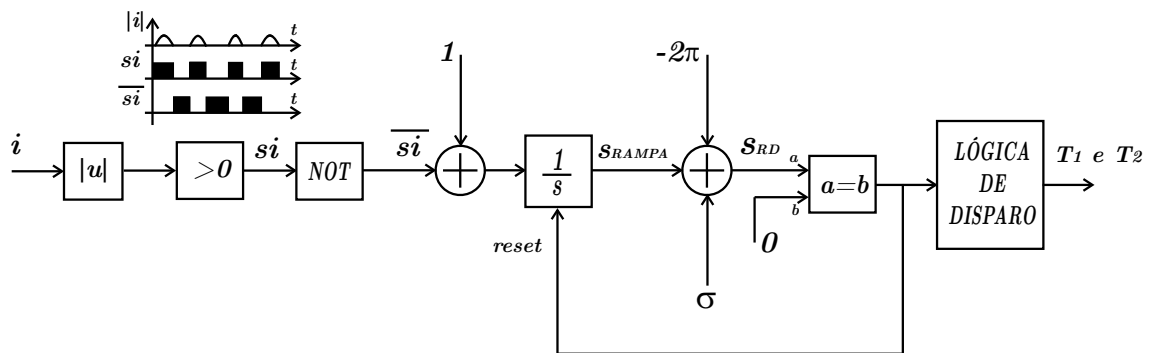


Figura 4.5: Circuito de sincronismo baseado em rampa dupla de integração.

Nesta figura o integrador tem como entrada os valores “1” ou “2”. Esse valor é resultado da soma de uma constante unitária com o sinal \overline{si} , que vale “1” quando a corrente i é nula e “0” caso contrário. Um valor de *offset* igual -2π é somado ao sinal de saída do integrador (S_{RAMPA}) juntamente com o ângulo e condução σ desejado para formar o sinal de referência (S_{RD}) que é comparado com o valor *zero* para determinar o instante de disparo dos tiristores. Quando o sinal S_{RD} se torna nulo e o integrador é reiniciado. Neste modelo o parâmetro a ser informado ao circuito é o valor do ângulo de condução (σ) ao invés do valor do ângulo de disparo (α). A Figura 4.6 mostra algumas formas de ondas que facilitam a compreensão deste método.

A Figura 4.6 (a) mostra as curvas da tensão v e da corrente i para três ângulos de condução diferentes (0 , σ e π). Quando $\sigma = 0$ não há corrente alguma e pode-se dizer que $i = 0$. Esta condição identifica o “limite inferior” da rampa de integração mostrado no gráfico da Figura 4.6 (b). Quando $\sigma = \pi$ a corrente i adquire a forma de uma senoidal (para v também é senoidal). Esta condição caracteriza o “limite superior” da rampa de integração mostrado no gráfico da Figura 4.6 (b).

Os casos em que $0 \leq \sigma \leq \pi$ são representados no gráfico pela rampa dupla, s_{RD} . Neste caso, observando as curvas apresentadas na Figura 4.6 pode-se escrever:

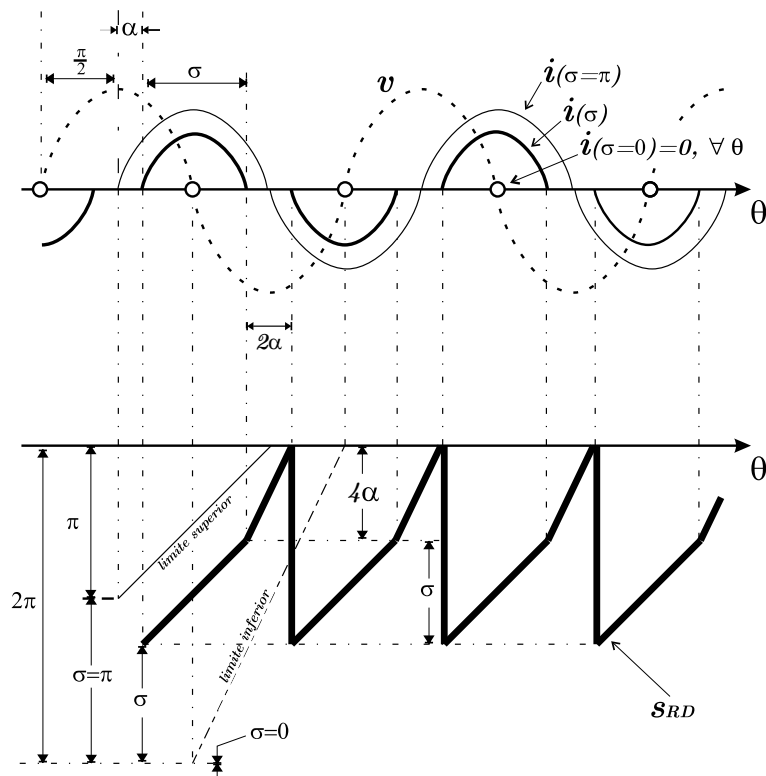


Figura 4.6: Gráficos sobre o princípio de funcionamento do método de sincronismo baseado em rampa dupla de integração: (a) tensão e corrente (b) rampa dupla.

$$s_{RD}(\theta) = \pi - (\sigma + 2\alpha) \quad (4.2)$$

onde, $s_{RD}(\theta)$ é a função que descreve a rampa dupla, σ é o valor desejado para o ângulo de condução dos tiristores, α é o valor desejado para o ângulo de disparo dos tiristores e $\theta = \omega t$ varia de 0 a $2\pi \text{ rad}$

De (4.2) verifica-se que a função rampa dupla $s_{RD}(\theta)$ se anula quando o ângulo θ atinge o valor $2\pi \text{ rad}$. Observe também que, se a frequência do sinal v alterar, este método perde precisão sendo necessário ajuste nos valores dos coeficientes angulares das duas rampas.

4.2.3 Sistema de sincronismo híbrido

O sistema de sincronismo utilizado neste trabalho deriva das duas técnicas acima, dada sua característica de possuir altas variações na amplitude do sinal de interesse e também de sua frequência. Somadas a estas características, estão presentes ainda distúrbios típicos de um sistema elétrico real e acentuados pela ocasião da falha.

A Figura 4.7 mostra o circuito de sincronismo e disparo implementado.

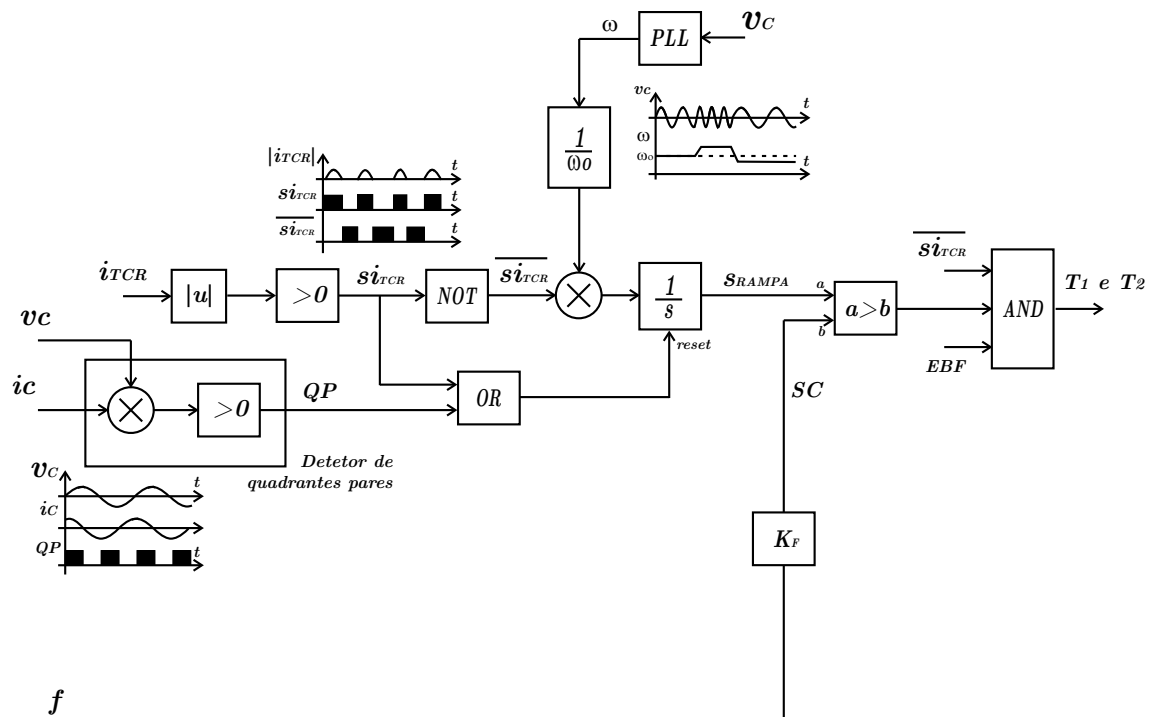


Figura 4.7: Circuito de sincronismo (PLL) e lógica de disparo dos tiristores.

O PLL usa uma tensão instantânea v_C como sinal de entrada e realiza a detecção instantânea da frequência deste sinal colocando em sua saída o valor correspondente ω . Este valor pode oscilar mas tem como valor central a frequência da fonte v_S (ω_o). A razão ω / ω_o alimenta um integrador que gera uma rampa (S_{RAMPA}), que será comparada com um sinal de controle SC , indicando o instante de disparo dos tiristores T_1 e T_2 . Para evitar disparos indesejados e sincronizar internamente os diversos sinais de controle, os pulsos somente são transferidos para os *drivers* que acionarão os gatilhos, se ambos tiristores estiverem bloqueados e, se o sinal EBF , que indica imediatamente a detecção de uma falha, estiver em nível lógico "1".

A rampa somente é gerada se o sinal $\overline{Si_{TCR}}$ estiver em alto, ou seja, quando não existir corrente pelo TCR. Quando circula corrente pelo TCR, a entrada do integrador é levada para zero pelo sinal $(\overline{Si_{TCR}})$ e sua saída é anulada pela presença de pelo menos um dos sinais Si_{TCR} ou QP . O sinal Si_{TCR} indica que não é possível disparar os tiristores, pois um deles está conduzindo e o sinal QP procura evitar que disparos aconteçam sem que a tensão pelo TCR (v_C , mesma do capacitor) esteja nos quadrantes pares. Atrasos neste sinal podem impedir o disparo em exatos 90° adicionando imprecisão ao sistema e estes atrasos podem ser provocados também pelo fator de qualidade do capacitor utilizado. Para atenuar este efeito, pode-se alterar o valor de comparação colocado em zero dentro do bloco “Detetor de quadrantes pares” atribuindo valores superiores antecipando assim o início da rampa.

A melhoria observada nesta técnica em relação as técnicas baseadas em sincronismo puro com PLL e com uma rampa dupla de integração é que, nestes casos, é possível haver disparos em instantes onde os tiristores podem ainda estar conduzindo (primeiro método), ou mesmo, ser difícil disparar próximo aos 90° (segundo método). Esta dificuldade é em razão da imprecisão dos PLLs monofásicos quando submetidos a uma variação muito elevada na amplitude do sinal de entrada, somada a distorções harmônicas elevadas e pela incerteza que a rampa dupla gera se a frequência fundamental for alterada. Em resumo, esta técnica une a certeza de que os tiristores podem ser disparados e realiza uma medição do ângulo de v_C a partir de um instante não totalmente conhecido no entanto garantidamente propício para o disparo.

Sistemas de sincronismo e disparo derivados da Figura 4.7, porém simplificados, foram implementados para o controle de R_P . Estes sistemas permitem sintetizar uma resistência variável entre seus terminais, o que atenua os efeitos de uma retirada brusca da resistência sobre a dinâmica do sistema.

4.3 Simulações digitais

A Figura 4.8 mostra o diagrama esquemático do FCL ressonante série-paralelo implementado no pacote de simulação *SimPowerSystem* / MATLAB. Em comparação com os modelo do capítulo anterior aqui foram utilizados os modelos de tiristores disponíveis no pacote de simulação. Além da resistência paralelo R_P , foram adicionadas

pequenas resistências em série ($r_{LP} = r_{LS} = r_C = 0,5 \Omega$)¹ em série com os indutores e o capacitor do FCL para modelar as perdas dos elementos reativos

. Foram também implementados e simulados em conjunto com o circuito FCL, um circuito de detecção de falha e um circuito de sincronismo para monitorar a corrente e sincronizar os pulsos de disparo dos tiristores.

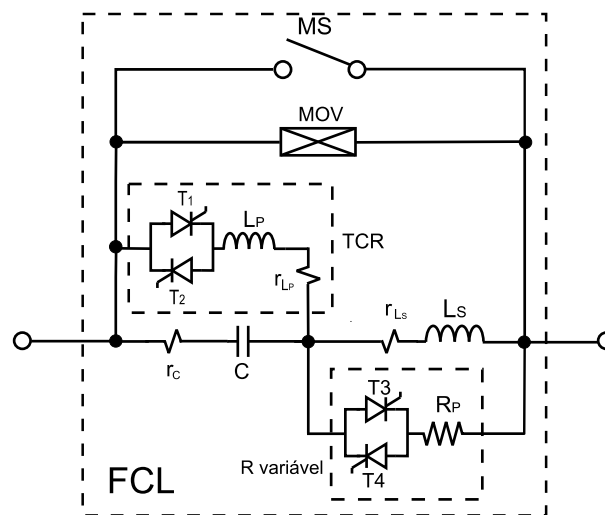


Figura 4.8: Modelo do FCL ressonante série-paralelo implementado.

O varistor de metal óxido semiconductor (MOV - “*Metal Oxide Varistor*”) mostrado na figura foi conectado para proteger os elementos do FCL contra as sobretensões, muito comuns durante a operação do limitador. A chave mecânica MS tem a função de fornecer um caminho alternativo para a corrente da carga quando o FCL estiver fora de operação (Xueqiang & Chen 1998), (Tanaka, Taniguchi, Egawa, Fujita, Watanabe & Konishi 1998) e (Takemoto et al. 2003).

O limitador da Figura 4.8 juntamente com os circuitos de controle e de detecção, foram conectados em uma linha de transmissão trifásica de 230 kV, conforme mostrado na Figura 4.9. A fonte CA usada para alimentar o circuito foi modelada por uma fonte ideal em série com uma reatância $j 0,5 \Omega$, na frequência fundamental. A linha de transmissão tem um comprimento de 100 km e sua resistência e indutância séries são

¹Valores típicos da razão X/R são fornecidos em (Nogueira & Jr. 1999) e (Peres & Filho 1999) e neste último um fator de qualidade prático é considerado ($Q = 300$) para reatores limitadores. Em adição a estas fontes Willoughby & Mendis (1996) informam que para os reatores utilizados em filtros passivos de potência a razão X/R está na faixa de 25 a 150 para reatores com núcleo de ar, os quais são preferidos neste tipo de aplicação em virtude de sua característica linear e ausência de saturação do núcleo. Nesta implementação foram adotados valores conservadores da ordem $X/R \approx 38$.

iguais a $0,0216\Omega/km$ e $0,548\text{ mH}/km$, respectivamente.

Os elementos do FCL foram escolhidos iguais a $L_S = 50\text{ mH}$, $L_P = 50\text{ mH}$ e $C = 140,73\ \mu\text{F}$. Esses valores foram selecionados para garantir que $\omega_{o_S} = \omega_{o_P} = 120\pi\text{ rad/s}$ de acordo com as discussões dos capítulos anteriores. A resistência R_P foi projetada igual a $10\ \Omega$ para que o FCL tenha um amortecimento próximo do crítico onde $R_P = R_{PC} = 6,67\ \Omega$. Todos os resultados que serão apresentados estão normalizados em relação a $230/\sqrt{3}\text{ kV}$ e 1000 A .

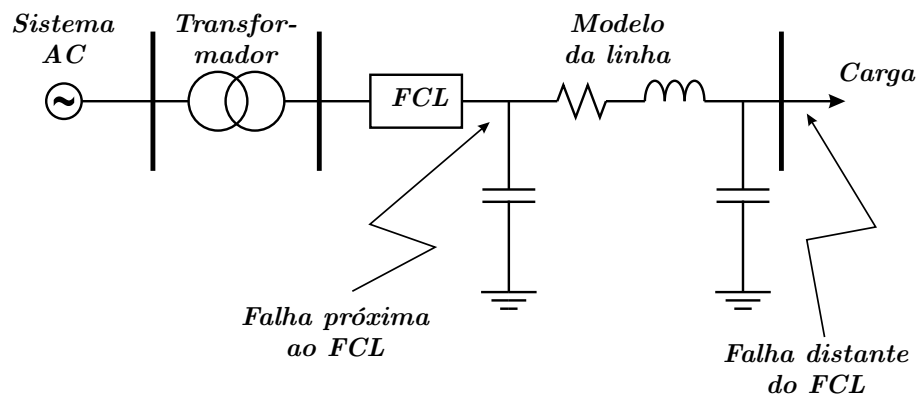


Figura 4.9: Diagrama unifilar simplificado do sistema de potência estudado.

A eficiência do FCL será investigada através de simulações considerando duas localizações para a falha no sistema de potência. No primeiro caso, o curto-circuito será aplicado nos terminais da linha de transmissão próximo do FCL e, no segundo caso, o curto-circuito será aplicado próximo aos terminais da carga.

4.3.1 Falha próxima do FCL

Inicialmente a corrente que circula pela linha é igual a $1\ pu$, quando em $t = 100\text{ ms}$ um curto circuito resistivo de $0,01\ pu$ é aplicado na linha de transmissão próximo do terminal de conexão do FCL. O circuito detector de falha demora 5 ms para identificar o curto-circuito e disparar os tiristores do FCL. Foram usados dois blocos de temporização. O primeiro retém o FCL atuado por $t_p = 145\text{ ms}$ e o segundo bloqueia os tiristores T_3 e T_4 retirando a resistência R_P do circuito depois de 95 ms . O curto-circuito é mantido até $t = 230\text{ ms}$.

A Figura 4.10 mostra a corrente pela fonte v_S quando o curto-circuito é aplicado no início da linha de transmissão e o FCL não está conectado no sistema. Observe que o valor de pico da corrente de falha é aproximadamente $70 pu$.

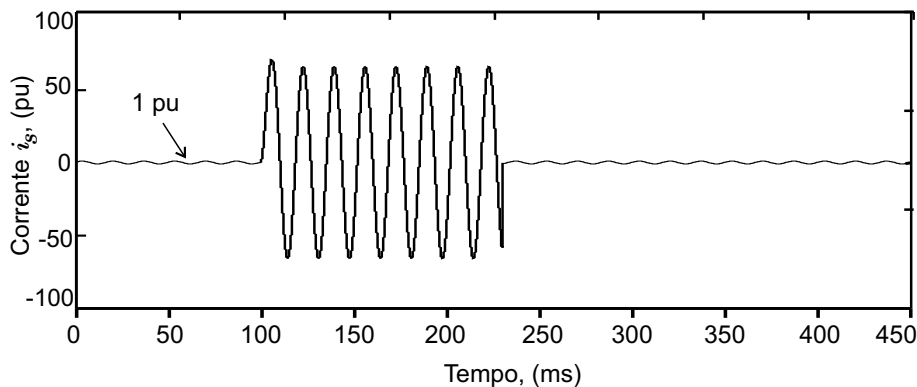


Figura 4.10: Corrente pela fonte v_S sem o FCL.

As Figura 4.11, Figura 4.12 e Figura 4.13 mostram respectivamente as correntes pela fonte v_S , a corrente pelo indutor paralelo L_P e pelo resistor paralelo R_P .

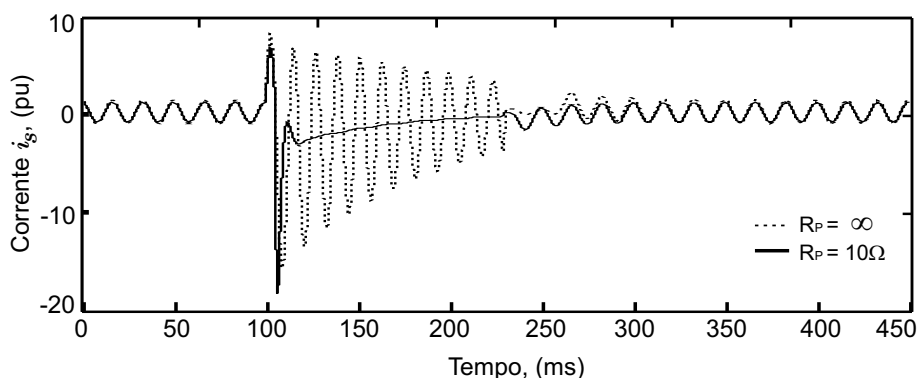


Figura 4.11: Corrente i_S com o FCL conectado.

A corrente i_S com o FCL conectado teve um pico inicial bem menor que aquele observado sem o limitador no sistema (Figura 4.10) o que mostra a atenuação forçada com o limitador. Observa-se também que a resistência paralela teve importante contribuição na limitação de forma que a componente oscilatória foi removida.

Antes do FCL atuar a corrente pelo indutor L_P e pelo resistor R_P são nulas já que os tiristores T_1 , T_2 , T_3 e T_4 estão bloqueados. Depois que o FCL atua o resistor R_P permanece inserido no circuito por 95 ms até que os tiristores T_3 e T_4 são bloqueados e a corrente pelo resistor volta a ser nula (Figura 4.13).

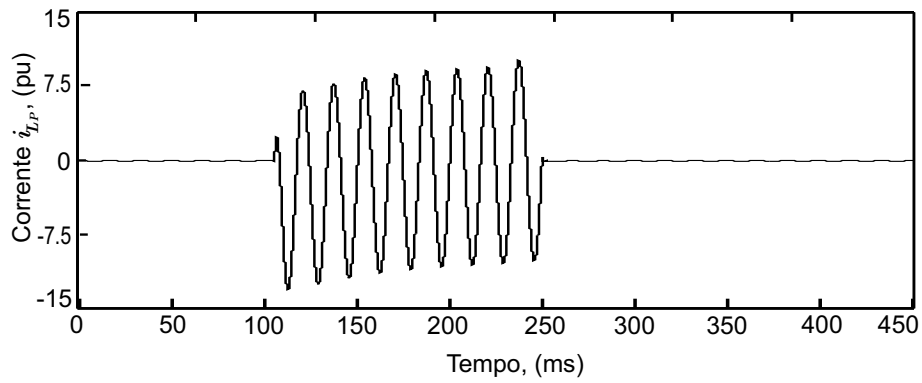


Figura 4.12: Corrente pelo indutor L_P .

Nesta figura observa-se a corrente pelo indutor paralelo a qual é dependente também da reatância do capacitor C já que possui em regime permanente mesmo módulo (para $\alpha = 90^\circ$) e fase oposta em relação a i_C .

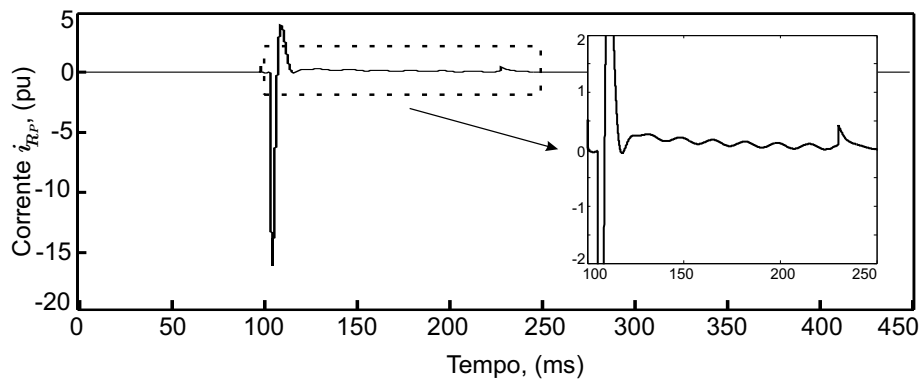
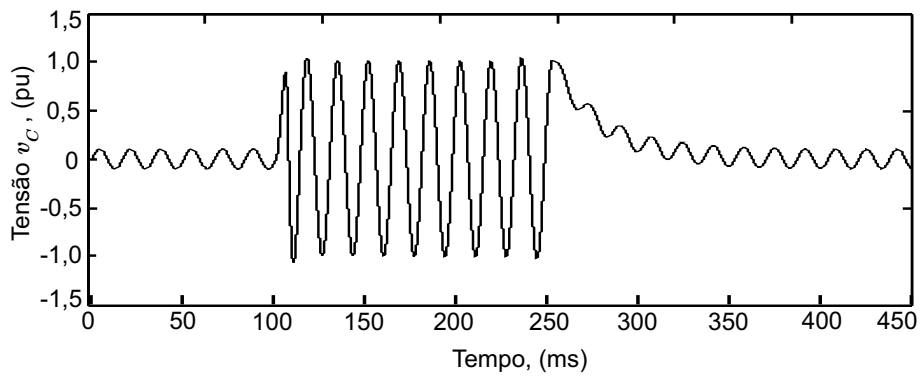
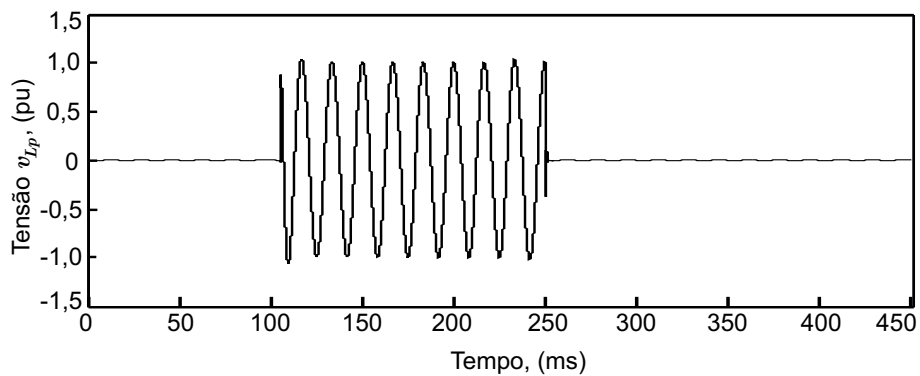


Figura 4.13: Corrente pelo resistor R_P .

As Figura 4.14, Figura 4.15 e Figura 4.16 mostram respectivamente as tensões sobre o capacitor C , sobre o indutor L_P e sobre o indutor L_S . A Figura 4.17 mostra a tensão sobre o capacitor do FCL e os pulsos de disparos dos tiristores T_1 e T_2 .

Figura 4.14: Tensão sobre o capacitor C .

Esta figura mostra a tensão sobre o capacitor (mesma do FCL), a qual atinge os valores nominais do sistema elétrico durante a falha e possuindo um decaimento em componente cc até o retorno as condições de funcionamento normal.

Figura 4.15: Tensão sobre o indutor L_P .

A tensão sobre o indutor L_P é a mesma do capacitor (para $\alpha = 90^\circ$) porém diferenciando no retorno ao funcionamento normal dado que o TCR é retirado de maneira busca do sistema depois de transcorrido o tempo de proteção t_P e evidenciado que a falha já não existe.

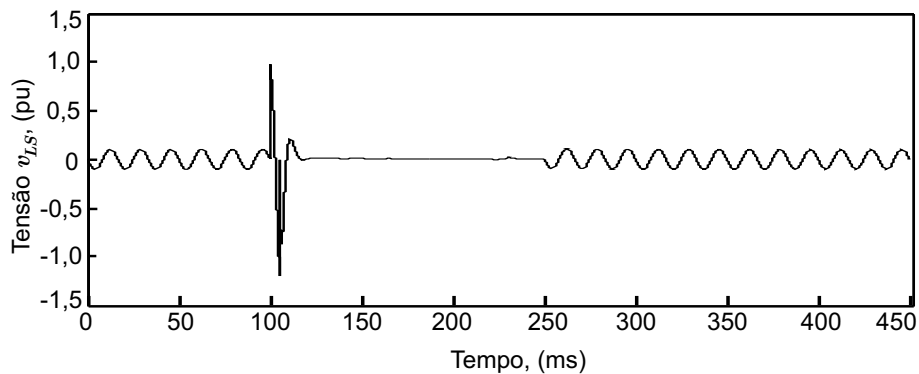


Figura 4.16: Tensão sobre o indutor L_S .

A tensão sobre o indutor L_S apresenta picos iniciais até que a energia que armazena é retirada pela resistência paralela R_P e apresentando tensão praticamente nula posteriormente enquanto o FCL continua no modo de proteção.

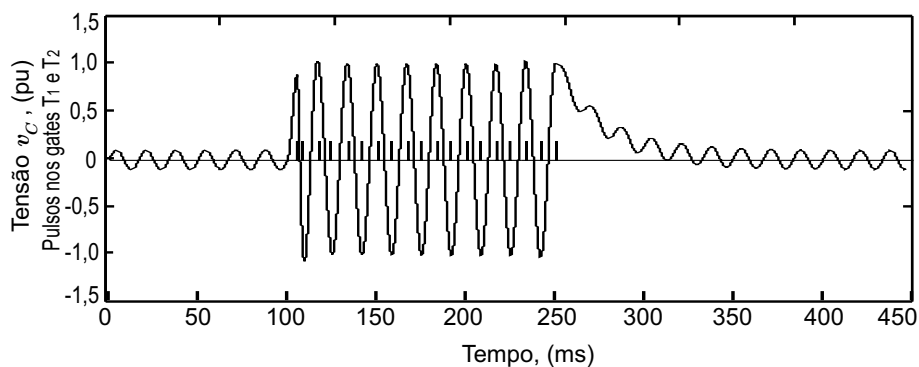


Figura 4.17: Tensão sobre o capacitor C e pulsos de disparo dos tiristores T_1 e T_2 .

Nestes gráficos é possível observar que a limitação da corrente i_S foi significativa e que a operação do FCL reduziu a corrente de linha para valores abaixo do nominal. A presença de uma componente CC logo após a entrada do FCL pode ser observada na corrente i_S com ou sem a conexão da resistência R_P em paralelo com L_S . Esta componente CC é também observada na tensão sobre o capacitor v_C na retirada do FCL do circuito em $t = 245$ ms (Figura 4.14). Essas componentes unidirecionais podem saturar os transformadores e reatâncias conectadas ao sistema elétrico.

A presença de uma resistência R_P conectada em paralelo com L_S promoveu uma redução acentuada na componente oscilatória de i_S , já que os pólos complexos da admitância do FCL são aproximados do eixo das abscissas pela conexão de R_P .

4.3.2 Falha distante do FCL

Nesta seção serão analisados os resultados de simulações digitais para uma falha ocorrendo próxima aos terminais de uma carga conforme Figura 4.9. Devido ao comprimento da LT, sua impedância série já ajuda a limitar a corrente de defeito. A limitação da corrente de falha nestes tipos de LT podem ser feitas através da topologia série (de Jesus Oliveira 2005) cujos princípios foram discutidos no Capítulo 2.

A Figura 4.18 mostra a corrente pela linha quando o curto-circuito é aplicado nos terminais da carga em $t = 100$ ms e o FCL não está conectado na linha de transmissão. A comparação das Figura 4.10 e Figura 4.18 permite observar que a amplitude da corrente de curto-circuito é bem inferior neste caso ficando limitada a aproximadamente $9 pu$.

As Figura 4.19, Figura 4.20 e Figura 4.21 mostram respectivamente as correntes pela fonte v_S , a corrente pelo indutor paralelo L_P e pelo resistor paralelo R_P .

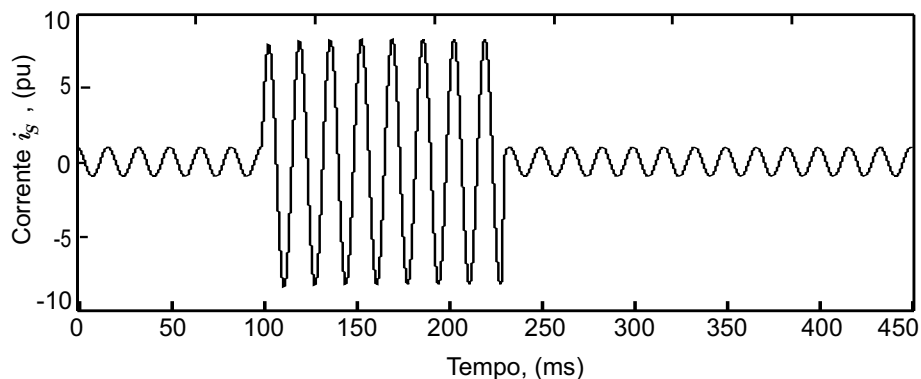


Figura 4.18: Corrente pela fonte v_S para o sistema sem o FCL.

Depois que o FCL atua o resistor R_P permanece inserido no circuito pelos mesmos 95 ms quando os tiristores T_3 e T_4 são bloqueados e a corrente volta a ser nula (Figura 4.21).

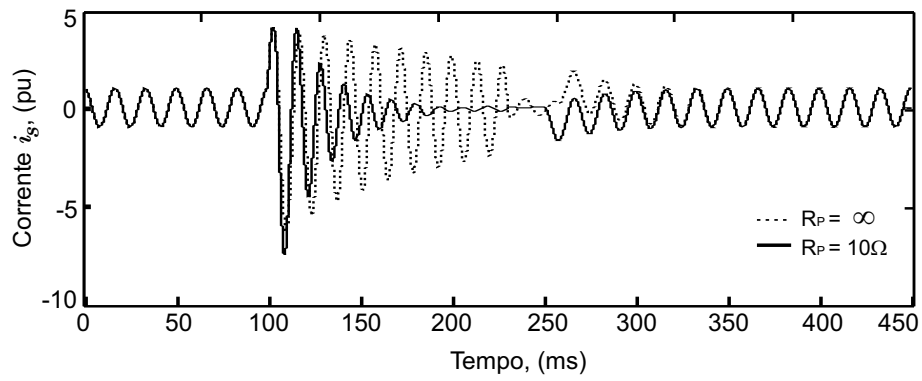


Figura 4.19: Corrente pela fonte v_S com o FCL conectado.

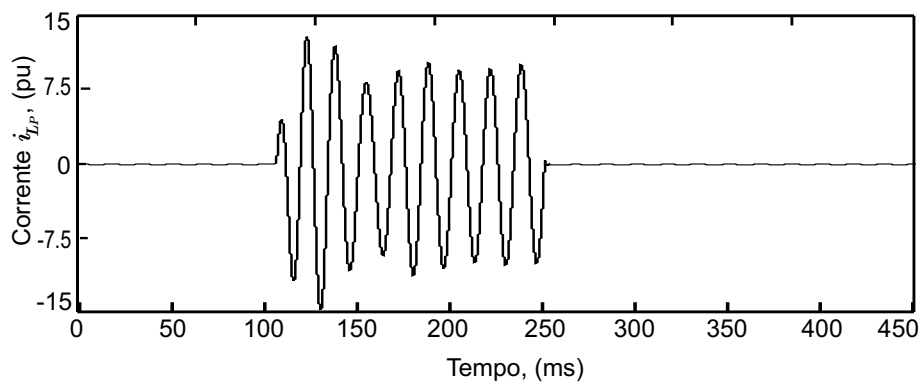


Figura 4.20: Corrente pelo indutor L_P .

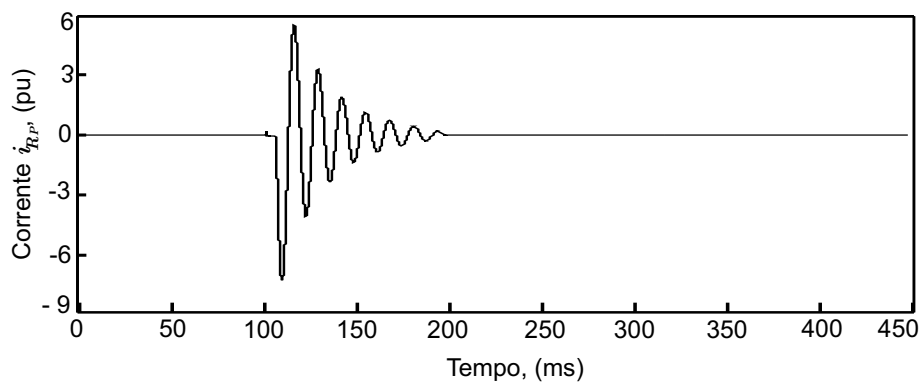
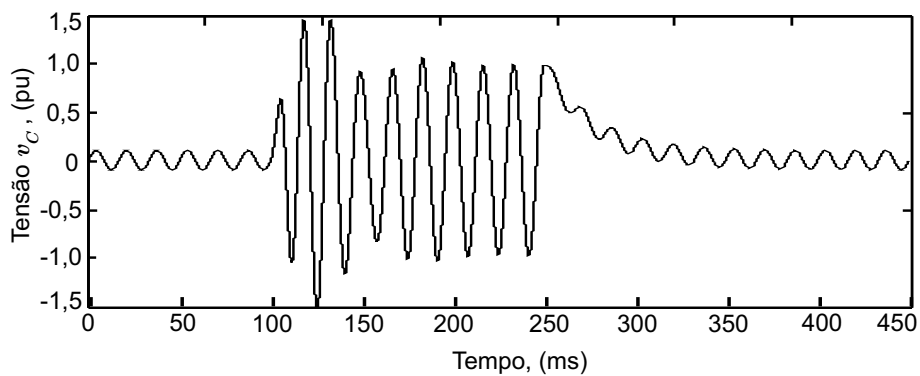
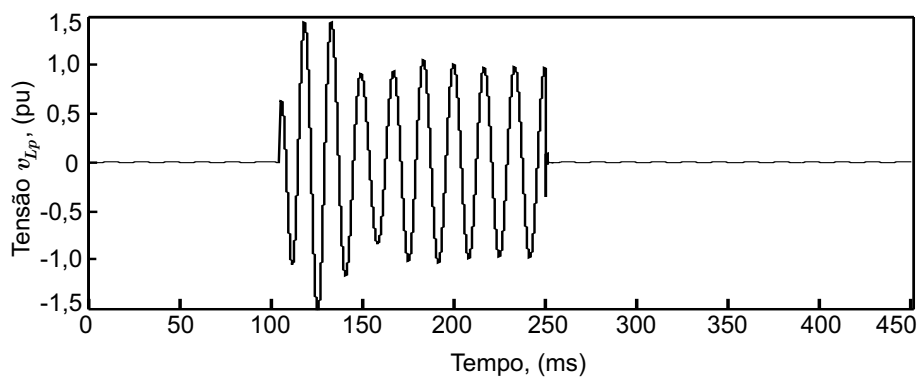
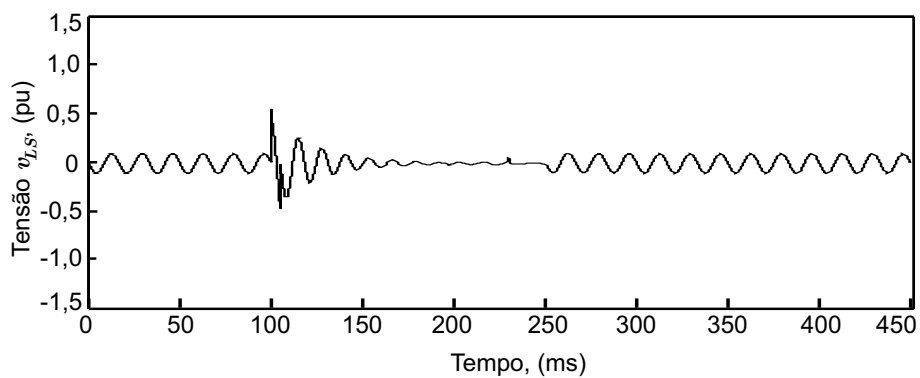


Figura 4.21: Corrente pelo resistor R_P .

As Figura 4.22, Figura 4.23 e Figura 4.24 mostram respectivamente as tensões sobre o capacitor C , sobre o indutor L_P e sobre o indutor L_S . A Figura 4.25 mostra a tensão sobre o capacitor do FCL e os pulsos de disparos dos tiristores T_1 e T_2 .

Figura 4.22: Tensão sobre o capacitor C .Figura 4.23: Tensão sobre o indutor L_P .Figura 4.24: Tensão sobre o indutor L_S .

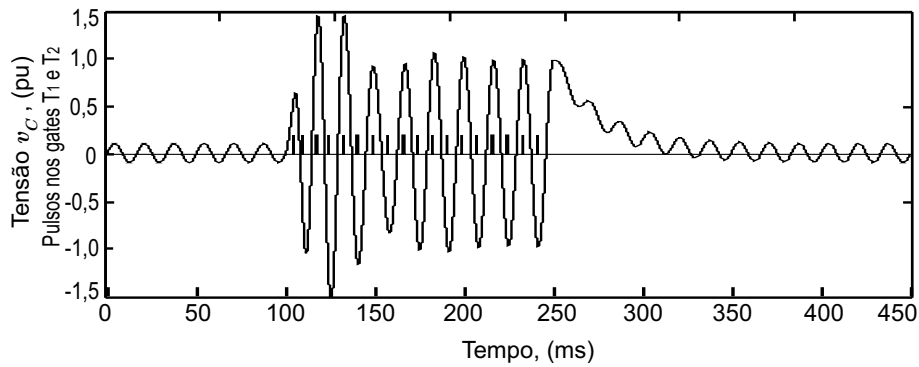


Figura 4.25: Tensão sobre o capacitor C e pulsos de disparo dos tiristores T_1 e T_2 .

Comparando os gráficos desta seção com os da seção anterior, para um circuito radial, pode-se concluir que:

- Quanto maior a distância até o ponto de falha menores serão os níveis da corrente de curto-circuito;
- A ação de proteção do FCL conseguiu reduzir a corrente a níveis aceitáveis permitindo assim a ação dos dispositivos de seccionamento em ambas situações;
- Na falha próxima ao FCL o pico de corrente no início da falha até os instantes iniciais à entrada da proteção foram muito maiores, contudo a corrente se estacionou mais rapidamente cessando as oscilações com a conexão de R_P ;
- As oscilações observadas na corrente da fonte será maior quanto maior for as reatância até o ponto de falha;
- A corrente i_S apresentou nível CC mesmo após a entrada do FCL;
- A resistência R_P contribui na redução das oscilações da corrente pelo FCL, porém não atenua a componente CC.

4.4 Conclusões parciais

Neste capítulo foi feita a implementação digital do modelo do FCL série-paralelo proposto no capítulo anterior. Porém aqui, foram usados os modelos de chaves semi-

condutoras disponíveis no pacote de simulação do *Toolbox SymPowerSystem* do *Matlab/Simulink*. Foi dada ênfase ao uso de tiristores de potência por serem estas chaves as de maior capacidade disponíveis no mercado.

Sistemas de detecção de falhas e sincronismo para disparo dos tiristores foram implementados e discutidos. A detecção de falhas incorporou estratégias para classificação de eventos típicos de um sistema elétrico real distinguindo-os de falhas propriamente ditas. O bloco de sincronismo e disparo desenvolvido reuniu tecnologias distintas para gerar um sistema mais robusto e menos sensível à variações na frequência e amplitude do sinal de referência.

Foram realizadas simulações digitais para falhas próximas e distantes do FCL e os resultados mostraram a eficiência do limitador. Contudo, alguns resultados apresentaram uma componente contínua nas tensões e correntes de alguns elementos o que representa um prejuízo operacional em especial para o funcionamento dos elementos reativos.

No próximo capítulo serão discutidas modificações na estratégia de operação do FCL com objetivo de melhorar seu desempenho dinâmico. Será investigado também a eficiência do limitador quando a falha é detectada em tempos e instantes distintos e também seu desempenho quando submetido à sistemas com diferentes taxas de distorção harmônicas.

Disparo gradual dos tiristores do FCL

No capítulo anterior o desempenho do FCL foi estudado e resultados de simulações digitais foram obtidos para o limitador operando em conjunto com os sistemas de detecção de falhas e de sincronismo para geração dos pulsos de disparo dos tiristores.

Contudo, muitos dos resultados apresentaram uma componente contínua nas tensões e correntes nos elementos do FCL. Assim, o objetivo deste capítulo é apresentar uma estratégia de disparo dos tiristores para atenuar esta componente unidirecional. A eficiência do limitador será também investigada em situações quando houver atrasos no sistema de detecção da falha e quando as falhas ocorrerem em instantes diferentes. Também será investigada a eficiência do FCL quando existirem componentes harmônicas nas tensões e correntes do sistema.

5.1 Modificação do controle de disparo dos tiristores

A Figura 5.1 mostra o circuito de sincronismo e a lógica de disparo do tiristores do limitador FCL. Dentro do bloco tracejado foram incluídos dois filtros passa-baixas a fim de fazer a entrada e a saída do FCL seguindo uma estratégia gradual. As constantes de tempo dos filtros FPB_a e FPB_b foram projetadas iguais a $0,1\text{ ms}$ e $28,5\text{ ms}$, respectivamente.

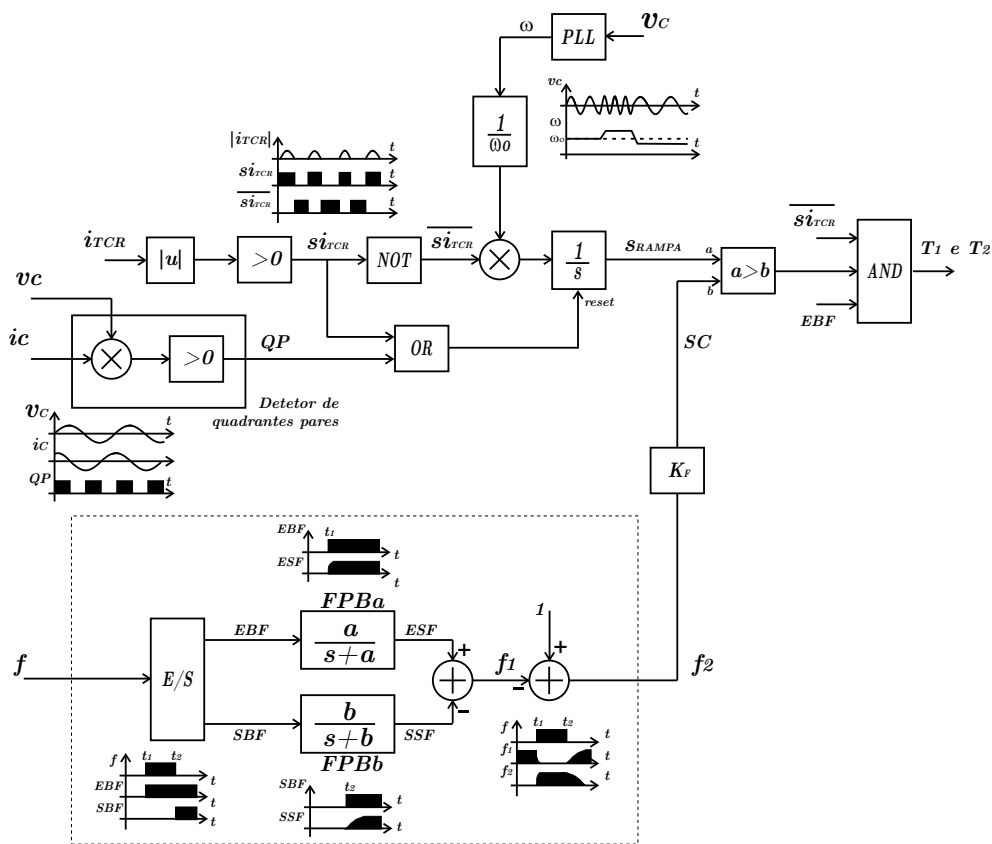


Figura 5.1: Circuito de sincronismo (PLL) e lógica de disparo dos tiristores.

O bloco E/S separa o sinal de controle f (originado pelo bloco de detecção de falha) em dois outros que indicam os instantes t_1 e t_2 de detecção da falha (entrada da proteção) e início da retirada da proteção, respectivamente. Estes sinais são submetidos a dois filtros distintos e reduzem os níveis CC presentes no FCL. Esta redução ocorre sobre a corrente i_S quando o FCL é acionado e sobre as tensões na transição da condição de proteção para o funcionamento normal.

A Figura 5.2 ilustra, para um caso exemplo, os sinais principais e de controle.

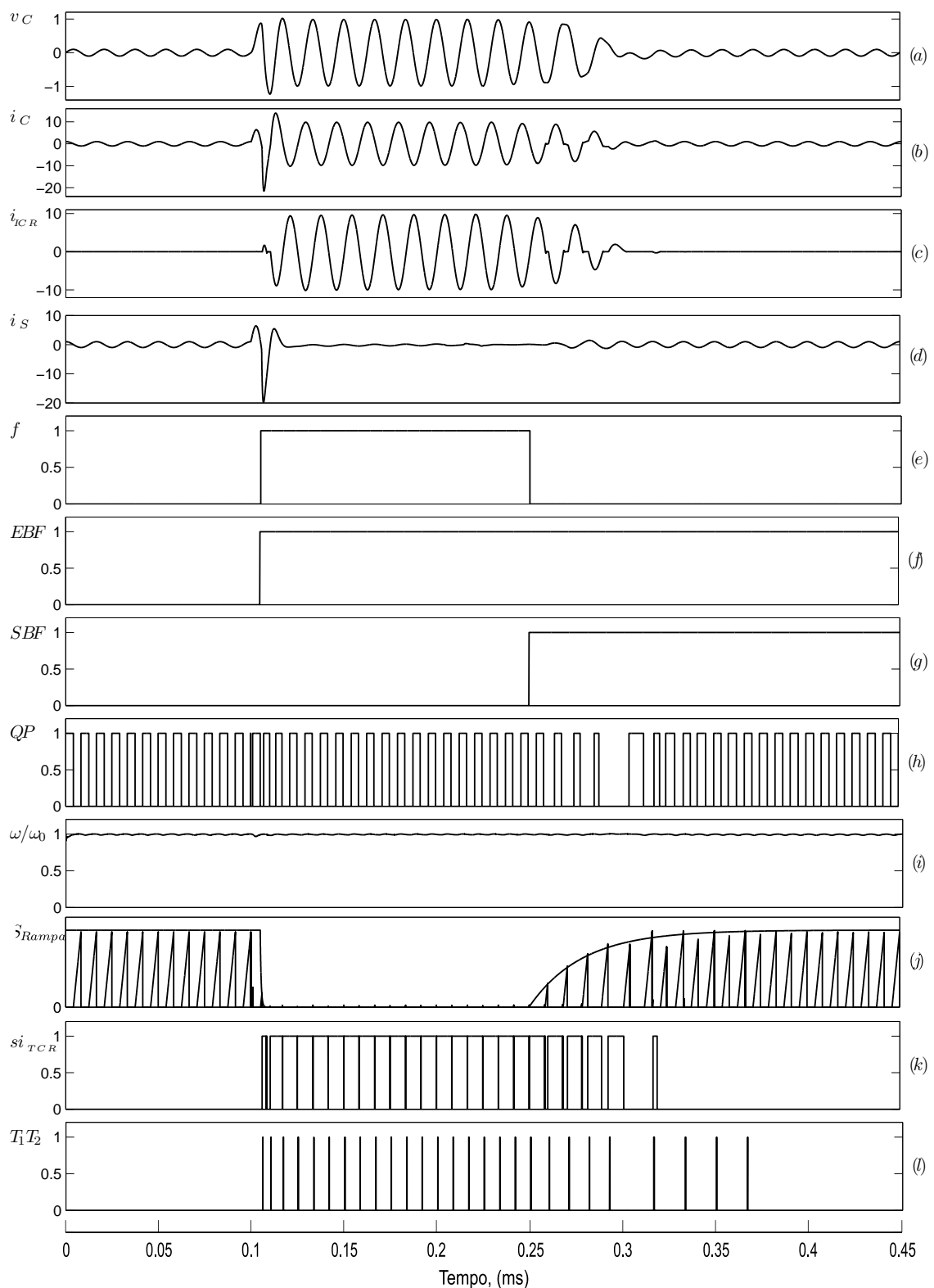


Figura 5.2: Sinais principais e de controle para um caso exemplo: (a) tensão no capacitor, v_C , (b) corrente no capacitor, i_C , (c) corrente no TCR, i_{TCR} , (d) corrente na fonte, i_S , (e) sinal de controle, f , (f) sinal de entrada brusca, EBF , (g) sinal de saída brusca, SBF , (h) saída do detector de quadrantes pares, QP , (i) razão entre a frequência instantânea e a frequência fundamental, ω/ω_0 , (j) sinal da rampa gerada, S_{RAMPA} , (k) sinal de corrente no TCR, si_{TCR} e (l) pulsos nos gatilhos dos tiristores, T_1, T_2 .

Alguns resultados de simulações são apresentadas na próxima seção com a modificação de disparo gradual.

5.2 Simulações digitais com o algoritmo modificado

As simulações realizadas aqui usarão as mesmas condições aplicadas na Seção 4.3. Contudo nesta seção os sistemas de controle do FCL são modificados com a proposta discutida na seção anterior para atenuar do nível CC em i_S . Os resultados das simulações também serão divididos em duas categorias com relação a distância da falha em relação ao ponto de instalação do FCL.

Os novos resultados obtidos são apresentados de maneira não convencional com linhas “tracejadas” e os resultados anteriores são apresentados em sobreposição para que as diferenças sejam melhor observadas.

5.2.1 Falha próxima ao FCL

Nas Figura 5.3, Figura 5.4 e Figura 5.5 pode-se observar as correntes pela fonte v_S , pelo indutor paralelo L_P e pelo resistor R_P , respectivamente. Para facilitar a comparação com os resultados anteriores, as figuras trazem dois resultados superpostos. As linhas cheias são referente ao FCL original enquanto que os resultados com as linhas “tracejadas” são referentes as simulações do FCL com as modificações propostas. Observe que ocorre uma melhoria significativa nas correntes pelo FCL. A principal diferença na corrente por R_P aparece no segundo pico observado na Figura 5.5.

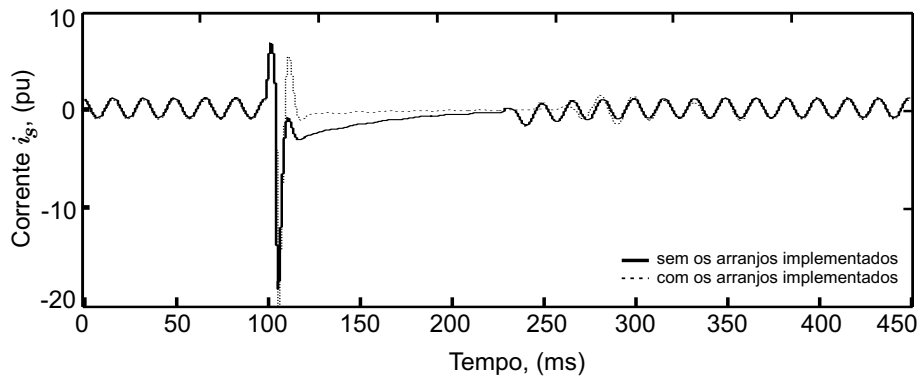


Figura 5.3: Corrente pela fonte v_S com o FCL conectado.

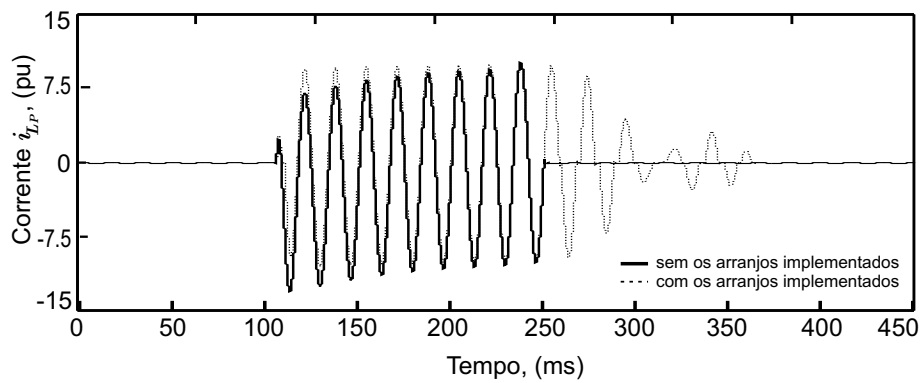


Figura 5.4: Corrente pelo indutor L_P .

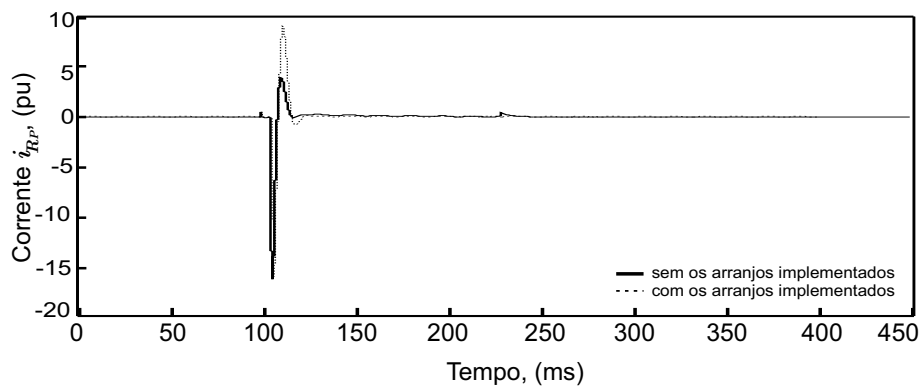


Figura 5.5: Corrente pelo resistor R_P .

As Figura 5.6, Figura 5.7 e Figura 5.8 mostram as tensões sobre o capacitor C , sobre o indutor L_P e sobre o indutor L_S , respectivamente. A Figura 5.9 mostra a tensão sobre o capacitor do FCL e os pulsos de disparos dos tiristores T_1 e T_2 . Nesta

figura, para que os pulsos que geraram os disparos dos tiristores pudessem também ser observados e comparados com os resultados anteriores, os pulsos dos resultados atuais foram invertidos.

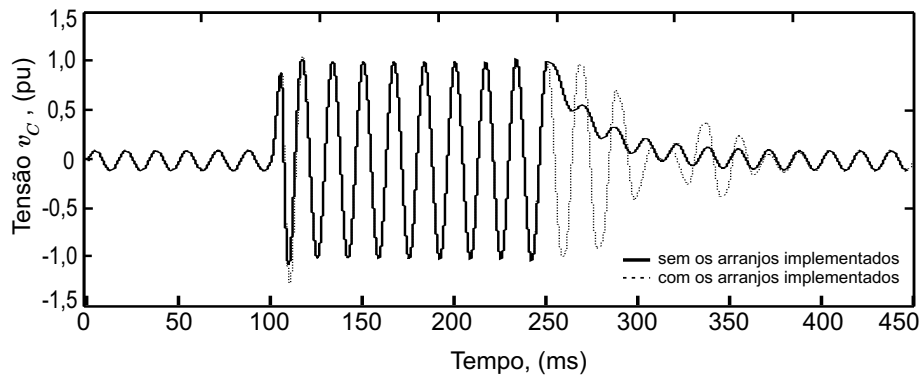


Figura 5.6: Tensão sobre o capacitor C .

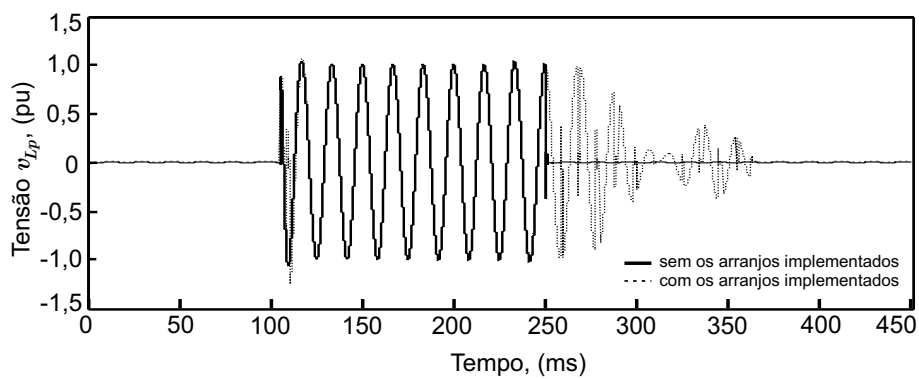


Figura 5.7: Tensão sobre o indutor L_P .

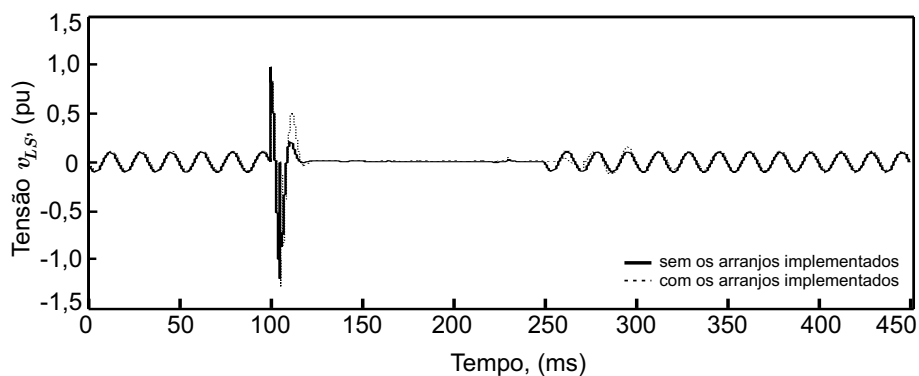


Figura 5.8: Tensão sobre o indutor L_S .

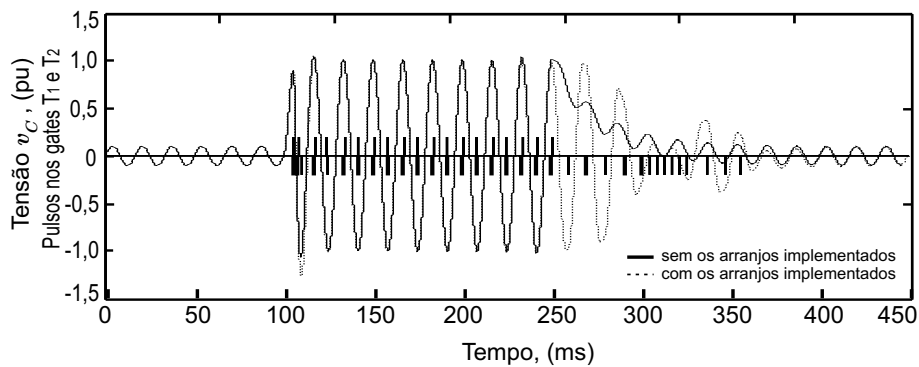


Figura 5.9: Tensão sobre o capacitor C e pulsos de disparo dos tiristores T_1 e T_2 .

Os resultados obtidos demonstram uma melhor resposta do FCL com as modificações implementadas. A corrente i_S ficou praticamente livre de componente contínua e a tensão no capacitor teve um decaimento suave.

5.2.2 Falha distante do FCL

As Figura 5.10, Figura 5.11 e Figura 5.12 mostram as correntes pela fonte v_S , a corrente pelo indutor paralelo L_P e pelo resistor R_P . Estas figuras permitem também a comparação com os resultados obtidos na Seção 4.3.2 onde as modificações ainda não haviam sido implementadas. Todos as simulações foram realizadas com a resistência $R_P = 10\Omega$.

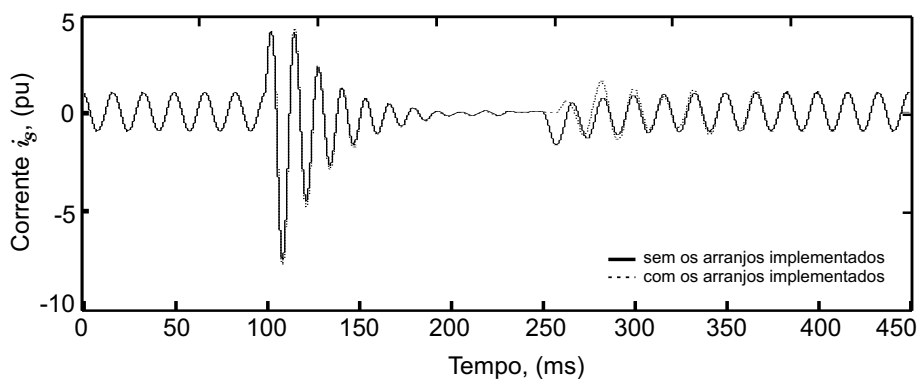


Figura 5.10: Corrente pela fonte v_S com o FCL conectado.

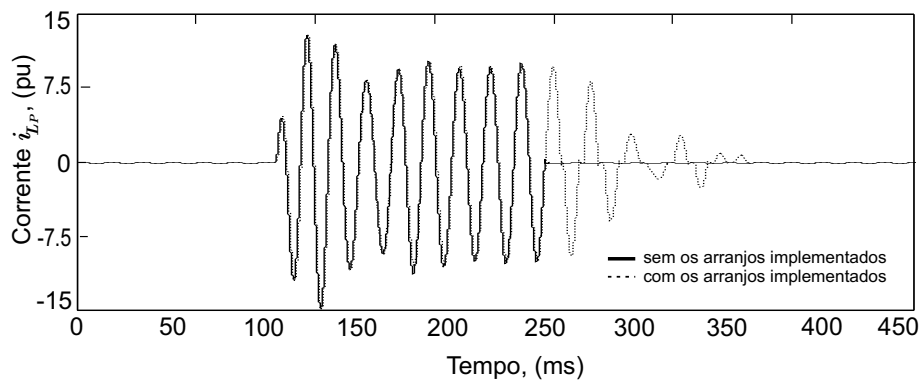


Figura 5.11: Corrente pelo indutor L_P .

As correntes por R_P mostradas na Figura 5.12 pouco se diferenciaram daquela apresentada na Seção 4.3.2 com as novas implementações, mantendo, porém, uma boa forma para o controle de sua resistência interna devido à componente alternada presente.

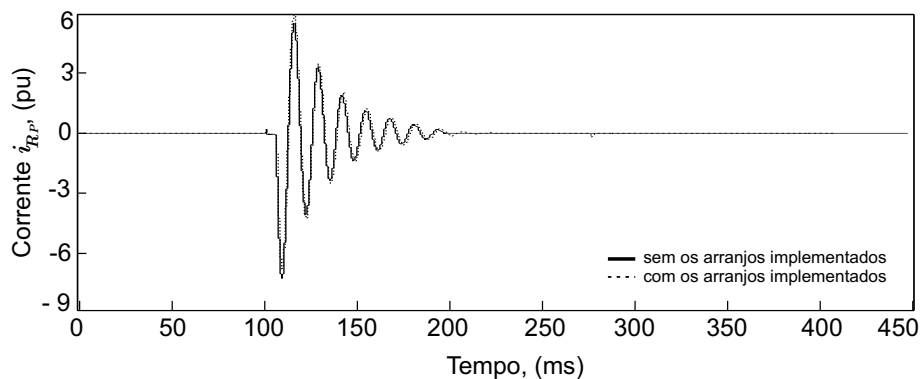
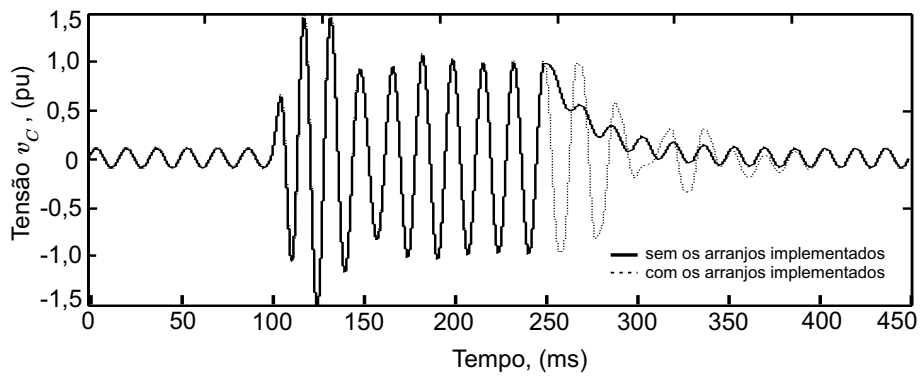
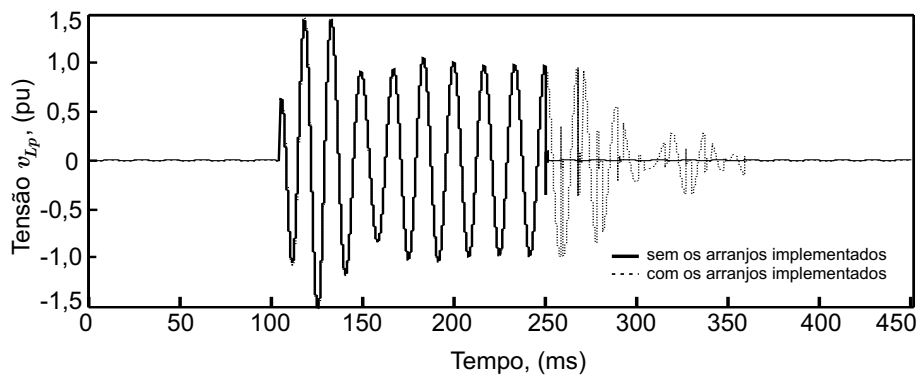
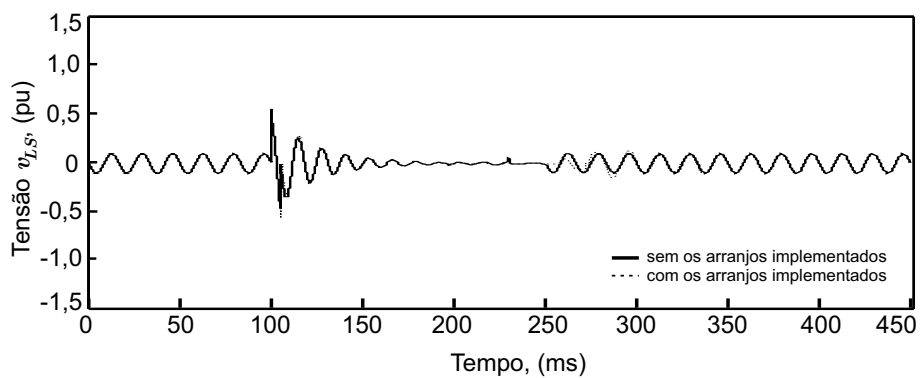


Figura 5.12: Corrente pelo resistor R_P .

As Figura 5.13, Figura 5.14 e Figura 5.15 mostram, respectivamente, as tensões sobre o capacitor C , sobre o indutor L_P e sobre o indutor L_S . A Figura 5.16 mostra a tensão sobre o capacitor do FCL e os pulsos de disparos dos tiristores T_1 e T_2 . Os resultados mostraram que o nível CC foi também atenuado nestas condições de falha. Nesta figura, também para que os pulsos que geraram os disparos dos tiristores pudessem também ser observados e comparados com os resultados anteriores, os pulsos dos resultados atuais foram invertidos.

Figura 5.13: Tensão sobre o capacitor C .Figura 5.14: Tensão sobre o indutor L_P .Figura 5.15: Tensão sobre o indutor L_S .

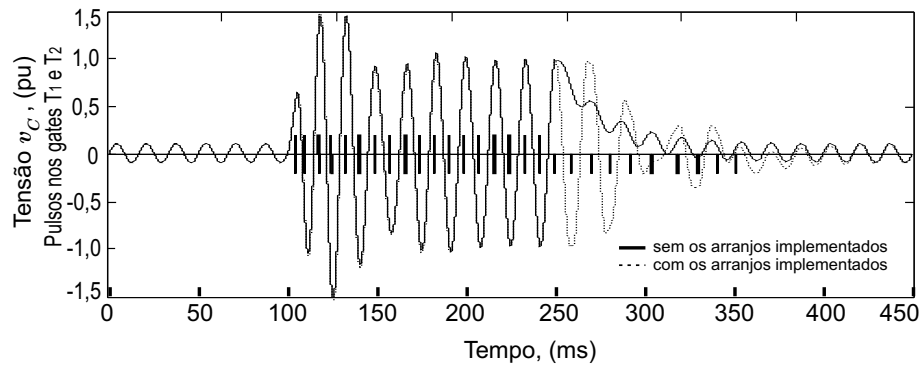


Figura 5.16: Tensão sobre o capacitor C e pulsos de disparo dos tiristores T_1 e T_2 .

5.3 Comportamento do FCL para a aplicação do curto-circuito em diferentes instantes

A presença das componentes CC nos elementos do FCL é fortemente influenciada pelo instante de aplicação da falha no sistema. O comportamento do FCL mediante instantes distintos de ocorrência de falhas é analisado nesta seção para que sua eficiência e confiabilidade seja também assegurada em qualquer condição.

5.3.1 Falhas próximas ao FCL

As Figura 5.17, Figura 5.18 e a Figura 5.19 mostram as correntes pela fonte quando um curto-circuito é aplicado na linha de transmissão nos terminais próximo do FCL. As faltas foram aplicadas em intervalos a $1,5\text{ ms}$ a partir de 100 ms (instante inicial). Os gráficos foram agrupados em três grupos para facilitar a apresentação e a análise dos resultados.

Após estas análises, pode-se confirmar que o FCL é estável para instantes distintos de surgimento de falhas próximas a sua instalação. A mesma análise é necessária quanto ao modelo com falhas distantes do FCL.

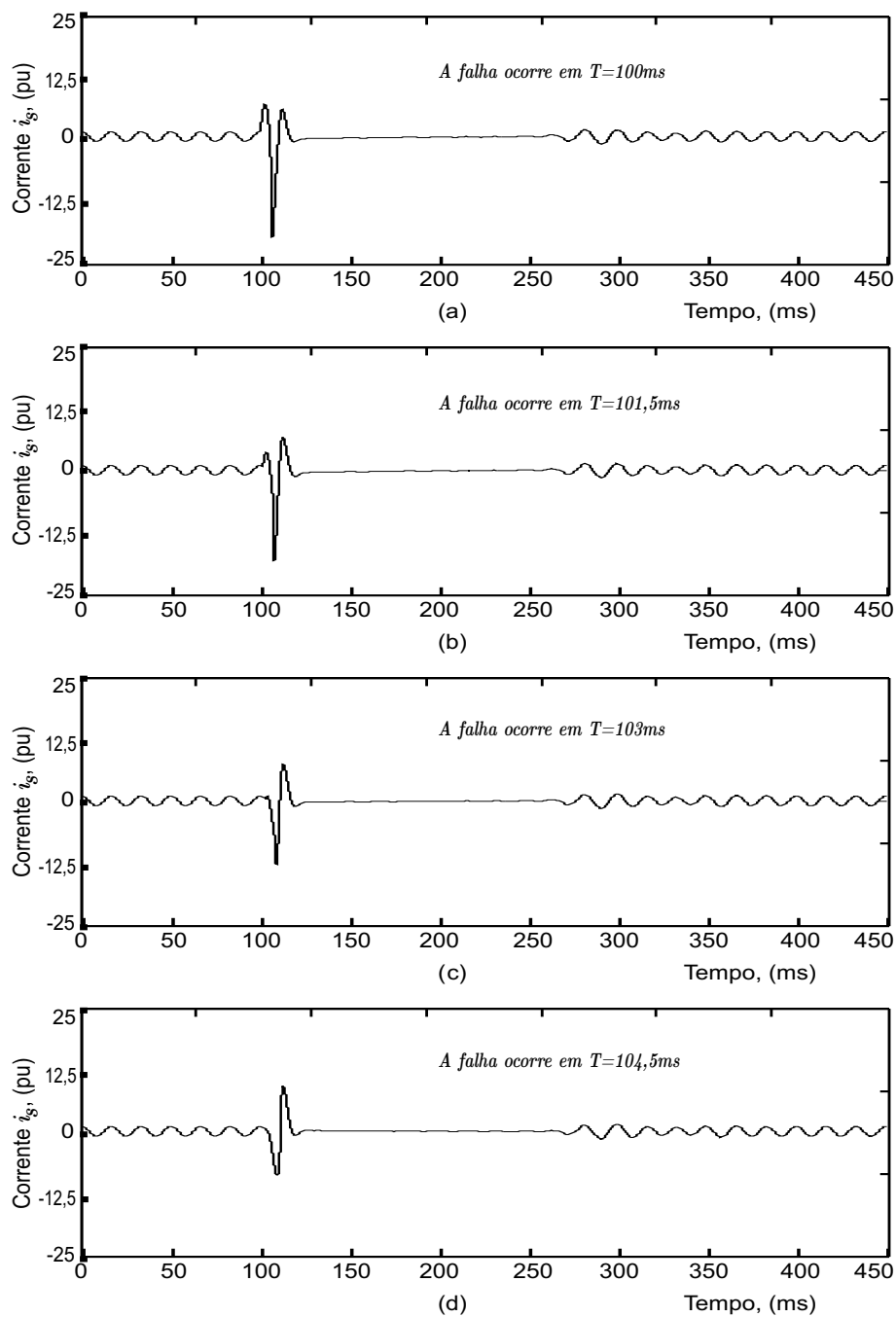


Figura 5.17: Ação do FCL para falhas em diversos ângulos (Seqüência 1 de 3): (a) Falha em 100 ms. (b) Falha em 101,5 ms. (c) Falha em 103 ms. (d) Falha em 104,5 ms.

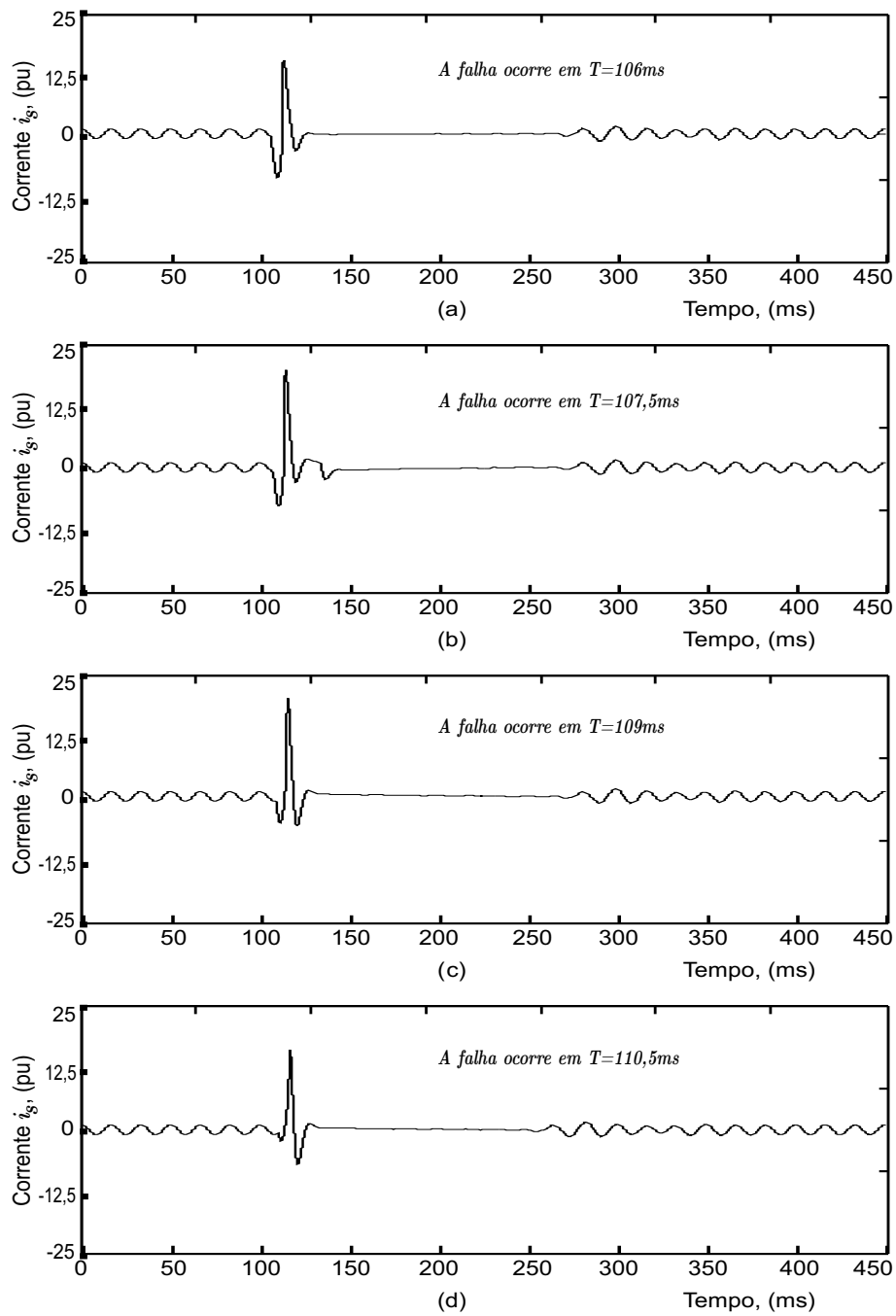


Figura 5.18: Ação do FCL para falhas em diversos ângulos (Seqüência 2 de 3): (a) Falha em 106 ms. (b) Falha em 107,5 ms. (c) Falha em 109 ms. (d) Falha em 110,5 ms.

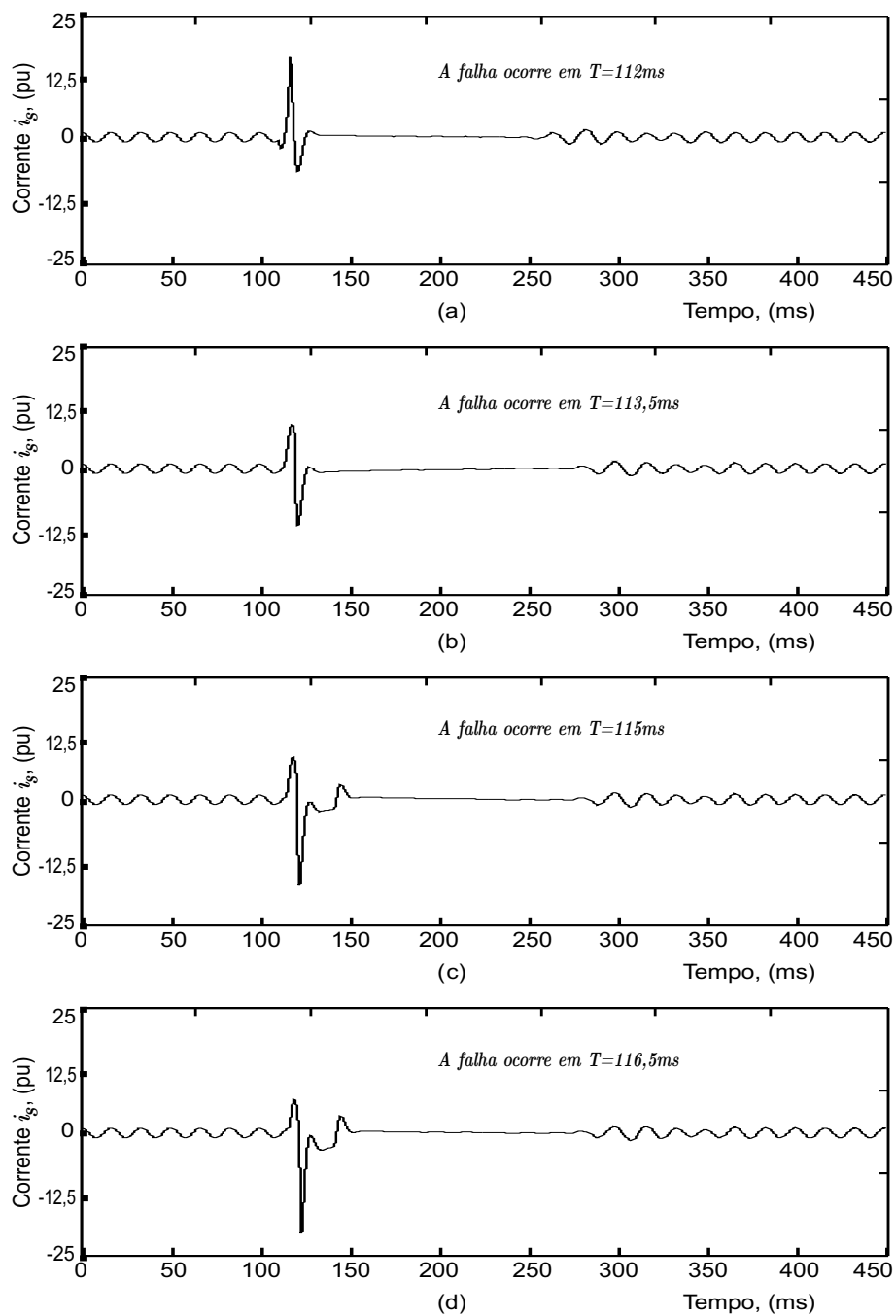


Figura 5.19: Ação do FCL para falhas em diversos ângulos (Seqüência 3 de 3): (a) Falha em 112 ms. (b) Falha em 113,5 ms. (c) Falha em 115 ms. (d) Falha em 116,5 ms.

5.3.2 Falhas próximas à carga

As Figura 5.20 a Figura 5.22 mostram i_S quando um curto-circuito é aplicado nos terminais da carga. As faltas foram aplicadas em intervalos de $1,5\text{ ms}$ a partir de 100 ms . Os gráficos foram agrupados em três grupos para facilitar a análise dos resultados.

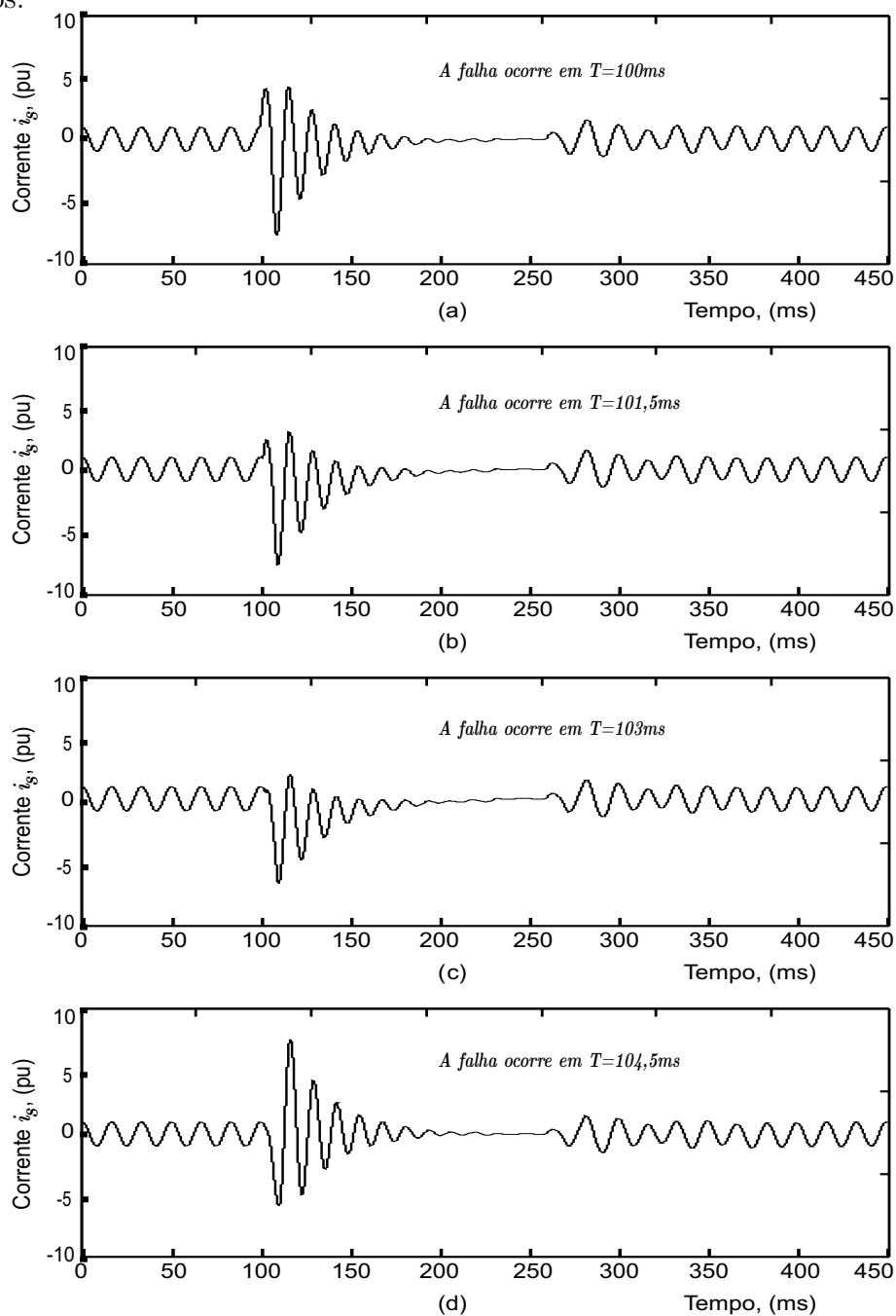


Figura 5.20: Ação do FCL para falhas em diversos ângulos (Sequência 1 de 3): (a) Falha em 100 ms . (b) Falha em $101,5\text{ ms}$. (c) Falha em 103 ms . (d) Falha em $104,5\text{ ms}$.

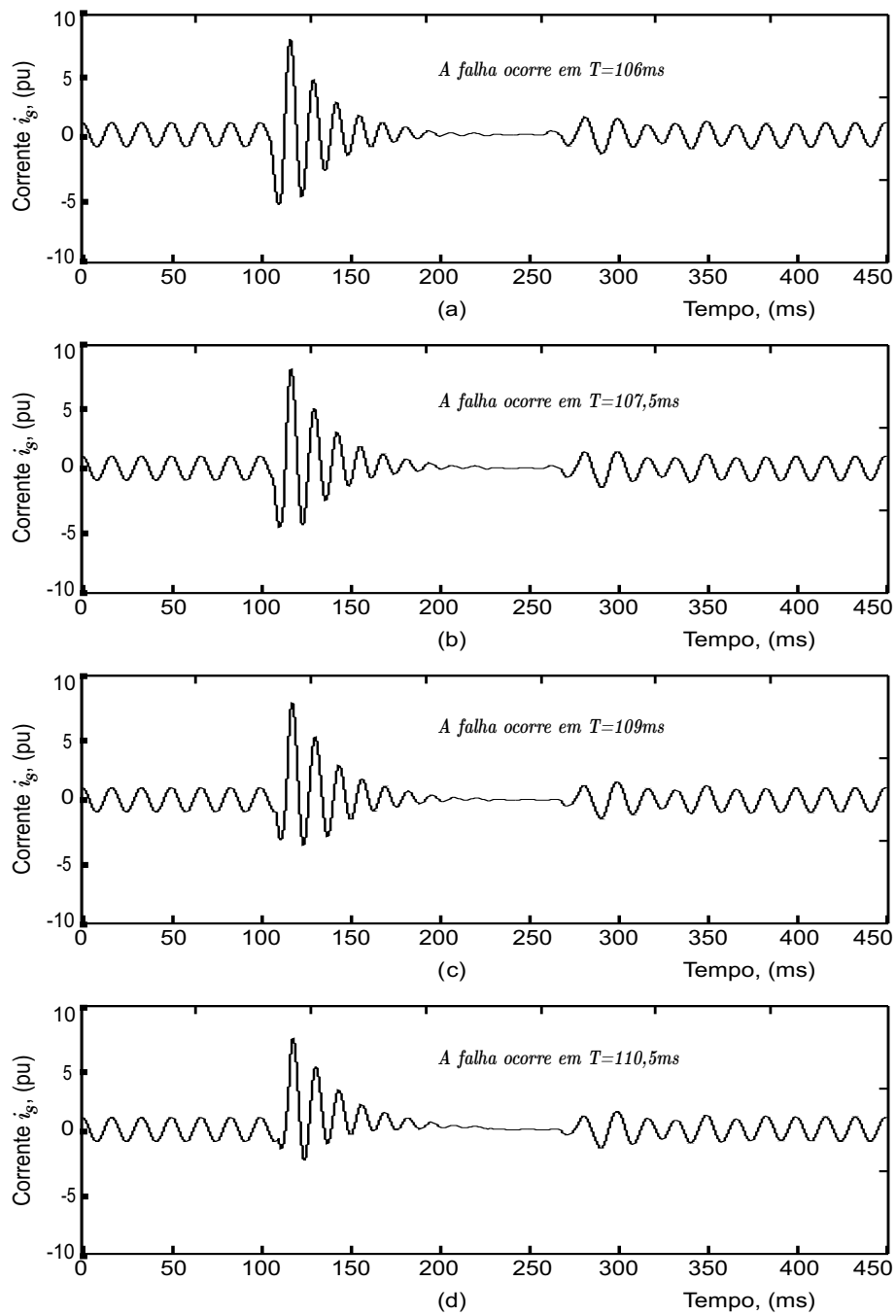


Figura 5.21: Ação do FCL para falhas em diversos ângulos (Seqüência 2 de 3): (a) Falha em 106 ms. (b) Falha em 107,5 ms. (c) Falha em 109 ms. (d) Falha em 110,5 ms.

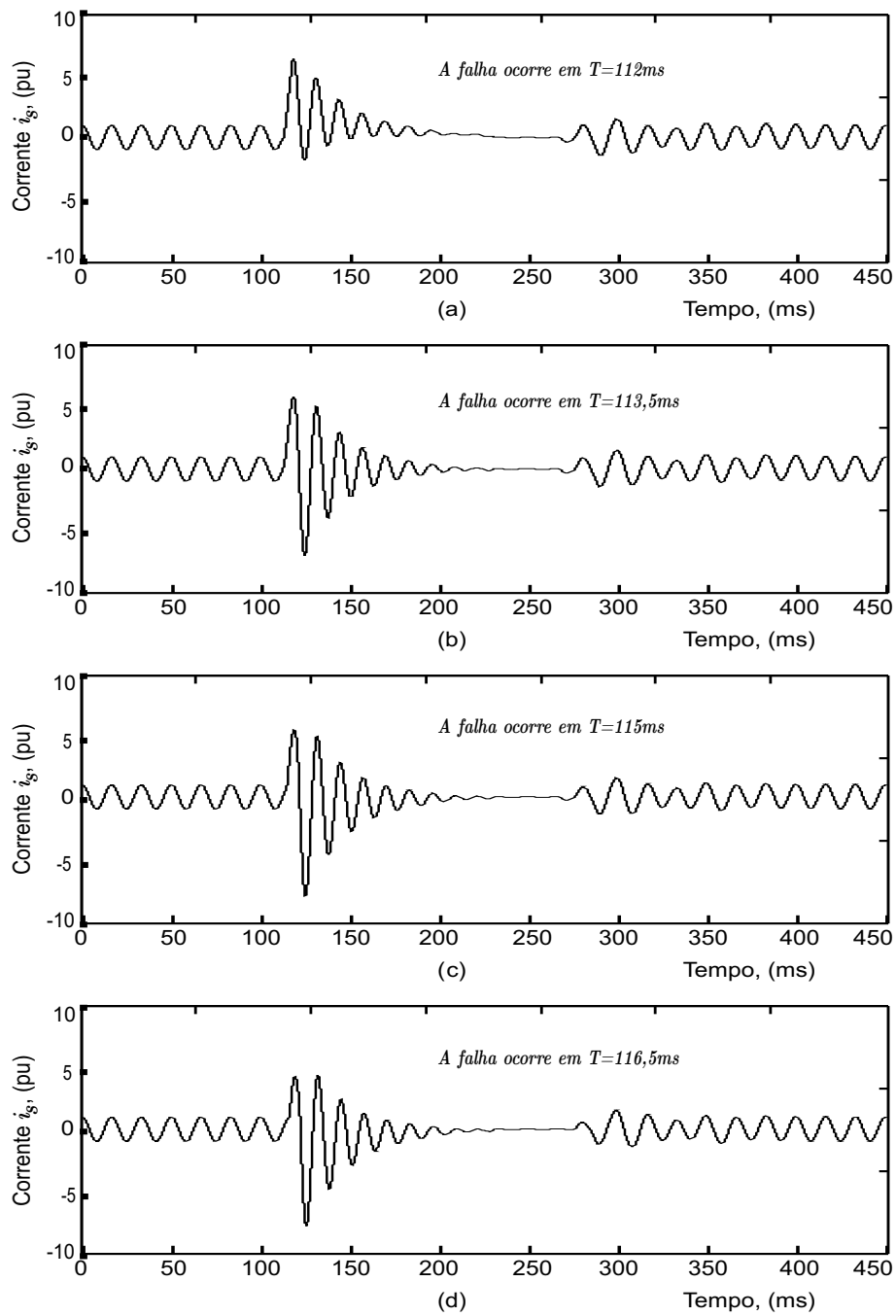


Figura 5.22: Ação do FCL para falhas em diversos ângulos (Sequência 3 de 3): (a) Falha em 112 ms. (b) Falha em 113,5 ms. (c) Falha em 115 ms. (d) Falha em 116,5 ms.

5.4 Desempenho do FCL para diferentes atrasos na detecção da falha

O modelo desenvolvido pode ser usado para investigar o atraso do circuito de detecção de falha sobre o desempenho do FCL em limitar a corrente de curto-circuito. A Figura 5.23 mostra ainda o crescimento da corrente i_S com a demora na atuação do FCL estando o mesmo presente.

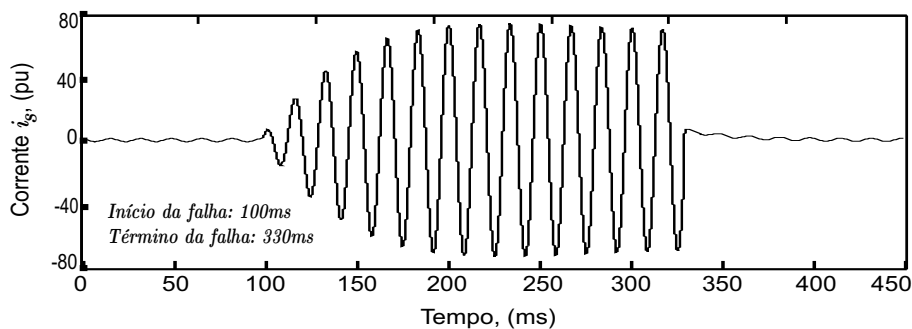


Figura 5.23: Corrente i_S para uma falha com início em 100 ms e término em 330 ms com o FCL presente no sistema porém não atuado.

Os gráficos da Figura 5.24 mostram que o FCL conseguiu limitar a corrente de falha para diferentes tempos de detecção da falha, ou seja, em pontos diferentes no gráfico da Figura 5.23. Contudo, como é de se esperar quanto menor for o tempo de detecção mais eficiente será a limitação da corrente de curto-circuito. Os resultados apresentados nesta seção foram obtidos para uma falha aplicada próxima ao FCL.

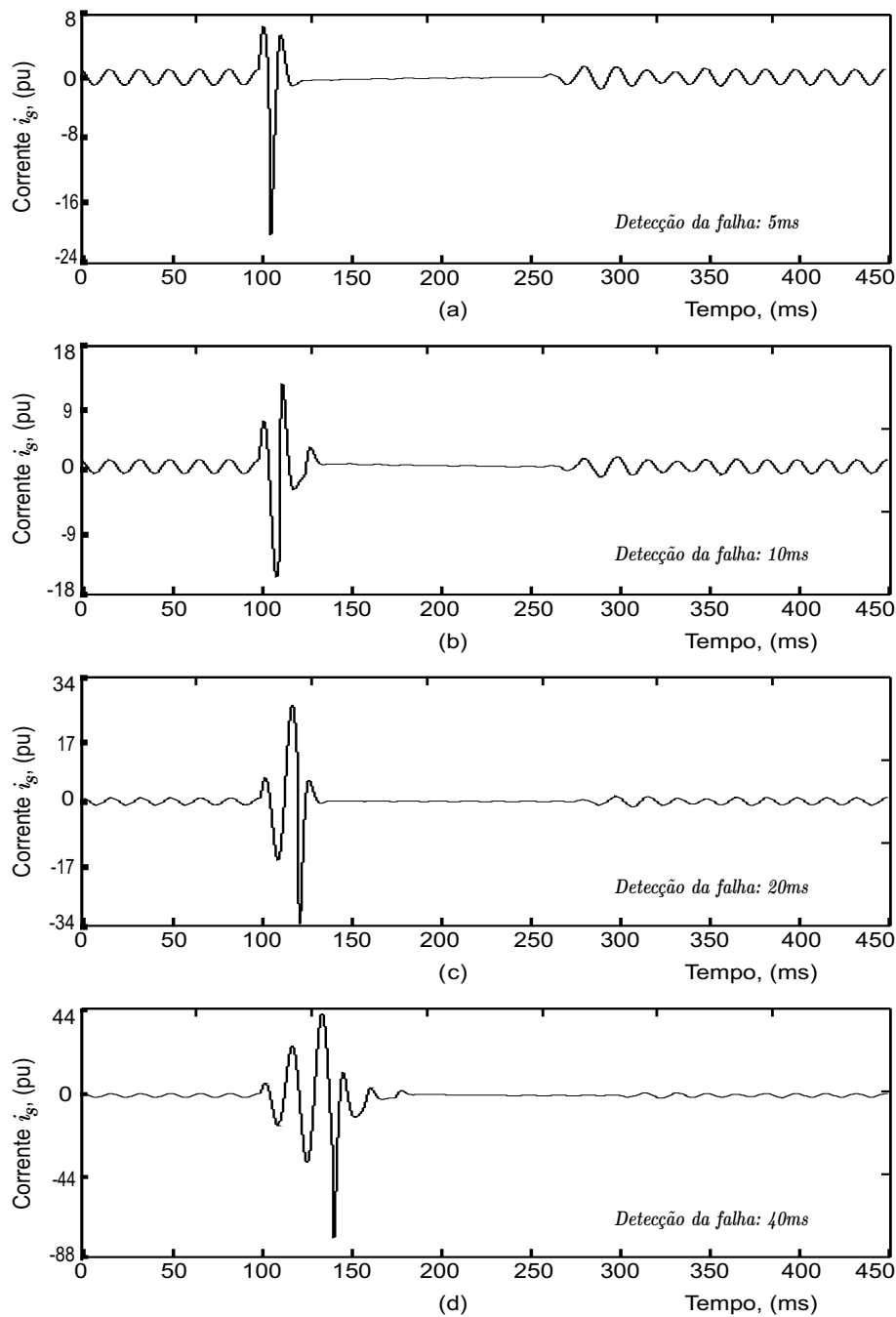


Figura 5.24: Desempenho do FCL para tempos distintos de detecção da falha: (a) Detecção com 5 *ms*. (b) Detecção com 10 *ms*. (c) Detecção com 20 *ms*. (d) Detecção com 40 *ms*.

Ainda que o menor tempo de atraso a que foi submetido o FCL na Figura 5.24, ou seja, 5 *ms*, o sistema de detecção foi ajustado para o caso exemplo da Seção 4.1 e conseguiu realizar a detecção de um curto circuito em apenas 2,2 *ms* e ainda rejeitando falhas falsas. A Figura 5.25 apresenta o gráfico da corrente pela fonte para as mesmas

condições já estudadas nesta seção porém com um tempo de detecção de 2,2 ms.

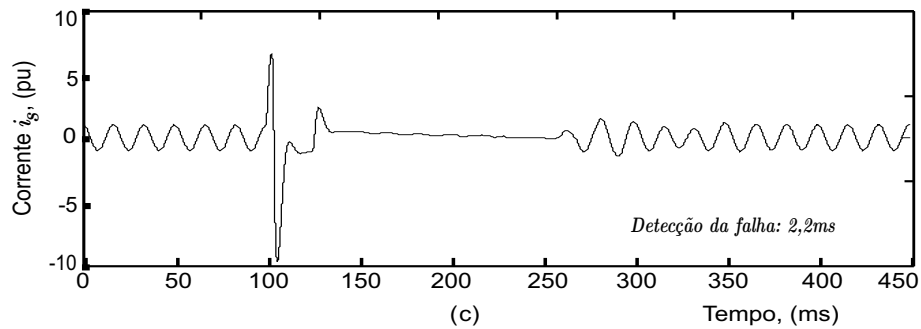


Figura 5.25: Desempenho do FCL para tempo de detecção de falha igual a 2,2 ms.

Como era de se esperar, o resultado com o sistema de detecção com ajuste mais sensível reduziu o tempo de detecção e por consequência as amplitudes observadas na corrente i_S ficaram também menores.

5.4.1 Desempenho do FCL conectado a sistemas com distorção harmônica

O desempenho do FCL modelado foi investigado quando este estava conectado em sistemas elétricos com distorção harmônica. A Tabela 5.1 mostra a composição harmônica da tensão da fonte v_S a que foi submetido o limitador.

Tabela 5.1: Composição harmônica da tensão da fonte v_S para testes de desempenho do FCL.

Composição harmônica	Amplitude (pu)				Fase (graus)
	THD=1,8%	THD=7,1%	THD=14,8%	THD=28,4%	
60 Hz	1				90
120 Hz	0,013	0,05	0,1	0,2	0
180 Hz	0,013	0,05	0,1	0,2	0

As THD foram medidas com um bloco específico para esta finalidade que compõe o *Toolbox SymPowerSystem* do *Matlab/Simulink*. A Figura 5.26 ilustra a corrente i_S para os casos investigados.

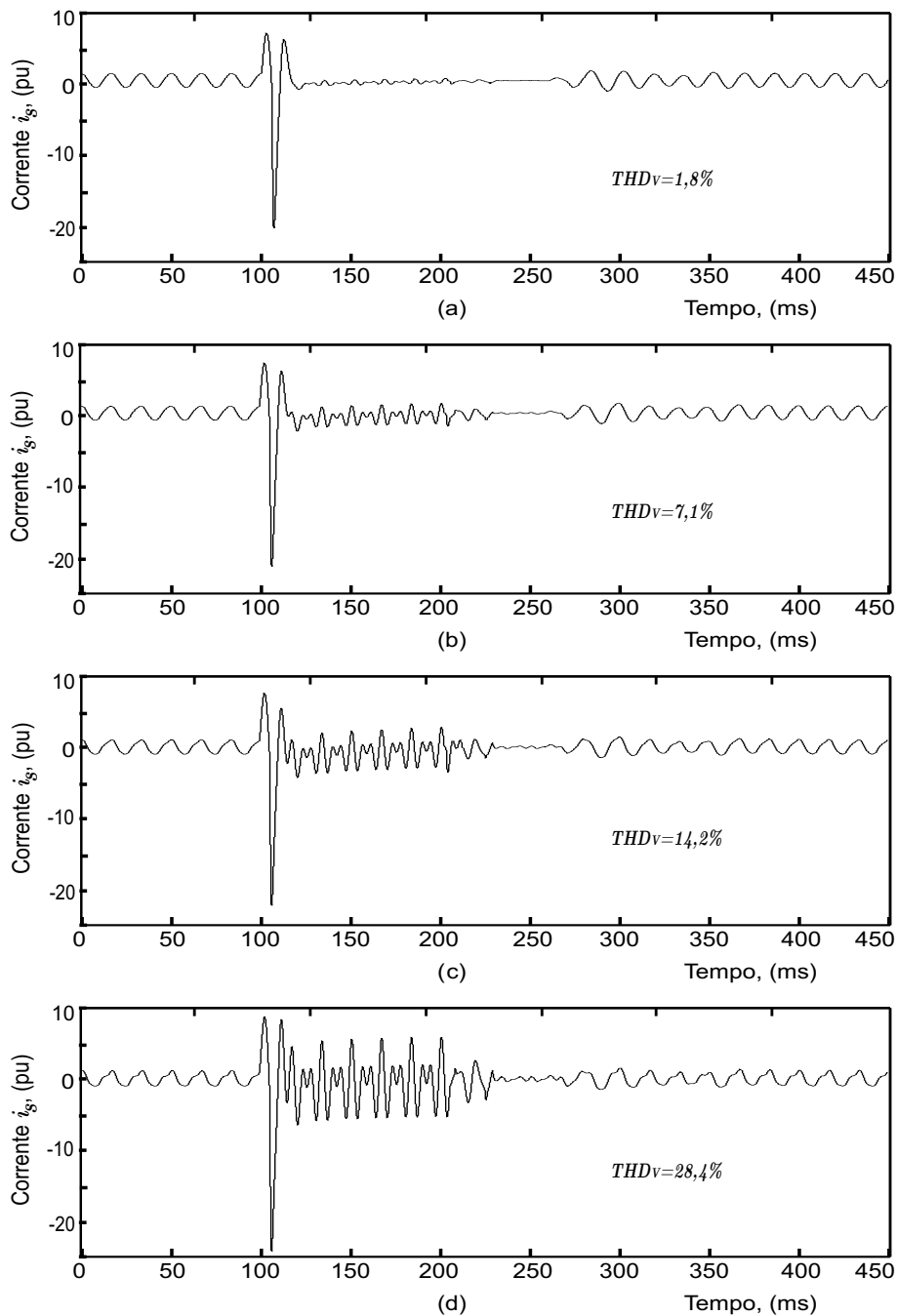


Figura 5.26: Corrente i_S para considerando as seguintes taxas de distorção harmônicas distintas na tensão da fonte v_S : (a) $THD_V = 1,8\%$. (b) $THD_V = 7,1\%$. (c) $THD_V = 14,2\%$. (d) $THD_V = 28,4\%$.

Como pode ser notado o FCL operou satisfatoriamente proporcionando uma limitação bastante significativa na corrente de falha. O valor do filtro FPB_a (Figura 5.1) responsável pela curva de atenuação do nível CC durante a entrada do FCL foi modificado de forma a ficar mais lento quando a THD era maior.

5.5 Desempenho do FCL para curto-circuito quilométrico

Nos resultados apresentados nesta seção o desempenho do FCL série-paralelo será investigado para a ocorrência de um próximo aos terminais da carga. Contudo será usado um modelo a parâmetros distribuídos para a linha de transmissão com o qual será possível observar fenômenos associados a propagação de ondas incidentes e refletidas quando ocorre um curto-circuito. A tensão da linha de transmissão de 230 kV tem 100 km de comprimento e seus parâmetros são mostrados na Tabela 5.2.

Tabela 5.2: Parâmetros distribuídos da linha de transmissão de 230 kV com comprimento de 100 km .

Parâmetros distribuídos	Resistência	Indutância	Capacitância
	(Ω/km)	(mH/km)	($\mu\text{F}/\text{km}$)
Seqüência zero	0,03167	3,222	0,00787
Seqüência positiva	0,0143	0,9238	0,0126
Seqüência negativa	0,0143	0,9238	0,0126

Foram inseridos três limitadores, um por fase, sendo que somente um detectou uma falha na extremidade oposta da linha. Os instantes da ocorrência da falha, da duração da falha e da atuação do FCL foram mantidos os mesmos da Seção 5.2. A Figura 5.27 mostra a corrente pela linha quando o curto-circuito é aplicado nos terminais da carga em $t = 100 \text{ ms}$.

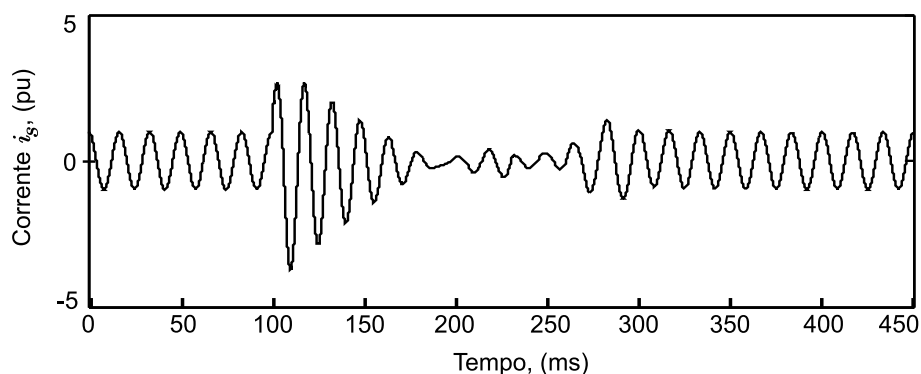


Figura 5.27: Corrente pela fonte v_S para curto-circuito quilométrico.

Observa-se que a ação do FCL é mais lenta neste caso. Porém sua ação fez

com que a corrente pela fonte sofresse atenuação gradativa proporcionando condições melhores para operação dos dispositivos de interrupção da corrente elétrica.

A Figura 5.28 mostra a corrente i_{L_P} pelo TCR. A Figura 5.29 mostra a corrente i_{R_P} pela resistência paralela enquanto que a Figura 5.30 mostra a tensão v_C sobre o capacitor C . Já a Figura 5.31 mostra a tensão v_{L_P} sobre o indutor série L_P e a Figura 5.32 mostra a tensão v_{L_S} sobre o indutor série L_S .

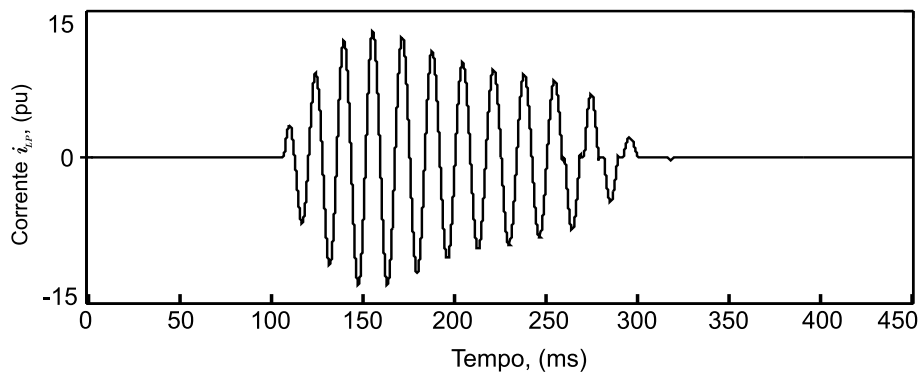


Figura 5.28: Corrente i_{L_P} pelo TCR.

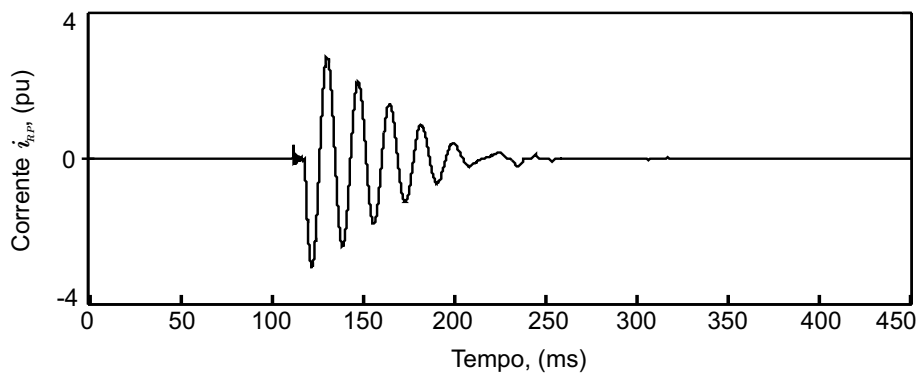
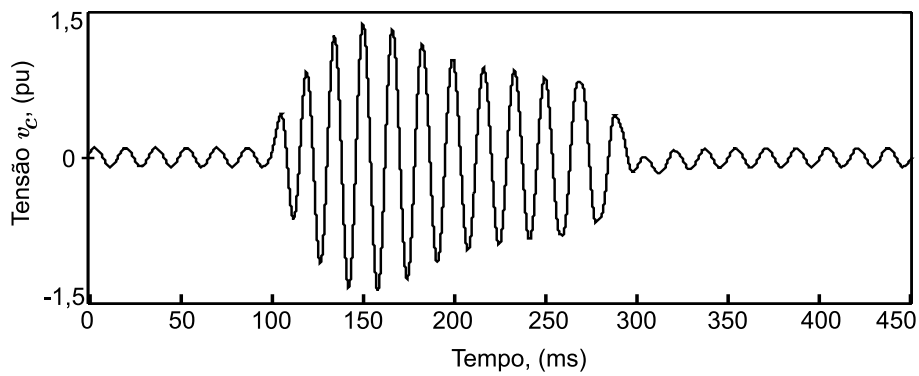
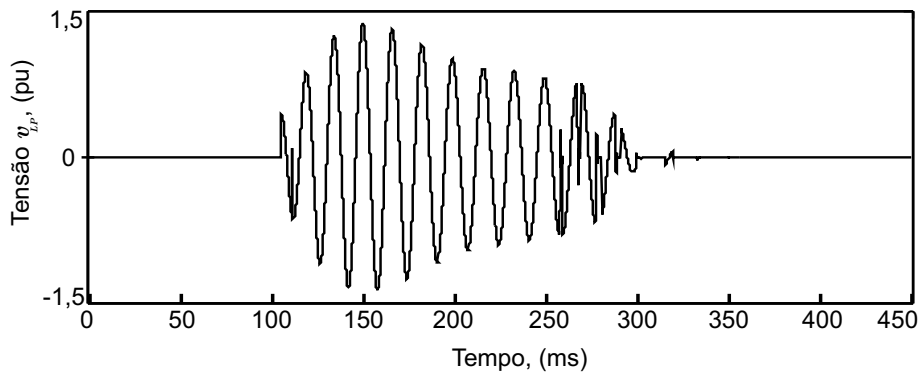
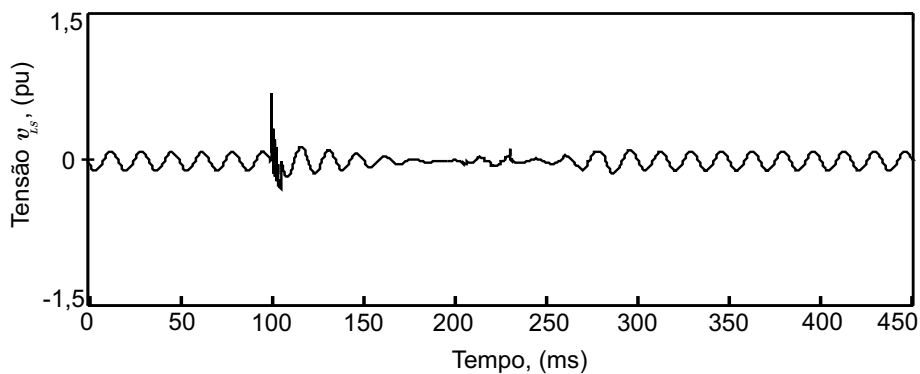


Figura 5.29: Corrente i_{R_P} pela resistência paralela.

Figura 5.30: Tensão sobre o capacitor C .Figura 5.31: Tensão sobre o indutor paralelo L_P .Figura 5.32: Tensão sobre o indutor série L_S .

Os resultados das simulações realizadas permitem concluir que o FCL apresenta um desempenho satisfatório quando considerou-se um modelo mais detalhado para a linha de transmissão. Contudo a operação neste caso precisa ser investigada mais detalhadamente.

5.6 Desempenho do FCL na presença de erros de sincronismo e disparo

Nesta seção será investigado a operação FCL quando ocorrem falhas nos circuitos de sincronismo e de disparo dos tiristores. A Figura 5.33 mostra o esquema implementado para simular erros no circuito de sincronismo.

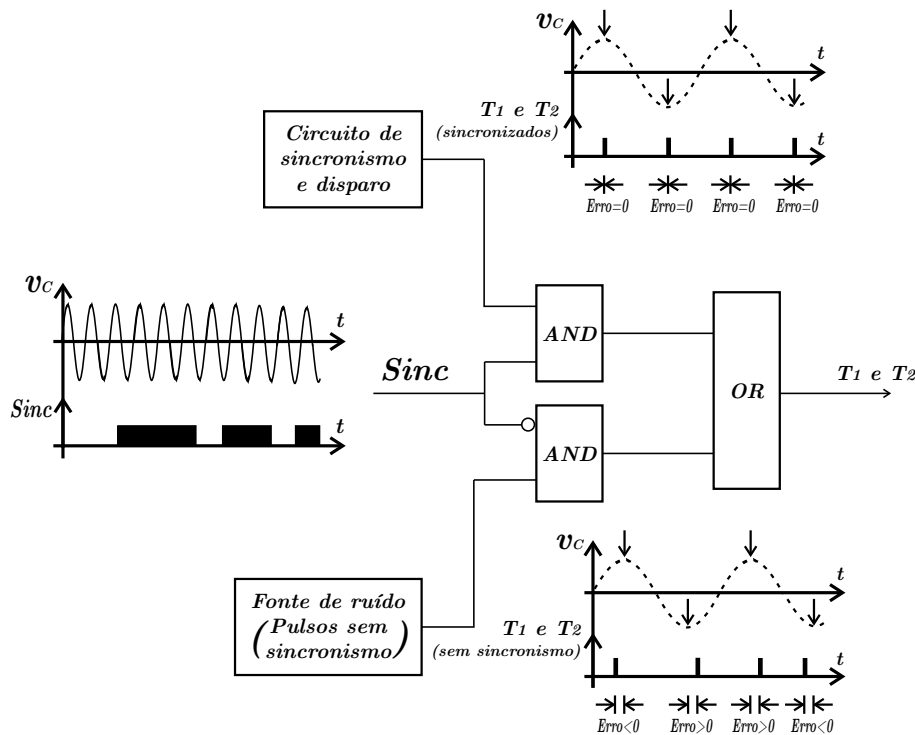


Figura 5.33: Modelo da fonte de erros de sincronismo implementada.

Nesta figura estão presentes dois blocos geradores de pulsos de disparo para os tiristores. O bloco superior gera pulsos de disparo sincronizados com a tensão no capacitor v_C de acordo com a estratégia discutida na Figura 5.1. O bloco inferior foi implementado para gerar erros de sincronismo dos pulsos de disparo dos tiristores. Esses erros podem ser positivos ($Erro > 0$) indicando que o TCR sintetiza reatâncias menores que quando operando em sincronismo. Quando o erro é negativo ($Erro < 0$) os tiristores do TCR são disparados com ângulos inferiores a 90° . Neste caso observa-se uma condução maior que meio ciclo para a corrente pelo indutor.

Os dois blocos geradores de pulsos não acionam os tiristores simultaneamente, ou seja, os sinais de saída destes blocos são comutados por um sinal lógico auxiliar de

controle *Sinc*. Este sinal é usado para indicar os períodos que o circuito de sincronismo do FCL está ativo (*nível lógico 1*) e inativo (*nível lógico 0*), respectivamente.

As Figuras 5.34 (a)–(i) mostram os resultados da simulação do sistema elétrico considerando as falhas descritas anteriormente. De cima para baixo estão mostrados os gráficos da corrente pela fonte (i_S), da corrente pelo indutor paralelo (i_{LP}), da corrente pelo indutor série (i_{LS}), da corrente pelo resistor paralelo (i_{RP}), da tensão sobre o capacitor (v_C), da tensão sobre o indutor paralelo (v_{LP}), da tensão sobre o indutor série (v_{LS}), dos pulsos de disparo dos tiristores T_1 e T_2 do TCR e do sinal auxiliar S_{inc} , respectivamente. Os resultados que serão apresentados foram obtidos usando o modelo a parâmetros concentrados para a LT.

Inicialmente o sistema está operando quando em $t = 100 \text{ ms}$ é simulado uma falha próxima dos terminais de conexão do FCL na linha CA. A falha é mantida até $t = 380 \text{ ms}$. O FCL entra em operação em $t = 120 \text{ ms}$. A resistência R_P do FCL é bloqueada em $t = 350 \text{ ms}$ e o ângulo de disparo dos tiristores do TCR é aumentado suavemente a partir de $t = 400 \text{ ms}$ promovendo uma saída gradual do FCL do circuito.

A Tabela 5.3 mostra os eventos presentes no sistema durante os testes realizados para verificar o desempenho do FCL na ocorrência de erros nos circuitos de sincronismo.

Tabela 5.3: Eventos no sistema durante testes de falta de sincronismo.

Intervalo (ms)	Status do sistema	Status do FCL	Circuito de sincronismo	Disparos aleatórios (ms)
0 a 100	normal	inativo	desabilitado	45
100 a 120	falha	ativo	desabilitado	115
120 a 170	falha	ativo	habilitado	-
170 a 185	falha	ativo	desabilitado	173
185 a 220	falha	ativo	habilitado	-
220 a 250	falha	ativo	desabilitado	241
250 a 300	falha	ativo	habilitado	-
300 a 310	falha	ativo	desabilitado	-
310 a 380	falha	ativo	habilitado	-
380 a 480	normal	ativo	habilitado	-
480 a 530	normal	inativo	habilitado	-

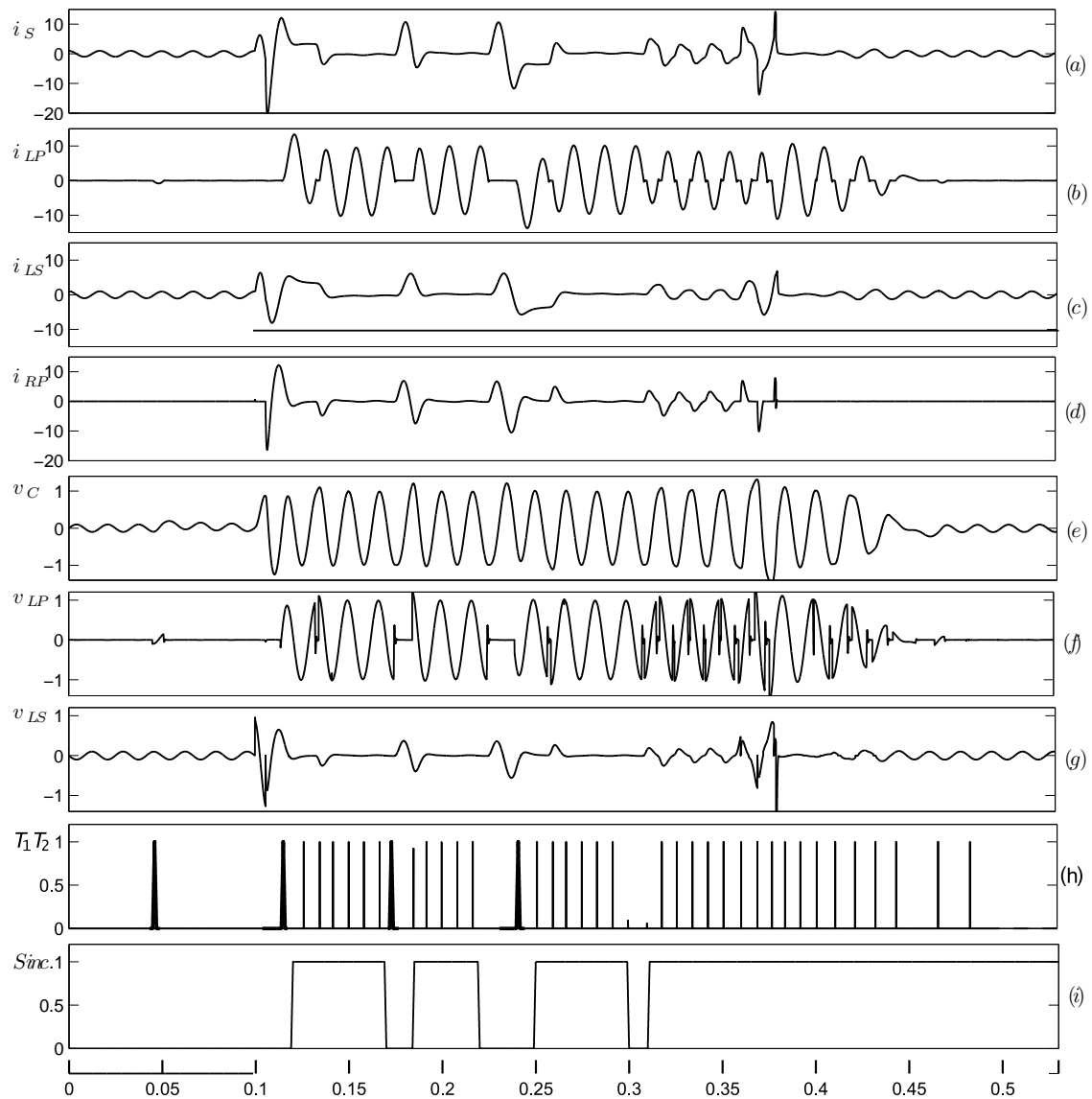


Figura 5.34: Sinais principais e de controle para casos exemplos de erros no sincronismo e disparo: (a) corrente na fonte i_S , (b) corrente no indutor paralelo, i_{LP} , (c) corrente no indutor série, i_{LS} , (d) corrente na resistência paralela, i_{RP} , (e) tensão no capacitor, v_C , (f) tensão no indutor paralelo, v_{LP} , (g) tensão no indutor série, v_{LS} , (h) pulsos nos gatilhos dos tiristores, T_1, T_2 , (i) sinal identificador de sincronismo, S_{inc} .

Em todos os intervalos onde o sincronismo foi perdido a corrente pela fonte aumentou, mas de igual modo foi atenuada quando o sincronismo foi restabelecido nos instantes posteriores. Conclui-se que a topologia proposta em conjunto com os circuitos de sincronismo e disparo utilizados apresentaram robustez e boa capacidade regenerativa em restabelecer a proteção do sistema.

5.7 Considerações sobre o dimensionamento dos elementos do FCL

A Tabela 5.4 mostra três conjuntos de valores de indutâncias e capacitância para o FCL. Por razões já discutidas, os valores desses elementos foram escolhidos de maneira que a frequência de ressonância dos circuitos série e paralelo sejam iguais a $120\pi \text{ rad/s}$. Nos três casos a resistência R_P foi escolhida para ser igual a resistência crítica dada em (3.7). As duas últimas colunas da direita indicam os valores máximos, em pu , da corrente pelo indutor paralelo L_P durante o curto-circuito e da tensão sobre o capacitor C em regime permanente, ou seja, antes do curto-circuito ser aplicado. Observe que com o aumento da indutância L_P , a amplitude de I_{L_P} diminui. Contudo, a tensão sobre o capacitor C , e conseqüentemente sobre o indutor série L_S , são maiores em regime permanente. Os elementos reativos do FCL devem ser escolhidos de maneira a não ter correntes por L_P e a tensões sobre C que conduzam ao projeto de elementos muito volumosos e pesados.

Tabela 5.4: Elementos do FCL para $\omega_{o_S} = \omega_{o_P} = 120\pi \text{ rad/s}$.

Caso	L_P (mH)	C (μF)	L_S (mH)	I_{L_P} (pu)	V_C (pu)
# 1	50,0	140,72	50,0	10	0,1
# 2	100,0	70,36	100,0	5	0,2
# 3	200,0	35,18	200,0	2,5	0,4

O projeto do indutor L_P deve considerar que a corrente por ele poderá atingir valores bem superiores a corrente nominal. Esta sobre-elevação da corrente i_S é diretamente proporcional ao tempo que os blocos de controle levarão para detectar a falha e mudar a operação do FCL. O valor limite da corrente de curto-circuito deve ficar próximo ao valor limitado pela reatância capacitiva, entretanto, é possível fazer com que a corrente i_S seja ainda menor se a proteção entrar rapidamente.

O projeto do indutor L_S pode ser limitado à corrente nominal desde que a proteção atue de maneira bem rápida para que a corrente não cresça muito.

A ação da resistência R_P por sua vez é responsável para manter os níveis das tensões sobre todos os elementos reativos (C , L_S e L_P) dentro da faixa nominal. Esta ação de R_P se dá em duas circunstâncias distintas, a saber, no funcionamento normal do sistema e durante uma falha. Durante o funcionamento normal estas tensões são

nominais pois consideram os valores de projeto dos elementos dada a corrente por C e L_S serem menores. Durante uma falha, devido à condição de ressonância destes dois elementos, a corrente tende a elevar-se e a tensão sobre os mesmos pode adquirir valores muito elevados e é neste momento que a resistência desempenha este papel já que ela retira o indutor L_S curto-circuitando-o. Com isso, a tensão sobre L_S fica próxima de zero e, no capacitor e no indutor paralelo verifica-se a tensão da fonte v_S .

5.8 Conclusões parciais

Este capítulo apresentou resultados que completaram as análises do capítulo anterior. Os resultados foram obtidos mediante a aplicação de uma estratégia de chaveamento adequada que procurou atenuar a componente contínua nas tensões e correntes pelos elementos do sistema. A análise do FCL quanto ao surgimento de falhas em diferentes instantes foram feitas e os resultados não mostraram prejuízos na ação de proteção esperada.

O limitador proposto foi submetido também a falhas que tiveram tempos de detecção distintos. Os resultados obtidos mostraram que quanto mais rápida a falha é detectada melhor será o desempenho geral do limitador.

Por fim, o FCL também foi submetido às condições variadas de composições harmônicas da fonte v_S e o mesmo mostrou-se eficiente na atenuação da componente fundamental.

Conclusões e trabalhos futuros

6.1 Conclusões finais

Neste trabalho foram discutidas duas topologias de circuitos elétricos ressonantes para a utilização como limitadores de corrente de curto-circuito.

A análise dos resultados obtidos mostra que o valor da indutância do FCL-série é inversamente proporcional ao valor da capacitância série, necessária para garantir a ressonância do circuito. Porém, o FCL-série é mais eficiente se sua indutância não for muito reduzida. Em contrapartida, valores elevados da indutância provocam tensões muito elevadas em seus terminais e também sobre o capacitor. No FCL-paralelo, a proporcionalidade inversa entre a capacitância e a indutância paralela se mantém para estabelecer a ressonância. Se a capacitância for alta, as tensões sobre os elementos reativos ressonantes será baixa durante o funcionamento normal. Contudo, durante uma falha, as correntes serão muito elevadas. O uso de capacitância de baixo valor produzem queda de tensão alta entre os terminais do capacitor durante a operação normal em regime permanente.

Em virtude dos resultados obtidos com o estudo das topologias básicas série e paralela, foi proposta uma topologia híbrida série-paralela. Os resultados obtidos levaram a uma modificação da topologia híbrida com a inserção de uma resistência em paralelo com a indutância série. Esta medida mostrou bons resultados quanto à atenuação das oscilações na corrente pela fonte durante falhas. A combinação destas duas topologias mostrou também ser interessante quanto ao projeto dos elementos reativos podendo ter suas dimensões reduzidas. A indutância série da topologia híbrida necessita somente ser projetada para o regime nominal, pois quando uma falha é detectada, a resistência acrescentada ao modelo a retira curto-circuitando-a.

Já o indutor paralelo e os tiristores de potência podem ser projetados para correntes menores se comparados com a topologia paralela. Isso se dá em virtude da reatância capacitiva que é de maior valor e sua corrente portanto menor do que para uma topologia paralela que tenham quedas de tensão equivalentes.

Foi desenvolvido também um modelo para detecção de falhas com característica de classificação de eventos. Este modelo mostrou-se capaz de distinguir entre a energização de capacitores e transformadores e uma falha verdadeira. Outro sistema também desenvolvido e que se mostrou eficiente foi aquele utilizado para sincronismo e disparo dos tiristores de potência. As circunstâncias detectadas durante as simulações mostraram que estes dispositivos são submetidos a ondas contendo variações tanto na frequência quanto na amplitude. O modelo então desenvolvido agregou uma etapa semelhante àquela usada com a rampa dupla de integração e também a medição do ângulo foi realizada por um PLL monofásico, que se mostrou bastante robusto.

Foram realizadas simulações digitais para falhas próximas e distantes do FCL e os resultados mostraram a eficiência do limitador. Ainda com os arranjos acima descritos as tensões e correntes pelo circuito apresentaram componentes contínuas significativas, as quais são prejudiciais para a operação do sistema elétrico. Foi implementada uma estratégia de controle do nível cc através de chaveamentos suaves nos tiristores.

O limitador mostrou bons resultados quando submetido também a falhas que tiveram tempos detecção distintos, onde foram observados a importância da rápida detecção das mesmas independentes dos instantes em que as falhas possam ter ocorrido.

Por fim, o FCL também mostrou-se eficiente na atenuação da componente fundamental em sistema com variadas taxas de distorções harmônicas. A topologia pro-

posta juntamente com seus circuitos de controle são submetidos a condições de curto-circuito quilométrico e também em casos de falta de sincronismo e disparo indevido em condições de falhas nos circuitos internos.

6.2 Sugestões de trabalhos futuros

O tema de pesquisa dessa dissertação é abrangente e se apoiou em algumas técnicas difundidas para a limitação de correntes de curto-circuito em sistemas elétricos de potência. Por outro lado foi mostrado também a possibilidade de agregar mais flexibilidade e rapidez a operação dos limitadores de curto-circuito a partir da utilização, em muitos casos, de tecnologias que ainda estão sendo investigadas e aperfeiçoadas. Desse modo como desdobramento para futuros trabalhos nesse tema pode-se destacar:

- i.* A implementação de um protótipo experimental de pequena escala para comparação de resultados de simulação;
- ii.* O estudo e desenvolvimento de estratégias de coordenação do limitador em sistemas elétricos mais complexos;
- iii.* Realização de teste para verificar os limites de operação do dispositivo proposto operando como limitador e compensador;
- iv.* O estudo de novas técnicas de detecção de falhas;
- v.* Utilização de esquemas alternativos para armazenar a energia do FCL durante a ação de proteção do limitador;
- vi.* Utilização de outros dispositivos para a síntese de indutância variáveis em substituição ao TCR.

Referências Bibliográficas

- Alves, F. R., de Alcântara Fonseca, L. C. and F. Freire, A. R. (1999). Uso de manobra síncrona para eliminação do risco de danificação de transformadores devido a energização de bancos de capacitores 230 kV, *Grupo X - Sobretensões, coordenação de isolamento e interferências - GSI, XV SNPTEE - Seminário Nacional de Produção e Transmissão de Energia Elétrica*, Foz do Iguaçu, Paraná, Brasil.
- Arruda, L. N., Filho, B. J. C., Silva, M. S., Silva, S. R. and Diniz, A. S. A. C. (2000). Wide bandwidth single and three-phase pll structures for grid tied pv systems, *In: 28th IEEE Photovoltaic Specialists Conference, 2000, Anchorage. Proceedings of the 28th IEEE Photovoltaic Specialists Conference*, Vol. v. 1, pp. 1660–1663.
- Cañizares, C. A. and Faur, Z. T. (1999). Analysis of SVC and TCSC controllers in voltage collapse, *IEEE Trans. Power Systems* **14**(1): 158–165.
- Camargo, H. A. (1997). *Detecção e isolamento de parâmetros de modelos contínuos e limites de confiança adaptativos - aplicação a uma planta piloto*, Dissertação de mestrado, Universidade Federal de Minas Gerais, Belo Horizonte, Brasil.
- Carletti, R. L., Lopes, L. C. G. and Barbosa, P. G. (2003). A dispersed generation system based on photovoltaic cells: converter configuration and switching strategy, proceedings of COBEP'2003, Fortaleza, Brasil.
- da Silva Júnior, A. A. P., de Oliveira Carvalho, B. O. and Érica Maria Rodrigues Ferreira (2005). *Análise da superação de disjuntores e formas de mitigação*, Projeto de final de curso, Escola Politécnica de Pernambuco UPE. Departamento de Engenharia Elétrica, Recife, PE.

- de Camargo Salles, M. B. (2004). *Análise do desempenho dinâmico de geradores eólicos conectados em redes de distribuição de energia elétrica*, Dissertação de mestrado, Universidade Estadual de Campinas, Campinas, SP.
- de Despacho, G. C. N. (2006). *ISA - Subestaciones del stn que superan sus parámetros de diseño soluciones*, XM S.A E.S.P.
- de Jesus, F. D. (2005). *Modelagem e Análise de Capacitores Série Controlados por Chave Auto-comutada (GCSC) para controle de Fluxo de Potência e Ressonância subsíncrona*, Tese de doutorado, UFRJ - Universidade Federal do Rio de Janeiro, Rio de Janeiro.
- de Jesus Oliveira, J. (2005). *Proteção de distância em linhas de transmissão com compensação série*, Dissertação de mestrado, COPPE/UFRJ, Rio de Janeiro, RJ, Brasil.
- de Lima, A. C. S., Wanderley, S. S. and Stephan, R. M. (1995). Modelling a static var compensator using emtp, *Proc. of IEEE Midwest Symposium on Circuits and Systems*, Rio de Janeiro, Brazil, pp. 219–222.
- de Mattos Tenório, A. R. and Gama, C. A. (1999). Resolvendo problemas de ressonância subsíncrona através do *TCSC* e do dispositivo *NGH* análise de estratégias de controle, Grupo IV *Análise e técnicas de sistemas de potência (GAT)*, XV SNPTEE - Seminário Nacional de Produção e Transmissão de Energia Elétrica, Foz do Iguaçu, Paraná, Brasil.
- de Oliveira, T. C., de Abreu, J. P. G., de Carvalho Filho, J. M. and Gomes, R. P. (2005). Estimacão de parâmetros de afundamentos de tensão, *VI SBQEE*, Belém, Pará - Brasil, pp. 443–448.
- Deckmann, S. M., Marafão, F. P. and Pádua, M. S. D. (2003). Single and tree-phase digital *PLL* structures based on instantaneous power theory, *In: Congresso Brasileiro de Eletrônica de Potência*, Anais do COBEP, Fortaleza, Brasil, pp. 225–230.
- Domingues, A. F. (2001). *Aplicação de dispositivos facts para o amortecimento de oscilações eletromecânicas de baixa frequencia em sistemas de energia elétrica*, Dissertação de mestrado, Universidade Estadual de Campinas - UNICAMP. Faculdade de Engenharia Elétrica e de Computação. Departamento de Sistemas e Controle de Energia, São Paulo, SP.

- DPT.T, DEE.O and DEL.T (2005). Separação de barras no setor de 345 kV com a inclusão do reator limitador, *Relatório técnico*, FURNAS Centrais Elétricas, Tijuco Preto.
- Ferreira, C. S. (2006). *Alocação ótima de dispositivos limitadores de corrente de curto-circuito em redes de energia elétrica utilizando algoritmos genéticos*, Dissertação de mestrado, Universidade Federal do Rio de Janeiro, COPPE, Rio de Janeiro, Brasil.
- Filho, J. A. and Hartung, K. H. (2001). Aplicação de novas técnicas de limitação de curto-circuito face à conexão de produtores independentes à rede básica sob o novo ambiente desregulamentado do setor elétrico brasileiro, *anais do XVI SNPTEE - GSE / 005*, Campinas, São Paulo.
- Filho, J. M. (2001). *Instalações Elétricas Industriais*, 6^a edn, LTC.
- Gardner, F. M. (1979). *Phaselock Techniques*, 2nd edition edn, Wiley-Interscience.
- Grünbaum, R., Noroozian, M. and Thorvaldsson, B. (1999). *FACTS powerful systems for flexible power transmission*, *Technical report*, ABB Power Systems. ABBReview.
- Group, C. W. (2003). Fault current limiters - report on the activities of *CIGRE WG 13.10, INTERNATIONAL COLLOQUIUM: Asset Management of Switching Equipment and New Trends in Switching Technologies*, number 15, Sarajevo, pp. 137–145.
- Habur, K. and Leary, D. O. (2005). *FACTS - for cost effective and reliable transmission of electrical energy*, *Technical report*, SIEMENS, Erlangen, Germany.
- Hingorani, N. G. (1988). High power electronics and flexible ac transmission system, *IEEE Power Eng. Rev.* **7**.
- Hingorani, N. G. (1995). Introducing custom power, *IEEE Spectrum* pp. 41–48.
- Homrich, R. P. (2001). *Limitador de corrente supercondutor resistivo monofásico: projeto, construção e ensaio*, Tese de doutorado, Universidade Estadual de Campinas, Campinas, SP.
- Öhrström, M. (2003). *Fast fault detection for power distribution systems*, Dissertação de mestrado, Royal Institute of Technology - Department of Electrical Engineering, Stockholm, Sueden.

- IEC (1995). IEC 60050(448): International Electrotechnical Vocabulary, second edn, Bureau Central de la Commission Electrotechnique Internationale, 3, rue de varembe Genève, Suisse.
- IEEE, I. (1988). IEEE Standart Dictionary os Electrical and Electronic Terms, fourth edn, The Institute of Electrical and Electronics Enginneers, Inc.
- Jr., D. R. C., Rolim, L. B. and Aredes, M. (2003). Analysis and software implementation of a robust synchronizing circuit - *PLL* circuit, IEEE .
- Karaday, G. (1991). Concept of a combined short circuit limiter and series compensator, IEEE Transactions on Power Delivery **6**(6): 1031–1037.
- Karaday, G. (1992). Principles of fault current limitation by a resonant *LC* circuit, IEEE Proceedings-C **139**(1): 1–6.
- Langton, C. (2005). Intuitive guide to principles of communications - unlocking phase lock loop part 1 and 2. <http://www.complextoreal.com>, acessado em 22-06-2005.
- Larivière, P. and Vinet, D. (2005). An evaluation of the short-circuit transient current on circuit breakers for the hydro-québec sub-transmission network in the presence of subsynchronous phenomenon of the 735 kv series compensated transmission system., *International Conference on Power System Transients (IPST 05)*, Montreal, Canadá. Paper No. IPST05 - 054.
- Lopes, L., Carletti, R. and Barbosa, P. (2003). Implementation of a digital and dead-beat pll circuit based on instantaneous power theory with *DSP TMS320F243*, Fortaleza, Brasil.
- Mamede, J. P. (2004). *Previsão da manutenção de disjuntores dos alimentadores de distribuição de energia elétrica pelo método de curto-circuito probabilístico*, Dissertação de mestrado, Universidade Estadual de Campinas, Campinas, SP.
- Meyer, C., Schroder, S. and Doncker, R. W. D. (2004). Solid-state circuit breakers and current limiters for medium-voltage systems having distributed power systems, *Technical report*, Aschen University, Aachen, Germany.
- Mihai, C., Remus, T. and Frede, B. (2005). Improved *PLL* structures for single-phase grid inverters, In Proceedings of PELINCEC'05. 2005.Conference: PELINCEC'05, Warsaw, Poland.
- Mohan, N., Undeland, T. M. and Robbins, W. P. (1995). *Power electronics: converters, applications and design*, 2 edn, John Willey & Sons Inc., New York, USA.

- Mohan, N., Undeland, T. M. and Robbins, W. P. (2003). *Power electronics: converters, applications and design*, 3 edn, John Wiley & Sons Inc., New York, USA.
- Monteiro, A. M. (2005). *Um estudo de dispositivos limitadores de corrente de curto-circuito com Ênfase no IPC (Interphase Power Controller)*, Dissertação de mestrado, COPPE/UFRJ, Rio de Janeiro, RJ, Brasil.
- NBR5464 (1994). NBR 5462 - Confiabilidade e manutenibilidade, Associação Brasileira de Normas Técnicas.
- Nepomuceno, E. G., Neto, O. M., Leão, P. C. A. and Mendes, E. M. A. M. (2000). The dynamic modelling of static var system in power system blockset, *In 35th Universities Power Engineering Conference*, Belfast, UK.
- Ängquist, L. (2002). *Synchronous Voltage Reversal Control of Thyristor Controlled Series Capacitor*, Doctoral, Royal Institute of Technology - Department of Electrical Engineering, Stockholm.
- Nogueira, M. M. and Jr., J. T. B. (1999). Análise técnico-econômica do uso de reatores para limitação do nível de curto-circuito trifásico no sistema distribuidor 13,8 kV da light, *Grupo de Estudo de Subestações e Equipamentos Elétricos (GSE)*, XV SNPTEE - Seminário Nacional de Produção e Transmissão de Energia Elétrica, Foz do Iguaçu, Paraná, Brasil.
- Otete, A. (2004). *A novel fault current limiter*, Dissertação de mestrado, The Florida State University College of Engineering, Florida, EUA.
- Paserba, J. J. (n.d.). How FACTS controllers benefit ac transmission systems, *Technical report*, Mitsubishi Electric Power Products, Inc.
- P.E., M. R. (2006). Application of new technologies for power transmission systems - power transmission and distribution, *IEEE SFO PES CHAPTER* .
- Peres, L. A. P. and Filho, J. A. (1999). Recapitação da subestação de mogi 345/230 kV e adaptação aos novos níveis de curto-circuito da rede, Grupo VIII - *Subestações (GSU)*, XV SNPTEE - Seminário Nacional de Produção e Transmissão de Energia Elétrica, Foz do Iguaçu, Paraná, Brasil.
- SIEMENS (2004). *Advanced Power Transmission Solutions - Use of High-Power Thyristor Technology for Short-Circuit Current Limitation in High Voltage Systems - Power Transmission and Distribution*, ptd h 1pd - re 05.2004 sccl v 8.0 xp edn, SIEMENS, Berlin.

- Steimer, P., Grüning, H., Werninger, J. and Schröder, D. (1994). State-of-art verification of the hard-driven *GTO* inverter development for a 100 *MVA* intertie, Proceedings of the IEEE Power Electronics Specialist Conference - PESC'94 pp. 1401–1407.
- Takahash, Y., Yoshikawa, K., Soutome, M., Fujii, T., Ichijyou, M. and Seki, Y. (1996). 2.5 *kV* / 1 ka power pack *IGBT*, Proceedings of the 8th International Symposium on Power Semiconductor Devices and ICs, Maui, Hawaii, pp. 299–302.
- Takemoto, A. Y., Vianelli, F. M., Barbosa, P. G. and Watanabe, E. H. (2003). Operação de um *TCSC* como limitador de eletrônico de corrente de curto-circuito, *I Seminário em Sistemas de Potência, Automação e Controle* v. 1.
- Tanaka, Y., Taniguchi, H., Egawa, M., Fujita, H., Watanabe, M. and Konishi, H. (1998). Using a miniature model and *EMTP* simulations to evaluate new methods to control and protect a thyristor-ctrlolles series compensator, *IEEE* .
- Tang, G. and Iravani, M. R. (2005). Application of a fault current limiter to minimize distributed generation impact on coordinated relay protection, *International Conference on Power System Transients (IPST 05)*, Montreal, Canadá. Paper No. IPST05 - 158.
- Tenório, A. R. M. and Jenkins, N. (1999). Explorando o *TCSC* como limitador de corrente de curto em sistemas de transmissão, *VIII Encuentro Regional Latino-Americano de la CIGRÉ*, Itaipu Binacional, Ciudad del Este, Paraguay.
- Tyll, H. K. (2004). *FACTS* technology for reactive power compensation and system control, *IEEE/PES panel session on FACTS*, Sao Paulo.
- Vianelli, F. M. (2003). *Operação de um TCSC como limitador eletrônico de corrente de falta (FCL)*, Monografia, Universidade Federal de Juiz de Fora, Juiz de Fora, Brasil.
- Watanabe, E. H., Barbosa, P. G., Almeida, K. C. and Taranto, G. N. (1998). Tecnologia facts - tutorial, Vol. 9, SBA Controle & Automação, pp. 39–55.
- Willoughby, R. D. and Mendis, S. R. (1996). Harmonic filters key to plant reliability, *The Line magazine*, Cooper Power Systems, pp. 7–8. <http://www.cooperps.com>.
- Xueqiang, Z. and Chen, C. (1998). Circuit analysis of a thyristor controlled series compensation, *IEEE* pp. 1067–1072.

Zanetta, L. C. (2003). *Transitórios Eletromagnéticos em Sistemas de Potência*, Editora da Universidade de São Paulo.

Reatância variável controlada por tiristor

O objetivo deste apêndice é apresentar o reator controlado a tiristor, TCR, que é constituído basicamente de um indutor L em série com dois tiristores em antiparalelo. Ele oferece a capacidade de sintetizar um valor de reatância com característica indutiva entre seus terminais em função do ângulo de disparo dos tiristores que o compõe. O ângulo de disparo pode variar de 90° a 180° e a reatância sintetizada de $j\omega L$ a ∞ , respectivamente. Este dispositivo pode ser empregado em diversos circuitos que necessitem de reatâncias indutivas variáveis com alta velocidade de resposta.

A Figura A.1 apresenta uma fonte alimentando uma carga RL através de dois tiristores ligados em antiparalelo. Circuitos como este são comumente denominados Gradadores, ou ainda, Controladores de Tensão CA, pois, controlam a tensão eficaz entregue a carga. Os tiristores T_1 e T_2 permitem o fluxo bidirecional da corrente (i_S), através da resistência R e da indutância L . A razão das chaves semicondutoras serem tiristores está no fato de possuírem maior capacidade de condução de corrente elétrica em comparação com outros dispositivos semicondutores e também porque não necessitam de nenhum comando para deixarem de conduzir, pois comutam naturalmente.

Os tiristores são disparados de acordo com a polaridade da fonte v_S e a Figura A.2 apresenta os gráficos da tensão na fonte v_S e a corrente i_S para dois diferentes ângulos

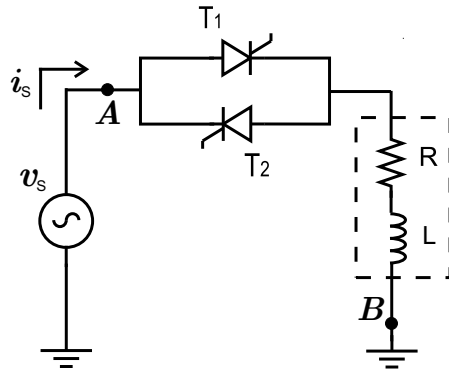


Figura A.1: Circuito típico de um gradador.

de disparo α .

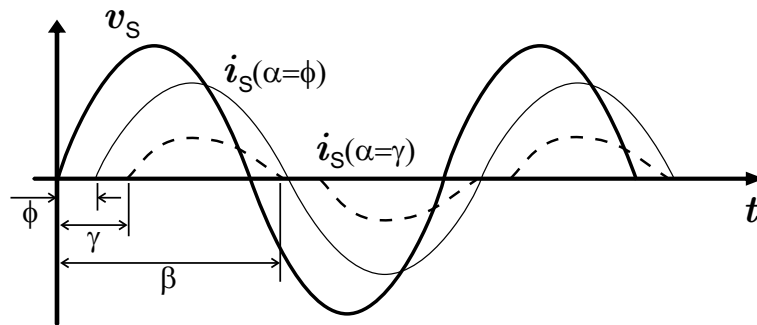


Figura A.2: Formas de ondas para v_s , $i_s(\alpha = \phi)$ e $i_s(\alpha = \gamma)$

A tensão v_s e a corrente $i_s(\alpha = \phi)$ são senoidais, sendo ϕ o valor do fator de potência da carga linear formada por R e L , e $i_s(\alpha = \gamma)$ é senoidal somente quando $\gamma = \phi$, possuindo assim componentes harmônicas nos demais casos em que $\gamma \neq \phi$. O ângulo de disparo dos tiristores é definido por α e o ângulo de extinção por β . O ângulo ϕ que corresponde a defasagem entre v_s e i_s é dado por:

$$\phi = \arccos \left(\frac{R}{\sqrt{R^2 + (\omega L)^2}} \right) \quad (\text{A.1})$$

onde, ϕ é o fator de potência da carga, R é a resistência da carga e L é a indutância.

Considerando que a fonte de tensão da Figura A.1 é dada por $v_s = V_M \sin(\omega t)$, onde V_M é sua amplitude e ω a frequência angular em (rad/s). Durante a condução, ou seja, após o disparo do tiristor $T1$, o circuito da Figura A.1 pode ser descrito por:

$$Ri_S + L \frac{di_S}{dt} = \sqrt{2}V_M \text{sen}(\omega t) \quad (\text{A.2})$$

onde, i_S é a corrente pela fonte v_S , R é a resistência da carga, L é a indutância e V_M é a amplitude da tensão da fonte v_S .

Considerando a condição inicial em que:

$$i_S(\omega t = \alpha) = 0 \quad (\text{A.3})$$

onde, i_S é a corrente pela fonte v_S , ω é a frequência fundamental da tensão em v_S . Tem-se então que a solução completa de (A.2) é:

$$i_S = \frac{\sqrt{2}V_M}{\sqrt{R^2 + (\omega L)^2}} \left[\text{sen}(\omega t - \phi) - \text{sen}(\alpha - \phi) e^{\frac{R}{L}(\frac{\alpha}{\omega} - t)} \right] \quad (\text{A.4})$$

O ângulo β , denominado como ângulo de extinção, indica quando a corrente cai a zero e o tiristor $T1$ é desligado, pode ser encontrado a partir da condição:

$$i_S(\omega t = \beta) = 0 \quad (\text{A.5})$$

o que fornece a seguinte equação:

$$\text{sen}(\beta - \phi) = \text{sen}(\alpha - \phi) e^{\frac{R}{L}(\frac{\alpha - \beta}{\omega})} \quad (\text{A.6})$$

que é transcendental podendo ser resolvida por métodos numéricos.

Considerando R nulo na Figura A.1, o circuito apresentado nesta figura passa a ser denominado de reator controlado a tiristor. Entre os pontos A e B, o circuito apresenta uma reatância indutiva variável em função do ângulo de disparo de $T1$ e $T2$, dentro de certo limite. Este circuito permite obter uma rápida variação da reatância e a carga RL torna-se altamente indutiva, assim (A.4) pode ser simplificada em (A.7).

$$i_S = \frac{\sqrt{2}V_M}{\omega L} \left[\text{sen}\left(\omega t - \frac{\pi}{2}\right) - \text{sen}\left(\alpha - \frac{\pi}{2}\right) \right] \quad (\text{A.7})$$

A relação apresentada em (A.7) é ilustrada pela Figura (A.3).

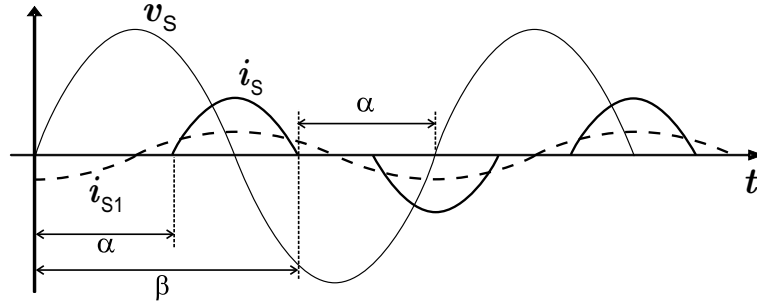


Figura A.3: Formas de ondas para v_s , i_s e i_{s1} .

Os coeficientes ímpares da decomposição de i_s pela Série de Fourier são:

$$a_1 = \frac{2\sqrt{2}V_M (-\pi + \alpha - \cos(\alpha) \text{sen}(\alpha))}{\pi\omega L} \quad (\text{A.8})$$

$$a_3 = \frac{4\sqrt{2}V_M \cos(\alpha) \text{sen}^3(\alpha)}{3\pi\omega L} \quad (\text{A.9})$$

$$a_5 = \frac{4\sqrt{2}V_M (3 \cos(\alpha) + 2 \cos(3\alpha)) \text{sen}^3(\alpha)}{15\pi\omega L} \quad (\text{A.10})$$

·
·
·

$$\begin{aligned}
a_n = & \frac{\sqrt{2}V_M \{2 \cos(\alpha) \operatorname{sen}[n(\pi - \alpha)] + 2n \cos[n(\pi - \alpha)] \operatorname{sen}(\alpha)\}}{L(-n + n^3)\pi\omega} + \\
& + \frac{\sqrt{2}V_M \{-n \{\cos[n(2\pi - \alpha)] + \cos(n\alpha)\} \operatorname{sen}(\alpha)\}}{Ln(-1 + n^2)\pi\omega} + \\
& + \frac{\sqrt{2}V_M \{\cos(\alpha) \{-\operatorname{sen}[n(2\pi - \alpha)] + \operatorname{sen}(n\alpha)\}\}}{Ln(-1 + n^2)\pi\omega}
\end{aligned} \tag{A.11}$$

Os coeficientes pares da Série de Fourier são todos nulos conforme equação abaixo:

$$a_2 = a_4 = a_6 = \dots = 0 \tag{A.12}$$

A partir dos coeficientes da componente fundamental obtém-se:

$$i_{S1} = \frac{\sqrt{2}Vm}{\pi\omega L} [(\beta - \alpha) - \operatorname{sen}(\beta - \alpha)] \cos(\omega t) \tag{A.13}$$

onde i_{S1} é a componente fundamental de i_S .

A amplitude dos harmônicos é dependente do ângulo de disparo α como pode ser visto nos coeficientes da decomposição de i_S pela Série de Fourier. Na Figura A.4 pode-se verificar como eles se comportam com a variação de α .

A relação entre o ângulo de disparo α e a reatância emulada variável do TCR é dada por:

$$X_{LV} = j \omega \left(\frac{\pi L}{2(\pi - \alpha) - \operatorname{sen}[2(\pi - \alpha)]} \right) \tag{A.14}$$

A equação (A.14) demonstra que é possível sintetizar uma reatância variável entre os terminais A e B da Figura A.1 através do chaveamento dos tiristores $T1$ e $T2$ para $\alpha > 90^\circ$. O gráfico da Figura A.5 mostra a variação de X_{LV} em função de α .

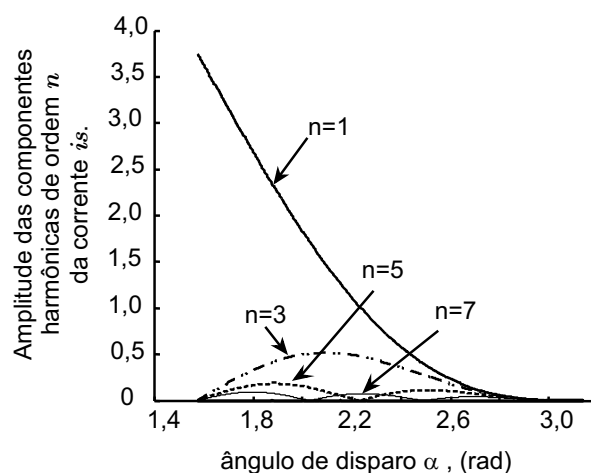


Figura A.4: Comparativo das amplitudes das componentes harmônicas de i_s em função do ângulo de disparo α .

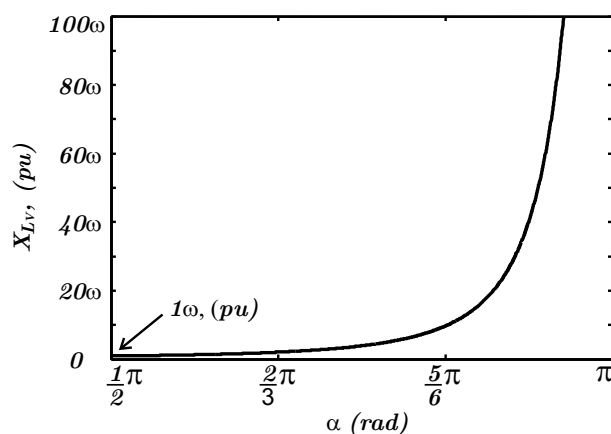


Figura A.5: Comportamento da reatância X_{LV} em função do ângulo de disparo α .

O dispositivo TCR apresenta características práticas importantes como permitir um ajuste rápido da reatância indutiva efetiva em seus terminais. A variação desta reatância é feita de acordo com (A.14) e é extremamente dependente do ângulo de disparo α . A Equação (A.13) indica a observação do efeito em questão sobre a componente fundamental da corrente que circula pelo dispositivo. A análise pela Série de Fourier mostra que ocorre a injeção de harmônicos no sistema para os casos em que L_V é maior que L . A presença de harmônicos no sistema se torna maior com o aumento do ângulo de disparo, que representa também um aumento de L_V . Os disparos dos tiristores somente terão efeito de controle da corrente desde que o ângulo de disparo α seja superior ao ângulo ϕ que corresponde ao fator de potência da carga. No caso em que a resistência R é nula, o ângulo ϕ vale 90° e assim o controle da corrente pelo disparo dos tiristores somente se justifica a partir deste ângulo. De uma forma geral, quando $\alpha = 90^\circ$ a corrente é uma senoidal e para os casos em que $90^\circ < \alpha < 180^\circ$,

a corrente passa a apresentar componentes harmônicas que são também aplicadas no sistema.

Correntes de curto-circuito

As correntes de curto-circuito em instalações elétricas podem adquirir valores muito elevados agregando à sua presença esforços adicionais de naturezas, em especial, mecânica e térmica. Estes esforços podem causar danos estruturais e permanentes nas instalações. Por isso, medidas são tomadas desde o projetos das instalações elétricas para que os diversos elementos que compõem o conjunto sejam compatíveis, ou seja, possam suportar certas condições de falhas e retornar ao seu funcionamento normal com um mínimo de prejuízos. Sendo assim é importante conhecer as características mais comuns das formas de ondas da corrente elétrica quando na ocorrência de um curto-circuito.

Estatísticas mostram que as falhas mais comuns por curto-circuito ocorrem entre fase e terra, e os curto-circuitos bifásicos e trifásicos são menos frequentes. As Figura B.1 mostram gráficos que classificam as correntes de curto-circuito quanto à simetria em relação ao eixo do tempo.

A Figura B.1 (a), (b), (c) e (d) mostram correntes “simétricas”, “parcialmente assimétricas”, “totalmente assimétricas” e “assimétricas e simétricas”. Estas formas configuram com frequência as alterações das formas das ondas na corrente do sistema em falhas típicas das instalações elétricas.

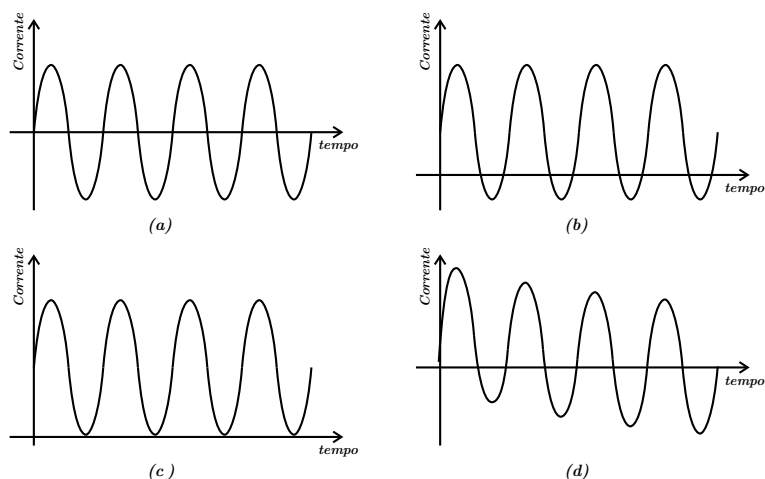


Figura B.1: Simetria das correntes de curto em relação ao eixo do tempo.

Uma das características que influenciam a forma da corrente elétrica em uma falha é sua proximidade das unidades geradoras. A Figura B.2 mostra a forma típica da corrente em uma falha próxima ao gerador.

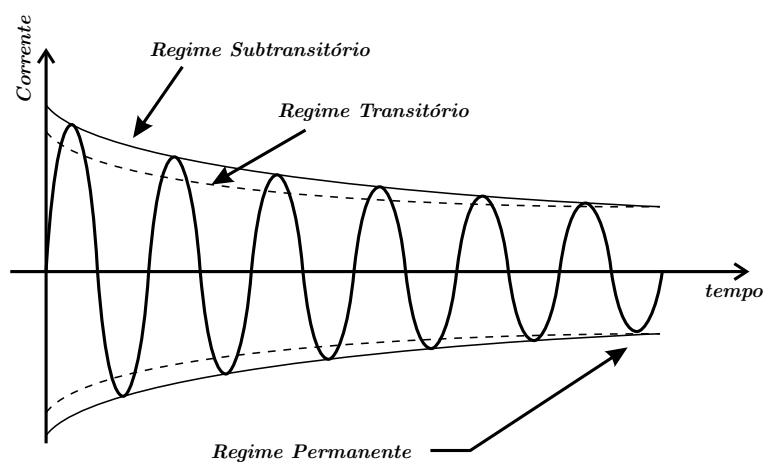


Figura B.2: Corrente de curto-circuito típica para falhas próximas à geração.

As variações iniciais na amplitude da corrente são em virtude das impedância subtransitória e transitória associadas à dinâmica do gerador (Filho, 2001).

Para falhas distantes às unidades geradoras, as reatâncias da linha e dos dispositivos do sistema, fazem com que um nível de corrente contínua esteja presente no início da falha sendo que o mesmo é atenuado pelas perdas características dos condutores. A Figura B.3 ilustra este tipo de forma de onda.

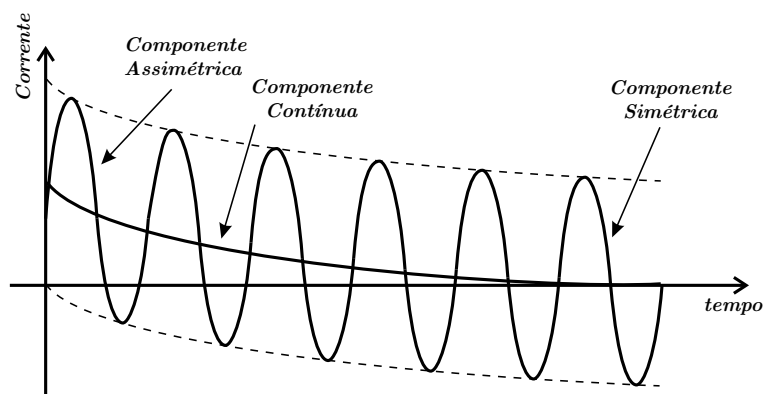


Figura B.3: Corrente de curto-circuito típica para falhas distantes da geração.

Instabilidade do circuito RCL ressonante quando R é nulo

A Figura C.1 mostra um circuito série composto por um capacitor, C , um indutor, L , e uma resistência, R . Este circuito é alimentado por uma fonte senoidal, v_S .

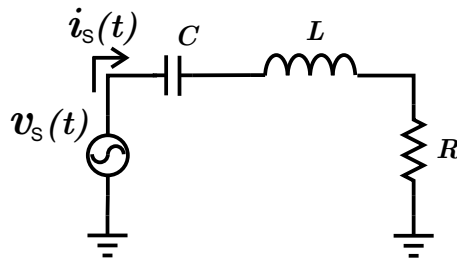


Figura C.1: Circuito RLC ressonante alimentado por uma fonte senoidal.

A equação que descreve a fonte v_S é dada por:

$$v_S = V_M \text{sen}(\omega_0 t) \tag{C.1}$$

onde $v_S(t)$ é a tensão da fonte v_S em um instante t , V_M é a amplitude de v_S , ω_0 é a frequência fundamental e t é o tempo.

Aplicando-se a transformada de Laplace no circuito da Figura C.1, encontra-se

a expressão da corrente $I(s)$:

$$I(s) = \frac{V_M \omega_0 s C}{(s^2 + \omega_0^2)(s^2 LC + 1)} \quad (\text{C.2})$$

Depois de algumas operações algébricas, tem-se:

$$I(s) = \frac{V_M s}{\sqrt{\frac{L}{C}}(s^2 + \omega_0^2)^2} \quad (\text{C.3})$$

A transformada inversa de $I(s)$ em (C.3) é:

$$i_S(t) = t \frac{V_M}{\sqrt{\frac{L}{C}}} \text{sen}(\omega_0 t) \quad (\text{C.4})$$

$i_S(t)$ é a corrente pela fonte v_S no domínio do tempo, V_M é a amplitude de v_S , ω_0 é a frequência angular, L é indutância, C é capacitância e t é o tempo.

A Equação C.4 fornece que a corrente $i_S(t)$ é instável, pois cresce infinitamente com o tempo.

Livros Grátis

(<http://www.livrosgratis.com.br>)

Milhares de Livros para Download:

[Baixar livros de Administração](#)

[Baixar livros de Agronomia](#)

[Baixar livros de Arquitetura](#)

[Baixar livros de Artes](#)

[Baixar livros de Astronomia](#)

[Baixar livros de Biologia Geral](#)

[Baixar livros de Ciência da Computação](#)

[Baixar livros de Ciência da Informação](#)

[Baixar livros de Ciência Política](#)

[Baixar livros de Ciências da Saúde](#)

[Baixar livros de Comunicação](#)

[Baixar livros do Conselho Nacional de Educação - CNE](#)

[Baixar livros de Defesa civil](#)

[Baixar livros de Direito](#)

[Baixar livros de Direitos humanos](#)

[Baixar livros de Economia](#)

[Baixar livros de Economia Doméstica](#)

[Baixar livros de Educação](#)

[Baixar livros de Educação - Trânsito](#)

[Baixar livros de Educação Física](#)

[Baixar livros de Engenharia Aeroespacial](#)

[Baixar livros de Farmácia](#)

[Baixar livros de Filosofia](#)

[Baixar livros de Física](#)

[Baixar livros de Geociências](#)

[Baixar livros de Geografia](#)

[Baixar livros de História](#)

[Baixar livros de Línguas](#)

[Baixar livros de Literatura](#)
[Baixar livros de Literatura de Cordel](#)
[Baixar livros de Literatura Infantil](#)
[Baixar livros de Matemática](#)
[Baixar livros de Medicina](#)
[Baixar livros de Medicina Veterinária](#)
[Baixar livros de Meio Ambiente](#)
[Baixar livros de Meteorologia](#)
[Baixar Monografias e TCC](#)
[Baixar livros Multidisciplinar](#)
[Baixar livros de Música](#)
[Baixar livros de Psicologia](#)
[Baixar livros de Química](#)
[Baixar livros de Saúde Coletiva](#)
[Baixar livros de Serviço Social](#)
[Baixar livros de Sociologia](#)
[Baixar livros de Teologia](#)
[Baixar livros de Trabalho](#)
[Baixar livros de Turismo](#)